

图A-1 LC-3内存映像图

```
jmp r1 ; pc <= r1
jsrr r1 ; r7<-pc, pc<-r1
jsr lab; r7<-pc, pc<-lab
ret ; pc <= r7
lea r4, tar; r4 <= addr of tar

fetch decode evaluate-address
operand-fetch execute store-result

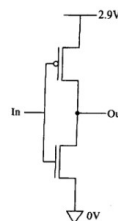
.origin .end .fill .blkw .stringz
```

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADD <sup>+</sup>	0001								DR		SR1	0	00		SR2	
ADD <sup>+</sup>	0001								DR		SR1	1			imm5	
AND <sup>+</sup>	0101								DR		SR1	0	00		SR2	
AND <sup>+</sup>	0101								DR		SR1	1			imm5	
BR	0000				n		z		p							PCoffset9
JMP	1100							000			BaseR					000000
JSR	0100				1											PCoffset11
JSRR	0100				0			00			BaseR					000000
LD <sup>+</sup>	0010								DR							PCoffset9
LDI <sup>+</sup>	1010								DR							PCoffset9
LDR <sup>+</sup>	0110								DR		BaseR					offset6
LEA <sup>+</sup>	1110								DR							PCoffset9
NOT <sup>+</sup>	1001								DR		SR					111111
RET	1100							000			111					000000
RTI	1000															000000000000
ST	0011									SR						PCoffset9
STI	1011									SR						PCoffset9
STR	0111								SR		BaseR					offset6
TRAP	1111							0000								trapvect8
reserved	1101															

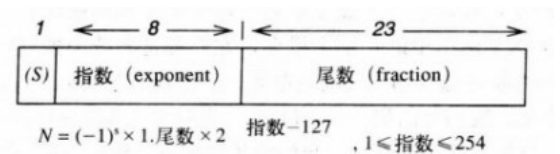
PCoffset11	11-bit数值，指令的bit[10:0]，用于JSR指令计算子程序的入口地址。bit[10:0]被看做是一个11-bit的有符号补码（范围是-1024~1023），符号扩展至16-bit之后，与增量PC相加组成地址
PSR	处理器状态寄存器。16-bit寄存器，包含了当前正在运行进程（process）的状态信息。PSR[15]=权限模式，PSR[2:0]包含的是状态码（PSR[2]=N, PSR[1]=Z, PSR[0]=P）
setcc()	设置条件码N、Z、P（基于写入DR的数值）。如果值为负，则N=1, Z=0, P=0；如果值为0，则N=0, Z=1, P=0；如果值为正，则N=0, Z=0, P=1
SEXT(A)	对A的符号扩展。A的最高位被复制填充前缀位，直至补齐了16位。例如，A=11 0000，则SEXT(A)=1111 1111 1111 0000
SP	当前栈指针。R6就是当前栈指针。存在两个栈，分别对应两种权限模式（特权、用户）。如果PSR[15]=1, SP=USP；如果PSR[15]=0, SP=SSP
SR,SR1,SR2	源寄存器。R0~R7
SSP	特权模式栈指针（Supervisor Stack Pointer）
trapvect8	8-bit值，指令的bit[7:0]。用于TRAP指令确定trap服务程序的入口地址。bit[7:0]被看做是无符号整数，零扩展至16位地址值（范围0~255）。该地址内存单元中存放了TRAP服务程序的入口地址（即间接寻址方式）
USP	用户模式栈指针（User Stack Pointer）
ZEXT(A)	对A的零扩展。A的最左边被填入0，直至16位。例如，如果A=11 0000，则ZEXT(A)=0000 0000 0011 0000

trap	vector
x20	getc
x21	out(R0)
x22	puts(R0,pointer)
x23	in(echo)
x25	halt

非



浮点



addr	reg
xFE00	KBSR
XFE02	KBDR
XFE04	DSR
XFE06	DDR
XFFFE	MCR

注意是地址，用STI,LDI  
MCR(machine control reg)  
最高位清零，机器停止  
IE KBSR,DSR 的14位  
CHECK **LDI** R0,KBSR  
BRzp CHECK

addressbility n  
address space m  
memry:  $n \cdot 2^m$   
m address line

-- How many accesses to memory are made during the processing of a TRAP instruction?

--twice memory->IR memory -> PC