计算机系统结构作业四

7.4 设有一个"Cache-主存"层次。Cache 为 4 块, 主存为 8 块, 试分别对于以下三种情况, 画出其映像关系示意图, 并计算访存地址为 5 时的索引。(1): 全相连; (2): 组相连。每组两块; (3): 直接映像。

7.8 假设对指令 Cache 的访问占全部访问的 75%; 而对数据 Cache 的访问占全部访问的 25%。Cache 的命中时间为 1 个时钟周期, 失效开销为 50 个时钟周期, 在混合 Cache 中一次 load 或 store 操作访问 Cache 的命中时间都要增加一个时钟周期, 32KB 的指令 Cache 的失效率为 0.39%, 32KB 的数据 Cache 的失效率为 4.82%, 64KB 的混合 Cache 的失效率为 1.35%。又假设采用写直达策略,且有一个写缓冲器,并且忽略写缓冲器引起的等待。试问指令 Cache 和数据 Cache 容量均为 32KB 的分离 Cache 和容量为 64KB 的混合 Cache 相比,哪种 Cache 的失效率更低?两种情况下平均访存时间各是多少?

7.10 给定以下的假设,试计算直接映象 Cache 和两路组相联 Cache 的平均访问时间以及 CPU 的性能。由计算结果能得出什么结论?

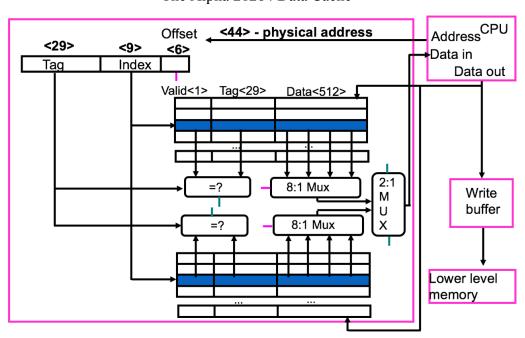
- (1) 理想 Cache 情况下的 CPI 为 2.0, 时钟周期为 2ns, 平均每条指令访存 1.2次;
- (2) 两者 Cache 容量均为 64KB, 块大小都是 32 字节;
- (3)组相联 Cache 中的多路选择器使 CPU 的时钟周期增加了 10%;
- (4) 这两种 Cache 的失效开销都是 80ns;
- (5)命中时间为1个时钟周期;
- (6) 64KB 直接映象 Cache 的失效率为 1.4%, 64KB 两路组相联 Cache 的失效率为 1.0%。
- 7.14 假设一台计算机具有以下特性:
- (1)95%的访存在 Cache 中命中;
- (2) 块大小为两个字, 且失效时整个块被调入;
- (3) CPU 发出访存请求的速率为 10⁹ 字/s;
- (4)25%的访存为写访问;
- (5) 存储器的最大流量为 10⁹ 字/s(包括读和写);
- (6) 主存每次只能读或写一个字;
- (7) 在任何时候, Cache 中有 30%的块被修改过;
- (8) 写失效时, Cache 采用按写分配法。

现欲给该计算机增添一台外设,为此首先想知道主存的频带已用了多少。试 对于以下两种情况计算主存频带的平均使用比例。

- (1)写直达 Cache;
- (2) 写回法 Cache。

Write back caches generally use write allocate and write through often use no-write allocate, why?

看图求出该CACHE容量和该机器内存容量。



The Alpha 21264 Data Cache