微纳集成系统实验班 2018 年期末考试题回忆版 by 刘韫辉、唐溯珧、肖纪帆、于博涵

- 一 . 半导体硅掺杂砷 $(N_d=7*10^{17}cm^{-3})$ 和硼 $(N_a=3*10^{17}cm^{-3})$,本征状态下硅 $n_i=10^{10}cm^{-3}$
 - a) 求硅中电子浓度n和空穴浓度p
 - b) 若硼的掺杂浓度增加了6 * 10¹⁷, 求电子浓度n和空穴浓度p
- 二 . 已知 Nmosfet, $V_G = 2V$, $V_{th} = 0.5V$, $V_S = V_B = 0$, $V_D = 1V$
 - a) Nmosfet 是在线性区还是饱和区工作? 为什么?
 - b) 在上述条件下 $I_{ds} = 100 \mu A$ 。若将 $V_D = 2V$,求现在的 I_{ds} 。
- 三.NMOSFET 的热电子效应。分析一下阈值电压、迁移率和开态电流的变化。

四.

- 1.半导体材料的特点。
- 2.单极性集成电路和双极性集成电路的原理, 类型和特点。
- 3.摩尔定律的内容和发展规律。
- 五.解释一下静电驱动的原理并举一个具体应用。
- 六.智能微系统的组成、功能并分析和展望其必要的技术。

以下两个 MOS 器件的参数相同

$$V_{DD} = 5V$$
 $V_{tN} = 1V$
 $V_{tP} = -1V$
 $\mu_n = 200cm^2V^{-1}s^{-1}$
 $\mu_p = 100cm^2V^{-1}s^{-1}$
 $C_{OX} = 5 \times 10^{-8}Fcm^{-2}$

七. 计算 CMOS 电路实现 $Y = \overline{AB + C(A + B)}$,并计算在最小面积下,如何设计可以使最大上升、下降延迟时间不大于 2ns?

八.在上题基础上, PMOS 的宽长比为 4, NMOS 的宽长比为 2, 5 个这样的 MOS 构成的反相器组成的环振器频率是多少?若将其中一个反相器并联上两个与之相同的反相器,此时频率为多少?

- 1. Si 榜 As: $7 \times 10^{17} \text{ cm}^{3}$ $n_{i} = n_{i} = 10^{10} \text{ cm}^{3}$, $B: 3 \times 10^{17} \text{ cm}^{3}$ (5%) (2) $B + = 6 \times 10^{17} \text{ cm}^{3}$, $x_{i} = n_{i} = 10^{10} \text{ cm}^{3}$,
- 3. 魏电子效应. -- (10分)
- 4、 (17) 半导体材料物证、? (5分) (2) 双/单极型集成电路原理、类型、特征?(5分) (3) 摩尔定律内容、发展规律?(5分)
- 5. 静电驱动原理,举一个应用?(15分)
- 6. 智能微系统组成、功能、需要的工艺(阐述与展望)? (10分)
- 7. (下题数据同) 某 0.5 μm I Ž, VTN=1*V, VTP=-TV, μN=200 cm²/Vs, μp=100 cm²/Vs, Cox=5×10-8 F/cm²a:

设计 cmos电路实现了= AB+ CCA+B),并计算在最小面积的要求下,如何设计可使最大上升、下路处还时间不大于 2ns? (15分)

8. 在上颗基础上,PMO5宽长比为4,NMO5宽长比为2,5个这样的MO5构成的反相器。 器组成的环振器频率是多少?若将其中一个反相器开联上两个与之相同的反相器, 此时频率为多少?(15分)

2018春季学期微纳实验班