

实验六 2 位十进制计数器仿真实验

22281067 衡勇睿

一、实验目的

- 1、掌握数字电路的仿真方法；
- 2、掌握使用时钟信号源方法；
- 3、学习仿真软件中显示器的使用方法。

二、实验原理

1、实验中所使用的同步十进制计数器 74160 的功能如表 6-1 所示。

表 6-1 74160 真值表

$\sim\text{CLR}$	$\sim\text{LOAD}$	ENP	ENT	CLK	A B C D	QA QB QC QD	RCO
0	x	x	x	x	x x x x	0 0 0 0	ENT·QA·QD
1	0	x	x	↓	x x x x	A B C D	
1	1	1	1	↓	x x x x	计数	
1	1	0	x	x	x x x x	保持	
1	1	x	0	x	x x x x	保持	

三、实验内容及实验步骤

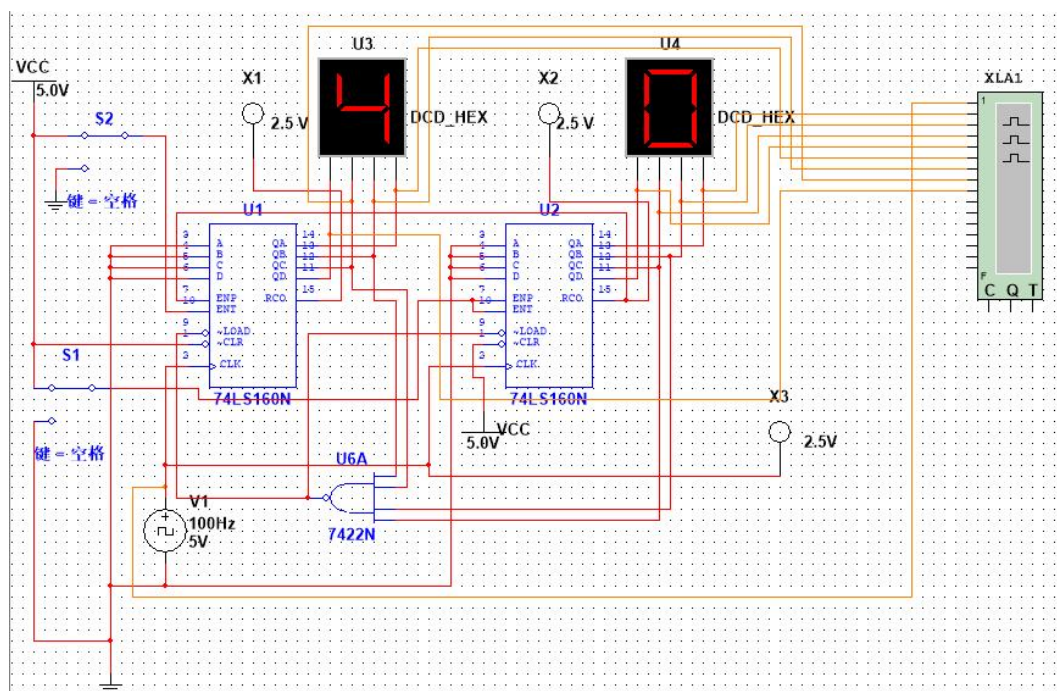
任务 A: 在实验指导书图 6-2 的基础上，试设计 2 位不同进制计数器的电路。以各位学号的最后两位确定进制。如学号为 20281162，则设计 62 进制计数器。如学号最后两位数小于 30，则将最后两位加上 40。如 21284023，则设计 63 进制计数器。

- 1、画出实验电路。
- 2、观察仿真结果，验证此电路的功能是否实现，并说明该计数器的计数时钟是上升沿还是下降沿触发。
- 3、验证 RCO 输出端与计数值 QD~QA 的逻辑关系。
- 4、通过实验，说明 74160 的 ENP 和 ENT 的作用。

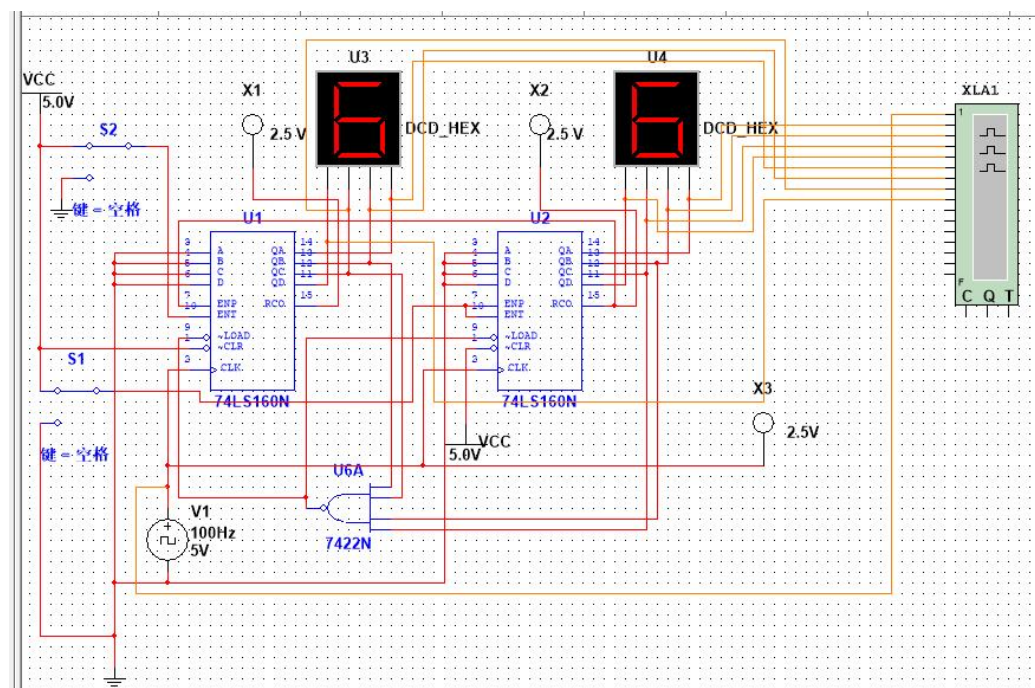
设计思路:

选用两片 74160，采用同步连接，同步预置法，实现 67 进制计数器。

1.电路图:

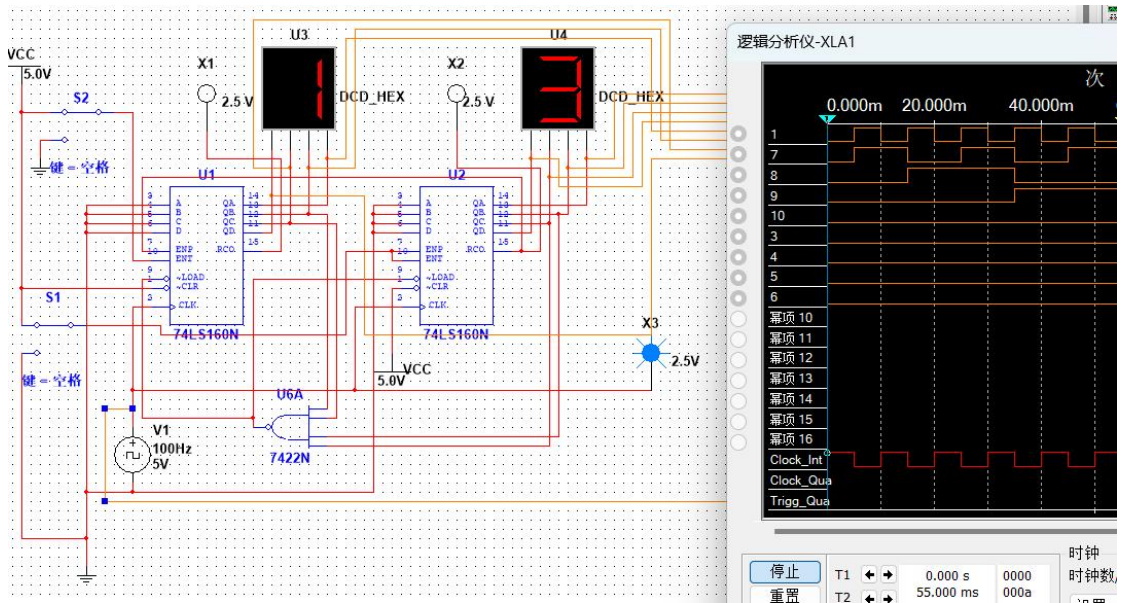


2.仿真结果



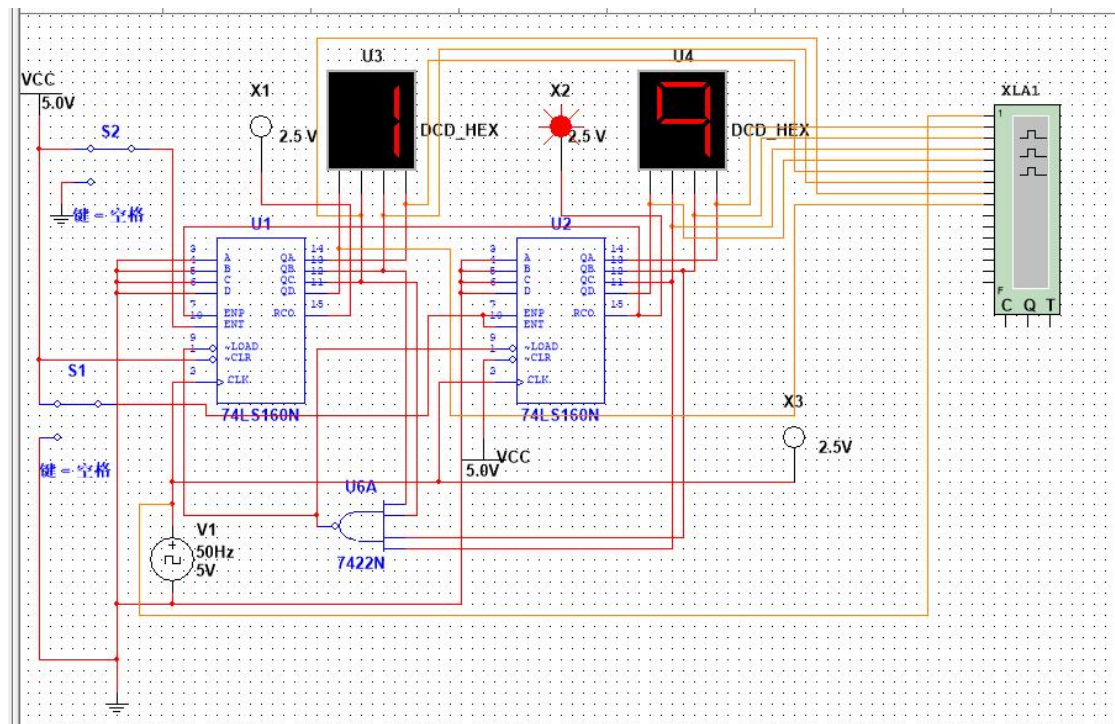
验证得此电路的功能实现。计数器同步预置，反馈信号为 66，这时，加入 CP 脉冲上升沿，计数器将被预置为 00，实现了 0~66 的循环。

观察逻辑分析仪可知，该计数器的计数时钟是上升沿触发。



3.验证 RCO 输出端与计数值 QD~QA 的逻辑关系。

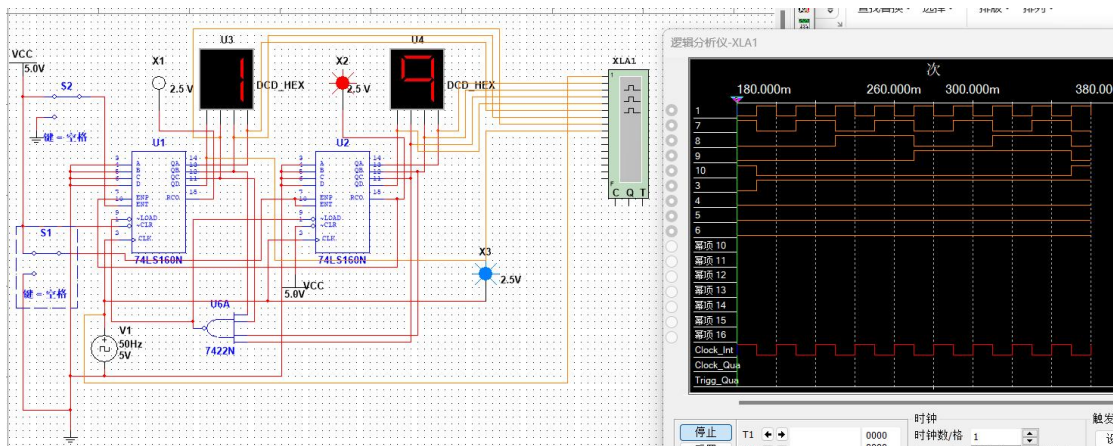
对于个位（图中 U2），QDQCQBQA=1001 时，RCO =1(图中 X2 亮);其余情况 RCO 均为 0。



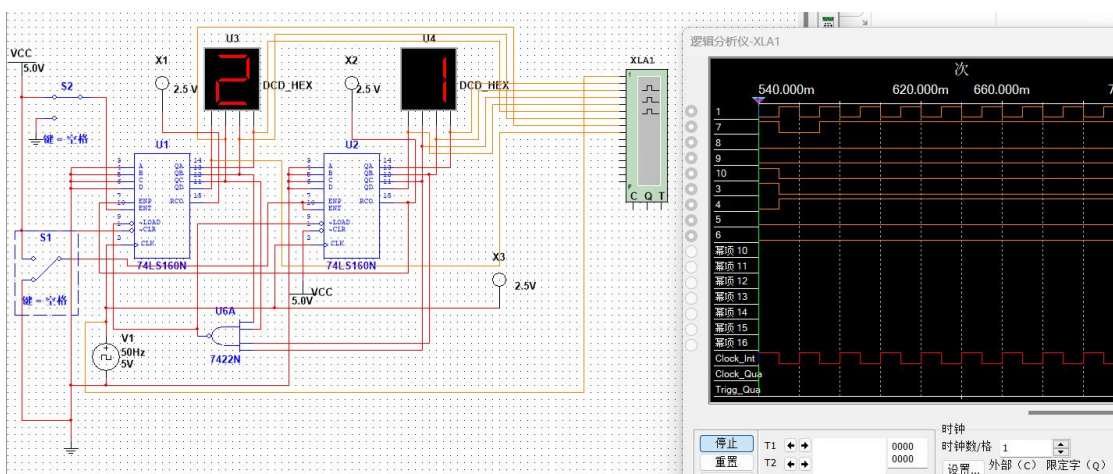
4.通过实验，说明 74160 的 ENP 和 ENT 的作用。

74160 的 ENP 和 ENT 叫使能端，两个输入端同时输入高电平时才能进行计数。

如图，通过开关 S1、S2 实现对 ENP 和 ENT 接入高电平或低电平。观察到，两端接高电平就始终计数；

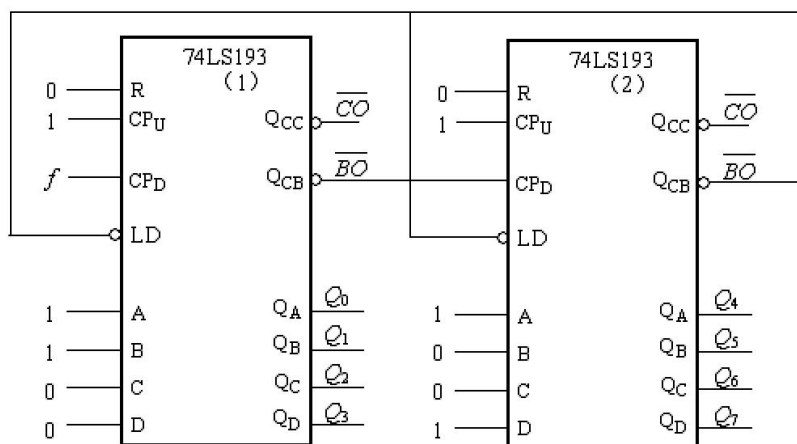


若其中有一个为 0，则处于保持状态。

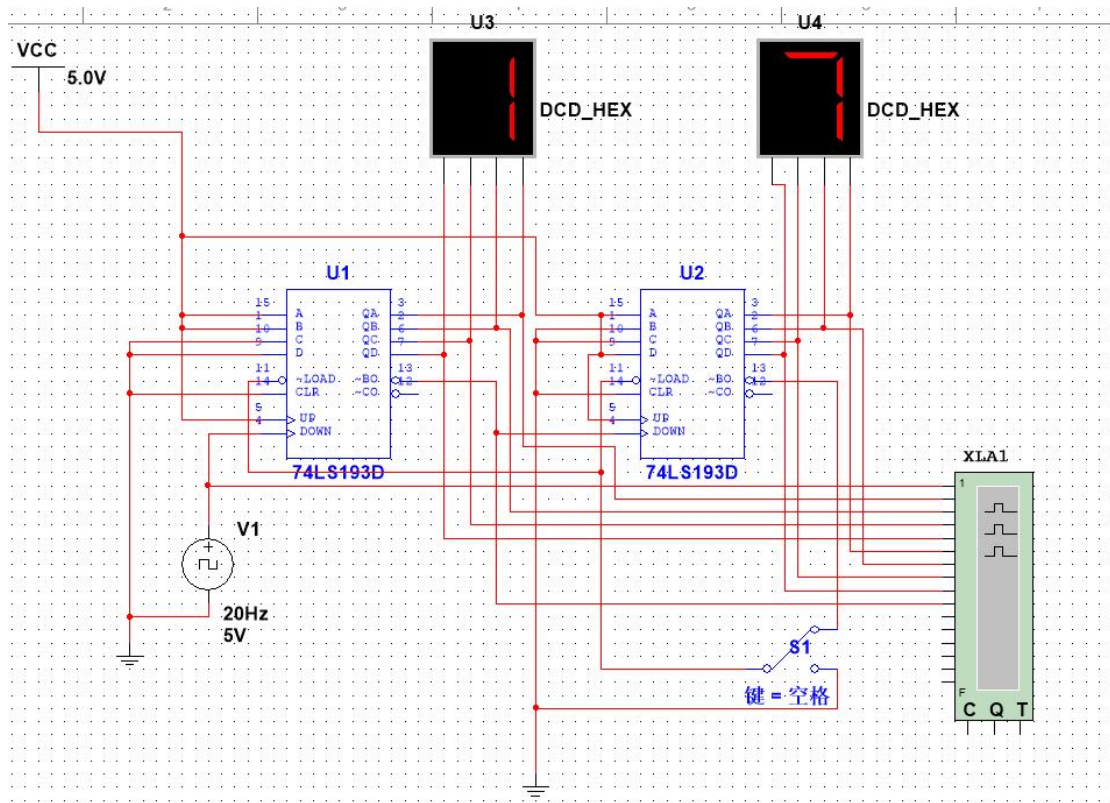


任务 B:

分析下图，试确定该计数器的模（提示，可使用数码管）。要求有完整分析过程。



电路图：

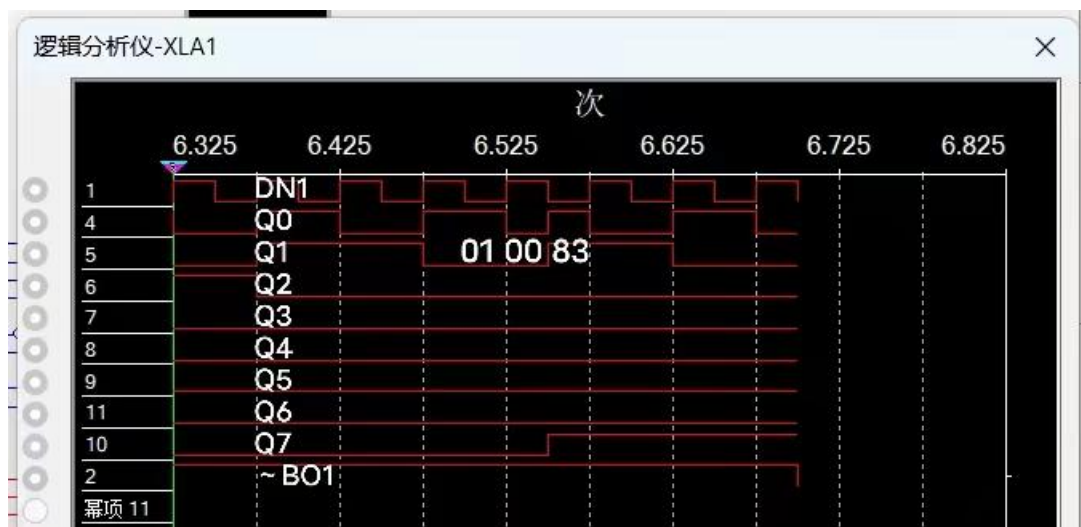


74LS193 是同步四位二进制可逆计数器，它具有双时钟输入，并具有异步清零和异步置数的功能。

通过开关 S1 将计数器预置为 16 进制的（93），然后开始减计数。

当减到反馈信号（00）， $\sim\text{BO}1$ 为 0， $\sim\text{BO}2$ 随即为 0，两计数器的 LOAD 有效，由于 74193 是异步置数，立即预置为 93，此时 QA~QB 不全为 0， $\sim\text{BO}1$ 由 0 变为 1，上升沿触发使得高位片 U2 减 1，由 9 减为 8。93 为暂态，实际实现了（83）~（00）的循环。

用逻辑分析仪验证，可知分析正确。



所以，该计数器的模为（83）H-（00）H+1=8*16+3+1=132。