UM10398

第18章: LPC111x SW调试

Rev. 00.10 — 11 January 2010

User manual

1. 如何阅读本章

LPC111x系列处理器的调试功能均一样。

2. 特性

- 支持ARM SWD (串行线调试)模式。
- 可直接调试可访问所有的内存地址,寄存器和外设。
- 可无目标资源调试。
- 四个断点。四个指令断点可以被用于重映射作为代码补丁的指令地址。两个数据比较器可以被用于重映射作为文字值补丁的地址。
- 两个数据观测点可用作触发器。

3. 简介

ARM Cortex-M0集成了调试功能。并支持串行线调试。ARM Cortex-M0配置为支持四个断点和两个观察点。

4. 描述

使用LPC111x串行线调试模式进行调试。

5. 引脚描述

下表描述了关于调试的各引脚的功能。其中一些功能与其它功能复用引脚,因此不能同时使用。

表 248. JTAG引脚描述

类型	描述
输入	JTAG测试时钟。 当处于JTAG调试模式时,该引脚是为调试逻辑提供时
	钟。
输入	JTAG 测试模式选择。在TAP状态机中TMS引脚选择下一个状态。
输入	JTAG 测试数据输入。该引脚是移位寄存器的串行数据输入。
输出	JTAG 测试数据输出。该引脚是移位寄存器的串行数据输出。当处在
	TCK信号的下降沿的时候数据被移位发送出处理器。
输入	JTAG 测试复位。TRST引脚能重启调试逻辑中的测试逻辑。
	输入 输入 输入

UM10398_0

User manual

© NXP B.V. 2010. All rights reserved.

NXP Semiconductors UM10398

第18章: LPC111x SW调试

表 249. SWD调试引脚描述

引脚名	类型	描述
SWCLK	输入	串行时钟。在SWD模式下这个引脚用作调试逻辑的时钟(SWDCLK)。在JTAG模式下是TCK引脚。
SWDIO	输入 / 输出	串行数据输入/输出。SWDIO 引脚被用于外部调试工具与LPC111x处理器进行通信,并控制处理器。

6. 调试说明

重要:用户应该意识到在调试时候的某些限制。最重要的是,由于ARM Cortex-M0集成的限制,LPC111x不能使用通常的方式从深度睡眠模式中唤醒CPU。在调试期间,建议不要使用这种模式。

另一个问题是调试模式会改变ARM Cortex-M0 CPU的低功耗状态,并波及到整个系统。这些差异意味着在调试过程中不应该进行功率测量,其结果会高于正常运行的情况。

在调试会话过程中,当CPU停止时系统滴答时钟将会自动停止,其他外设不受影响。

UM10398_0 © NXP B.V. 2010. All rights reserved.

243 of 326