

1. 概述

PMU控制深度掉电模式。四个通用寄存器可用于在深度掉电模式下保存数据

2. 寄存器描述

表 45. 寄存器概览: PMU (基地址 0x4003 8000)

名称	存取类型	偏移地址	描述	复位值
PCON	R/W	0x000	功耗控制寄存器	0x0
GPREG0	R/W	0x004	通用寄存器0	0x0
GPREG1	R/W	0x008	通用寄存器1	0x0
GPREG2	R/W	0x00C	通用寄存器2	0x0
GPREG3	R/W	0x010	通用寄存器3	0x0
GPREG4	R/W	0x014	通用寄存器4	0x0

2.1 功耗控制寄存器

使用WFI指令后，功耗控制寄存器将选择进入睡眠模式或深度睡眠模式。

表 46. 功耗控制寄存器(PCON, 地址 0x4003 8000) 位域描述

名称	存取类型	偏移地址	描述	复位值
0	-	-	保留，此位不能写1	0x0
1	DPDEN		深度掉电模式允许	0x0
		1	WFI指令将进入深度掉电模式(ARM Cortex-M0核掉电)。	0x0
		0	WFI指令将进入睡眠模式 (ARM Cortex-M0核的时钟关闭)。	0x0
10:2	-	-	保留，此位不能写1	0x0
11	DPDFLAG		深度掉电标志位。	0x0
		1	读：深度掉电模式。 写：清除深度掉电标志。	0x0
		0	读：未进入深度掉电模式。 写：无效。	0x0
31:12	-	-	保留，此位不能写1	0x0

2.2 通用寄存器0~3

在深度掉电模式下，只要给V_{DD(3V3)}引脚供电，通用寄存器就能保留数据。只有在冷启动时，所有电源都从处理器上移除，通用寄存器才复位。

表 47. 通用寄存器0 ~3 (GPREG0 - GPREG3, 地址 0x4003 8004~0x4003 8010) 位域描述

位	符号	描述	复位值
31:0	GPDATA	深度掉电模式下保持数据	0x0

2.3 通用寄存器4

在处理器进入深度睡眠后，只要VDD（3.3v）引脚不掉电，通用寄存器4仍可以保留数据。只有在冷启动，移除芯片上所有电源供电时才会复位该通用寄存器。

注释：如果V_{DD}（3.3V）上的外部供电电压降低到低于某个电压值（待定），为了让处理器能从深度掉电模式下唤醒，需要消除 WAKEUP输入引脚的滞后。

表 48. 通用寄存器4 (GPREG4, 地址 0x4003 8014)位域描述

位	符号	值	描述	复位值
9:0	-	-	保留，不能往这些位写1。	0x0
10	WAKEUPHYS	-	允许WAKEUP引脚滞后	0x0
		1	允许WAKEUP引脚滞后	
		0	禁止WAKEUP引脚滞后	
31:11	GPDATA		深度掉电模式下保持数据	0x0

3. 功能描述

3.1 进入深度掉电模式

按照下列步骤从正常运行模式进入深度掉电模式：

1. (可选项)保存在深度掉电时需要保留的数据到四个通用寄存器的数据位里（表4-47和表4-48）。
- 2.将PCON寄存器的DPDEN位置1(表4-46)来允许深度掉电模式。
- 3.向ARM Cortex-M0发出WFI/WFE指令。

在第三步这后，PMU关闭片上的电压调节器，并等待来自WAKEUP引脚的一个唤醒信号。

3.2 退出深度掉电模式

Follow these steps to wake up the chip from Deep power-down mode:

- 1.往WAKEUP引脚上发送一个下降沿信号。
 - PMU将会打开片上电压调节器。处理器核电压达到上电复位（POR）跳变点时，将触发系统复位，芯片重新启动。
- 除GPREG0~GPREG0和PCON外所有的寄存器都将进入复位状态。

2. 一旦芯片已启动，读取PCON寄存器的深度掉电标志（[表4-45](#)），以确认复位是由来自深度掉电模式下的唤醒事件引起，而不是冷复位。
3. 清除PCON寄存器中的深度掉电标志位([表4-45](#))。
4. (可选项)读取存储在通用寄存器中的数据（[表4-47](#)和[表4-48](#)）。
5. 为下一次深度掉电周期设置PMU（见[4-3.1节](#)）。