

UM10398

LPC111x Preliminary user manual Rev. 00.10 — 11 January 2010

User manual

文档信息

信息	内容
关键字	LPC1111, LPC1112, LPC1113, LPC1114
摘要	

此LPC111X 数据手册之中文翻译,由武汉理工大学UP团队友 情提供, 仅供学习交流之用, 欢迎指正, 共同修改完善。



LPC1100 开发,尽在 Coocox



版本历史	

版本	日期	描述
10	<tbd></tbd>	LPC111x用户初步手册
		修改: ● 更换了系统控制块中系统振荡的输入(移除了看门狗振荡), 见 <u>3–4.9节</u> , <u>图3–3</u> , 和 <u>图 3–4</u> . ● 将系统控制模块中PLL的三种模式: "direct CCO mode", "bypass mode"和"direct
		bypass mode"移除, 见 <u>3–4.3节</u> 和 <u>3–9节</u> 。 • 更新了GPIO章节。 • 更新了Systick章节。 • 从syscon模块中移除了Systick时钟分频器。 • 更新了SYSAHBCLKCTRL 的复位值 (见 <u>表 3–5</u> 和 <u>表 3–19</u>)。
09	<tbd></tbd>	LPC111x用户初步手册
		修改: ● 更新了PDRUNCFG,PDSLEEPCFG和PDAWAKECFG寄存器中第9位和第12位的描述。 ● 添加了比较flash映像的注解(17-9节)。 ● 在引脚描述中更新了WAREUP引脚的描述。
08	<tbd></tbd>	LPC111x用户初步手册
		修改: 更新了部分LPC1111FHN33/101和LPC1112FHN33/101的的ID号。 将SSP模块重命名为SPI。 各种编辑更新到I2C章节,更新了I2C模块框图。 将Flash配置模块加入到了内存映射中。 更新了GPIOIEV寄存器中11:0位域的描述。
07	<tbd></tbd>	LPC111x用户初步手册

联系信息

获得更多信息,请访问: http://www.nxp.com

如需要销售地点信息,请发Email至: salesaddresses@nxp.com
UM10398_0

© NXP B.V. 2010. All rights reserved.

UM10398

第1章: LPC111x 简介

Rev. 00.10 — 11 January 2010

User manual

概述

基于ARM Cortex-M0的LPC111x系列微控制器是低功耗,32位微控制器家族中的一员,面 向8、16位微处理应用,具有高性能,低功耗,简单指令集,统一编址寻址等优点,而 且,相对于现在市场上存在的8/16位架构来说,它有效的降低了代码长度。

LPC111x系列微控制器的工作频率可高达50MHZ。

LPC111x系列微控制器加入的外围组件包括: 高达32KB的flash 存储器, 8KB的数据存储 器,一个增强快速模式(FM+) I2C接口, 一个RS-485/EIA-485标准的通用异步串行收发 器,两个具有SSP特性的SPI接口,四个通用定时器,一个10位ADC和42个GPIO引脚。

特性 2.

- ARM Cortex-M0 处理器,工作频率高达50MHZ的。
- ARM Cortex-M0内嵌向量中断控制器(NVIC)。
- 32 kB (LPC1114), 24 kB (LPC1113), 16 kB (LPC1112), or 8 kB (LPC1111)片上 flash可编程存储器。
- 高达8kB的SRAM。
- 通过片上引导(bootloader)软件实现在线系统编程(ISP)和在线应用编程 (IAP) 。
- 串行接口:
 - 有分数波特率发生器,内部FIFO,支持RS-485/EIA-485总线和modem控制的 **UART**。
 - 🗕 最多可有两个具有SSP特性的、带FIFO的SPI控制器,具有很好的的多协议的 兼容性, (第二个SPI只在LQFP48和PLCC44封装中存在)。
 - I²C总线接口支持全速I²C总线规格和增强快速模式(速率可达到1Mbit/s,具有多地址 识别监听模式)。
- 其它外设:
 - 多达42个带有可配置上拉/下拉电阻的GPIO引脚。
 - 每个引脚有大电流(20mA)驱动输出。
 - 两个I²C总线引脚在增强快速模式时,为大电流灌入驱动(20mA)。
 - 四个通用定时器/计数器(共4个捕获输入和13个比较输出)。
 - 看门狗定时器(WDT)。
 - 系统嘀嗒定时器。
- 串行线调试(SWD)。

UM10398 0

© NXP B.V. 2010. All rights reserved

4 of 326

- 集成PMU(电源管理单元),其内部的电压调节器自适应调整,以最小化睡眠,深度 睡眠和深度掉电模式期间的耗电量。
- 三种省电模式: 睡眠, 深度睡眠和深度掉电。
- 单一3.3V供电(1.8V~3.6V)。
- 8 通道10位ADC。
- GPIO引脚可以用作对边沿和电平敏感的中断源。 带分频器的时钟输出功能可以反映
- 主振荡器时钟IRC时钟、CPU时钟和看门狗时钟的 状态。
- 多达13个功能引脚可通过一个专门的启动逻辑来将处理器从深度睡眠模式中唤醒。
- 欠压检测具有四个独立的阀值,用于产生中断和强制复位。
- 上电复位 (POR) 。 晶体振荡器的工作范
- 围为1MHz~25MHz。
- 12 MHz内部RC振荡器精度误差不超过1%,可以选择作为系统时钟使用。
- PLL允许CPU达到最高工作频率而不需要外部高频振荡器。可以使用主振荡器和内部 RC振荡器。
- 具有用于识别的唯一设备序列号。
- 可以采用LQFP48, PLCC44和HVQFN33封装。

3. 分类信息

表1. 分类信息

类型编号	封装		
	名字	描述	版本
LPC1111FHN33/101	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	n/a
LPC1111FHN33/201	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	n/a
LPC1112FHN33/101	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸: 7 x 7 x 0.85 mm	n/a
LPC1112FHN33/201	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	n/a n/a
LPC1113FHN33/201	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	
LPC1113FHN33/301	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	n/a
LPC1114FHN33/201	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	n/a
LPC1114FHN33/301	HVQFN33	HVQFN:塑封高耐热型超薄四侧引脚扁平封装,无引脚,33个接线端子,尺寸:7x7x0.85 mm	

UM10398 0 © NXP B.V. 2010. All rights reserved

表 **1.** 分类信息*(*续*)*

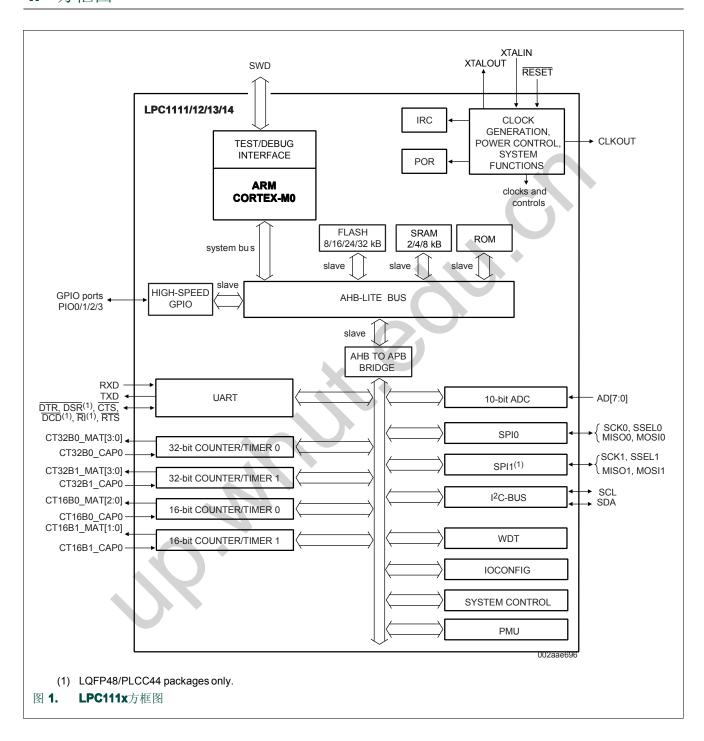
类型编号	封装	封装				
	名字	描述	版本			
LPC1113FBD48/301	LQFP48	LQFP48:塑封薄小型方块平面封装,48个引脚,尺寸:7x7x1.4 mm	sot313-2			
LPC1114FBD48/301	LQFP48	LQFP48:塑封薄小型方块平面封装,48个引脚,尺寸:7x7x1.4 mm	sot313-2			
LPC1114FA44/301	PLCC44	PLCC44; 塑封有引线芯片载体; 44 个引脚	sot187-2			

表 2. 分类选项

类型编号	Flash	SRAM 总计	UART RS-485	I²C/ 快 速增	SPI	ADC 通道数	封装
LPC1111							
LPC1111FHN33/101	8 kB	2 kB	1	1	1	8	HVQFN33
LPC1111FHN33/201	8 kB	4 kB	1	1	1 🔷	8	HVQFN33
LPC1112					7		
LPC1112FHN33/101	16 kB	2 kB	1	1	1	8	HVQFN33
LPC1112FHN33/201	16 kB	4 kB	1	1	1	8	HVQFN33
LPC1113			9				
LPC1113FHN33/201	24 kB	4 kB	1	1	1	8	HVQFN33
LPC1113FHN33/301	24 kB	8 kB	1	1	1	8	HVQFN33
LPC1113FBD48/301	24 kB	8 kB	1	1	2	8	LQFP48
LPC1114							
LPC1114FHN33/201	32 kB	4 kB	1	1	1	8	HVQFN33
LPC1114FHN33/301	32 kB	8 kB	1	1	1	8	HVQFN33
LPC1114FBD48/301	32 kB	8 kB	1	1	2	8	LQFP48
LPC1114FA44/301	32 kB	8 kB	1	1	2	8	PLCC44



4. 方框图



UM10398 0 © NXP B.V.2010. All rights reserved.

此 LPC111X 数据手册之中文翻译,由武汉理工大学 UP 团队友情提供,仅供学习交流之用,欢迎指正,共同修改完善。

5. ARM Cortex-M0处理器

ARM Cortex-M0处理器的详细描述请查看19-2节"关于ARM Cortex-M0处理器及内核外围"。在LPC111x中,ARM Cortex-M0处理器内核配置如下:

- 系统选项:
 - 包括内嵌向量中断控制器 (NVIC), 支持多达32个中断。
 - 包括系统嘀嗒定时器。
- 调试选项:
 - 包括一个JTAG调试接口。
- 串行线调试(SWD)可设置两个观察点和四个断点。