# **UM10398**

第 8章: LPC111x 引脚配置

Rev. 00.10 — 11 January 2010

User manual

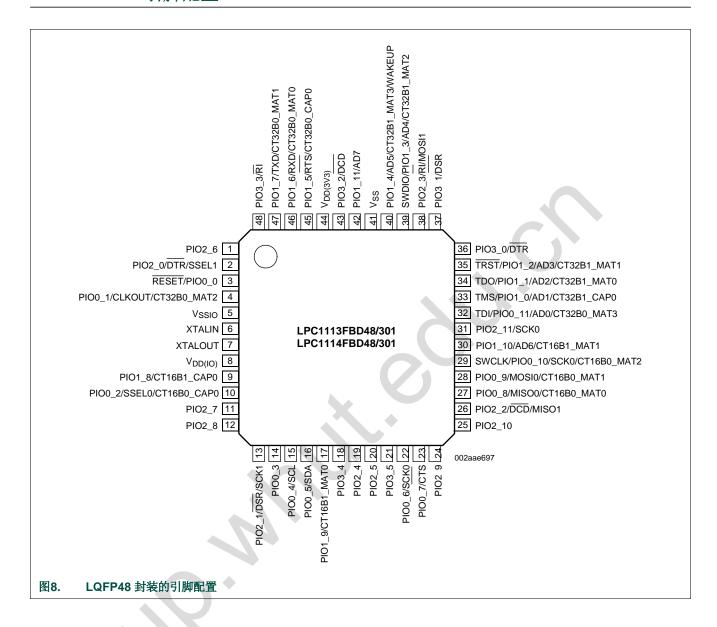
# 1. 如何阅读本章

LPC111x提供三种封装: LQFP48 (LPC1113, LPC1114)、PLCC44 (LPC1114)和 HVQFN33 (LPC1111, LPC1112, LPC1113, LPC1114)。

## 表109. LPC111x 引脚配置

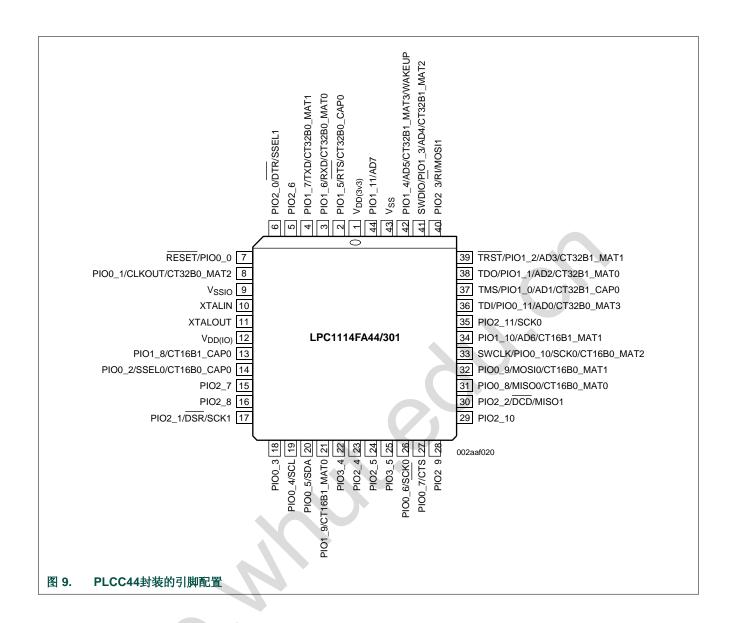
	LQFP48	PLCC44	HVQFN33
引脚配置	-	-	图 8-10
引脚描述	-	- (	表 8–112
引脚配置	-		图 8-10
引脚描述	-	-	表 8–112
引脚配置	图 8-8	-	图 8-10
引脚描述	表 8–110	-	表 8–112
引脚配置	图 8-8	图 8–9	图 8-10
引脚描述	表 8-110	表 8-111	表 8-112
	引脚描述 引脚配置 引脚描述 引脚配置 引脚描述 引脚配置	引脚配置 - 引脚描述 - 引脚配置 - 引脚描述 - 引脚描述 - 引脚配置 图 8-8 引脚描述 表 8-110 引脚配置 图 8-8	引脚配置       -         引脚配置       -         引脚配置       -         引脚配置       8-8         引脚配置       8-8         引脚描述       表 8-110         引脚配置       8 8-8         图 8-9

# 2. LPC111x 引脚配置



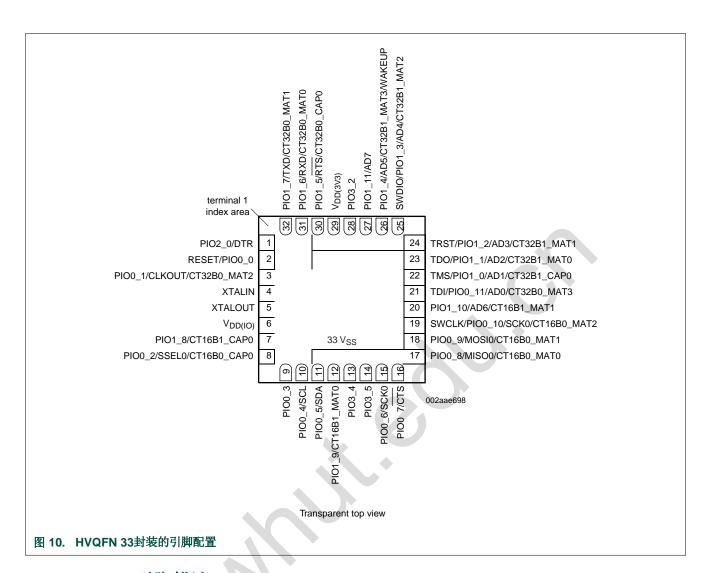
UM10398\_0 © NXP B.V. 2010. All rights reserved.

86 of 326



UM10398\_0 ® NXP B.V. 2010. All rights reserved.

© NXP B.V. 2010. All rights reserved.



# 3. LPC111x引脚描述

UM10398\_0

#### 表 110. LPC1113/14 引脚描述表 (LQFP48 封装)

符号	引脚	类型	描述
RESET/PIO0_0	3[1]	I	RESET — 外部复位输入: 此引脚上的低电平会使设备复位,I/O端口和外设复位为初始的默认状态,并使处理器从0地址开始执行。
		I/O	PIO0_0 —通用数字输入/输出引脚。
PIO0_1/CLKOUT/ CT32B0_MAT2	4[2]	I/O	<b>PIO0_1</b> —通用数字输入/输出引脚。复位时该引脚上有低电平将启动在线系统编程(ISP)命令处理程序。
		0	CLKOUT —时钟输出脚。
		0	CT32B0_MAT2 —用于32位定时器0的匹配输出2。
PIO0_2/SSEL0/	10[2]	I/O	PIO0_2 —通用数字输入/输出引脚。
CT16B0_CAP0		0	SSEL0 —SPI0从机选择引脚。
		1	CT16B0_CAP0 —用于16位定时器0的捕获输入0。
PIO0 3	14[2]	I/O	PIO0_3 —通用数字输入/输出引脚。

User manual Rev. 00.10 — 11 January 2010 87 of 326

表 110. LPC1113/14 引脚描述表 (LQFP48 封装)...续

符号	引脚	类型	描述
PIO0_4/SCL	15 <mark>3</mark> 1	I/O	PIO0_4 — 通用数字输入/输出引脚(开漏)。
		I/O	<b>SCL</b> —I <sup>2</sup> C总线, 时钟输入/输出(开漏)。仅在IO配置寄存器选择I <sup>2</sup> C为增强型快速模式FM+时,该引脚为大电流灌入引脚。
PIO0_5/SDA	16_ <sup>3]</sup>	I/O	PIO0_5 — 通用数字输入/输出引脚(开漏)。
		I/O	SDA — I <sup>2</sup> C总线, 数据输入/输出(开漏)。仅在IO配置寄存器选择I <sup>2</sup> C为增强型快速模式FM+时,该引脚为大电流灌入引脚。
PIO0_6/SCK0	22[2]	I/O	PIO0_6 — 通用数字输入/输出引脚。
		I/O	<b>SCK0 —</b> SPI0串行时钟。
PIO0_7/CTS	23[2]	I/O	PIO0_7 — 通用数字输入/输出引脚(大电流输出驱动)。
		I	<b>CTS</b> — UART清除发送。
PIO0_8/MISO0/	27 <u>[2]</u>	I/O	PIOO_8 — 通用数字输入/输出引脚。
CT16B0_MAT0		I/O	MISOO — SPI0主器件数据输入、从器件数据输出。
	[0]	0	<b>CT16B0_MAT0</b> — 用于16位定时器0的匹配输出0。
PIO0_9/MOSI0/ CT16B0_MAT1	28[2]	I/O	<b>PIOO_9</b> — 通用数字输入/输出引脚。
		I/O	MOSIO — SPI0主器件数据输出、从器件数据输入。
SWCLK/PIO0 10/		0	<b>CT16B0_MAT1</b> — 用于16位定时器0的匹配输出1。
SCK0/CT16B0_MAT2	29 <sup>[2]</sup>	<u> </u>	<b>SWCLK</b> — JTAG接口的串行时钟和测试时钟TCK。
		I/O	<b>PIO0_10</b> — 通用数字输入/输出引脚。
		0	SCK0 — SPI0串行时钟。
		0	<b>CT16B0_MAT2</b> — 用于16位定时器0的匹配输出2。
TDI/PIO0_11/ AD0/CT32B0_MAT3	32[4]	1	TDI — JATG接口测试数据输入脚。
AD0/0132B0_WA13		I/O	<b>PIOO_11</b> — 通用数字输入/输出引脚。
		1	<b>AD0</b> — A/D转换器输入0。
TMS/PIO1 0/		0	<b>CT32B0_MAT3</b> — 用于32位定时器0的匹配输出3。
AD1/CT32B1_CAP0	33[4]		TMS — JTAG接口的测试模式选择。
		I/O	PIO1_0 — 通用数字输入/输出引脚。
		T	<b>AD1</b> — A/D 转换器输入1。
TDO/PIO1_1/		I	CT32B1_CAP0 — 用于32位定时器1的捕获输入0。
AD2/CT32B1_MAT0	34[4]	0	TDO — 测试数据输出的JTAG接口。
		I/O	PIO1_1 — 通用数字输入/输出引脚。
		1	<b>AD2 —</b> A/D转换器输入2。
TRST/PIO1_2/		0	CT32B1_MAT0 — 用于32位定时器1匹配输出0。
<u>AD3/</u> CT32B1_MAT1	35[4]	I	TRST — JTAG接口测试系统复位。
		I/O	PIO1_2 — 通用数字输入/输出引脚。
		I	<b>AD3 —</b> A/D转换器输入3。
		0	CT32B1_MAT1 — 用于32位定时器1的匹配输出1。
SWDIO/PIO1_3/AD4/	39_4]	I/O	SWDIO — 串行线调试输入输出脚。
CT32B1_MAT2		I/O	PIO1_3 — 通用数字输入/输出引脚。
		1	<b>AD4 —</b> A/D转换器输入4。
		0	CT32B1_MAT2 — 用于32位定时器1的匹配输出2。
UM10398_0			© NXP B.V. 2010. All rights reserv

表 110. LPC1113/14 引脚描述表 (LQFP48 封装)...续

符号	引脚	类型	描述
PIO1_4/AD5/ CT32B1_MAT3/WAKEUP	40 <sup>[4]</sup>	I/O	PIO1_4 — 通用数字输入/输出引脚。
		<u> </u>	<b>AD5</b> — A/D转换器输入5。
		0	CT32B1_MAT3 — 用于32 位定时器 1的匹配输出 3。
		I	<b>WAKEUP</b> — 深度掉电模式唤醒引脚。要进入深度掉电模式必须从外部将该引脚拉高, 拉低则退出深度掉电模式。
DIO4 E/DTC/	45[ <u>2]</u>	I/O	PIO1_5 — 通用数字输入/输出引脚。
PIO1_5/RTS/ CT32B0_CAP0		Ο	<b>RTS</b> — UART请求发送s。
_		1	CT32B0_CAP0 — 用于32位定时器0的捕获输入0。
PIO1 6/RXD/	46[ <u>2]</u>	I/O	PIO1_6 — 通用数字输入/输出引脚。
CT32B0_MAT0		1	<b>RXD</b> — UART数据接收。
		0	CT32B0_MAT0 — 用于32位定时器0的匹配输出0。
PIO1_7/TXD/	47[2]	I/O	PIO1_7 — 通用数字输入/输出引脚。
CT32B0_MAT1		0	<b>TXD —</b> UART数据发送。
		0	CT32B0_MAT1 — 用于32位计时器0的匹配输出1。
PIO1_8/CT16B1_CAP0	9[2]	I/O	PIO1_8 — 通用数字输入/输出引脚。
		I	<b>CT16B1_CAP0</b> — 用于16位定时器1的捕获输入0。
PIO1_9/CT16B1_MAT0	17 <mark><sup>2</sup></mark>	I/O	PIO1_9 — 通用数字输入/输出引脚。
DIO4 40/ADO/	30 <sup>[4]</sup>	O I/O	CT16B1_MAT0 — 用于16位计时器1的匹配输出0。 PIO1_10 — 通用数字输入/输出引脚。
PIO1_10/AD6/ CT16B1 MAT1	_	1	<b>AD6</b> — A/D转换器输入6。
_		0	<b>CT16B1_MAT1</b> — 用于16位计时器1的匹配输出1。
PIO1_11/AD7	42[4]	I/O	<b>PIO1_11 —</b> 通用数字输入/输出引脚。
_		1.	<b>AD7 —</b> A/D转换器输入7。
PIO2 0/DTR/SSEL1	2[2]	I/O	<b>PIO2_0 —</b> 通用数字输入/输出引脚。
_		0	
		0	<b>SSEL1 —</b> SPI1从设备选择。
PIO2 1/DSR/SCK1	13[2]	I/O	<b>PIO2_1</b> — 通用数字输入/输出引脚。
		1	DSR — UART数据输入就绪。
		I/O	SCK1 — SPI1串行时钟。
PIO2_2/DCD/MISO1	26[2]	I/O	<b>PIO2_2 —</b> 通用数字输入/输出引脚。
		1	DCD — UART数据载波侦测输入。
		I/O	MISO1 — SPI1主器件数据输入,从器件数据输出。
PIO2 3/RI/MOSI1	38[2]	I/O	<b>PIO2_3</b> — 通用数字输入/输出引脚。
<u>_</u>		1	<b>RI —</b> UART振铃指示输入。
		I/O	MOSI1 — SPI1主器件数据输出,从器件数据输入。
PIO2_4	19[2]	I/O	PIO2_4 — 通用数字输入/输出引脚。
PIO2_5	20[2]	I/O	<b>PIO2_5</b> — 通用数字输入/输出引脚。
PIO2_6	1 <del>2]</del>	I/O	<b>PIO2_6</b> — 通用数字输入/输出引脚。
PIO2_7	 11[ <del>2]</del>	I/O	PIO2_7 — 通用数字输入/输出引脚。
PIO2_8	12 <sup>[2]</sup>	I/O	PIO2_8 — 通用数字输入/输出引脚。
JM10398_0	14	., 0	『NXP B.V. 2010. All rights reser



#### 表 110. LPC1113/14 引脚描述表 (LQFP48 封装)...续

符号	引脚	类型	描述
PIO2_9	24[2]	I/O	PIO2_9 — 通用数字输入/输出引脚。
PIO2_10	25 <sup>[2]</sup>	I/O	<b>PIO2_10 —</b> 通用数字输入/输出引脚。
PIO2_11/SCK0	31 <sup>[2]</sup>	I/O	PIO2_11 — 通用数字输入/输出引脚。
		I/O	<b>SCK0 —</b> SPI0串行时钟。
PIO3_0/DTR	36[2]	I/O	PIO3_0 — 通用数字输入/输出引脚。
		0	DTR — UART数据终端就绪输出。
PIO3_1/DSR	37 <sup>[2]</sup>	I/O	PIO3_1 — 通用数字输入/输出引脚。
		I	<b>DSR</b> — UART数据设备就绪。
PIO3_2/DCD	43 <sup>[2]</sup>	I/O	PIO3_2 — 通用数字输入/输出引脚。
		ı	DCD — UART数据载波侦测输入。
PIO3_3/RI	48[2]	I/O	PIO3_3 — 通用数字输入/输出引脚。
		I	RI — UART振铃指示输入。
PIO3_4	18[2]	I/O	PIO3_4 — 通用数字输入/输出引脚。
PIO3_5	21 <sup>[2]</sup>	I/O	PIO3_5 — 通用数字输入/输出引脚。
$V_{DD(IO)}$	8 <del>[5]</del>	I	用于输入/输出的3.3 V电源。
V <sub>DD(3V3)</sub>	44 <u>[5]</u>	I	用于内部电压调节器和ADC的3.3 V电压输入,也用作ADC参考电压。
V <sub>SSIO</sub>	5	I	地。
XTALIN	6 <sup>6</sup> ]	1	振荡器电路和内部时钟发生器的输入,输入电压不得超过1.8V。
XTALOUT	7 <u>[6]</u>	0	振荡器放大输出。
V <sub>SS</sub>	41	I	地。

- [1] RESET 功能在深度掉电模式下无效。使用WAKEUP引脚复位芯片,并将其从深度掉电模式下唤醒。
- [2] 端口可接受5V电压,可配置上拉/下拉电阻和滞后控制的数字I/O功能。
- [3] I<sup>2</sup>C总线设备遵从I<sup>2</sup>C标准模式和I<sup>2</sup>C快速模式规范。
- [4] 端口可接受5V电压,可配置上拉/下拉电阻和滞后控制的数字I/O功能。当配置为ADC转换器的输入时,该设备的数字部分将被禁用且相应 引脚不再是5V逻辑电平。
- V<sub>DD(3V3)</sub> 与 V<sub>DD(IO)</sub> 在外部联系在一起。如果对他们独立供电,确保电压差不超过0.5V。 当不使用系统振荡器时,XTALIN与XTALOUT应这样连接: XTALIN悬空或者接地(接地应作首选以减少对噪声的敏感度)。XTALOUT悬 [6] 空。

#### 表 111. LPC1114 引脚描述表 (PLCC44 封装)

符号	引脚	类型	
RESET/PIO0_0	7[1]	I	RESET — 外部复位输入:此引脚上的低电平会使设备复位,I/O端口和外设复位成初始的默认状态,并使处理器从0地址开始执行。
		I/O	PIO0_0 — 通用数字输入/输出引脚。
PIO0_1/CLKOUT/ CT32B0_MAT2	8[2]	I/O	<b>PIO0_1</b> — 通用数字输入/输出引脚。 复位时该引脚为低电平,将启动在线系统编程命令处理程序。
		0	CLKOUT — 时钟输出脚。
		0	<b>CT32B0_MAT2</b> —用于32位定时器0的匹配输出2。

UM10398 0 © NXP B.V. 2010. All rights reserved.

表 111. LPC1114 引脚描述表 (PLCC44 封装)...续

符号	引 <b>脚</b> 14 <u><sup>2</sup></u>	类型 I/O	描述 PIO0_2 — 通用数字输入/输出引脚。
PIO0_2/SSEL0/ CT16B0_CAP0	14 <u>1-1</u>	0	
		<del>-</del>	<b>SSEL0 —</b> SPI0从设备选择。 <b>CT16B0_CAP0 —</b> 用于16位定时器的捕获输入0。
DIO0 2	18[2]	1/0	<del>-</del>
PIO0_3		1/0	PIOO_3 — 通用数字输入/输出引脚。
PIO0_4/SCL	19 <sup>[3]</sup>	1/0	PIOO_4 — 通用数字输入/输出引脚 (开漏)。
		I/O	<b>SCL</b> —I <sup>2</sup> C总线时钟输入/输出引脚,开漏。只有在IO配置寄存器选择I <sup>2</sup> C为增强型快速模式FM+时,为大电流吸收引脚。
PIO0_5/SDA	20_3]	I/O	PIO0_5 — 通用数字输入/输出引脚 (开漏)。
_		I/O	SDA — I <sup>2</sup> C总线时钟输入/输出引脚,开漏。只有在IO配置寄存器选择I <sup>2</sup> C为增强型快速模式FM+时,为大电流吸收引脚。
PIO0_6/SCK0	26[2]	I/O	PIO0_6 — 通用数字输入/输出引脚。
		I/O	SCK0 — SPI0串行时钟。
PIO0_7/CTS	27[2]	I/O	<b>PIO0_7</b> — 通用数字输入/输出引脚。 (大电流输出驱动器)。
			CTS — UART清除发送输入。
PIO0 8/MISO0/	31[2]	I/O	PIOO_8 — 通用数字输入/输出引脚。
CT16B0_MAT0	_	I/O	MISO0 — SPI0主器件数据输入,从器件数据输出。
		О	CT16B0_MAT0 — 用于16位定时器0的匹配输出0。
PIO0_9/MOSI0/	32[2]	I/O	PIO0_9 — 通用数字输入/输出引脚。
CT16B0_MAT1		I/O	MOSIO — SPIO主器件数据输出,从器件数据输入。
		0	CT16B0_MAT1 — 用于16位定时器0的匹配输出1。
	33[2]	I	<b>SWCLK</b> — JTAG接口串行时钟和测试时钟TCK。
SWCLK/PIO0_10/ SCK0/CT16B0_MAT2		1/0	<b>PIO0_10</b> — 通用数字输入/输出引脚。
_		0	<b>SCK0 —</b> SPI0串行时钟。
		0	CT16B0_MAT2 — 用于16位定时器0的匹配输出2。
	36[4]	1	TDI — JTAG接口测试数据输入引脚。
TDI/PIO0_11/ AD0/CT32B0 MAT3		I/O	PIO0_11 — 通用数字输入/输出引脚。
AD0/C13260_WA13		<b></b>	<b>AD0 —</b> A/D转换器输入0。
		0	CT32B0_MAT3 — 用于32位定时器0的匹配输出3。
	37 <mark>[4]</mark>	1	TMS — JTAG接口的测试模式选择。
TMS/PIO1_0/		I/O	<b>PIO1_0 —</b> 通用数字输入/输出引脚。
AD1/CT32B1_CAP0		1	
		ı	<b>CT32B1_CAP0</b> — 用于32位定时器1的捕获输入0。
	38[4]	0	<b>TDO —</b> JTAG接口测试数据输出。
		I/O	<b>PIO1_1 —</b> 通用数字输入/输出引脚。
TDO/PIO1_1/		1	<b>AD2 —</b> A/D转换器输入2。
AD2/CT32B1_MAT0		0	<b>CT32B1_MAT0</b> — 用于32位定时器1的匹配输出0。
TRST/PIO1_2/	39_4]	I	TRST — JTAG接口测试系统复位。
AD3/CT32B1_MAT1		I/O	<b>PIO1_2 —</b> 通用数字输入/输出引脚。
			<b>AD3 —</b> A/D转换器输入3。
		0	<b>CT32B1_MAT1</b> — 用于32位定时器1的匹配输出1。
IM10398_0		_	用 1 32 区 足 町 箱 1 円 2 空 日 相 田 1 。 © NXP B.V. 2010. All rights reser



### 表 111. LPC1114 引脚描述表 (PLCC44 封装)...续

符号	引脚	类型	描述
SWDIO/PIO1_3/AD4/ CT32B1_MAT2	41 <sup>[4]</sup>	I/O	SWDIO — 串行线调试输入输出引脚。
		I/O	PIO1_3 — 通用数字输入/输出引脚。
		<u> </u>	<b>AD4</b> — A/D转换器输入4。
		0	CT32B1_MAT2 — 用于32位定时器1的匹配输出2。
PIO1_4/AD5/ CT32B1_MAT3/WAKEUP	42[4]	I/O	PIO1_4 — 通用数字输入/输出引脚。
C132B1_WA13/WAREOF		1	<b>AD5 —</b> A/D转换器输入5。
		0	CT32B1_MAT3 — 用于32位定时器1的匹配输出3。
		I	<b>WAKEUP</b> — 深度掉电模式唤醒引脚。该引脚必须在外部被拉高进入深度打电模式, 拉低则退出。
PIO1_5/RTS/	2[2]	I/O	PIO1_5 — 通用数字输入/输出引脚。
CT32B0_CAP0		0	RTS — UART请求发送输出。
		I	<b>CT32B0_CAP0</b> — 用于32位定时器0的捕获输入0。
PIO1_6/RXD/	3[2]	I/O	PIO1_6 — 通用数字输入/输出引脚。
CT32B0_MAT0		I	<b>RXD —</b> UART数据接收。
		0	<b>CT32B0_MAT0</b> — 用于32位定时器0的匹配输出0。
PIO1_7/TXD/	4[2]	I/O	PIO1_7 — 通用数字输入/输出引脚。
CT32B0_MAT1		0	<b>TXD —</b> UART数据发送。
		О	CT32B0_MAT1 — 用于32位定时器0的匹配输出1。
PIO1_8/CT16B1_CAP0	13[2]	I/O	PIO1_8 — 通用数字输入/输出引脚。
		I	<b>CT16B1_CAP0</b> — 用于16位定时器1的捕获输入0。
PIO1_9/CT16B1_MAT0	21[2]	I/O	PIO1_9 — 通用数字输入/输出引脚。
		0	CT16B1_MAT0 — 用于16位定时器1匹配输出0。
PIO1_10/AD6/	34[4]	I/O	PIO1_10 — 通用数字输入/输出引脚。
CT16B1_MAT1		1	<b>AD6</b> — A/D转换器输入6。
		0	<b>CT16B1_MAT1</b> — 用于16位定时器1的匹配输出1。
PIO1_11/AD7	44[4]	I/O	<b>PIO1_11 —</b> 通用数字输入/输出引脚。
		T	<b>AD7 —</b> A/D转换器输入7。
PIO2_0/DTR/SSEL1	6[2]	I/O	<b>PIO2_0 —</b> 通用数字输入/输出引脚。
		0	DTR — UART数据终端就绪输出。
		0	<b>SSEL1 —</b> SPI1从设备选择。
PIO2_1/DSR/SCK1	17 <mark>2</mark>	I/O	PIO2_1 — 通用数字输入/输出引脚。
		1	DSR — UART数据就绪输入。
		I/O	SCK1 — SPI1串行时钟。
PIO2_2/DCD/MISO1	30[2]	I/O	PIO2_2 — 通用数字输入/输出引脚。
		I	DCD — UART 数据载波侦测输入。
		I/O	MISO1 — SPI1主器件数据输入,从器件数据输出。
PIO2_3/RI/MOSI1	40[2]	I/O	PIO2_3 — 通用数字输入/输出引脚。
		I	RI — UART振铃指示输入。
		I/O	MOSI1 — SPI1主器件数据输出,从器件数据输入。
PIO2_4 M10398_0	23[2]	I/O	<b>PIO2_4 —</b> 通用数字输入/输出引脚。 ◎ NXP B.V. 2010. All rights res
			© NAT D.V. 2010. Altrigits res

#### 表 111. LPC1114 引脚描述表 (PLCC44 封装)...续

	-	-	
符号	引脚	类型	描述
PIO2_5	24[2]	I/O	PIO2_5 — 通用数字输入/输出引脚。
PIO2_6	5 <sup>[2]</sup>	I/O	PIO2_6 — 通用数字输入/输出引脚。
PIO2_7	15 <del>[2]</del>	I/O	PIO2_7 — 通用数字输入/输出引脚。
PIO2_8	16 <sup>[2]</sup>	I/O	PIO2_8 — 通用数字输入/输出引脚。
PIO2_9	28[2]	I/O	PIO2_9 — 通用数字输入/输出引脚。
PIO2_10	29 <mark>[2]</mark>	I/O	<b>PIO2_10 —</b> 通用数字输入/输出引脚。
PIO2_11/SCK0	35[2]	I/O	<b>PIO2_11</b> — 通用数字输入/输出引脚。
		I/O	<b>SCK0 —</b> SPI0串行时钟。
PIO3_4	22[2]	I/O	PIO3_4 — 通用数字输入/输出引脚。
PIO3_5	25 <sup>[2]</sup>	I/O	PIO3_5 — 通用数字输入/输出引脚。
$V_{DD(IO)}$	12 <del>5</del>	1	用于输入/输出的3.3 V电源。
V <sub>DD(3V3)</sub>	1 <u>5</u>	I	用于内部电压调节器和ADC的3.3 V电源,也用于ADC参考电压。
V <sub>SSIO</sub>	9	I	地
XTALIN	10_6]	1	振荡器电路和内部时钟发生器电路的输入,输入电压不得超过1.8V。
XTALOUT	1161	0	振荡器放大输出
V <sub>SS</sub>	43	I	地。

- [1] RESET 功能在深度掉电模式下无效。使用WAKEUP引脚复位芯片,并将其从深度掉电模式下唤醒。
- [2] 端口可接受5V电压,可配置上拉/下拉电阻和滞后控制的数字I/O功能。
- [3] I<sup>2</sup>C总线设备遵从I<sup>2</sup>C标准模式和I<sup>2</sup>C快速模式规范。
- [4] 端口可接受5V电压,可配置上拉/下拉电阻和滞后控制的数字I/O功能。当配置为ADC转换器的输入时,该设备的数字部分将被禁用且相应引脚不再是5V逻辑电平。
- [5] V<sub>DD(3V3)</sub> 与 V<sub>DD(IO)</sub> 在外部联系在一起。如果对它们独立供电,要确保电压差不超过0.5V。
- [6] 当不使用系统振荡器时,XTALIN与XTALOUT应这样连接: XTALIN悬空或者接地(接地应作首选以减少对噪声的敏感度)。 XTALOUT悬空。

#### 表 112. LPC1111/12/13/14 引脚描述表 (HVQFN33 封装)

符号	引脚	类型	描述
RESET/PIO0_0	2[1]	1	<b>RESET</b> — 外部复位输入:外部复位输入:此引脚上的低电平会使设备复位。 I/O端口和外设复位为初始的默认状态,并使处理器从0地址开始执行。
		I/O	PIO0_0 — 通用数字输入/输出引脚。
PIO0_1/CLKOUT/ CT32B0_MAT2	3_2]	I/O	<b>PIO0_1</b> — 通用数字输入/输出引脚。 复位时该引脚为低电平启动在线系统编程命令处理程序。
		0	CLKOUT — 时钟输出引脚。
		0	CT32B0_MAT2 — 用于32位定时器0的匹配输出2。
PIO0_2/SSEL0/	8[2]	I/O	PIO0_2 — 通用数字输入/输出引脚。
CT16B0_CAP0		0	<b>SSEL0 —</b> SPI0从设备选择。
		I	<b>CT16B0_CAP0</b> — 用于16位定时器0的捕获输入0。
PIO0_3	9[2]	I/O	PIO0_3 — 通用数字输入/输出引脚。

UM10398\_0 © NXP B.V. 2010. All rights reserved.

表 112. LPC1111/12/13/14 引脚描述表 (HVQFN33 封装) ...续

符号	引脚	类型	描述
PIO0_4/SCL	10 <mark>3</mark> 1	I/O	PIO0_4 — 通用数字输入/输出引脚(开漏).
		I/O	<b>SCL</b> — I <sup>2</sup> C总线时钟输入/输出引脚,开漏。只有在IO配置寄存器选择I <sup>2</sup> C为增强型快速模式FM+时,为大电流吸收引脚。
PIO0_5/SDA	11[3]	I/O	PIO0_5 — 通用数字输入/输出引脚(开漏)。
		I/O	SDA — I <sup>2</sup> C总线数据输入/输出引脚,开漏。只有在IO配置寄存器选择I <sup>2</sup> C为增强型快速模式FM+时,为大电流吸收引脚。
PIO0_6/SCK0	15 <mark>2</mark>	I/O	PIO0_6 — 通用数字输入/输出引脚。
		I/O	SCK0 — SPIO的串行时钟。
PIO0_7/CTS	16 <mark>2</mark>	I/O	PIO0_7 — 通用数字输入/输出引脚(大电流输出驱动器).
		1	CTS — UART清除发送输入。
PIO0_8/MISO0/	17[2]	I/O	PIO0_8 — 通用数字输入/输出引脚。
CT16B0_MAT0		I/O	MISO0 — SPI0主器件数据输入,从器件数据输出。
		0	<b>CT16B0_MAT0</b> — 用于16位定时器 0的匹配输出 0。
PIO0_9/MOSI0/ CT16B0_MAT1	18🔼	I/O	<b>PIOO_9</b> — 通用数字输入/输出引脚。
0110B0_W/(11		I/O	MOSIO — SPIO主器件数据输出,从器件数据输入。
OMOLIC/DIO0 40/00/00/		0	<b>CT16B0_MAT1</b> — 用于16位定时器 0的匹配输出 1。
SWCLK/PIO0_10/SCK0/ CT16B0_MAT2	19 <sup>[2]</sup>	<u> </u>	<b>SWCLK</b> — JTAG接口串行时钟和测试时钟TCK。
		I/O	PIO0_10 — 通用数字输入/输出引脚。
		0	<b>SCK0 —</b> SPI0的串行时钟。
		0	<b>CT16B0_MAT2</b> — 用于16位定时器 0的匹配输出。
TDI/PIO0_11/AD0/ CT32B0_MAT3	21 <u>4</u> 1	<u> </u>	TDI — JTAG接口测试数据输入引脚。
C132B0_WA13		I/O	PIO0_11 — 通用数字输入/输出引脚。
		<u>l</u>	<b>AD0</b> — A/D转换器输入0。
		0	CT32B0_MAT3 — 用于32位定时器 0的匹配输出 3。
TMS/PIO1_0/AD1/	22[4]	1	TMS — JTAG接口的测试模式选择。
CT32B1_CAP0		I/O	PIO1_0 — 通用数字输入/输出引脚。
		Ì	<b>AD1 —</b> A/D转换器输入1。
		1	CT32B1_CAP0 — 用于32位定时器 1的捕获输入0。
TDO/PIO1_1/AD2/	23[4]	0	TDO — JTAG接口测试数据输出。
CT32B1_MAT0	•	I/O	PIO1_1 — 通用数字输入/输出引脚。
		1	<b>AD2 —</b> A/D转换器输入2。
TRST/PIO1_2/AD3/		0	CT32B1_MAT0 — 用于32位定时器 1的匹配输出 0。
CT32B1_MAT1	24[4]	ı	TRST — JTAG接口测试系统复位。
		I/O	PIO1_2 — 通用数字输入/输出引脚。
		1	<b>AD3 —</b> A/D转换器输入3。
		0	CT32B1_MAT1 — 用于32位定时器 1的匹配输出 1。
SWDIO/PIO1_3/AD4/	25[4]	I/O	SWDIO — 串行线调试输入输出引脚。
CT32B1_MAT2		I/O	PIO1_3 — 通用数字输入/输出引脚。
		1	<b>AD4 —</b> A/D转换器输入4。
		0	CT32B1_MAT2 — 用于32位定时器 1的匹配输出 2。
UM10398_0			© NXP B.V. 2010. All rights reser

#### 表 112. LPC1111/12/13/14 引脚描述表 (HVQFN33 封装) ...续

符号	引脚	类型	描述
PIO1_4/AD5/ CT32B1_MAT3/WAKEUP	26 <sup>[4]</sup>	I/O	<b>PIO1_4</b> — 通用数字输入/输出引脚。
		<u> </u>	<b>AD5 —</b> A/D转换器输入5。
		0	CT32B1_MAT3 — 用于32位定时器 1的匹配输出 3。
		I	<b>WAKEUP</b> — 深度掉电模式唤醒引脚。该引脚必须在外部被拉高进入深度掉电模式, 拉低则退出。
PIO1_5/RTS/	30[2]	I/O	PIO1_5 — 通用数字输入/输出引脚。
CT32B0_CAP0		0	RTS — UART请求发送输出。
		I	<b>CT32B0_CAP0</b> — 用于32位定时器 0的捕获输入 0。
PIO1 6/RXD/	31[2]	I/O	PIO1_6 — 通用数字输入/输出引脚。
CT32B0_MAT0		1	<b>RXD —</b> UART数据接收。
		0	CT32B0_MAT0 — 用于32位定时器 0的匹配输出 0。
PIO1_7/TXD/	32[2]	I/O	PIO1_7 — 通用数字输入/输出引脚。
CT32B0_MAT1		0	<b>TXD —</b> UART数据发送。
		0	CT32B0_MAT1 — 用于32位定时器 0的匹配输出 1。
PIO1_8/CT16B1_CAP0	7[2]	I/O	PIO1_8 — 通用数字输入/输出引脚。
		I	CT16B1_CAP0 — 用于16位定时器 1的捕获输入 0。
PIO1_9/CT16B1_MAT0	12 <sup>[2]</sup>	I/O	PIO1_9 — 通用数字输入/输出引脚。
	0.0[4]	0	<b>CT16B1_MAT0</b> — 用于16位定时器 1的匹配输出 0。
PIO1_10/AD6/	20[4]	I/O	PIO1_10 — 通用数字输入/输出引脚。
CT16B1_MAT1		1	<b>AD6</b> — A/D转换器输入6。
DIO4 44/4 D.7	0.7[4]	0	<b>CT16B1_MAT1</b> — 用于16位定时器 1的匹配输出 1。
PIO1_11/AD7	27 <del>[4]</del>	1/0	<b>PIO1_11</b> — 通用数字输入/输出引脚。
DIGO O/DTD	4 [9]	1	<b>AD7</b> — A/D转换器输入7。
PIO2_0/DTR	1[2]	1/0	<b>PIO2_0</b> — 通用数字输入/输出引脚。
		0	DTR — UART数据终端就绪输出。
PIO3_2	28[2]	1/0	<b>PIO3_2 —</b> 通用数字输入/输出引脚。
PIO3_4	13[2]	I/O	PIO3_4 — 通用数字输入/输出引脚。
PIO3_5	14[2]	I/O	<b>PIO3_5 —</b> 通用数字输入/输出引脚。
$V_{DD(IO)}$	6 <sup>[5]</sup>	l	用于输入/输出的3.3 V电源。
$V_{DD(3V3)}$	29[5]	I	用于内部电压调节器和ADC的3.3 V电源,也用于ADC参考电压。
XTALIN	46	I	振荡器电路和内部时钟发生器电路的输入,输入电压不得超过1.8V.
XTALOUT	5_ <sup>6]</sup>	0	振荡放大器输出。
V <sub>SS</sub>	33	-	导热引脚,接地。

- [1] RESET 功能在深度掉电模式下无效。使用WAKEUP引脚复位芯片,并将其从深度掉电模式下唤醒。
- [2] 端口可接受5V电压,可配置上拉/下拉电阻和滞后控制的数字I/O功能。
- [3] I<sup>2</sup>C总线设备遵从I<sup>2</sup>C标准模式和I<sup>2</sup>C快速模式规范。
- [4] 端口可接受5V电压,可配置上拉/下拉电阻和滞后控制的数字I/O功能。当配置为ADC转换器的输入时,该设备的数字部分将被禁用且相应引脚不再是5V逻辑电平。

UM10398\_0

© NXP B.V. 2010. All rights reserved.

**User manual** 

96 of 326

- [5]  $V_{DD(3V3)}$  与  $V_{DD(IO)}$  在外部联系在一起。如果对它们独立供电,要确保电压差不超过0.5V。
- [6] 当不使用系统振荡器时,XTALIN与XTALOUT应这样连接: XTALIN悬空或者接地(接地应作首选以减少对噪声的敏感度)。 XTALOUT悬空。