

1. 概述

内嵌套向量中断控制器(NVIC)是 Cortex-M0的一个组成部分。它与CPU处理器内核紧密耦合, 实现低中断延迟和对迟到中断的有效处理。

2. 特征

- NVIC是ARM Cortex-M0的一个集成部分
- 紧耦合的方式使中断延迟大大缩短
- 可控制系统的异常及外设中断
- 在LPC111x中的 NVIC 支持32路向量中断
- 4个带硬件优先级屏蔽的可编程中断优先级
- 重定位向量表
- 可产生软件中断

3. 中断源

表 5-49列出了每一个外设中断源的功能。每一个外设可能有一个或多个到中断向量控制器的中断线。每一条中断线可代表一个以上的中断源, 除了ARM公司确定的标准, 连接线的位置是没有优先级和重要性区别的。

表 49. 中断源到向量中断控制器的连接

| 异常编号 | 向量偏移 | 功能 | 标志 |
|--------|------------------|----------|---|
| 12 - 0 | | 启动逻辑唤醒中断 | 每一个中断都连接到一个端口 (PIO) 上, 作为输入将 MCU从深度睡眠中唤醒; 中断0到11对应PIO0_0~11引脚, 中断12对应PIO1的第0脚。见 表 3-33。 |
| 13 | - | | 保留 |
| 14 | SPI/SSP1 | | Tx FIFO 半满 Rx FIFO 半空 Rx 超时 Rx 溢出 |
| 15 | I ² C | | SI (状态更改) |
| 16 | CT16B0 | | 匹配 0 - 2 捕获 0 |
| 17 | CT16B1 | | 匹配 0 - 1 捕获 0 |
| 18 | CT32B0 | | 匹配 0 - 3 捕获 0 |

表 49. 中断源到向量中断控制器的连接

| 异常编号 | 向量偏移 | 功能 | 标志 |
|------|----------|--|----|
| 19 | CT32B1 | 匹配 0 - 3 捕获 0 | |
| 20 | SPI/SSP0 | Tx FIFO 半满 Rx FIFO 半空 Rx 超时 Rx 溢出 | |
| 21 | UART | 接收线状态(RLS) 发送保持寄存器空 (THRE) 可用Rx数据 (RDA) 字符超时指示(CTI) 自动波特率结束 (ABEO) 自动波特率超时 (ABTO) | |
| 22 | - | 保留 | |
| 23 | - | 保留 | |
| 24 | ADC | A/D 转换结束 | |
| 25 | WDT | 看门狗中断(WDINT) | |
| 26 | BOD | 欠压检测 | |
| 27 | - | 保留 | |
| 28 | PIO_3 | GPIO端口3 中断状态 | |
| 29 | PIO_2 | GPIO端口2 中断状态 | |
| 30 | PIO_1 | GPIO端口1 中断状态 | |
| 31 | PIO_0 | GPIO端口0中断状态 | |