

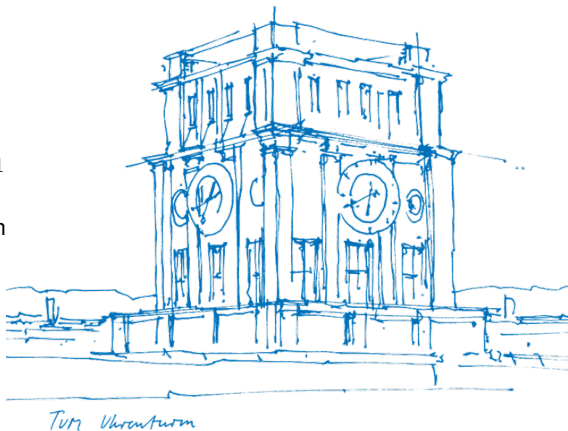
# Dynamische Binärübersetzung: RISC-V $\rightarrow$ x86-64

## Endpräsentation

Noah Dormann<sup>1</sup>, Simon Kammermeier<sup>1</sup>,  
Johannes Pfannschmidt<sup>1</sup>, Florian Schmidt<sup>1</sup>

<sup>1</sup>Fakultät für Informatik, Technische Universität München  
(TUM)

26. Oktober 2020



# Gliederung

## 1. Einführung

- 1.1 Problembeschreibung
- 1.2 RISC-V vs. x86-64
- 1.3 Dynamische Binärübersetzung

## 2. Ansatz

- 2.1 Programmablauf
- 2.2 Partitionierung des Codes
- 2.3 Code Cache
- 2.4 Registernutzung
- 2.5 Optimierungen

## 3. Ergebnisse und Performanz

- 3.1 SPEC CPU 2017
- 3.2 Optimierungen

## 4. Demo

`./translator`