

第 12 章

DDS信号发生器的设计

12.1 设计题目

采用 DDS 技术设计一个信号发生器,其原理框图如图 12-1-1 所示。

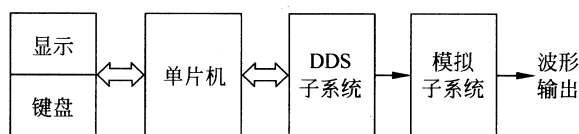


图 12-1-1 DDS 信号发生器原理框图

设计要求如下:

- ① 具有产生正弦波、方波和三角波三种周期性波形;
- ② 输出信号频率范围 1Hz~5MHz,重复频率可调,频率步进间隔 $\leq 1\text{Hz}$;
- ③ 输出信号幅值范围 0.5~10V(峰-峰值),信号幅值和直流偏移量可数控调节;
- ④ 具有稳幅输出功能,当负载变化时,输出电压幅度变化不大于 $\pm 3\%$ (负载电阻变化范围: $50\Omega \sim \infty$);
- ⑤ 具有显示输出波形类型、重复频率等功能。

12.2 直接数字频率合成的原理

DDS(direct digital synthesizer)即直接数字频率合成技术,是由 J. Tierney、C. M. Rader 和 B. Gold 在 1971 年发表的论文《A Digital Frequency Synthesizer》中首先提出的。从 1971 年至今,DDS 已从一个工程新事物逐渐发展成为一个重要的设计工具。与大家熟悉的直

接式和间接式(PLL)频率合成技术不同,DDS技术完全采用数字处理技术,属于第三代频率合成技术。DDS的主要优点是它的输出频率、相位和幅度能够在微控制器的控制下精确而快速地变换。DDS的应用领域包括各类无线通信、有线通信、网络通信,各类需要频率信号的仪器、仪表、遥控、遥测、遥感设备、收音机、电视机等。

本节以正弦信号的产生为例,阐述DDS技术的基本原理。

对于一个频谱纯净的单频正弦信号可以用下式来描述:

$$S_{\text{out}} = A \sin \omega t = A \sin(2\pi f_{\text{out}} t) \quad (12-2-1)$$

其相位为

$$\theta = 2\pi f_{\text{out}} t \quad (12-2-2)$$

显然,该正弦信号相位和幅值均为连续变量。为了便于采用数字技术,应对连续的正弦信号进行离散化处理,即把相位和幅值均转化为数字量。

用频率为 f_{clk} 的参考时钟对正弦信号进行抽样,这样,在一个参考时钟周期 T_{clk} 内,相位 θ 的变化量为

$$\Delta\theta = 2\pi f_{\text{out}} T_{\text{clk}} = \frac{2\pi f_{\text{out}}}{f_{\text{clk}}} \quad (12-2-3)$$

由式(12-2-3)得到的 $\Delta\theta$ 为模拟量,为了把 $\Delta\theta$ 转化成数字量,将 2π 切割成 2^N 等份作为最小量化单位,从而得到 $\Delta\theta$ 的数字量 M 为

$$M = \frac{\Delta\theta}{2\pi} \times 2^N \quad (12-2-4)$$

将式(12-2-3)代入式(12-2-4)得

$$M = 2^N \times \frac{f_{\text{out}}}{f_{\text{clk}}} \quad (12-2-5)$$

经变换后得

$$f_{\text{out}} = \frac{f_{\text{clk}}}{2^N} \times M \quad (12-2-6)$$

式(12-2-6)表明,在参考时钟信号频率 f_{clk} 确定的情况下,输出正弦信号的频率 f_{out} 决定于 M 的大小,而且与 M 呈线性关系。通过改变 M 的大小,就可改变输出正弦信号的频率,因此, M 也称频率控制字。当参考时钟频率取 2^N 时,正弦信号的频率就等于频率控制字 M 。当 M 取 1 时,可以得到输出信号的最小频率步进为

$$\Delta f = \frac{f_{\text{clk}}}{2^N} \quad (12-2-7)$$

由式(12-2-7)可知,只要 N 取得足够大,就可以得到非常小的频率步进值。

将相位转化为数字量以后,式(12-2-1)可描述为如下形式:

$$S_{\text{out}} = A \sin(\theta_{k-1} + \Delta\theta) = A \sin\left[\frac{2\pi}{2^N}(M_{k-1} + M)\right] = A f_{\sin}(M_{k-1} + M) \quad (12-2-8)$$

其中 M_{k-1} 指前一个基准时钟周期的相位值。

从式(12-2-8)可以看出,只要用频率控制字 M 进行简单的累加运算,就可以得到正弦函数的当前相位值。而正弦信号的幅值就是当前相位值的函数。由于正弦函数为非线性函数,很难实时计算,一般通过查表的方法来快速获得函数值。

有了以上理论分析,我们就可以得到一种用数字的方法获得正弦信号的方法:先构

建立一个 N 位的相位累加器,在每一个时钟周期内,将相位累加器中的值与频率控制字相加,得到当前相位值。将当前相位值作为 ROM 的地址,读出 ROM 中的正弦波数据,再通过 D/A 转换成模拟信号。频率控制字越大,相位累加器的输出变化越快,ROM 的地址变化也越快,输出的正弦信号频率越高。需要注意的是,受 ROM 容量的限制,ROM 地址位数一般小于相位累加器的位数,因此,把相位累加器输出的高位作为 ROM 的地址。只需改变频率控制字,就可以改变输出信号的频率,因此,采用 DDS 技术,对输出信号频率的控制十分简单。DDS 正弦信号发生器基本原理框图如图 12-2-1 所示。

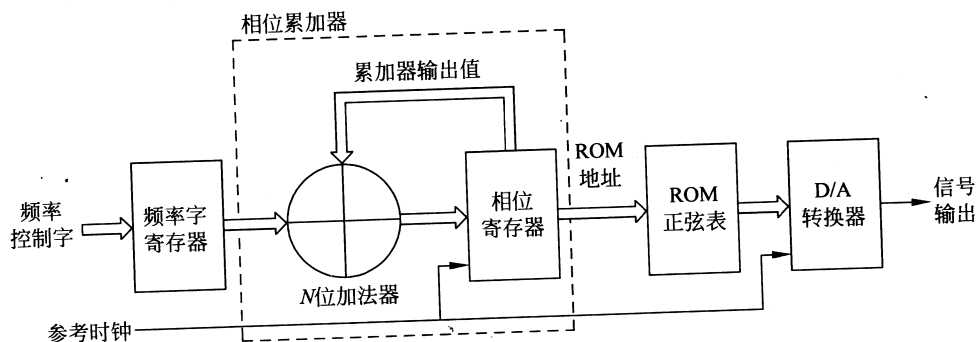


图 12-2-1 DDS 正弦信号发生器基本原理框图

DDS 在相对带宽、频率转换时间、相位连续性、正交输出、高分辨率以及集成化等一系列性能指标方面远远超过了传统频率合成技术所能达到的水平。主要体现在以下几方面:

- ① 输出频率变换时间小。由于 DDS 是一个开环系统,无任何反馈环节,因此转换速度快。
- ② 输出分辨率高。由 $\Delta f = f_{\text{clk}}/2^N$ 可知,只要增加相位累加器的位数 N 即可获得任意的频率调谐步进。
- ③ 相位变化连续。改变 DDS 的输出频率,实际上是改变每一个时钟周期的相位增量。一旦相位增量发生了改变,输出信号的频率瞬间发生改变,从而保持了信号相位的连续性。
- ④ 输出波形的任意性。只要在 ROM 数据表中存入不同的数据,就可产生不同波形的信号,因此,采用 DDS 可以实现任意波形发生器。

12.3 采用专用 DDS 集成芯片实现的信号发生器

专用 DDS 集成芯片将频率字寄存器、相位累加器、ROM、D/A 转换器集成在一片芯片中。采用专用 DDS 集成芯片来设计 DDS 信号发生器,可以大大简化硬件系统。就合成信号的质量而言,专用 DDS 集成芯片由于采用了特定的集成工艺,内部数字信号抖动很小,输出信号的指标较高。专用 DDS 集成芯片通常设有与单片机连接的并行接口或串行接口,编程简单方便。目前,已有多品种、系列化的专用 DDS 集成芯片可供选用,例如 Qualcomm 公司、Sciteq 公司、Intel 公司、AD 公司等推出了系列化的 DDS 产品,这些