- 1、PN 结电容可分为<u>过渡区电容</u>和<u>扩散电容</u>两种,它们之间的主要区别<u>在于扩</u>散电容产生于过渡区外的一个扩散长度范围内,其机理为少子的充放电,而过渡区电容产生于空间电荷区,其机理为多子的注入和耗尽。
- 2、当 MOSFET 器件尺寸缩小时会对其阈值电压 VT 产生影响,具体地,对于短沟道器件对 VT 的影响为 下降 ,对于窄沟道器件对 VT 的影响为 上升。
- 4、硅-绝缘体 SOI 器件可用标准的 MOS 工艺制备,该类器件显著的优点是<u>寄生参数小,响应速度快等</u>。
- 5、PN 结击穿的机制主要有<u>雪崩击穿、齐纳击穿、热击穿</u>等几种,其中发生雪崩击穿的条件为 $V_B > 6E_o/q$ 。
- 6、当 MOSFET 进入饱和区之后,漏电流发生不饱和现象,其中主要的原因有 <u>沟道长度调制</u> 效应,漏沟静电反馈效应和空间电荷限制效应。
- 8、热平衡时突变 PN 结的能带图、电场分布,以及反向偏置后的能带图和相应的 I-V 特性曲线。

答案: 见最后附件

- 9、PN 结电击穿的产生机构两种; (答案: 雪崩击穿、隧道击穿或齐纳击穿。)
- 10、双极型晶体管中重掺杂发射区目的; (答案:发射区重掺杂会导致禁带变窄及俄歇复合,这将影响电流传输,目的为提高发射效率,以获取高的电流增益。)
- 11、晶体管特征频率定义; (答案: 随着工作频率 f 的上升,晶体管共射极电流放大系数  $\beta$  下降为  $|\beta|=1$  时所对应的频率  $f_r$ , 称作特征频率。)
- 12、P 沟道耗尽型 MOSFET 阈值电压符号; (答案: V<sub>T</sub> > 0 )
- 13、MOS 管饱和区漏极电流不饱和原因; (答案: 沟道长度调制效应和漏沟静电反馈效应。)
- 15、MOSFET 短沟道效应种类; (答案: 短窄沟道效应、迁移率调制效应、漏场感应势垒下降效应。)
- 16、扩散电容与过渡区电容区别。(答案:扩散电容产生于过渡区外的一个扩散长度范围内, 其机理为少子的充放电, 而过渡区电容产生于空间电荷区, 其机理为多子的注入和耗尽。)

#### 2、截止频率 fr。

答案:截止频率即电流增益下降到1时所对应的频率值。

3、耗尽层宽度 W。

答案: P型材料和 N 型材料接触后形成 PN 结,由于存在浓度差,就会产生空间电荷区,而空间电荷区的宽度就称为耗尽层宽度 W。

#### 4、内建电场;

答案: P型材料和N型材料接触后形成 PN结,由于存在浓度差,N区的电子会扩散到P区,P区的空穴会扩散到N区,而在N区的施主正离子中心固定不动,出现净的正电荷,同样P区的受主负离子中心也固定不动,出现净的负电荷,于是就会产生空间电荷区。在空间电荷区内,电子和空穴又会发生漂移运动,它的方向正好与各自扩散运动的方向相反,在无外界干扰的情况下,最后将达到动态平衡,至此形成内建电场,方向由N区指向P区。

### 6、MOSFET 本征电容;

答案:即交流小信号或大信号工作时电路的等效电容,它包括栅漏电容和栅源电容,栅漏电容是栅源电压不变、漏源电压变化引起沟道电荷的变化与漏源电压变化量之间的比值,而栅源电容是指栅压变化引起沟道电荷与栅源电压变化量之间的比值

### 7、截止频率。

答案: 对于共基极接法,截止频率即共基极电流增益下降到低频时的  $\sqrt{2}$  倍时所对应的频率值  $\sqrt{2}$  ,对于共射极接法,截止频率是指共射极电流增益下降到  $\sqrt{2}$  倍时所对应的频率值  $\sqrt{2}$  ,其中有  $\sqrt{2}$  。

### 1、如何提高晶体管的开关速度?

答案:晶体管的开关速度取决于开关时间,它包括开启时间和关断时间,综合考虑,提高速度的主要措施有:(1)采用掺金工艺,以增加复合中心,加速载流子的耗散,降低存储时间;(2)降低外延层的电阻率,以降低  $^{t_s}$ ;(3)减小基区宽度,降低基区渡越时间;(4)减小发射结结面积,以减小  $^{C_{75}}$ 和  $^{C_{7c}}$ ,从而减小延迟时间;(5)适当控制  $^{\beta}$  并选择合适的工作条件。

3、改善晶体管频率特性的主要措施。

答案: (1) 降低基区渡越时间<sup> $\tau_o$ </sup>,如减小基区宽度等; (2) 降低发射区渡越时间<sup> $\tau_e$ </sup>,如减小 $^{W_g}$ ,增加发射区少子的扩散长度,作较陡的杂质分布,以减小减速场的作用; (3) 降低发射结充放电时间<sup> $\tau_e$ </sup>和集电结充放电时间<sup> $\tau_e$ </sup>,如减小发射结与集电结的面积等; (4) 降低<sup> $\tau_e$ </sup>,如降低集电极电阻率,但会降低集电区的击穿电压; (5) 降低<sup> $\tau_e$ </sup>,如降低发射结面积; (6) 降低<sup> $\tau_e$ </sup>,如降低

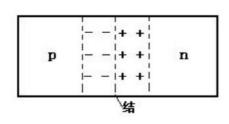
- 2、热平衡时突变 PN 结的能带图、电场分布,以及反向偏置后的能带图和相应的 I-V 特性曲线。(上题中已经回答,此处略)
- 1. 纯净半导体 Si 中掺 V 族元素的杂质,当杂质电离时释放 电子 。这种杂质称 \_ 純主 杂质;相应的半导体称 \_ N \_ 型半导体。
- 2. 当半导体中载流子浓度的分布不均匀时,载流子将做 扩散 运动: 在半导体存在外加

电压情况下,载流子将做 漂移 运动。

- 3.  $n_op_o=n_i^2$  标志着半导体处于 <u>平衡</u> 状态,当半导体掺入的杂质含量改变时,乘积  $n_op_o$  改变否? <u>不变</u> ; 当温度变化时, $n_op_o$  改变否? <u>改变</u> 。
- 5. <u>迁移率</u>是反映载流子在电场作用下运动难易程度的物理量,<u>扩散系数</u>是反映有浓度梯度时载流子运动难易程度的物理量,联系两者的关系式是\_\_ $\frac{D_n}{\mu_n}=\frac{k_0T}{q}$ \_\_,称为\_\_**爱因斯坦**\_关系式。
- 6. 半导体中的载流子主要受到两种散射,它们分别是 电离杂质散射 和 晶格振动散射。前者在 电离施主或电离受主形成的库伦势场 下起主要作用,后者在 温度高 下起主要作用。
- 7. 半导体中浅能级杂质的主要作用是 影响半导体中载流子浓度和导电类型;深能级杂质所起的主要作用 对载流子进行复合作用 。
- 8. 对 n 型半导体,如果以  $E_F$  和  $E_C$  的相对位置作为衡量简并化与非简并化的标准,那末, $E_C E_F > 2k_0T$  为非简并条件;  $0 < E_C E_F < 2k_0T$  为弱简并条件;  $E_C E_F \le 0$  为简并条件。

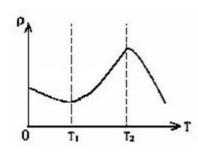
a: 导体 b: N型 c: P型 d: N型 解释: 本征半导体费米能级位于导带底和价带顶之间的中线上,导带中的自由电子和价带中的空穴均很少,因此常温下导电能力低,但在光和热的激励下导电能力增强。 n型掺杂半导体的费米能级接近导带底,导带中的自由电子数高于本征半导体,导电能力随掺杂浓度提高而增强,属于电子导电为主的半导体。 p型掺杂半导体的费米能级接近价带顶,价带中的空穴数高于本征半导体,导电能力随掺杂浓度提高而增强,属于空穴导电为主的半导体

平衡 p-n 结的空间电荷区示意图如下,画出空间电荷区中载流子漂移运动和扩散运动的方向(在下图右侧直线上添加尖头即可)。并说明扩散电流和漂移电流之间的关系。





2. (10 分) n 型半导体的电阻率随温度的变化曲线如图所示,试解释为什么会出现这样的变化规律。



### 答案: http://baike.baidu.com/view/2975706.htm

在低温下:由于载流子浓度指数式增大(施主或受主杂质不断电 离),而迁移率也是增大的(电离杂质散射作用减弱之故),所以这时 电阻率随着温度的升高而下降。

在室温下:由于施主或受主杂质已经完全电离,则载流子浓度不变,但迁移率将随着温度的升高而降低(晶格振动加剧,导致声子散射增强所致),所以电阻率将随着温度的升高而增大。

在高温下:这时本征激发开始起作用,载流子浓度将指数式地很快增大,虽然这时迁移率仍然随着温度的升高而降低(晶格振动散射散射越来越强),但是这种迁移率降低的作用不如载流子浓度增大的强,所以总的效果是电阻率随着温度的升高而下降。

3.  $(9 \, \beta)$  光照一块 n 型硅样品,t=0 时光照开始,非平衡载流子的产生率为 G 空穴的寿命为T ,则光照条件下少数载流子所遵守的运动方程为

$$\frac{\partial p}{\partial t} = D_p \frac{\partial^2 p}{\partial x} - \mu_p \left| \vec{E} \right| \frac{\partial P}{\partial X} - \mu_p P \frac{\partial \left| \vec{E} \right|}{\partial x} - \frac{\Delta p}{\tau} + G ,$$

(1) 写出样品在掺杂均匀条件下的方程表达式

(2) 写出样品掺杂均匀、光照恒定且被样品均匀吸收条件下的方程表达式

## MOS二极管

例2: 一理想MOS二极管的 $N_A$ = $10^{17}$ cm<sup>-3</sup>且d=5nm,试计算其C-V曲线中的最小电容值.  $SiO_2$ 的相对介电常数为3.9。

##: 
$$C_o = \frac{\varepsilon_{ox}}{d} = \frac{3.9 \times 8.85 \times 10^{-14}}{5 \times 10^{-7}} F / cm^2 = 6.90 \times 10^{-7} F / cm^2$$

$$W_{m} = 2\sqrt{\frac{\varepsilon_{s}kT \ln(N_{A}/n_{t})}{q^{2}N_{A}}} = 2\sqrt{\frac{11.9 \times 8.85 \times 10^{-14} \times 0.026 \ln\left(\frac{10^{17}}{9.65 \times 10^{9}}\right)}{1.6 \times 10^{-19} \times 10^{17}}}cm = 10^{-5}cm$$

在VT时的最小电容Cmin

$$C_{\min} = \frac{\varepsilon_{ox}}{d + (\varepsilon_{ox} / \varepsilon_{s})W_{m}} = \frac{3.9 \times 8.85 \times 10^{-14}}{5 \times 10^{-7} + (3.9 / 11.9) (1 \times 10^{-5})} F / cm^{2}$$
$$= 9.1 \times 10^{-8} F / cm^{2}$$

# 因此Cmin约为Co的13%

MOSFET及相关器件 18

## MOS二极管

例3: 试计算 $-N_A = 10^{17}$ cm $^{-3}$ 及d=5nm的n $^+$ 多晶硅-SiO $_2$ -Si二极管的平带电压. 假设Q,与Q $_n$ 在氧化层中可被忽略,且Q $_2$ /q为5 $\times$ 10 $^{11}$ cm $^{-2}$ .

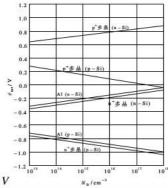
解: 由图可知,在 $N_A=10^{17}$ cm<sup>-3</sup>时,对n+多晶硅系统而言,其 $\phi_{ms}$ 为-0.98eV,且

$$C_o = \frac{\varepsilon_{ox}}{d} = \frac{3.9 \times 8.85 \times 10^{-14}}{5 \times 10^{-7}} F / cm^2$$
  
= 6.90 × 10<sup>-7</sup> F / cm<sup>2</sup>

所以

$$V_{FB} = \Phi_{ms} - \frac{Q_f + Q_m + Q_{0t}}{C_0}$$

$$= -0.98 V - \frac{1.6 \times 10^{-19} \times 5 \times 10^{11}}{6.9 \times 10^{-7}} V = -1.10 V$$



MOSFET及相关器件 29

### MOS二极管

例4: 假设在氧化层中的氧化层陷阱电荷 $Q_{ot}$ 的单位体积电荷密度 $\rho_{ot}(y)$ 为一个三角形分布,此分布情形可用( $10^{18}$ - $5 \times 10^{23} \times x$ )cm-3函数加以描述,其中x为所在位置与金属-氧化层界面间的距离。氧化层厚度为20nm.试计算因 $Q_{ot}$ 所造成的平带电压的变化量。

解: 由 
$$V_{FB} = \frac{-1}{C_0} \left[ \frac{1}{d} \int_0^d x \rho(x) dx \right]$$
 和  $Q_{0t} = \frac{1}{d} \int_0^d x \rho_{0t}(x) dx$ 

得到

$$\Delta V_{FB} = \frac{Q_{ot}}{C_o} = \frac{d}{\varepsilon_{ox}} \frac{1}{d} \int_0^{2 \times 10^{-6}} x \rho_{ot}(x) dx$$

$$= \frac{1.6 \times 10^{-19}}{3.9 \times 8.85 \times 10^{-14}} \left[ \frac{1}{2} \times 10^{-18} \times (2 \times 10^{-6})^2 - \frac{1}{3} \times 5 \times 10^{-23} \times (2 \times 10^{-6})^3 \right] V$$

= 0.31V

MOSFET及相关器件 30

## MOS二极管

例4: 假设在氧化层中的氧化层陷阱电荷 $Q_{ot}$ 的单位体积电荷密度 $\rho_{ot}(y)$ 为一个三角形分布,此分布情形可用( $10^{18}$ - $5 \times 10^{23} \times x$ )cm $^3$ 函数加以描述,其中x为所在位置与金属-氧化层界面间的距离.氧化层厚度为20nm.试计算因 $Q_{ot}$ 所造成的平带电压的变化量.

解: 由 
$$V_{FB} = \frac{-1}{C_0} \left[ \frac{1}{d} \int_0^d x \rho(x) dx \right]$$
 和  $Q_{0t} = \frac{1}{d} \int_0^d x \rho_{0t}(x) dx$ 

得到

$$\Delta V_{FB} = \frac{Q_{ot}}{C_o} = \frac{d}{\varepsilon_{ox}} \frac{1}{d} \int_0^{2 \times 10^{-6}} x \rho_{ot}(x) dx$$

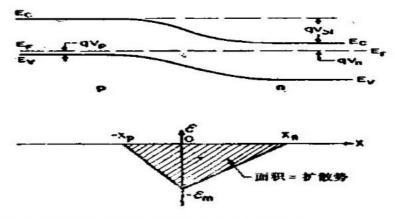
$$= \frac{1.6 \times 10^{-19}}{3.9 \times 8.85 \times 10^{-14}} \left[ \frac{1}{2} \times 10^{-18} \times (2 \times 10^{-6})^2 - \frac{1}{3} \times 5 \times 10^{-23} \times (2 \times 10^{-6})^3 \right] V$$

= 0.31V

MOSFET及相关器件 30

1、热平衡时突变 PN 结的能带图、电场分布,以及反向偏置后的能带图和相应的 I-V 特性曲线。(每个图 2 分)

答案: 热平衡时突变 PN 结的能带图、电场分布如下所示,



反向偏置后的能带图和相应的 I-V 特性曲线如下所示。

