

复习提示：

- 课件必看
- 符号要写对，比如 E_F E_c 等等
- 画的图要标注清楚
- 基本常数、核心公式、重要物理图像要牢记
- 各个物理概念、基础物理常识要熟悉
- 重在物理层面理解
- 该理解的自己推导一遍
- 考试的时候最好带上计算器

具体分析半导体材料的物理参数对器件特性的影响。

Parameter	Material				
	Si	GaAs	4H-SiC	6H-SiC	GaN
Band gap energy (eV)	1.12	1.4	3.26	3	3.39
Mobility (cm ² /V·s)	1350	8500	940	370	900
Saturated velocity (10 ⁷ cm/s)	1.0	2.0	2.0	2.0	2.5
Critical breakdown field (MV/cm)	0.3	0.4	3	2	3.3
Thermal conductance (W/cm·k)	1.7	0.5	4.9	4.9	1.3
Dielectric constant (ε)	11.8	12.8	9.8	9.7	9.0

	Si	SiC	GaN	Property affected by the parameter
Band gap [eV]	1.1	3.2	3.4	Operation temperature Operation voltage
Critical field strength [MV/cm]	0.3	3.0	3.0	Operation voltage On-resistance
Carrier concentration × 10 ¹² [cm ⁻²]	1	1	10	Current density
Carrier mobility [cm ² /V·s]	1,300	600	1,500	Operation speed Operation frequency
Saturable velocity × 10 ⁷ [cm/s]	1.0	2.0	2.7	

- 能带
- 本征以及掺杂半导体载流子浓度的计算
- 半导体中载流子的运动
- MOS电容理想以及非理想C-V特性 Si-SiO₂系统的性质
- 总结器件物理中所学的各种效应，以及对应的物理，对电学性能如何影响，如何抑制。
- 总结各种器件的电学I-V特性，直至击穿。

简要分析半导体器件物理的三组基本方程的物理含义，并结合具体器件谈谈它们的具体应用。

$$\frac{dE}{dx} = \frac{q}{\varepsilon_s} (p - n + N_D - N_A)$$

$$J_n = q\mu_n nE + qD_n \frac{dn}{dx}$$

$$J_p = q\mu_p pE - qD_p \frac{dp}{dx}$$

$$\frac{\partial n}{\partial t} = \frac{1}{q} \cdot \frac{\partial J_n}{\partial x} - U_n$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \cdot \frac{\partial J_p}{\partial x} - U_p$$

利用在平衡状态下，净的空穴电流密度为零，由空穴的电流密度方程可得

$$J_p = -qD_p \frac{dp}{dx} + q\mu_p pE = 0$$

从上式可解出内建电场， $E(x) = \frac{D_p}{\mu_p} \cdot \frac{1}{p} \cdot \frac{dp}{dx} = \frac{kT}{q} \frac{d \ln p}{dx}$

并可进一步求出内建电势为

$$V_{bi} = - \int_{-x_p}^{x_n} E(x) dx = \frac{kT}{q} \int_{p_{no}(x_n)}^{p_{po}(-x_p)} d \ln p$$

$p_{po}(-x_p) = N_A(-x_p)$

$$= \frac{kT}{q} \left(\ln p_{po}(-x_p) - \ln p_{no}(x_n) \right) = \frac{kT}{q} \ln \frac{p_{po}(-x_p)}{p_{no}(x_n)}$$

$$V_{bi} = \frac{kT}{q} \ln \frac{N_A(-x_p) N_D(x_n)}{n_i^2}$$

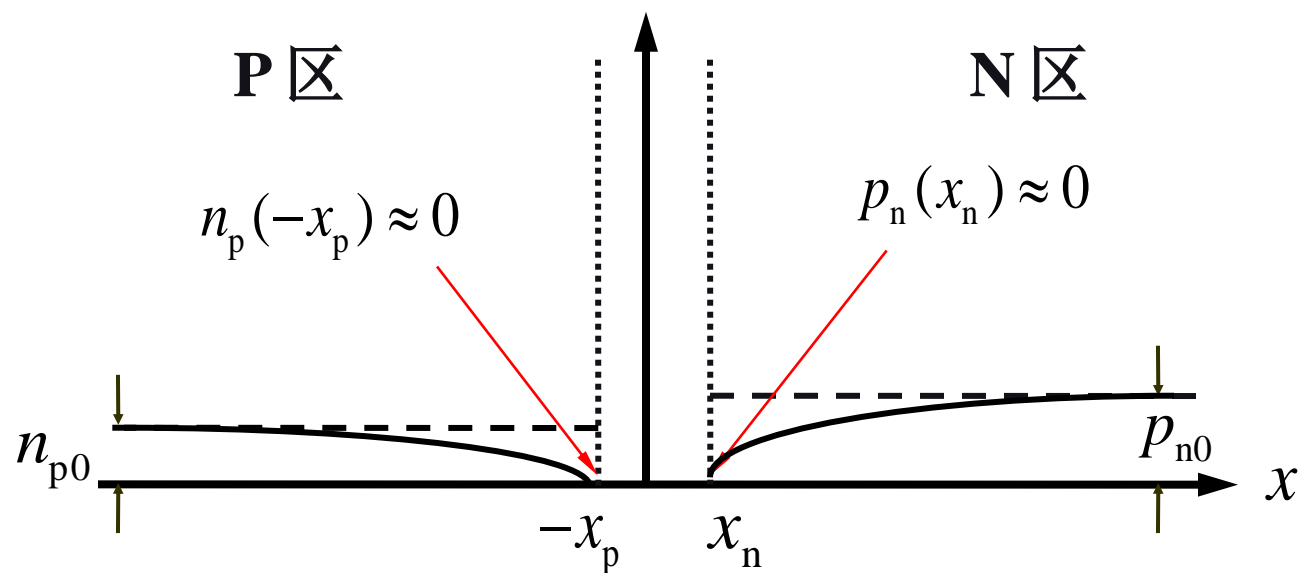
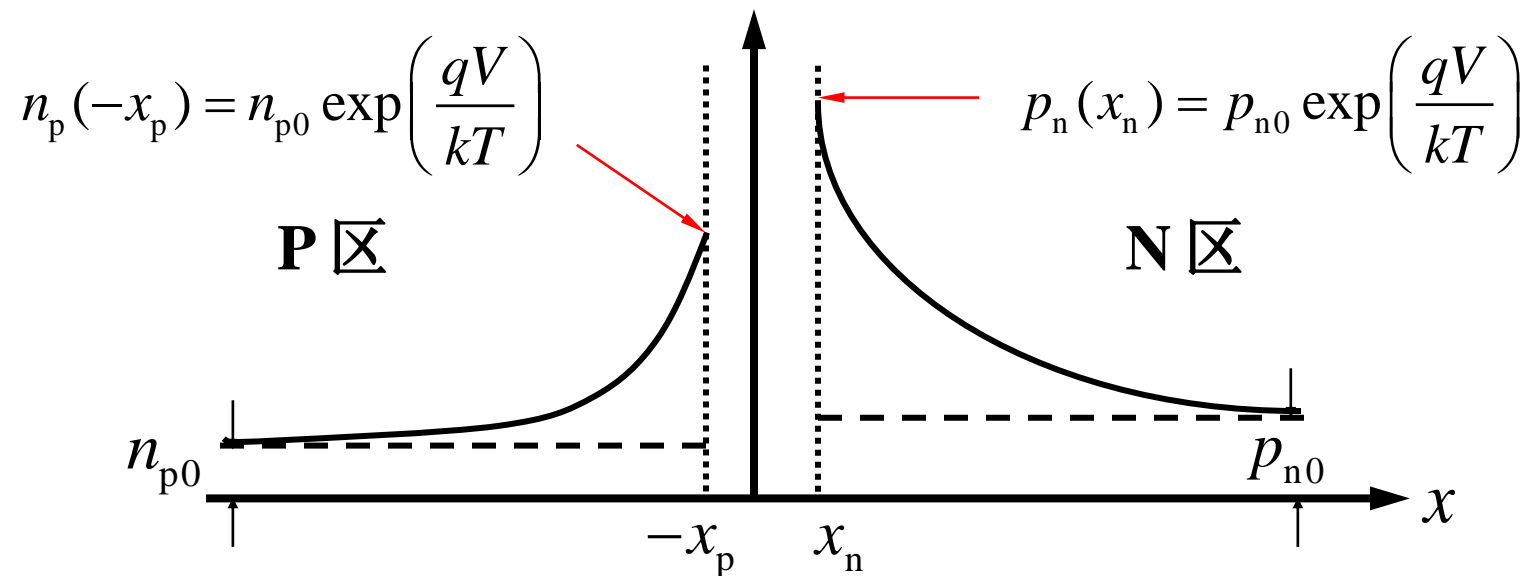
$p_{no}(x_n) = \frac{n_i^2}{n_{no}(x_n)} = \frac{n_i^2}{N_D(x_n)}$

根据PN结中性区的少子浓度分布，推导出PN结的扩散电流表达式，并对 J_0 进行讨论。

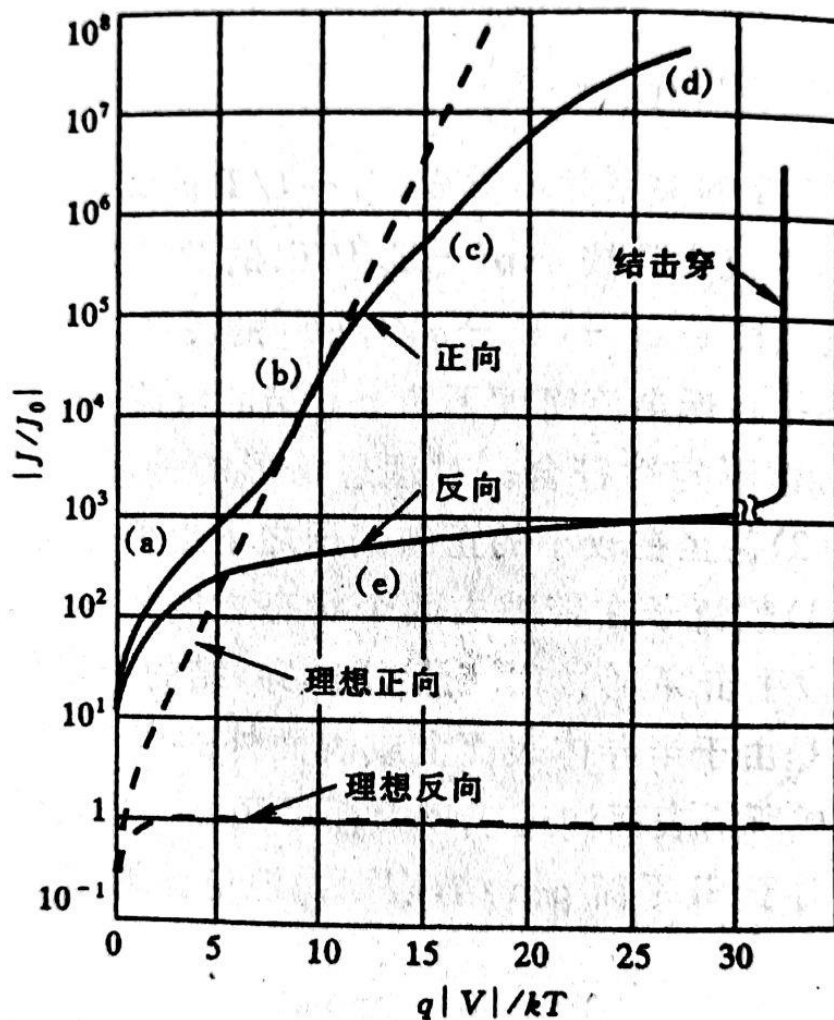
求解耗尽区的问题采用泊松方程+边界条件。

击穿电压：电场包围的面积。

二极管能带的分析（正偏 反偏 零偏）



实际Si二极管的电流-电压特性



(a) 势垒区复合电流区

(b) 扩散电流区

(c) 大注入区

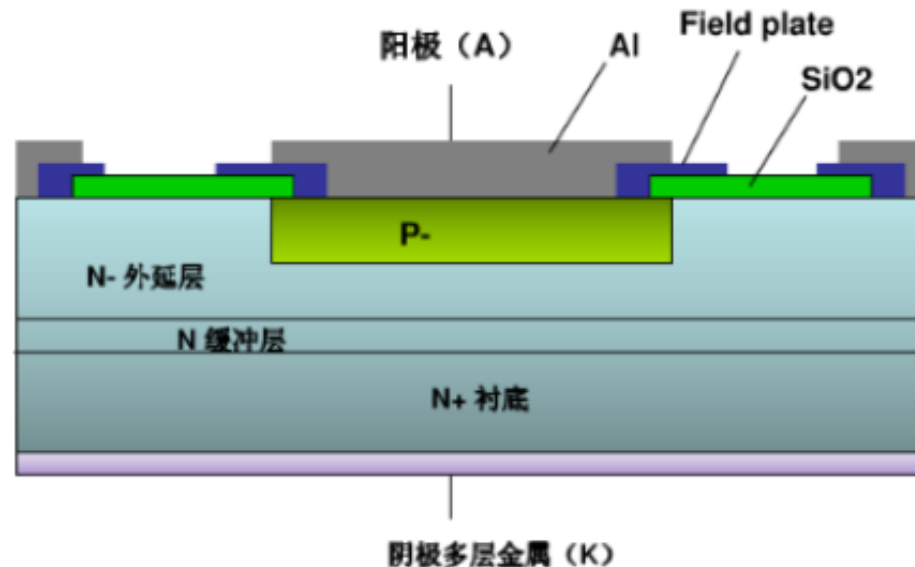
(d) 串联电阻效应

(e) 反向产生电流和表面
效应引起的反向泄漏电流

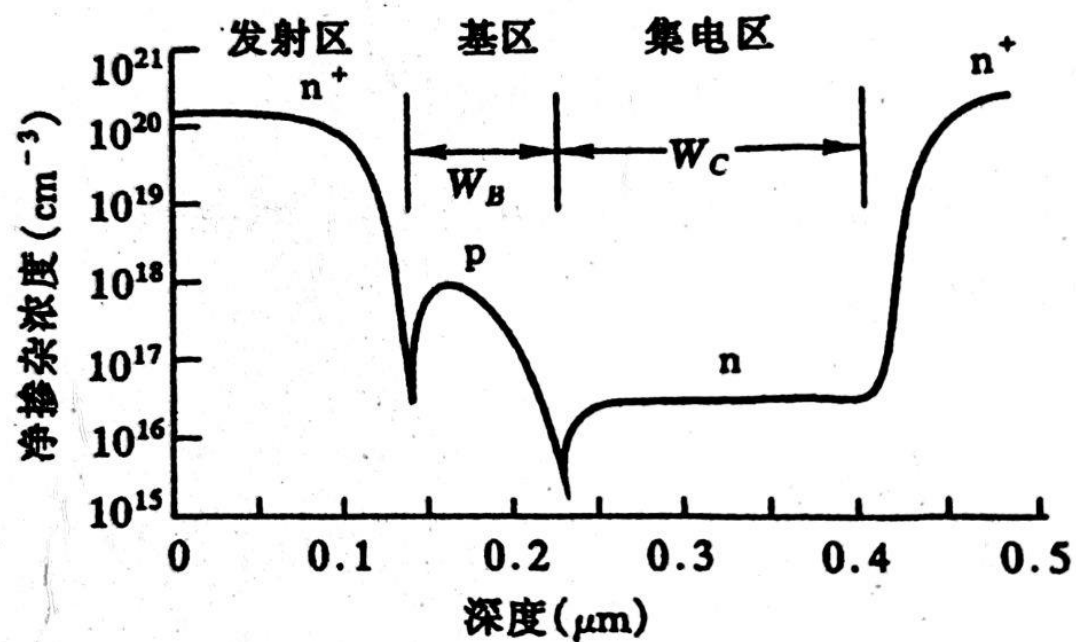
- 二极管的电容特性：扩散电容 势垒电容
- PN结三种击穿（热击穿 雪崩击穿 齐纳击穿）的机理，击穿电压的计算，区别。
- PN结的瞬变特性，机理，实际应用中如何减少瞬变时间。
- 了解半导体器件中噪声的种类以及来源。
- 二极管在实际生活中的应用。

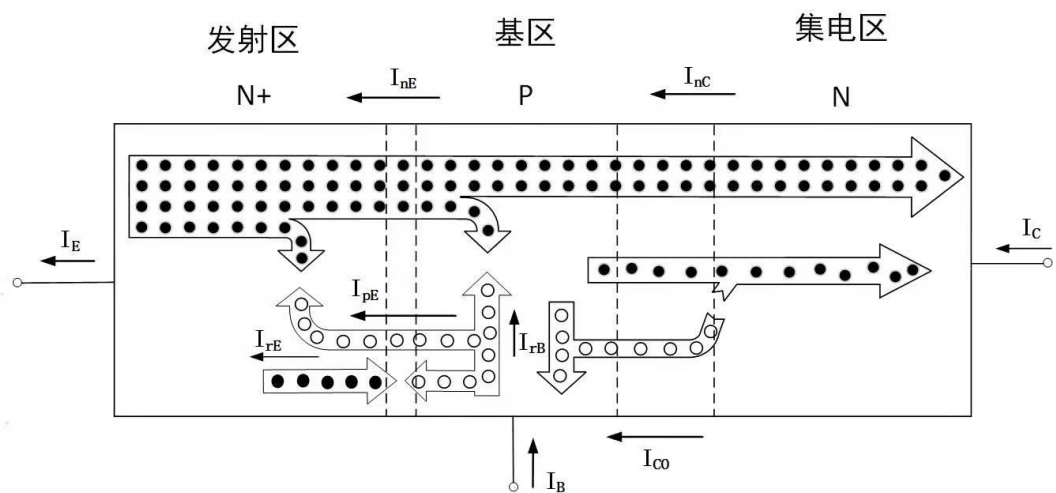
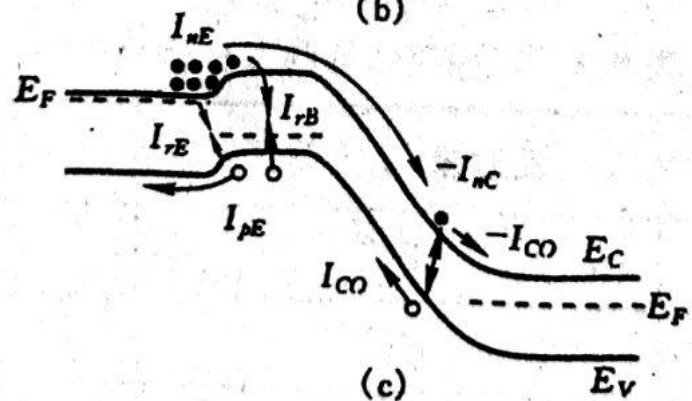
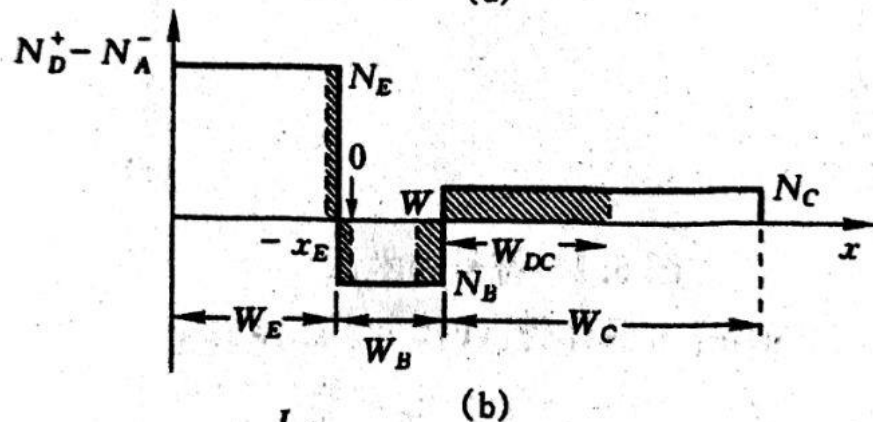
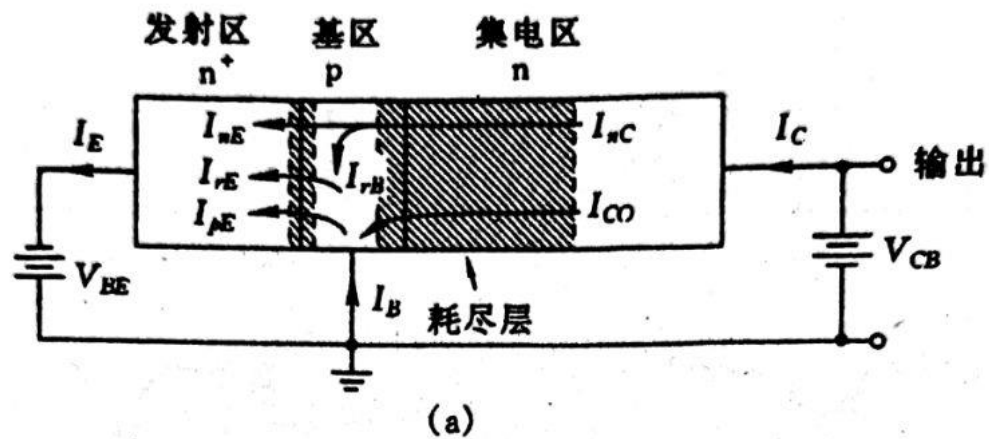
分析较快恢复二极管的结构特点，并通过结构特点分析快恢复二极管能够快速关断的原因。

快恢复二极管的内部结构与普通PN结二极管不同，它属于PIN结型二极管，即在P型硅材料与N型硅材料中间增加了基区I，构成PIN硅片。因基区很薄，反向恢复电荷很少，所以快恢复二极管的反向恢复时间较短，正向压降较低，反向击穿电压（耐压值）较高。



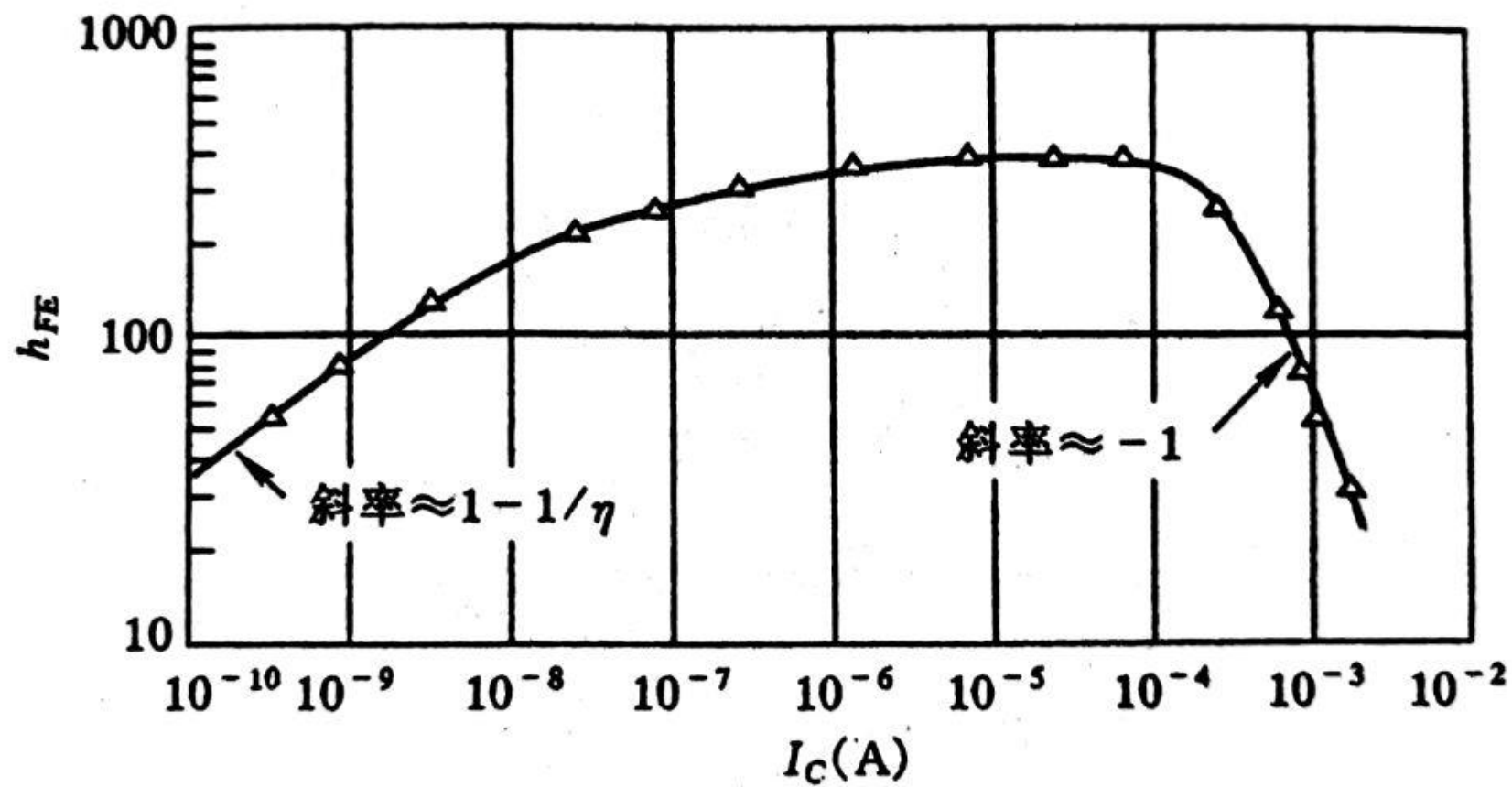
根据下图中，双极性晶体管的掺杂特点，总结提高双极性晶体管电流放大系数的方法。



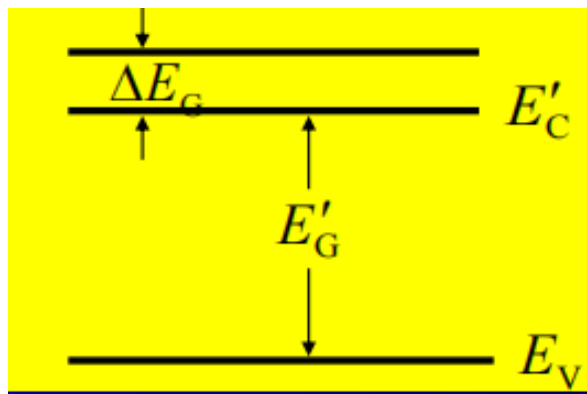


- I_{nE} : 发射结注入的电子扩散电流
- I_{nC} : 到达集电区的电子扩散电流
- I_{rB} : $(= I_{nE} - I_{nC})$ 基区电子复合电流
- I_{pE} : 发射结空穴扩散电流
- I_{rE} : 发射结复合电流
- I_{CO} : 集电结反向电流

共发射极静态增益 h_{FE} 随集电极电流变化。



发射区禁带变窄



$$\Delta E_G = \frac{3q}{16\pi\epsilon_s} \left(\frac{q^2 N_E}{\epsilon_s kT} \right)^{\frac{1}{2}}$$

$$\gamma = 1 - \frac{R_{\square E}}{R_{\square B1}} \exp\left(\frac{\Delta E_G}{kT}\right)$$

随着 N_E 的增大, $\frac{R_{\square E}}{R_{\square B1}}$ 减小, $\exp\left(\frac{\Delta E_G}{kT}\right)$ 增大, γ 随 N_E 增大而先增大。但当 N_E 超过 $(1 \sim 5) \times 10^{19} \text{ cm}^{-3}$ 后, γ 反而随 N_E 增大而下降, 从而导致 α 与 β 的下降。

3.3.7 异质结双极晶体管 (HBT)

若选择不同的材料来制作发射区与基区，使两区具有不同的禁带宽度，则，

$$\gamma_{\text{同}} = 1 - \frac{R_{\square E}}{R_{\square B1}}$$
$$\gamma_{\text{异}} = 1 - \frac{R_{\square E}}{R_{\square B1}} \exp\left(\frac{\Delta E_G}{kT}\right)$$

式中， $\Delta E_G = E_{GB} - E_{GE}$ ，当 $E_{GE} > E_{GB}$ 时， $\Delta E_G < 0$ ，则

$$\exp\left(\frac{\Delta E_G}{kT}\right) < 1$$

$$\gamma_{\text{异}} > \gamma_{\text{同}}$$

- 如何提高双极晶体管的频率特性？

$$f_T \approx \left\{ 2\pi \left[\frac{kT(C'_{par} + C'_{DE} + C'_{DC})}{qI_C} + \frac{W^2}{\zeta D_n} + \frac{W_E W}{\theta D_N} + \frac{W_{DC}}{2v_s} + R_C C'_{DC} \right] \right\}^{-1}$$

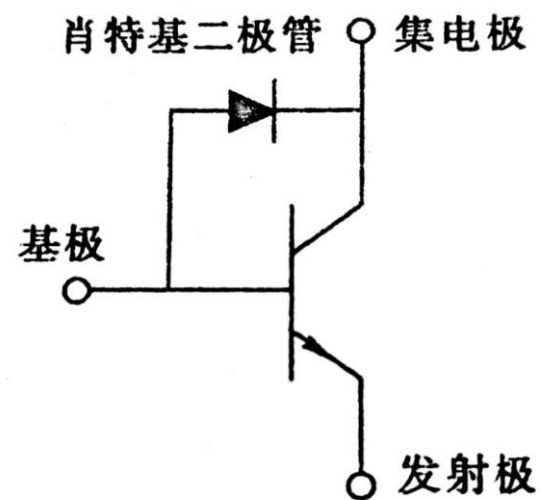
由上式可以看出，第一组延迟时间与电流有关，随着电流的增大而增大。因此，在高频应用中，为了得到较高的 f_T ，在不发生不良的大电流效应的条件下，双极性晶体管的工作电流要尽可能的大。

同时，为了提高截止频率，晶体管应该由很窄的基区宽度和集电结耗尽区。

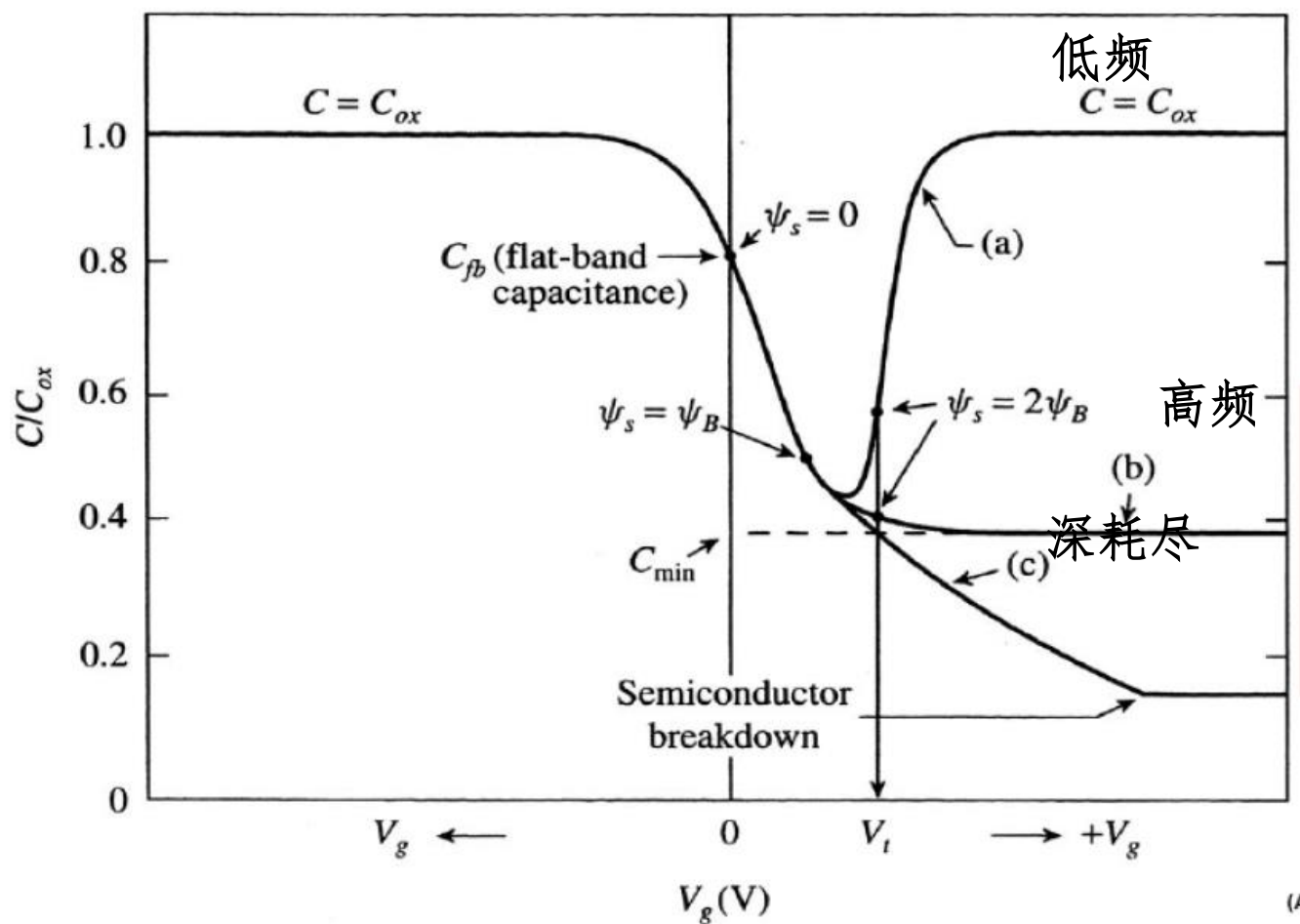
简要分析提高双极性晶体管开关特性的方法。

提高开关速度的方法：

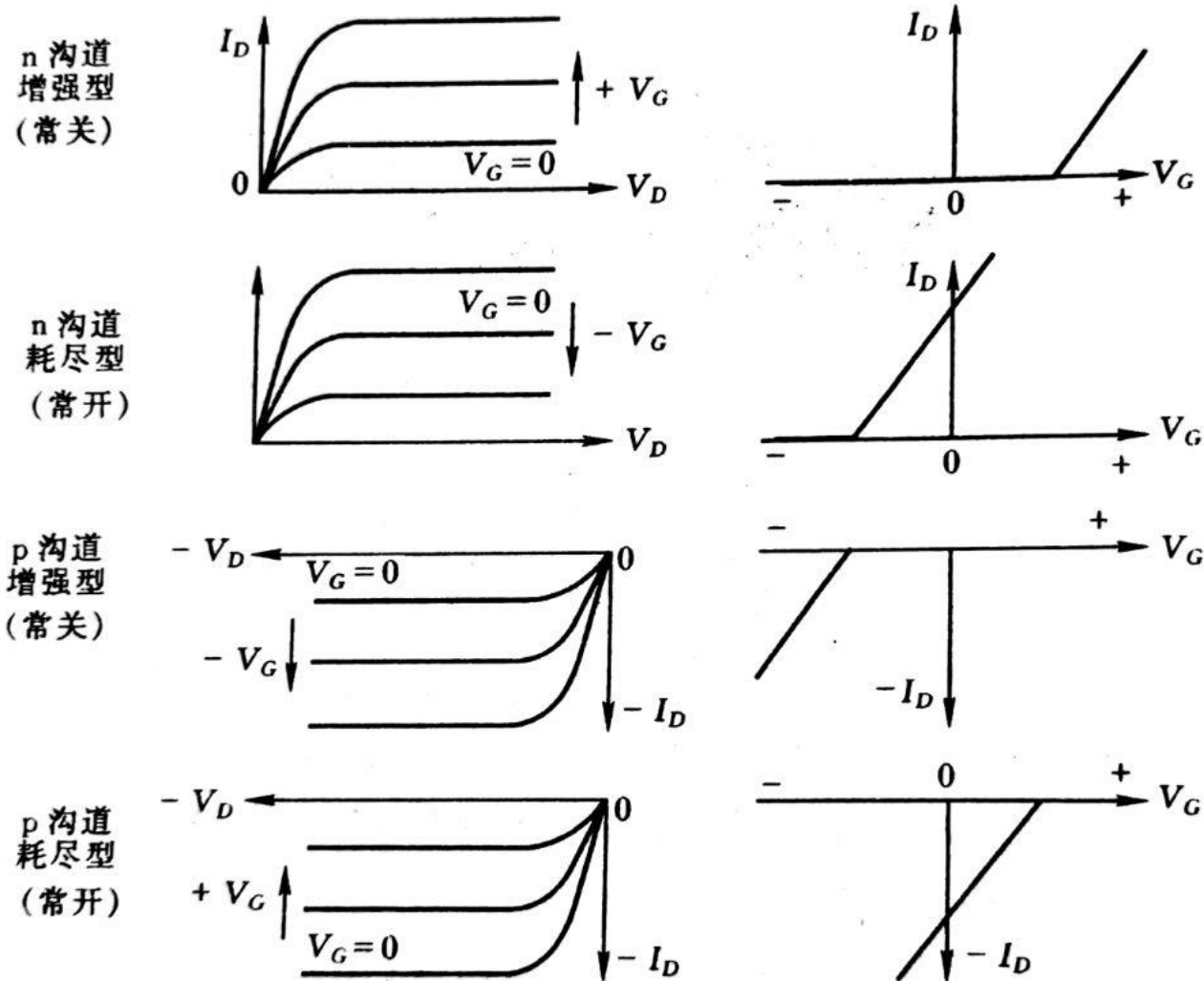
- 1、减少超量电荷的存储；
- 2、缩短少子寿命；
- 3、选择负载和偏置以使开态时不工作在饱和区。



通过MOS电容电荷变化随外加电压的变化分析其C-V特性曲线的变化原因。
理想和非理想情况的C-V曲线。



- MOSFET器件阈值电压 V_T 的推导以及计算。

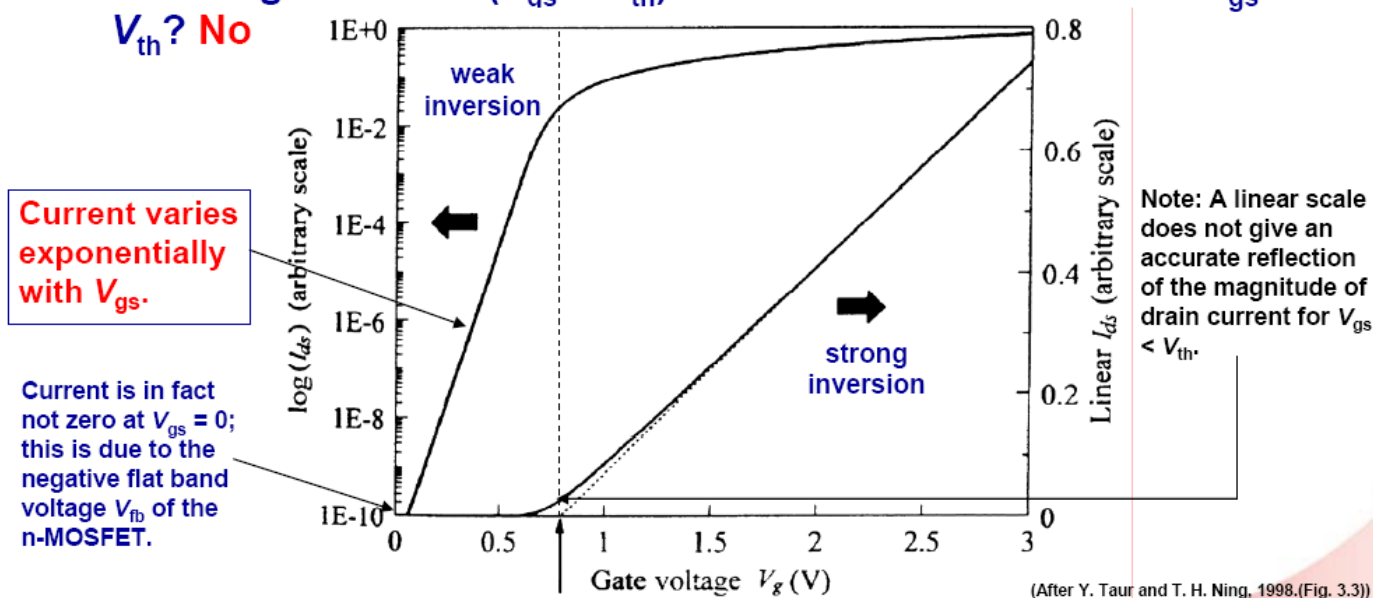


请给出跨导和亚阈值栅源电压摆幅(S)的定义，并分析提高跨导和减小 S 的方法。

Subthreshold (below threshold)

Weak inversion ($\psi_s < 2\psi_B$)

- The charge sheet model is only applicable to a MOSFET biased in strong inversion ($V_{gs} > V_{th}$). Is the drain current zero if $V_{gs} \leq V_{th}$? **No**



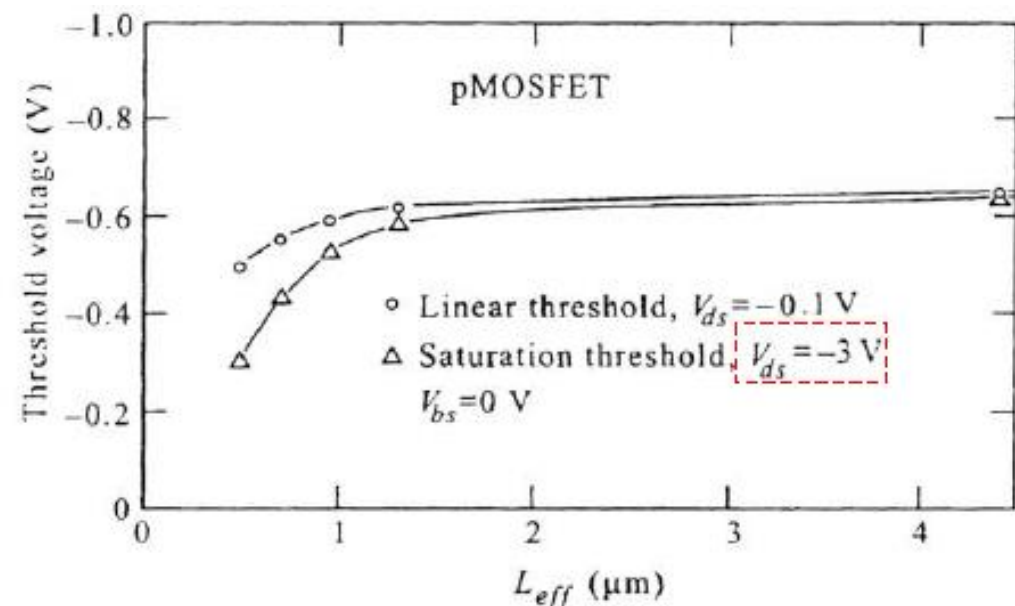
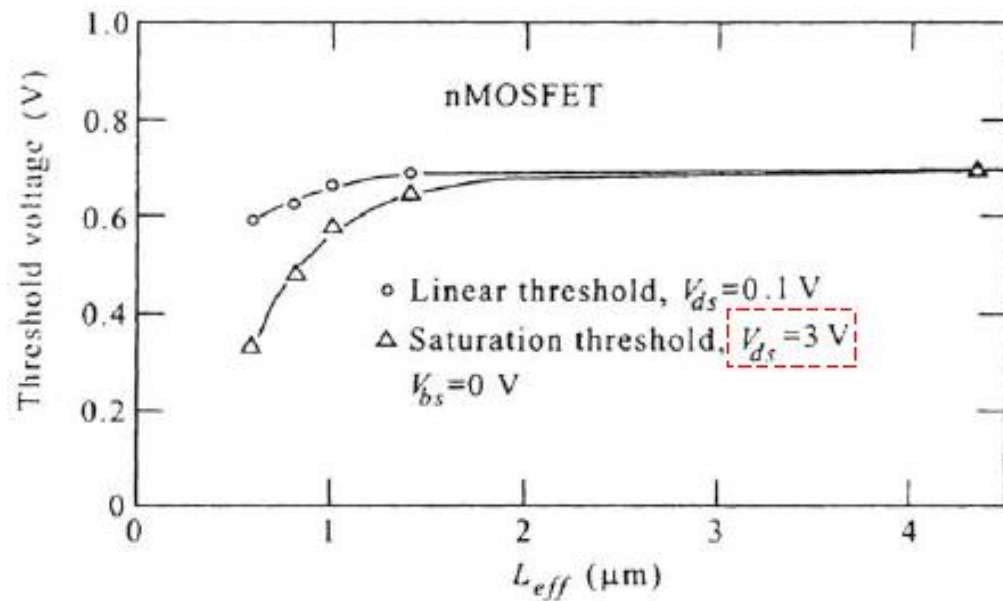
对于作为开关管使用的 MOSFET，要求 S 的值要尽量小。

减小 S 的措施： N_A 减少， d 减少，工作温度和陷阱密度减少

短沟道MOSFET器件的阈电压随着沟道长度的减小而减小，请解释原因。

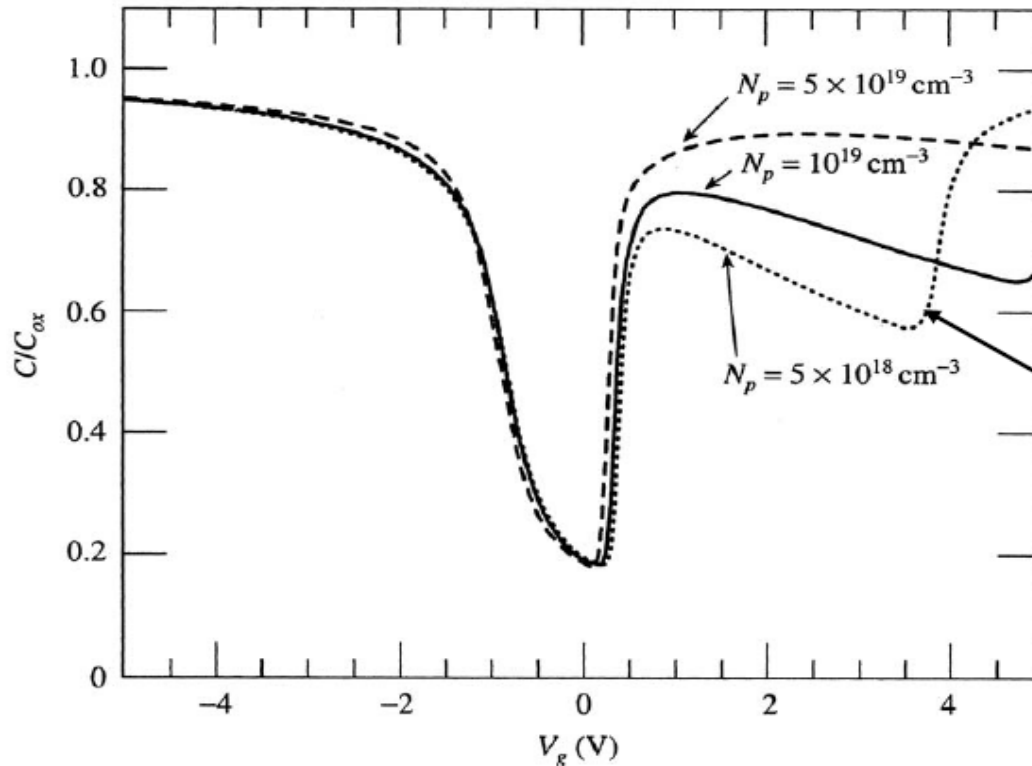
1. Charge Sharing Model

2. Drain induced barrier lowering (DIBL)



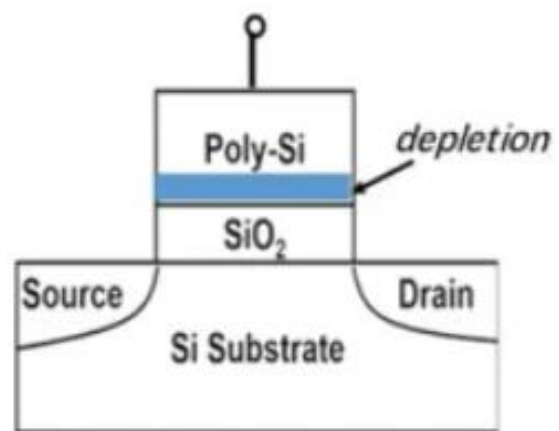
MOSFET器件的C-V特性曲线在强反型后电容随着多晶硅栅掺杂浓度的减小而减小，请简要解释原因，并提出相应的解决方法。

- Best observed in the low-frequency C-V curves.....

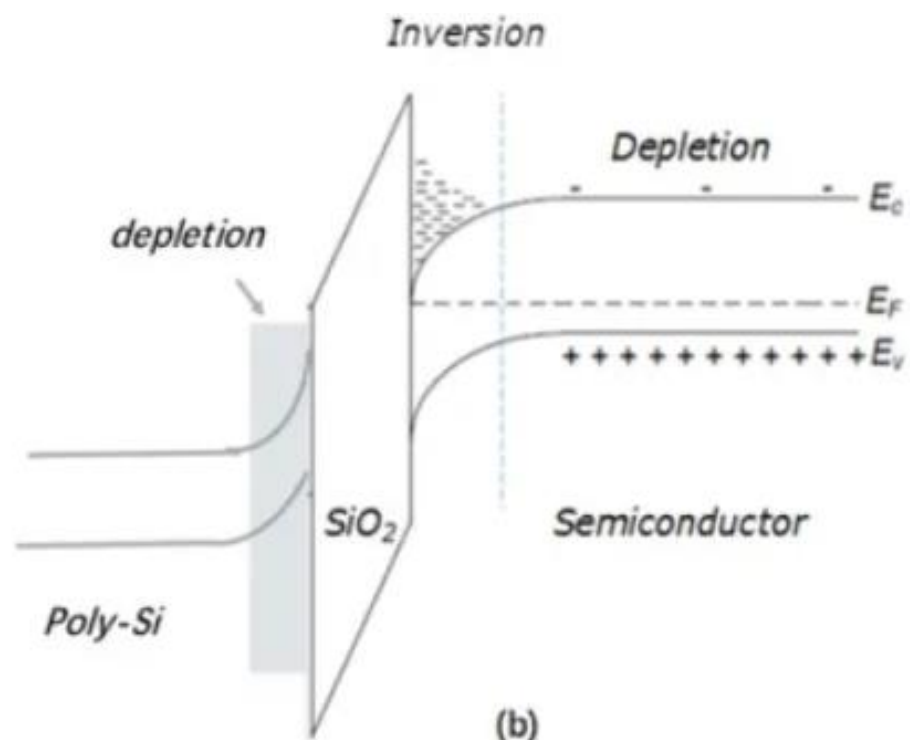


N_p denotes the doping of the polysilicon gate.

Capacitance in inversion does not return to C_{ox} ; it first decreases and then increases again especially for low gate doping N_p .



(a)




(b)

- 小尺寸效应带来一系列效应。（速度饱和，弹道输运，源漏电荷共享，漏致势垒降低）

Non-Scalability

- Threshold voltage

$$V_{th} = \phi_{ms} + 2\psi_B + \frac{\sqrt{2\varepsilon_s q k N_A (2\psi_B)}}{kC_{ox}}$$



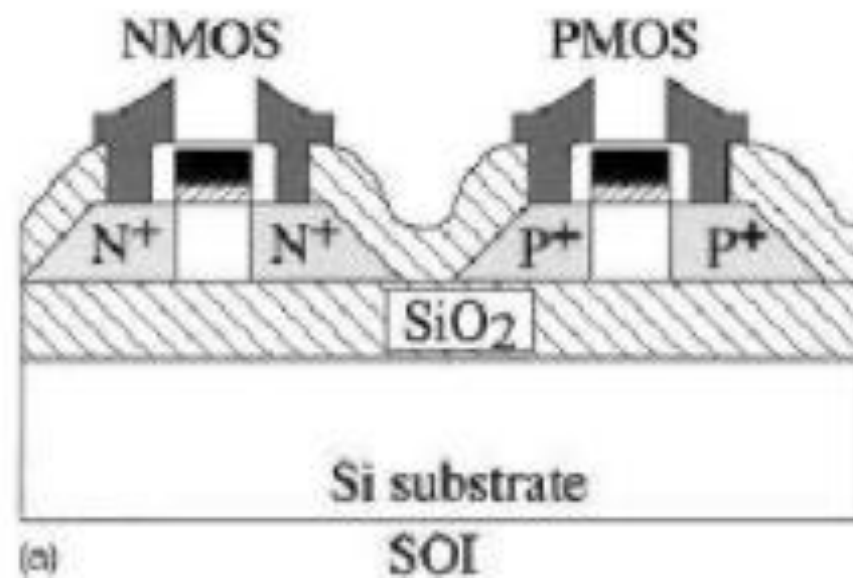
This factor does not scale!

This factor does not scale much because of log dependence:

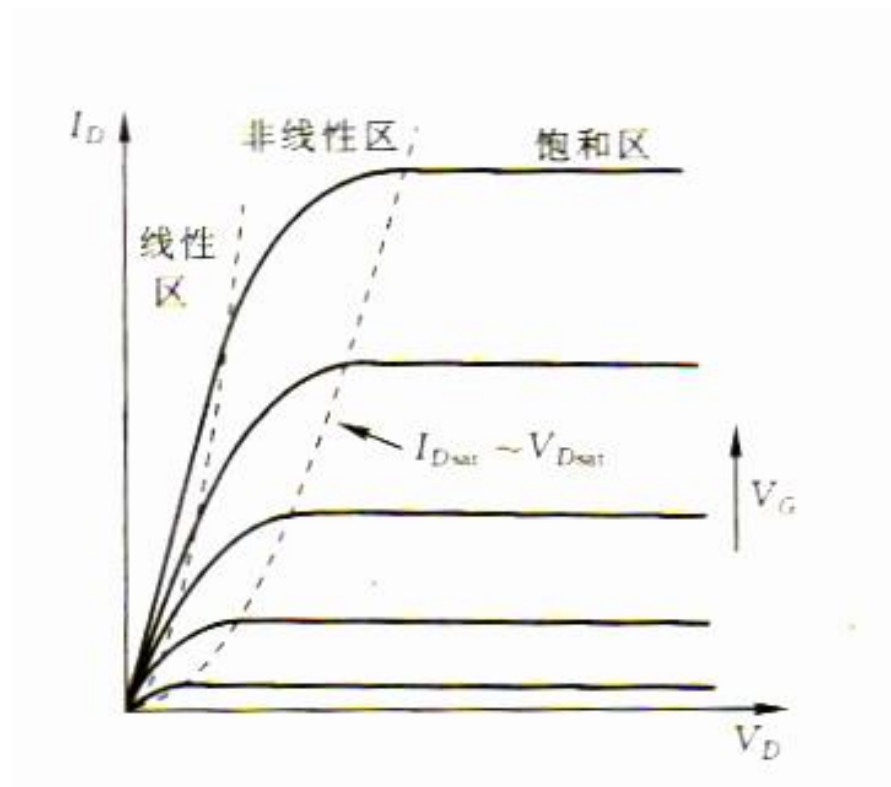
$$\psi_B = \frac{kT}{q} \ln \left(\frac{kN_A}{n_i} \right)$$

This factor only scales ~ by $k^{1/2}$

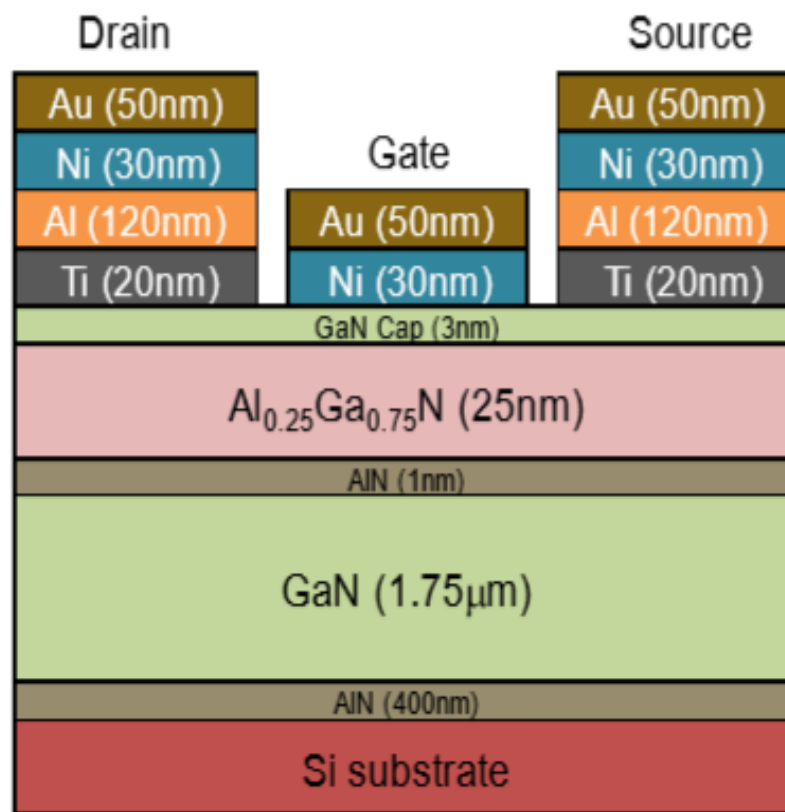
分析SOI器件的优缺点，并简要说明原因。



请画出JFET器件的输出特性曲线，并简要说明三个工作区的工作原理。



根据已学的知识，分析下图所示GaN-HEMT的结构特点及其原因。



MODFET二维电子气的形成机制、什么常开常关器件、以及设计需要考虑的因素。