

## 思考题

1. 如何才能在半导体表面形成正的空间电荷区和负的空间电荷区？

答：对于 n 型半导体衬底形成的 MIS 结构，在金属端施加一定大小的负偏压，作为多子的电子被推离半导体表面，留下带正电的电离施主原子，形成正的空间电荷区。

对于 p 型半导体衬底形成的 MIS 结构，在金属端施加一定大小的正偏压，作为多子的空穴被推离半导体表面，留下带负电的电离受主原子，形成负的空间电荷区。

2. 半导体能带向上弯或是向下弯的条件是什么？

答：向上弯的条件：电场方向为半导体体内指向体外

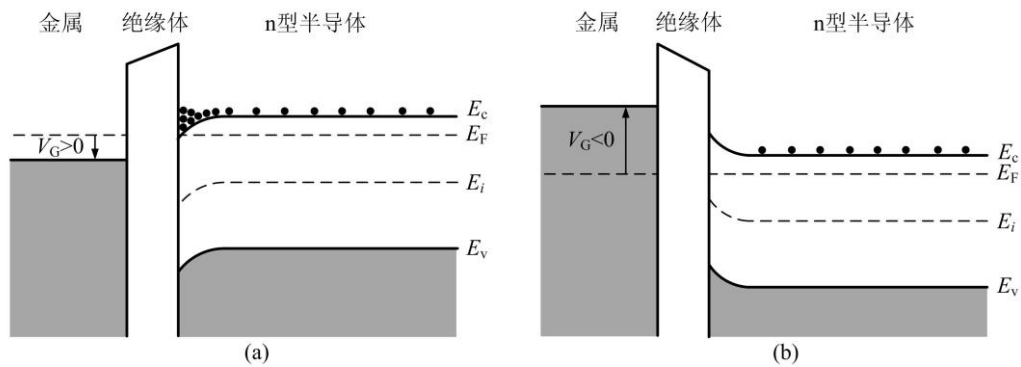
向下弯的条件：电场方向为半导体体外指向体内

3. 描述 n 型半导体和 p 型半导体衬底形成的理想 MIS 结构，半导体表面积累、耗尽、平带和反型的物理意义。画出相应的能带情况。

答：1) 对于 n 型半导体形成的 MIS 结构：

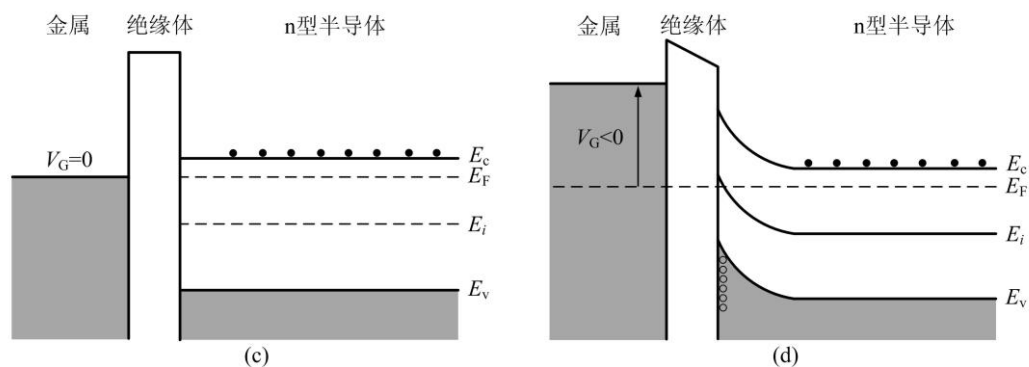
积累状态：金属端外加一定的正偏压，作为多子的电子被吸引至半导体表面，表面形成多子积累，表面能带向下弯；

耗尽：金属端外加一定的负偏压，作为多子的电子被推离半导体表面，表面缺少电子，形成多子耗尽层，表面能带向上弯；



平带：不加偏压时，表面能带无弯曲

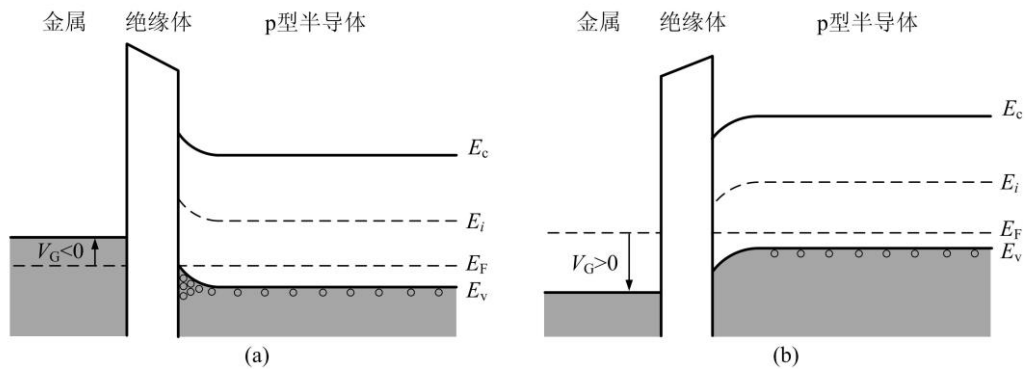
反型：随着在金属端加的负栅压进一步增大，表面能带向上弯得更厉害，使得表面价带比导带更接近费米能级，最表面一层从 n 型转化成 p 型。



2) 对于 p 型半导体形成的 MIS 结构：

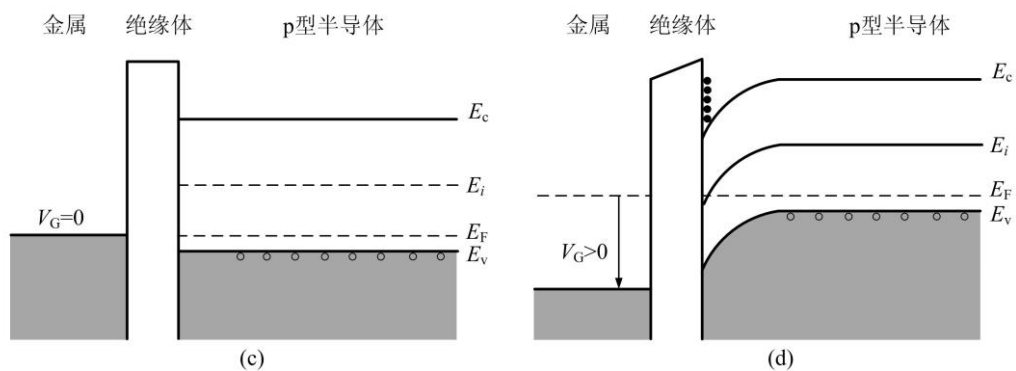
积累状态：金属端外加一定的负偏压，作为多子的空穴被吸引至半导体表面，表面形成多子积累，表面能带向上弯；

耗尽：金属端外加一定的正偏压，作为多子的空穴被推离半导体表面，表面缺少空穴，形成多子耗尽层，表面能带向下弯；



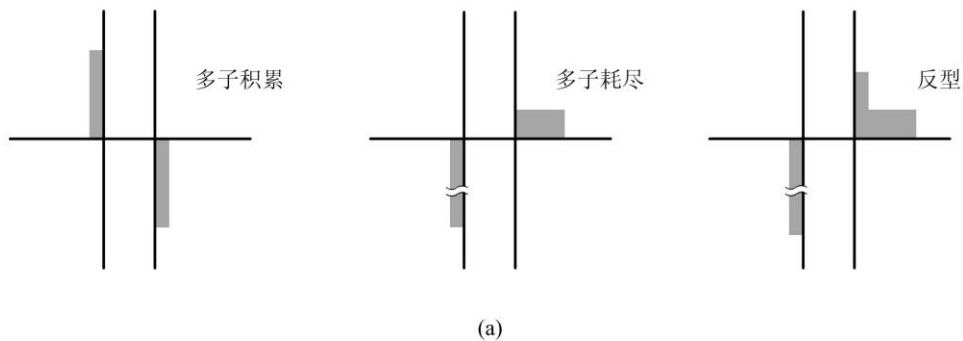
平带：不加偏压时，表面能带无弯曲

反型：随着在金属端加的正栅压进一步增大，表面能带向下弯得更厉害，使得表面导带比价带更接近费米能级，最表面一层从 p 型转化成 n 型。

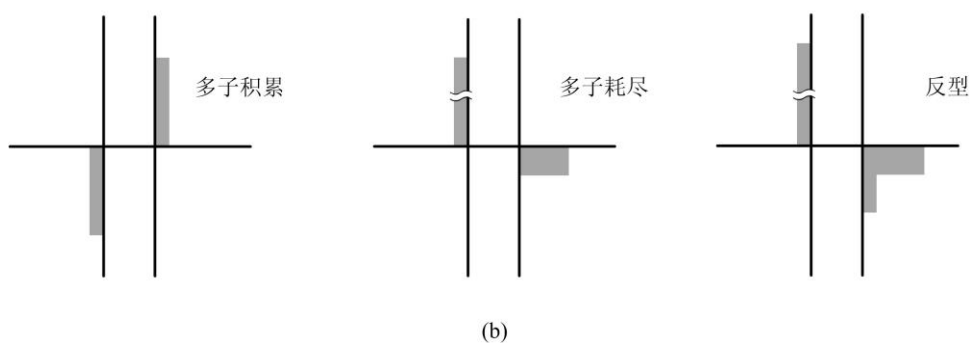


4. 对 n 型半导体和 p 型半导体衬底形成的理想 MIS 结构，外加偏压使得 MIS 结构处于积累、耗尽和反型状态时的电荷分布图。

答：n 型半导体形成的 MIS 结构



p 型半导体形成的 MIS 结构



5. 说明平带电压和阈值电压的区别以及相互联系。

答：平带电压：虽然在 MIS 结构上无外加偏压，但是由于金属-半导体功函数差、绝缘层内的电荷存在使得半导体表面能带弯曲。为了恢复平带状态，必须在金属与半导体间加一定的外加偏压使得半导体表面能带恢复平直状态，这个所加的电压就称为平带电压。此时氧化层下面的半导体没有空点电荷区。

阈值电压：使半导体表面刚为强反型状态在金属和半导体之间加的外加偏压。平带电压为阈值电压的一部分。

## 6. 描述强反型状态和弱反型状态。

答：半导体表面反型出的少数载流子浓度等于体内的多数载流子浓度时，半导体表面开始强反型。强反型时，表面势近似为不变的数值，耗尽层电荷及耗尽层厚度有极大值，此时过剩栅压只是形成反型层电荷；

弱反型为半导体表面反型出的少数载流子浓度低于体内的多数载流子浓度，耗尽层电荷和耗尽层厚度会继续增大。

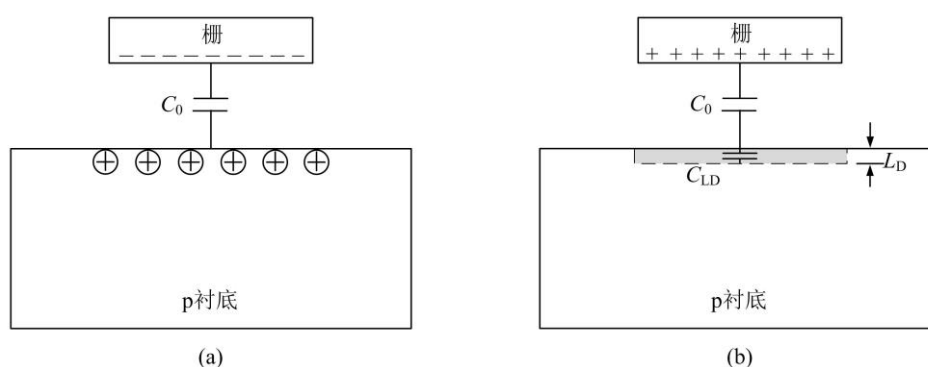
## 7. 描述反型层电荷的意义及其在 MIS 结构的形成过程。

答：反型层电荷是 MOSFET 器件源和漏的导电通道，是 MOSFET 器件工作的根本。

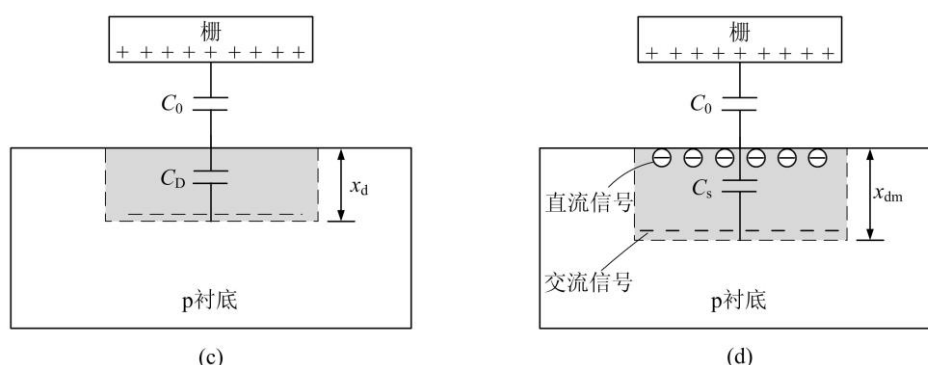
反型层电荷在 MIS 结构的形成过程：以 p 型半导体衬底 MIS 结构为例，在金属端加比较大的正偏压时，在外加电场的作用下，半导体的多数载流子空穴被排斥到远离表面的体内，而少数载流子电子被吸引到表面，电子在表面附近聚集成为反型层电荷。

## 8. 画出积累、平带、耗尽和反型状态 MIS 结构的电容等效电路。

答：MIS 结构的电容等效电路分别如下图 a、b、c 和 d 所示。



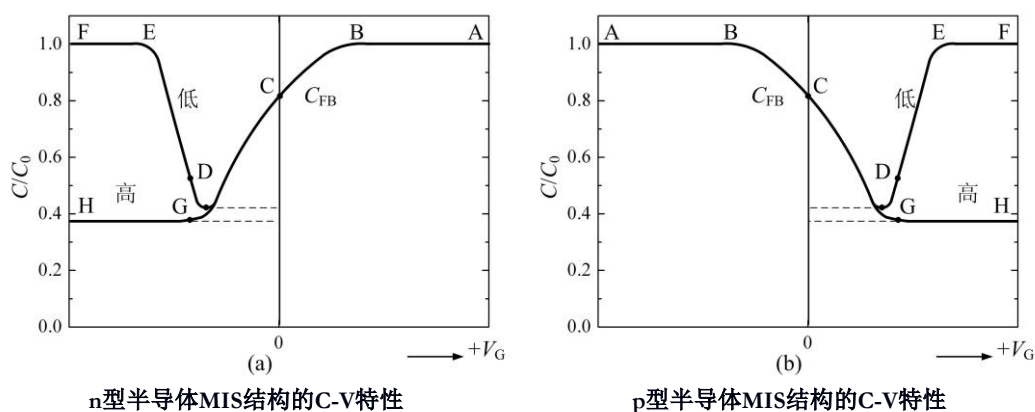
平带状态的电容由绝缘层电容  $C_0$  和宽度为  $L_D$  的表面空间电荷区电容的串联，如图 b 所示



强反型状态高频时 MIS 结构等效电容如图 d 所示。

## 9. 画出 n 型和 p 型衬底 MIS 结构的高频和低频电容-电压曲线，并解释电容随电压变化的原因。

答：



书本有 p 型半导体衬底 MIS 结构的电容随外加偏压的详细解释，因此这里重点讲 n 型半导体衬底 MIS 结构的电容变化。

AB 段， $V_G > 0$ ，且  $|V_G|$  较大，积累的电荷聚集在绝缘层两边，电荷密度的改变发生在绝缘层两边，如同一个平行板电容器，所以  $C = C_0$

BC 段， $V_G \rightarrow 0$ ，能带弯曲趋向平缓， $C_s \downarrow$ ， $C/C_0 \downarrow$

CD 段，耗尽状态， $V_G < 0$ ，随着  $V_G$  越负， $x_d \uparrow$ ， $C_s \downarrow$ ， $C/C_0 \downarrow$

EF 段，低频时强反型状态，MIS 结构的电压变化将导致反型层空穴数量的变化，而空间电荷区宽度无变化，反型的空穴积累在绝缘层两边，所以  $C = C_0$ 。

GH 段，高频时强反型状态，反型空穴的产生与复合跟不上高频信号的变化，对  $C_s$  电容无贡献，空间电荷层的电容由耗尽层的电荷变化决定，耗尽层达到极大值  $x_{dm}$ ，所以  $C/C_0$  最小且不随外加偏压而变化。

10. 定性解释金属-半导体功函数差、绝缘层固定电荷和可动电荷对 C-V 特性的影响。如何用实验测试它们，并说明实验方法及相关公式。

答：由于金属-半导体功函数差、绝缘层电荷和可动电荷的存在，使得 MIS 结构半导体表面的能带即使没有外加偏压，也存在能带弯曲的现象。为了使得半导体表面的能带恢复平直状态，根据串联反向电池的思想，在金属和半导体之间加上一定的外加偏压，抵消由于功函数差和氧化层电荷对半导体能带的影响。其结果是理想 MIS 结构的平带点由  $V_G = 0$  处移到了

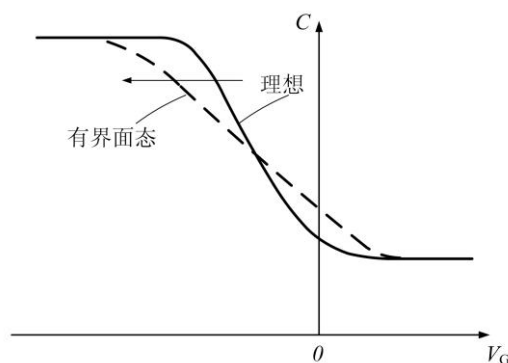
$V_G = V_{FB}$  处。

可以测试高频 C-V 曲线来得到金属-半导体功函数差、绝缘层电荷和可动电荷。由积累区电容  $C_0$  得到介质层的厚度；然后根据高频 C-V 曲线强反型区域的最小电容值得到半导体衬底掺杂浓度，由掺杂浓度可以算出半导体的功函数。金属的功函数已知，因此可得到金属-半导体功函数差。由 B-T 实验，升温在 MIS 结构加负偏压可将可动离子全部吸引至金属-

绝缘层界面，此时所测的平带电压由金属-半导体功函数差以及固定电荷贡献，因此可得到固定电荷密度。然后加正的栅压，将可动离子赶至半导体-绝缘层界面，再测试平带电压。由正负偏压的平带电压差可求得可动离子密度。

11. 定性讨论界面态对 C-V 曲线的影响。

在 MIS 结构加上栅压后，半导体表面的能带发生弯曲，因此界面态电荷随着栅电压而变。以 p 型半导体衬底的 MOS 电容器为例，随着栅压从负为正，MOS 电容器经历积累、耗尽和反型状态，界面态的净电荷由正变负。所以由于界面态的存在，界面陷阱电荷的数量和正负性都发生变化，使得 C-V 曲线的平移量和方向均发生改变。如图所示



12. 解释 MIS 结构的平带电容  $C_{FB}$  小于氧化层电容  $C_0$ 。

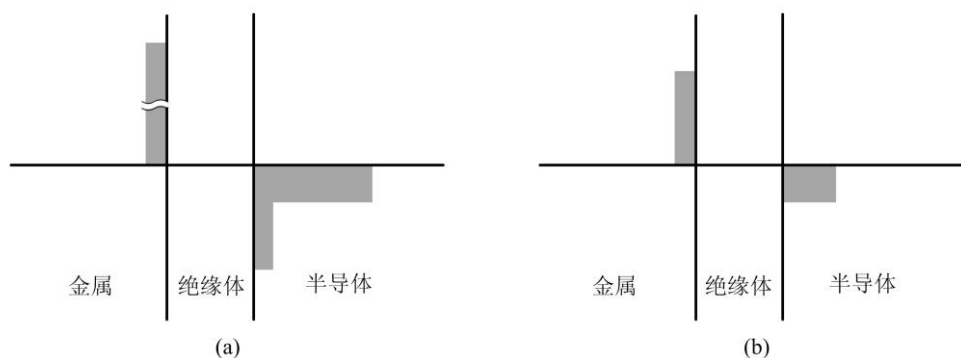
答：氧化层电容  $C_0$  仅仅由氧化层的厚度和界面常数决定；平带电容  $C_{FB}$  由氧化层电容  $C_0$  和

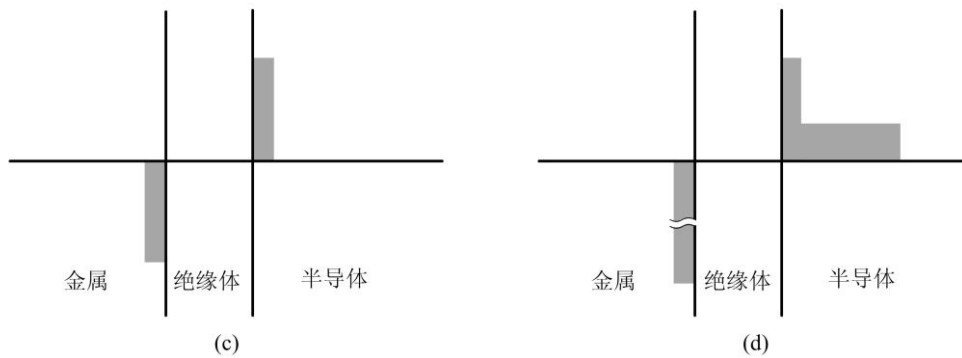
平带状态半导体表面电容  $C_s$  串联决定，所以  $C_{FB}$  小于  $C_0$ 。

习题

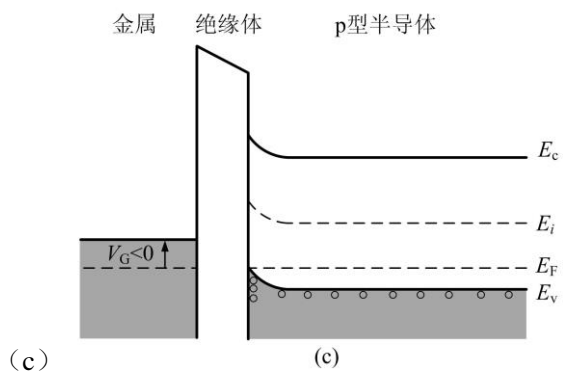
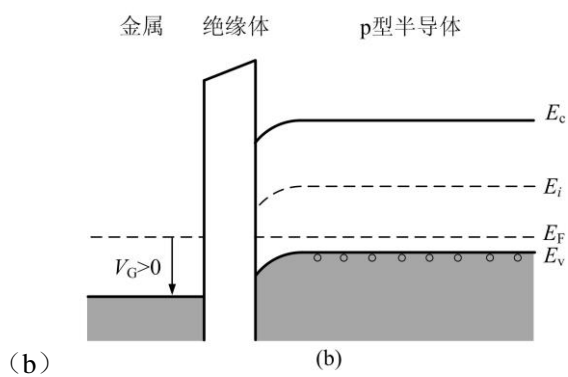
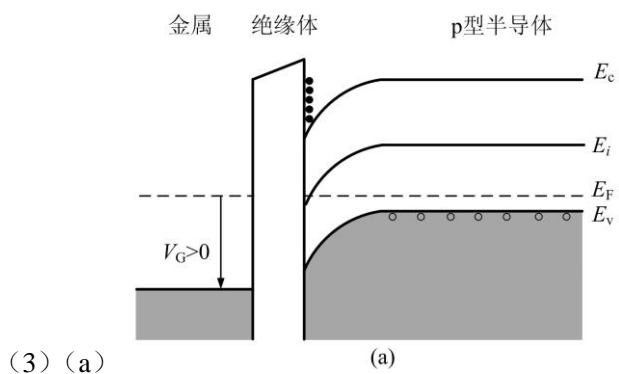
1、四个理想 MIS 电容器的电荷分布图如图（半导体器件物理 360 页）所示。对每一种情况，回答：

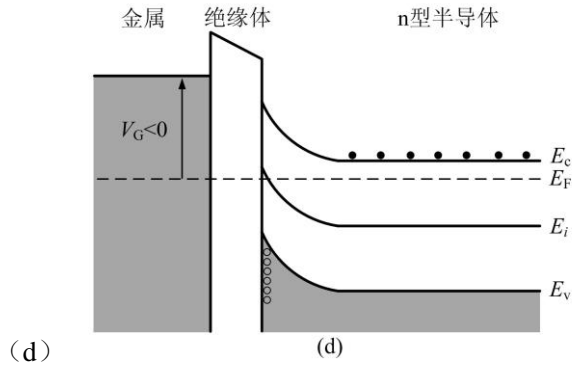
- (1) 半导体是 n 型还是 p 型？
- (2) MIS 电容器处于积累、耗尽、反型三种状态中的哪一种状态？
- (3) 画出对应的能带图。





解：(1) (a) p 型；(b) p 型；(c) p 型；(d) n 型  
 (2) (a) 反型；(b) 耗尽；(c) 积累；(d) 反型





2、由 n 型半导体衬底组成的理想 MOS 电容器，分析不同外加偏压  $V_G$  下，表面空间电荷层状态随外加栅压的变化情况。

答：积累状态：  $V_G > 0$ ，且  $|V_G|$  较大时，半导体表面积累很多电子，随着栅压  $V_G$  的变小，能带弯曲程度降低，积累的电子越来越少；

平带状态：能带无弯曲，无空间电荷区，半导体表面无净电荷

耗尽状态：  $V_G < 0$ ，空间电荷区的电荷由带正电的电离施主形成，随着栅电压越来越负，半导体表面耗尽区增大，所以空间电荷区的电荷随着栅电压绝对值增大而增多。

反型状态：负栅电压  $|V_G|$  进一步继续增大，反型的空穴随着  $|V_G|$  的增大而指数增大。

3、由金属— $\text{SiO}_2$ —P 型硅组成的 MOS 结构，当外加的电压使得半导体表面载流子浓度  $n_s$  与内部多数载流子浓度  $p_{p0}$  相等时作为临界强反型层条件，试证明：此时半导体的表面势为：

$$V_s = 2V_B = \frac{2kT}{q} \ln \frac{N_A}{n_i}, \text{ 其中 } V_B = \frac{E_i - E_F}{q}$$

证明：设半导体的表面势为  $V_s$ ，则表面的电子浓度为：

$$n_s = n_{p0} \exp\left(\frac{qV_s}{k_0T}\right) = \frac{n_i^2}{p_{p0}} \exp\left(\frac{qV_s}{k_0T}\right)$$

$$\text{当 } n_s = p_{p0} \text{ 时，有： } p_{p0}^2 = n_i^2 \exp\left(\frac{qV_s}{k_0T}\right)$$

$$p_{p0} = n_i \exp\left(\frac{qV_s}{2k_0T}\right)$$

$$\text{另外： } p_{p0} = N_v \exp\left(-\frac{E_F - E_v}{k_0T}\right) = n_i \exp\left(\frac{E_i - E_F}{k_0T}\right) = n_i \exp\left(\frac{qV_B}{k_0T}\right)$$

比较上面两个式子，可知  $V_s = 2V_B$

饱和电离时，  $p_{p0} = N_A$ ，即：

$$N_A = n_i \exp\left(\frac{qV_s}{2k_0T}\right)$$

$$\text{故: } V_s = 2V_B = \frac{2k_0T}{q} \ln \frac{N_A}{n_i}$$

4、用一掺杂浓度  $N_A = 10^{16} \text{ cm}^{-3}$  p 型 Si 的制备 MOS 电容器，室温下，外加偏压使得半导体表面刚出现强反型层，求

1) 半导体表面势  $V_s$  的大小

2) 耗尽层宽度  $x_d$

3) 外加栅电压  $V_G$  的极性和大小。

(已知:  $n_i = 1.02 \times 10^{10} \text{ cm}^{-3}$ ,  $E_g = 1.12 \text{ eV}$ ,  $k_0 = 8.62 \times 10^{-5} \text{ eV/K}$ ,  $\epsilon_0 = 8.854 \times 10^{-14} \text{ F/cm}$ ,  $\epsilon_{\text{SiO}_2} = 3.9$ ,  $\epsilon_{\text{rSi}} = 11.9$ ,  $d_0 = 1 \times 10^{-7} \text{ m}$ )

$$\text{解: (1) 刚强反型时, } V_s = \frac{2k_0T}{q} \ln\left(\frac{N_A}{n_i}\right) = 2 \times 0.026 \times \ln \frac{10^{16}}{1.02 \times 10^{10}} = 0.717 \text{ V}$$

$$(2) \text{ 耗尽区宽度 } x_d = \left( \frac{2\epsilon_{\text{rs}}\epsilon_0 V_s}{qN_A} \right)^{1/2} = \left( \frac{2 \times 11.9 \times 8.854 \times 10^{-14} \times 0.717}{1.6 \times 10^{-19} \times 10^{16}} \right)^{1/2} = 3.07 \times 10^{-5} \text{ cm}$$

(3) 外加栅电压  $V_G$  为正

外加栅电压降落在氧化层和半导体空间电荷区上,  $V_G = V_0 + V_s$

临界强反型时氧化层和半导体表面的电场值相等, 半导体表面电场值为

$$L_D = \left( \frac{\epsilon_{\text{rs}}\epsilon_0 k_0 T}{q^2 p_{p0}} \right)^{1/2} = \left( \frac{11.9 \times 8.854 \times 10^{-14} \times 0.026}{1.6 \times 10^{-19} \times 10^{16}} \right)^{1/2} = 4.14 \times 10^{-6} \text{ cm}$$

表面场强为

$$E_s = + \frac{\sqrt{2}k_0T}{qL_D} \left( \frac{qV_s}{k_0T} \right)^{1/2} = \frac{\sqrt{2} \times 0.026}{4.14 \times 10^{-6}} \times \left( \frac{0.717}{0.026} \right)^{1/2} = 4.66 \times 10^4 \text{ V/cm}$$

电位移连续

$$E_{\text{SiO}_2} = \frac{\epsilon_{\text{rs}}}{\epsilon_{\text{rox}}} E_s = \frac{11.9}{3.9} \times 4.66 \times 10^4 = 1.42 \times 10^5 \text{ V/cm}$$

$$V_G = V_0 + V_s = d_0 E_{\text{SiO}_2} + V_s = 1 \times 10^{-7} \times 10^2 \times 1.42 \times 10^5 + 0.717 = 2.137 \text{ V}$$

5、考虑一 p 型半导体衬底的 MOS 电容器，衬底掺杂浓度  $N_A = 10^{16} \text{ cm}^{-3}$ ，求半导体分别为



Si、GaAs 及 Ge 时的最大耗尽层宽度  $x_{\text{dm}}$  以及最大空间电荷密度  $|Q_{\text{SD}}(\text{max})|$ 。

解：（1）衬底为 Si 时， $n_i = 1.02 \times 10^{10} \text{ cm}^{-3}$

$$\begin{aligned} x_{\text{dm}} &= \left[ \frac{4k_0 T \varepsilon_{\text{rs}} \varepsilon_0}{q^2 N_A} \ln\left(\frac{N_A}{n_i}\right) \right]^{1/2} \\ &= \left[ \frac{4 \times 0.026 \times 11.9 \times 8.854 \times 10^{-14}}{1.6 \times 10^{-19} \times 10^{16}} \times \ln\left(\frac{10^{16}}{1.02 \times 10^{10}}\right) \right]^{1/2} \\ &= 3.07 \times 10^{-5} \text{ cm} \end{aligned}$$

$$|Q_{\text{SD}}(\text{max})| = q N_A x_{\text{dm}} = 1.6 \times 10^{-19} \times 10^{16} \times 3.07 \times 10^{-5} = 4.91 \times 10^{-8} \text{ C/cm}^2$$

（2）衬底为 GaAs 时， $n_i = 1.1 \times 10^7 \text{ cm}^{-3}$

$$\begin{aligned} x_{\text{dm}} &= \left[ \frac{4k_0 T \varepsilon_{\text{rs}} \varepsilon_0}{q^2 N_A} \ln\left(\frac{N_A}{n_i}\right) \right]^{1/2} \\ &= \left[ \frac{4 \times 0.026 \times 12.9 \times 8.854 \times 10^{-14}}{1.6 \times 10^{-19} \times 10^{16}} \times \ln\left(\frac{10^{16}}{1.1 \times 10^7}\right) \right]^{1/2} \\ &= 3.91 \times 10^{-5} \text{ cm} \end{aligned}$$

$$|Q_{\text{SD}}(\text{max})| = q N_A x_{\text{dm}} = 1.6 \times 10^{-19} \times 10^{16} \times 3.91 \times 10^{-5} = 6.25 \times 10^{-8} \text{ C/cm}^2$$

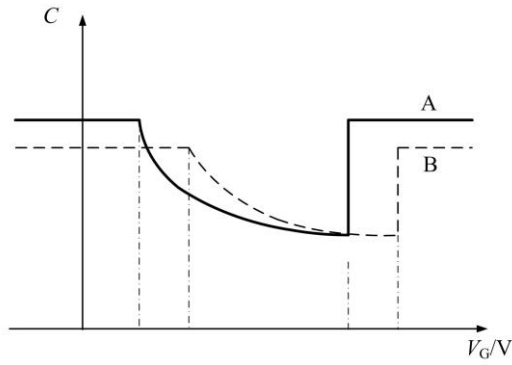
（3）衬底为 Ge 时， $n_i = 2.33 \times 10^{13} \text{ cm}^{-3}$

$$\begin{aligned} x_{\text{dm}} &= \left[ \frac{4k_0 T \varepsilon_{\text{rs}} \varepsilon_0}{q^2 N_A} \ln\left(\frac{N_A}{n_i}\right) \right]^{1/2} \\ &= \left[ \frac{4 \times 0.026 \times 16.2 \times 8.854 \times 10^{-14}}{1.6 \times 10^{-19} \times 10^{16}} \times \ln\left(\frac{10^{16}}{2.33 \times 10^{13}}\right) \right]^{1/2} \\ &= 2.37 \times 10^{-5} \text{ cm} \end{aligned}$$

$$|Q_{\text{SD}}(\text{max})| = q N_A x_{\text{dm}} = 1.6 \times 10^{-19} \times 10^{16} \times 2.37 \times 10^{-5} = 3.79 \times 10^{-8} \text{ C/cm}^2$$

结论：禁带宽度  $E_g$  越大，本征载流子浓度越小，在相同掺杂浓度情况下，最大耗尽区宽度越大。

6、两个 MOS 电容器 A 和 B，具有相同的栅电极面积，所测试的 C-V 曲线分别如图实线和虚线所示。请回答以下问题：



(a) 衬底是 p 型还是 n 型?

(b) 对于以下各参数, 哪个电容器的数值要大, 请标记出来。

$d_0$       A      B

$V_{FB}$       A      B

$x_{dm}$       A      B

$N_{sub}$       A      B

$V_T$       A      B

答: (a) 衬底为 p 型

(b) 各参数比较如下

➤ 由  $d_0 = \frac{A\epsilon_r\epsilon_0}{C_0}$ ,  $C_0(A) > C_0(B)$ , 因此 B 的  $d_0(B) > d_0(A)$

➤  $V_{FB}(B) > V_{FB}(A)$

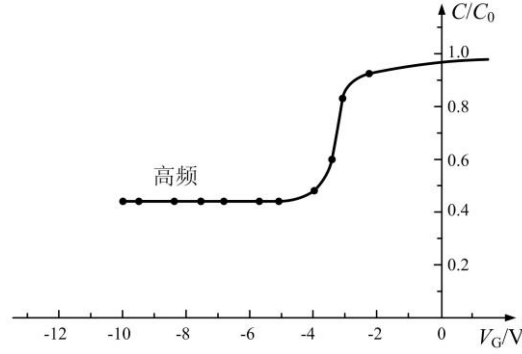
➤  $C'_{min}(B) \approx C'_{min}(A)$ ,  $\frac{C'_{min}}{C_0} = \frac{1}{(1 + \frac{\epsilon_{r0}x_{dm}}{\epsilon_{rs}d_0})}$ , 而且  $d_0(B) > d_0(A)$ ,

所以  $x_{dm}(B) > x_{dm}(A)$

➤ 由  $x_{dm} = [\frac{4k_0T\epsilon_{rs}\epsilon_0}{q^2N_A} \ln(\frac{N_A}{n_i})]^{1/2}$ ,  $N_{sub}(A) > N_{sub}(B)$

➤ 阈值电压为使半导体表面达到强反型时在金属电极上所需加的栅电压, 根据此定义, 可知  $V_T(B) > V_T(A)$

7、一铝栅 MOS 电容器的高频 C-V 曲线如图所示。氧化层为  $\text{SiO}_2$ , 半导体为硅。



- (a) 标明曲线的积累、耗尽和少子反型的区域段。衬底掺杂类型为 n 型还是 p 型？
- (b) 如果电容器的最大电容为 82pF，栅电极面积为  $4.75 \times 10^{-3} \text{cm}^2$ ，求氧化层厚度  $d_0$ ？
- (c) 假定衬底均匀掺杂，求 Si 衬底掺杂浓度。
- (d) 求等价氧化层电荷密度？

解：(a) 标注各区域段，略。衬底为 n 型

$$(b) \quad d_0 = \frac{A \epsilon_r \epsilon_0}{C_0} = \frac{4.75 \times 10^{-3} \times 11.9 \times 8.854 \times 10^{-14}}{82 \times 10^{-12}} = 6.1 \times 10^{-5} \text{cm}$$

$$(c) \quad \frac{C'_{\min}}{C_0} = \frac{1}{(1 + \frac{2\epsilon_{r0}}{q\epsilon_{rs}d_0} [\frac{\epsilon_{rs}\epsilon_0 k_0 T}{N_D} \ln(\frac{N_D}{n_i})]^{1/2})}$$

根据曲线  $C'_{\min} / C_0 = 0.4$

查表得  $N_D = 1 \times 10^{14} \text{cm}^{-3}$

$$(d) \quad \frac{C_{\text{FB}}}{C_0} = \frac{1}{1 + \frac{\epsilon_{r0}}{\epsilon_{rs}} (\frac{\epsilon_{rs}\epsilon_0 k_0 T}{q^2 N_D d_0^2})^{1/2}}, \quad \text{查表得 } \frac{C_{\text{FB}}}{C_0} = 0.82, \quad V_{\text{FB}} = -3.0\text{V}$$

对于  $N_D = 1 \times 10^{14} \text{cm}^{-3}$  的半导体

$$E_c - E_F = k_0 T \ln \frac{N_D}{n_i} = 0.026 \times \ln \frac{10^{14}}{1.02 \times 10^{10}} = 0.239 \text{eV}$$

$$\therefore W_s = \chi + E_c - E_F = 4.05 + 0.239 = 4.29 \text{eV}$$

已知  $W_{\text{Al}} = 4.2 \text{eV}$

所以  $V_{\text{ms}} = 0.09 \text{V}$

等价氧化层电荷密度

$$N_{\text{eff}} = \frac{C_0}{A \cdot q} (-V_{\text{ms}} - V_{\text{FB1}})$$

$$= \frac{82 \times 10^{-12}}{4.75 \times 10^{-3} \times 1.6 \times 10^{-19}} \times (-0.09 + 3) = 3.14 \times 10^{11} \text{cm}^{-2}$$

8、由 p 型硅衬底制备的铝栅 MOS 电容器。衬底掺杂浓度为  $N_A = 1 \times 10^{16} \text{cm}^{-3}$ 。假设等效的氧化层电荷（包括可动电荷和固定电荷） $Q'_{\text{ss}} = 10^{11} \text{cm}^{-2}$ ，测试阈值电压  $V_T = 0.8 \text{V}$ ，求栅氧化层厚度。

解：  $W_{\text{Al}} = 4.2 \text{eV}$ ；

对于掺杂浓度为  $N_A = 1 \times 10^{16} \text{cm}^{-3}$  的半导体

$$E_F - E_v = k_0 T \ln \frac{N_v}{N_A} = 0.026 \times \ln \frac{1.1 \times 10^{19}}{10^{16}} = 0.182 \text{eV}$$

$$\therefore W_s = \chi + E_g - (E_F - E_v) = 4.05 + 1.12 - 0.182 = 4.89 \text{eV}$$

$$\therefore V_{\text{ms}} = \frac{W_s - W_m}{q} = \frac{4.89 - 4.2}{q} = 0.69 \text{V}$$

$$\frac{2k_0 T}{q} \ln \left( \frac{N_A}{n_i} \right) = 2 \times 0.026 \ln \frac{1 \times 10^{16}}{1.02 \times 10^{10}} = 0.717 \text{V}$$

最大耗尽层厚度为：

$$x_{\text{dm}} = \left[ \frac{4k_0 T \varepsilon_{\text{rs}} \varepsilon_0}{q^2 N_A} \ln \left( \frac{N_A}{n_i} \right) \right]^{1/2}$$

$$= \left[ \frac{2 \times 11.9 \times 8.854 \times 10^{-14} \times 0.717}{1.6 \times 10^{-19} \times 1 \times 10^{16}} \right]^{1/2}$$

$$= 3.07 \times 10^{-5} \text{cm}$$

耗尽层电荷为：

$$|Q_{\text{SD}}(\text{max})| = q N_A x_{\text{dm}} = 1.6 \times 10^{-19} \times 1 \times 10^{16} \times 3.07 \times 10^{-5} = 4.91 \times 10^{-8} \text{C/cm}^2$$

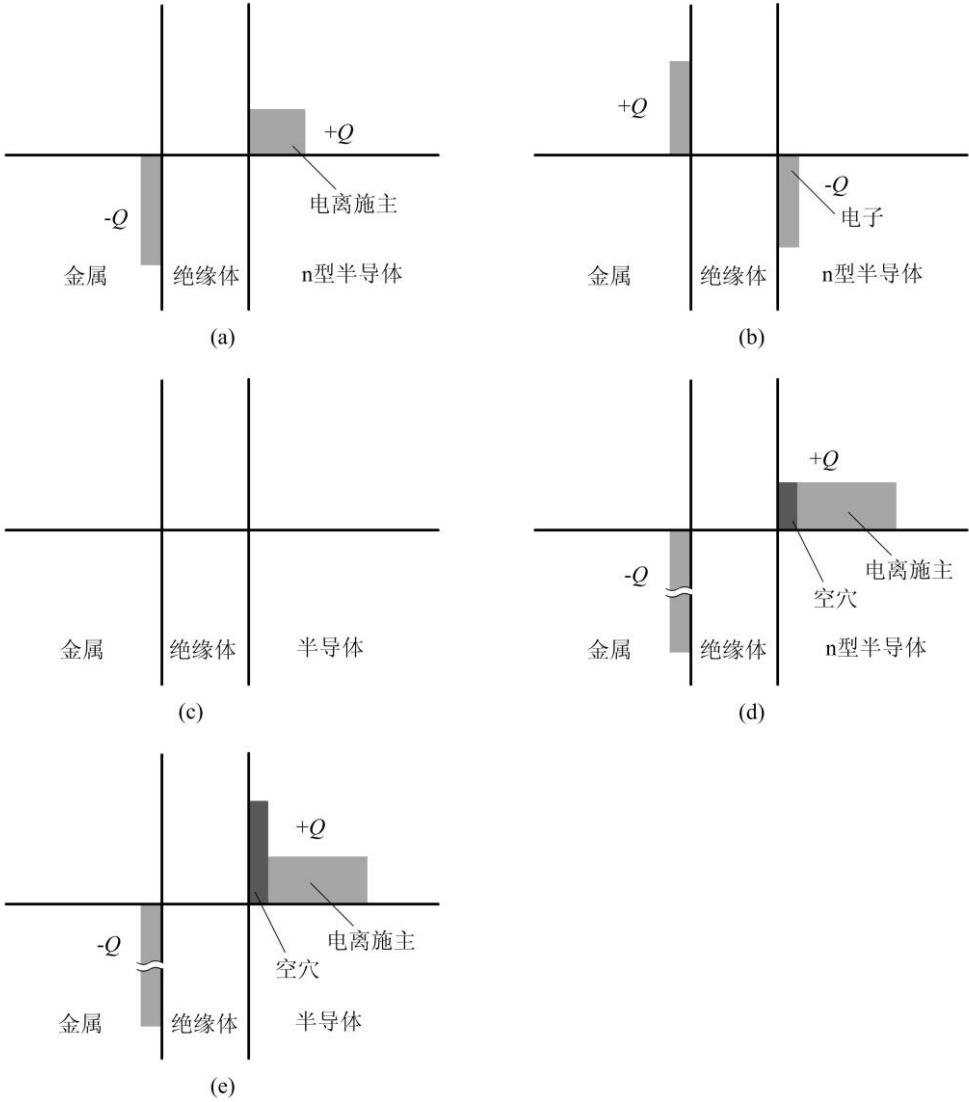
$$\text{阈值电压 } V_T = \frac{|Q_{\text{SD}}(\text{max})|}{C_0} - \frac{Q'_{\text{ss}}}{C_0} - V_{\text{ms}} + \frac{2k_0 T}{q} \ln \left( \frac{N_A}{n_i} \right)$$

$$\therefore 0.8 = (4.91 \times 10^{-8} - 10^{11} \times 1.6 \times 10^{-19}) \times \frac{d_0}{3.9 \times 8.854 \times 10^{-14}} - 0.69 + 0.717$$

$$d_0 = 806 \text{埃}$$

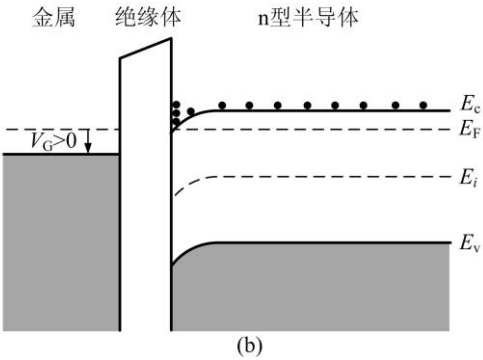
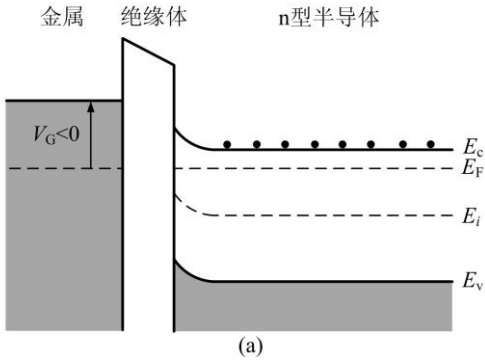
测试题及参考解答

1. MIS 结构电容器为 n 型衬底。根据下面每种情况的电荷分布图，判断 MIS 结构器件为积累、平带、耗尽、弱反型和强反型中的哪一种状态。并画出对应状态的能带图。



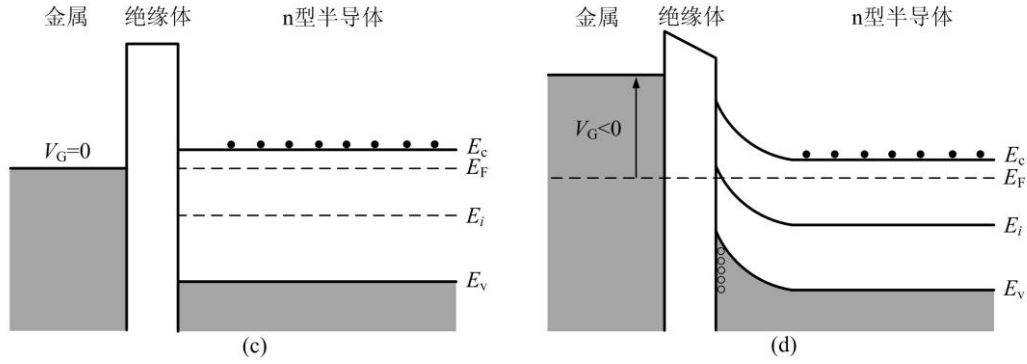
答：(a) 耗尽

(b) 积累

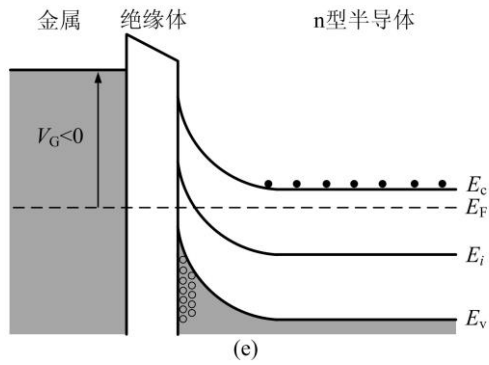


(c) 平带

(d) 弱反型



(e) 强反型



2. 衬底为 n 型 Si 制成的 MOS 电容器，试求出表面恰为本征时的表面电荷密度和表面层电容的表示式。

答：当表面恰为本征时，即  $E_i$  在表面与  $E_F$  重合，能带图如图所示。

$$\therefore -V_s = V_B$$

设表面层载流子浓度仍遵守经典统计，则

$$p_s = p_{n0} \exp\left(-\frac{qV_s}{k_0T}\right)$$

$$n_s = n_{n0} \exp\left(\frac{qV_s}{k_0T}\right)$$

$\therefore$  表面恰为本征  $n_s = p_s = n_i$

$$\text{即 } p_{n0} \exp\left(-\frac{qV_s}{k_0T}\right) = n_{n0} \exp\left(\frac{qV_s}{k_0T}\right)$$

$$\therefore \frac{n_{n0}}{p_{n0}} = \exp\left(-\frac{2qV_s}{k_0T}\right)$$

$$\text{又 } n_{n0} = N_D$$

$$\therefore p_{n0} = \frac{n_i^2}{n_{n0}} = \frac{n_i^2}{N_D}$$

$$\therefore \frac{n_{n0}}{p_{n0}} = \frac{N_D^2}{n_i^2} = \exp\left(-\frac{2qV_s}{k_0T}\right)$$

$$\text{两边取对数} \quad -\frac{qV_s}{k_0T} = \ln \frac{N_D}{n_i}$$

n 型半导体衬底 F 函数为

$$F\left(\frac{qV_s}{k_0T}, \frac{n_{n0}}{p_{n0}}\right) = \left\{ \left[ \exp\left(\frac{qV_s}{k_0T}\right) - \frac{qV_s}{k_0T} - 1 \right] + \frac{p_{n0}}{n_{n0}} \left[ \exp\left(-\frac{qV_s}{k_0T}\right) + \frac{qV_s}{k_0T} - 1 \right] \right\}^{1/2}$$

$\because$  半导体为 n 型 Si, 且  $-V_s = V_B$

$\therefore$  F 函数中的  $p_{n0} / n_{n0} \ll 1$  以及  $\exp\left(\frac{qV_s}{k_0T}\right) \gg 1$

$$F\left(\frac{qV_s}{k_0T}, \frac{p_{n0}}{n_{n0}}\right) = \left( -\frac{qV_s}{k_0T} \right)^{1/2} = \left( \ln \frac{N_D}{n_i} \right)^{1/2}$$

$$\begin{aligned} \therefore Q_s &= -\varepsilon_{rs}\varepsilon_0 E_s = \frac{\sqrt{2}\varepsilon_{rs}\varepsilon_0 k_0T}{qL_D} F\left(\frac{qV_s}{k_0T}, \frac{n_{p0}}{p_{p0}}\right) \\ &= \frac{\sqrt{2}\varepsilon_{rs}\varepsilon_0 k_0T}{qL_D} \cdot \left(-\frac{qV_s}{k_0T}\right)^{1/2} = \frac{\sqrt{2}\varepsilon_{rs}\varepsilon_0 k_0T}{qL_D} \left(\ln \frac{N_D}{n_i}\right)^{1/2} \end{aligned}$$

$$C_s = \frac{\varepsilon_{rs}\varepsilon_0}{\sqrt{2}L_D} \frac{1}{\left(-\frac{qV_s}{k_0T}\right)^{1/2}} = \frac{\varepsilon_{rs}\varepsilon_0}{\sqrt{2}L_D} \frac{1}{\ln\left(\frac{N_D}{n_i}\right)^{1/2}}$$

4. 试至少给出两种测试掺杂浓度的实验方法, 并说明测试原理。

答:

(a) 利用 MIS 结构, 测试衬底的掺杂浓度。首先测试其高频 C-V 特性曲线, 根据 C-V 曲线积累以及耗尽情况判断其掺杂类型, 根据耗尽区最小电容公式计算衬底掺杂浓度

$$\frac{C'_{\min}}{C_0} = \left\{ 1 + \frac{2\varepsilon_{r0}}{q\varepsilon_{rs}d_0} \left[ \frac{\varepsilon_{rs}\varepsilon_0 k_0T}{N_A} \ln\left(\frac{N_A}{N_i}\right) \right]^{1/2} \right\}^{-1}$$

(b) 利用霍尔效应。首先测试不同工作电流、磁场强度下的霍尔电压, 计算霍尔系数

$$R_H = \frac{V_H d}{I_x B_z}$$

根据霍尔电压正负号以及磁场方向、工作电流方向判断载流子类型, 同时霍尔系数与载流子浓度关系

$$R_H = -\frac{1}{nq} \quad \text{or} \quad \frac{1}{pq}$$

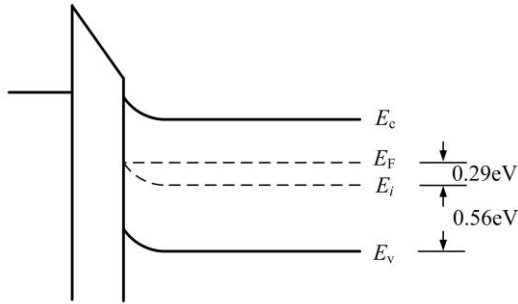
所得载流子浓度即为掺杂半导体电离的载流子，常温下约等于掺杂浓度。

(c) 利用四探针法。在合适的电流下测试样片电阻率与掺杂类型，查电阻率-掺杂浓度对照表得到掺杂浓度。

5. 说明绝缘层中正电荷对 n 型衬底 MIS 结构的高频 C-V 特性曲线的影响。

答：绝缘层的正电荷使得 n 型衬底 MIS 结构的高频 C-V 曲线向负偏压方向平移；这是由于在半导体表面感应负电荷所致（或平带电压公式）。

6.  $T=300\text{ K}$  下，理想 MOS 电容，其能带图如下图所示。所施加的栅极偏压使得能带弯曲，在 Si-SiO<sub>2</sub> 界面  $E_F=E_i$ 。Si 的电子亲合势为  $4.05\text{ eV}$ 。  $E_g=1.12\text{ eV}$  利用耗尽近似，回答下列问题：



(1) 半导体中达到了平衡吗？为什么？

(2) 求出半导体 Si-SiO<sub>2</sub> 界面  $E_F=E_i$  处的电子浓度？同时绘出与该能带图对应的定性电荷块图。

(3) 求出  $N_D$ 。

(4) 写出  $V_G$  详细表达式。

答：(1) 达到了平衡。因为半导体中  $E_F$  处处相等。

$$(2) \because E_{Fs} = E_i$$

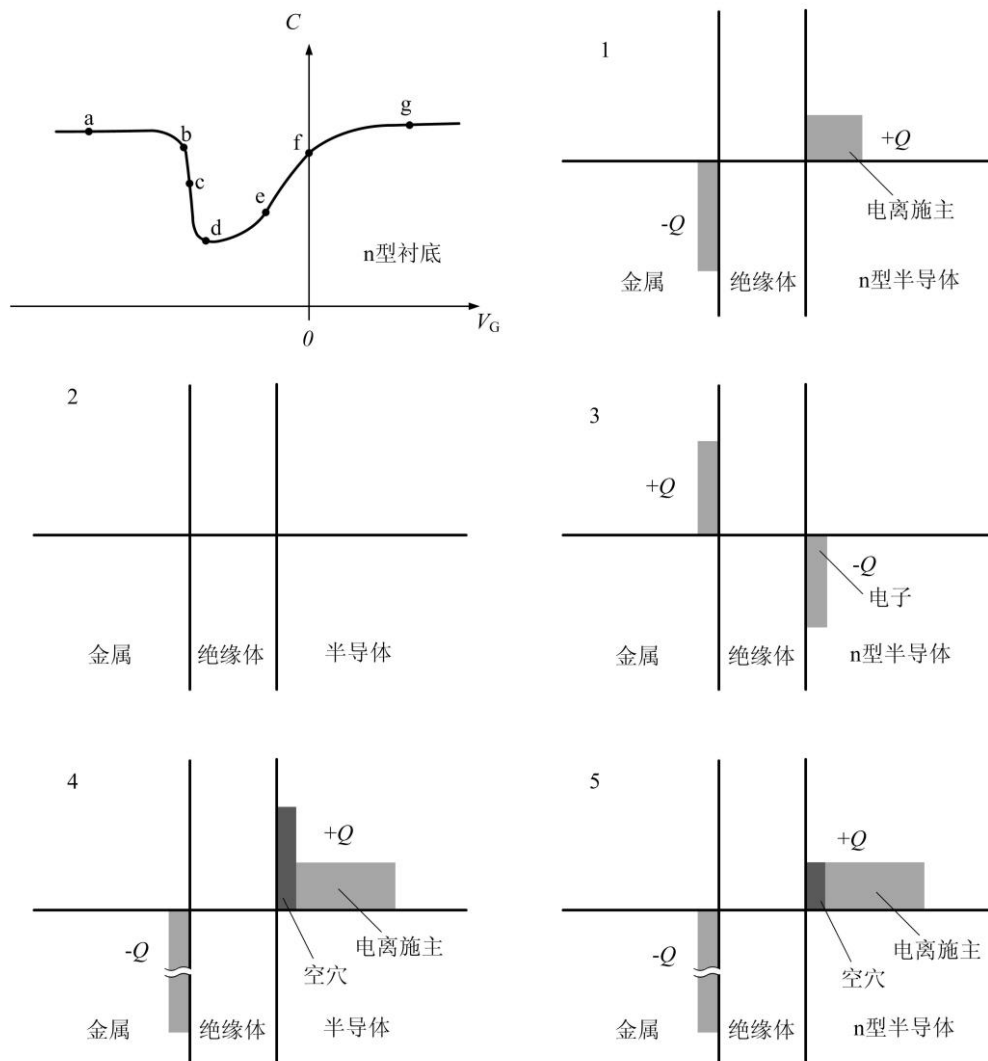
$$\therefore n_s = n_i = 1.02 \times 10^{10} (\text{cm}^{-3})$$

$$(3) N_D \approx N_c e^{\frac{E_c - E_F}{k_0 T}} = N_c e^{\frac{E_g - (E_{Fs} - E_v)}{k_0 T}} = 2.8 \times 10^{19} e^{\frac{1.12 - (0.29 + 0.56)}{0.026}} \approx 8.65 \times 10^{14} (\text{cm}^{-3})$$

$$(4) V_G = V_0 + V_B = V_0 + \frac{k_0 T}{q} \ln \left( \frac{N_D}{n_i} \right)$$

7. 采用理想结构的 C-V 特性曲线和给出的电荷块图,填写下表。对于表中命名的每一个偏置条件，采用字母 (a-g) 标出相应的偏置点或理想 MOS 电容 C-V 特性曲线上的点，同样采用数字 (1-5) 标出与每个偏置条件相关的电荷块图。



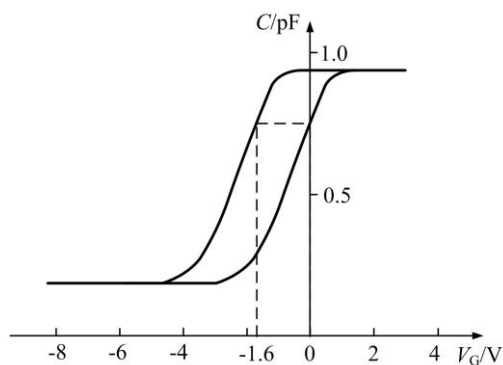


偏置条件	电容 (a-g)	电荷块图 (1-5)
积累	a	1
耗尽	c	5
反型	fg	4
平带	b	2

8. Al/SiO<sub>2</sub>/Si 组成的 MOS 电容器，实验测得高频 C-V 曲线如图所示，和理想 C-V 曲线比较，实验曲线沿电压轴平移了 -1.6V。问：

(1) 半导体导电类型？

(2) 已知：Al-Si 功函数差  $W_{ms} = -0.3\text{eV}$ ，氧化层电容  $C_0 = 3.4 \times 10^{-8}\text{F/cm}^2$ ，求 SiO<sub>2</sub> 等效电荷密度。



解:

(1) n 型半导体

(2) 平带电压  $V_{FB} = -V_{ms} - \frac{Q_{ox}}{C_0} = \frac{W_{ms}}{q} - \frac{qN_{ox}}{C_0}$ , 则氧化层中等效电荷密度为

$$N_{ox} = -\frac{C_0}{q} \left( V_{FB} - \frac{W_{ms}}{q} \right) = -\frac{3.4 \times 10^{-8}}{1.6 \times 10^{-19}} \times (-1.6 + 0.3) = 2.76 \times 10^{11} \text{ C/cm}^2$$

9. 在 n 型 Si 衬底上制备 MOS 电容器, 衬底掺杂浓度为  $5 \times 10^{15} \text{ cm}^{-3}$ , 二氧化硅的厚度为  $1 \times 10^{-7} \text{ m}$ , 测试用铝栅制成的 MOSFET 器件的阈值电压为  $-2.5 \text{ V}$ , 试计算其表面电荷密度。

解:

对于掺杂浓度为  $N_D = 5 \times 10^{15} \text{ cm}^{-3}$  的半导体

$$V_B = \frac{E_i - E_F}{q} = -\frac{k_0 T}{q} \ln\left(\frac{N_D}{n_i}\right) = -0.026 \ln \frac{5 \times 10^{15}}{1.02 \times 10^{10}} = -0.341 \text{ V}$$

当外加电压为阈值电压时,  
表面势为

$$V_s = 2V_B = -0.682 \text{ V}$$

铝的功函数  $W_{Al} = 4.2 \text{ eV}$  ;

$$\begin{aligned} V_{ms} &= -\frac{W_m - W_s}{q} = -\frac{W_{Al} - (\chi + E_g/2 - E_F + E_i)}{q} \\ &= -\frac{q(4.2 - (4.05 + 1.12/2 - 0.341))}{q} = 0.069 \text{ V} \end{aligned}$$

最大耗尽层厚度为:

$$\begin{aligned} x_{dm} &= \left[ \frac{4k_0 T \epsilon_{rs} \epsilon_0}{q^2 N_D} \ln\left(\frac{N_D}{n_i}\right) \right]^{1/2} \\ &= \left[ \frac{2 \times 11.9 \times 8.854 \times 10^{-14} \times 0.682}{1.6 \times 10^{-19} \times 5 \times 10^{15}} \right]^{1/2} \\ &= 4.24 \times 10^{-5} \text{ cm} \end{aligned}$$

耗尽层电荷为：

$$|Q_{SD}(\max)| = qN_D x_{dm} = 1.6 \times 10^{-19} \times 5 \times 10^{15} \times 4.24 \times 10^{-5} = 3.39 \times 10^{-8} \text{ C/cm}^2$$

$$\therefore \text{阈值电压 } V_T = -\frac{|Q_{SD}(\max)|}{C_0} - \frac{Q_{ss}}{C_0} - V_{ms} + V_s = -\frac{(|Q_{SD}(\max)| + qN_{ss})d_0}{\epsilon_{r0}\epsilon_0} - V_{ms} + V_s$$

$\therefore$  表面电荷密度

$$\begin{aligned} N_{ss} &= \frac{-|Q_{SD}(\max)| - \frac{\epsilon_{r0}\epsilon_0}{d_0}(V_T + V_{ms} - V_s)}{q} \\ &= \frac{-3.39 \times 10^{-8} - \frac{3.9 \times 8.854 \times 10^{-14}}{1 \times 10^{-5}} \times (-2.5 + 0.069 - (-0.682))}{1.6 \times 10^{-19}} = 1.66 \times 10^{11} \text{ cm}^{-3} \end{aligned}$$

10. 一 Al/SiO<sub>2</sub>/p-Si 单晶 MOS 电容器，衬底掺杂浓度为  $10^{15} \text{ cm}^{-3}$ 。已知： $d_0 = 1 \times 10^{-7} \text{ m}$ ，

$Q_{ox} = 4 \times 10^{11} \text{ C/cm}^2$  时，阈值电压  $V_T = -1.69 \text{ V}$ ，试求当  $d_0 = 2 \times 10^{-7} \text{ m}$ ， $Q_{ox} = 2 \times 10^{11}$

$\text{C/cm}^2$  时，阈值电压  $V_T$  为多少伏？

解：

对于掺杂浓度为  $N_A = 1 \times 10^{15} \text{ cm}^{-3}$  的半导体

$$V_B = \frac{E_i - E_F}{q} = \frac{k_0 T}{q} \ln\left(\frac{N_A}{n_i}\right) = 0.026 \ln \frac{1 \times 10^{15}}{1.02 \times 10^{10}} = 0.30 \text{ V}$$

当外加电压为阈值电压时，

表面势为

$$V_s = 2V_B = 0.60 \text{ V}$$

最大耗尽层厚度为：

$$\begin{aligned} x_{dm} &= \left[ \frac{4k_0 T \epsilon_{rs} \epsilon_0}{q^2 N_D} \ln\left(\frac{N_A}{n_i}\right) \right]^{1/2} \\ &= \left[ \frac{2 \times 11.9 \times 8.854 \times 10^{-14} \times 0.60}{1.6 \times 10^{-19} \times 1 \times 10^{15}} \right]^{1/2} \\ &= 8.89 \times 10^{-5} \text{ cm} \end{aligned}$$

耗尽层电荷为：

$$|Q_{SD}(\max)| = qN_D x_{dm} = 1.6 \times 10^{-19} \times 1 \times 10^{15} \times 8.89 \times 10^{-5} = 1.42 \times 10^{-8} \text{ C/cm}^2$$

阈值电压

$$V_T = \frac{|Q_{SD}(\max)|}{C_0} - \frac{Q_{ox}}{C_0} - V_{ms} + V_s = \frac{(|Q_{SD}(\max)| - Q_{ox})d_0}{\epsilon_{r0}\epsilon_0} - V_{ms} + V_s$$

对于同种衬底掺杂浓度， $V_{ms}$ ， $V_s$ ， $|Q_{SD}(\max)|$ 均保持不变

根据已知条件  $d_0 = 1 \times 10^{-7} \text{ m}$ ， $Q_{ox} = 4 \times 10^{11} \text{ C/cm}^3$  时，阈值电压  $V_T = -1.69 \text{ V}$

$$\text{即 } -1.69 = \frac{1.42 \times 10^{-8} \times 1 \times 10^{-5}}{3.9 \times 8.854 \times 10^{-14}} - \frac{4 \times 10^{11} \times 1.6 \times 10^{-19} \times 1 \times 10^{-5}}{3.9 \times 8.854 \times 10^{-14}} - V_{ms} + V_s$$

因此  $d_0 = 2 \times 10^{-7} \text{ m}$ ， $Q_{ox} = 2 \times 10^{11} \text{ C/cm}^3$  时，阈值电压

$$\begin{aligned} V_T &= \frac{1.42 \times 10^{-8} \times 2 \times 10^{-5}}{3.9 \times 8.854 \times 10^{-14}} - \frac{2 \times 10^{11} \times 1.6 \times 10^{-19} \times 2 \times 10^{-5}}{3.9 \times 8.854 \times 10^{-14}} - V_{ms} + V_s \\ &= \frac{1.42 \times 10^{-8} \times 1 \times 10^{-5}}{3.9 \times 8.854 \times 10^{-14}} - 1.69 = -1.28 \text{ V} \end{aligned}$$