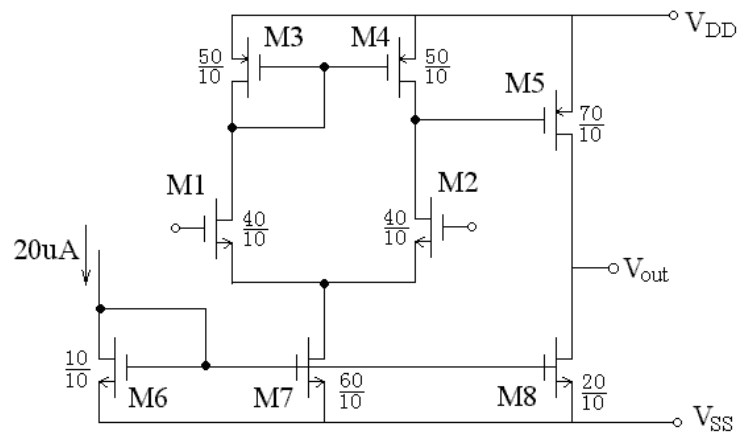


1、已知如下图所示运放，其中MOS管器件参数： $K_n=25\mu\text{A}/\text{V}^2$ ， $K_p=10\mu\text{A}/\text{V}^2$ ， $\lambda_n=\lambda_p=\lambda=0.04\text{V}^{-1}$ ，则：

- (1)、根据图中所示电路结构判断宜选N阱还是P阱工艺实现集成？简述理由。
 (2)、若 $V_{DD}=5\text{V}$ ， $V_{SS}=-5\text{V}$ ，求运放的静态功耗 P_{diss} 和小信号电压增益 A_v （忽略输出级产生的负载）。

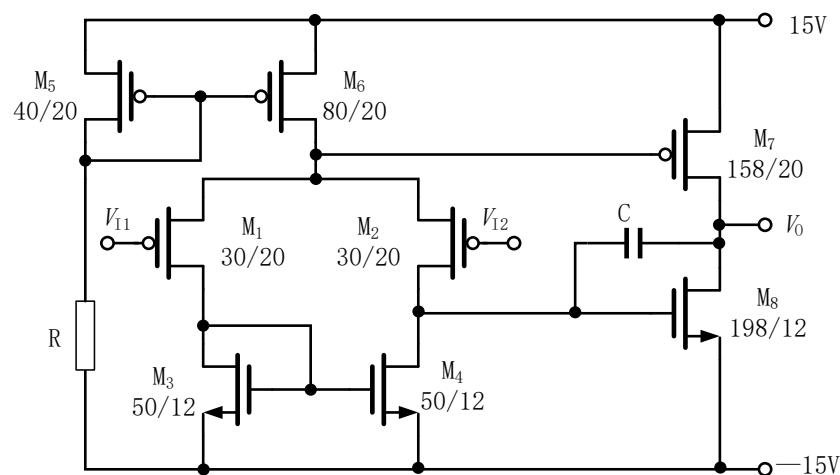


图中各器件旁所标比值为W/L (um/um)

2、CMOS 运放如下图所示，MOS 管的 W/L 如图中所标。

已知： $V_{TP} = -1\text{V}$ ， $V_{TN}=1.5\text{V}$ ， $R=140\text{k}\Omega$ ，NMOS 的 $k=6.9\mu\text{A}/\text{V}^2$ ，PMOS 的 $k=2.3\mu\text{A}/\text{V}^2$ ， $1/\lambda=50\text{V}$ 。

- (1) 分析电路的组成；(2) 计算各管的静态电流。



3、CMOS 运放如下图所示，其中各有关参数为： $\mu_N=400\text{cm}^2/(\text{V}\cdot\text{s})$ ， $\mu_P=200\text{cm}^2/(\text{V}\cdot\text{s})$ ， $\lambda=0.01$ ， $C_{OX}=2.3\times 10^{-8}\text{F}/\text{cm}^2$ ， $V_{TP} = -1\text{V}$ ， $V_{TN}=1\text{V}$ 。试求各支路电流 I_0 ， I_1 ， I_2 和电路的总电压放大倍数 $A_v=?$

