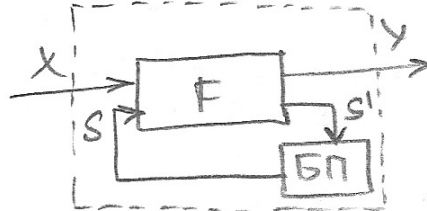
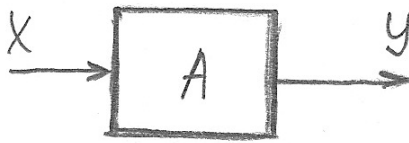


Аппаратная реализация

Это же : опис и схем.

А аппаратная реализация предусматривает построение устройств памяти в роли к-т. чаще всего мик. триггеры.



Блок памяти автомата БП хранит инфо текущ. состоянии S , к-т. вместе с вх. состоянием X сир. выходную реакцию автомата Y и след. сост. S' .

F - функциональный блок автомата.

Общий подход к аппаратной реализации авт.

Нужно реализовать 4 функции.

1. Вх. и вых. сигналы, а также внутр. сост. автомата кодируются двоичными кодами.
2. По таблице переходов и выходов сост. кодированная таблица переходов и выходов т.е. таблица отобр. функ. F .
3. По кодир. табл. переход. и вых. проводится минимизация двоичных ф-ий, к-т. реализ. в заданном базисе.
4. Решаются все ~~технические~~ ^{технические} вопросы схематизации. (Приведен момент выходы вх. сигнала и изм. сост. внутр. памяти к моменту поступл. вх. сигнал на вх. авт.)

Пример:

$\{2\} - 0$

$\{5\} - 1$

вх. сущ.

1 разряд

$\{y_0\} - 000$

$\{y_1\} - 001$

$\{y_5\} - 101$

вых. сущ.
3 разряда

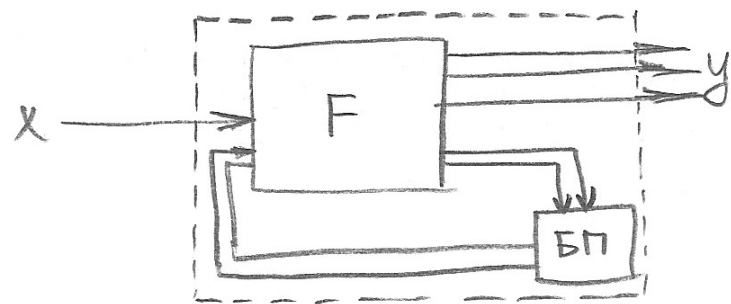
$\{s_0\} - 00$

\vdots

$\{s_3\} - 11$

внутр. сост.
2 разряда

Пересудем нашу черную коробочку (черн. ящик)



Составим табл. переходов:

δ	2	5
s_0	s_1	s_2
s_1	s_2	s_0
s_2	s_2	s_0
s_3	s_1	s_3

λ	2	5
s_0	y_2	y_1
s_1	y_1	y_3
s_2	y_0	y_3
s_3	y_2	y_5

	x	q_1	q_2	Q_1	Q_2	z_1	z_2	z_3
2	0	0	0	0	1	0	1	0
	0	0	1	1	0	0	0	1
	0	1	0	1	0	0	0	0
	0	1	1	0	1	0	1	0
5	1	0	0	1	1	1	0	0
	1	0	1	0	0	0	1	1
	1	1	0	0	0	0	1	1
	1	1	1	1	1	1	0	1

вх. сущ. тек. сост.
1р. 2р.

сост. сост.
2р.

вых. сущ.
3р.

$$z_1 = x \cdot (\bar{q}_1 \cdot \bar{q}_2 + q_1 q_2)$$

(33)

$$z_2 = \bar{x} (\bar{q}_1 \cdot \bar{q}_2 + q_1 q_2) + x (\bar{q}_1 \cdot q_1 + q_1 \bar{q}_2)$$

$$z_3 = \bar{x} \bar{q}_1 q_2 + x (\bar{q}_1 q_2 + q_1 \bar{q}_2 + q_1 q_2) =$$

$$= \bar{x} \bar{q}_1 q_2 + x \bar{q}_1 q_2 + x q_1 (\bar{q}_2 + q_2) =$$

$$= \bar{q}_1 q_2 (\bar{x} + x) + x q_1 = \bar{q}_1 q_2 + x q_1$$

После минимизации в классе ДНФ получили
выражение для всех двоичных ф-ий, которые
реализуем.