

документация по разработке плат ПЛИС

Руководство по тестированию и использованию готовой платы

----- Платы разработки на базе Kintex 7



Подготовили: г-н Ян, г-

н Ву Дата подготовки и



Академия Маленькой Панды Учебная документация по разработке плат ПЛИС

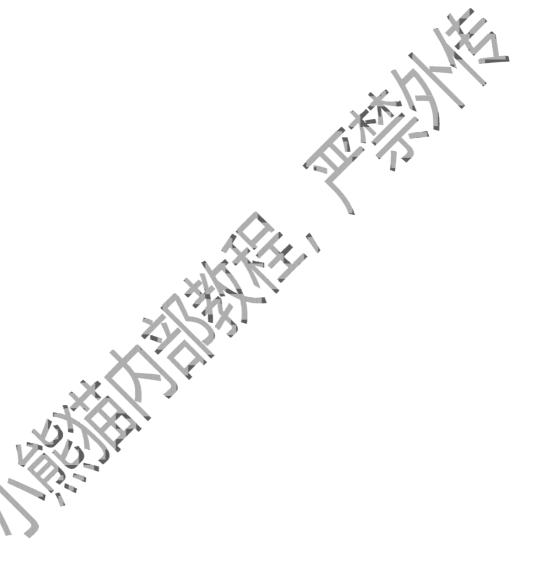
завершения работы:

2023.01.28



Академия Маленькой Панды Учебная документация по разработке Каталог (на Жестком диске компьютера)

I. Документация для достижения функционального внедрения	3
II. Источник питания платы разработки	3
Включение питания платы разработки	4
IV. Быстрые заводские испытания	5
V. Установка напряжения для LA-части интерфейса FMC платы разработки	6
VI. Подключение к компьютеру для тестирования	8
VII /Invroe	8

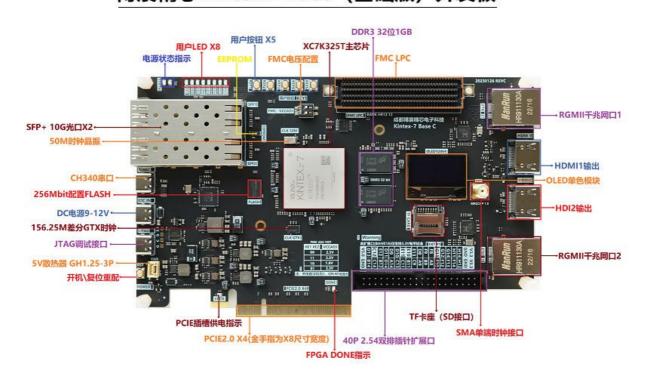




Академия Маленькой Панды Учебная документация по разработке

I. Введение в функцию исполнения документа

Данный документ предназначен для получения платы разработки, быстрого тестирования из коробки и начала работы с информацией, основная цель - позволить вам получить плату в первый раз на разработку простого понимания платы и использования руководства. Вы получаете плату для разработки, например, необходимости проведения простых тестов, в соответствии с данным документом для проведения быстрого тестирования. Перед использованием платы можно воспользоваться следующей схемой для понимания проставаться проставаться следующей схемой для понимания проставаться проставаться проставаться проста



Во-вторых, источник

На девой стороне Developer Edition расположены три порта TYPE-C, где UART последова с дыный порт (CH340), а в <mark>центре - порт TYPE-C DC-IN.</mark>

Это выделенный порт для подачи питания, а JTAG - интерфейс загрузчика XILINX для отладки платы.

Напряжение резервируется к порту низковольтного питания. Обратите внимание, что напряжение питания платы не должно превышать 12 B, иначе возможны необратимые



Академия Маленькой Панды Учебная

повреждения. Кроме порта DC-I правительной порта TYPE-Спитание подавать нельзя. Если вы ошибочно подключите порт питания к двум другим портам (последовательному и JTAG), не стоит беспокоиться, поскольку работа интерфейса приостановлена. Это не приведет к повреждению платы. В заводской поставке по умолчанию используется источник питания 9 В, интерфейс питания TYPE-C DC-IN также поддерживает 12 В, обратите внимание, что максимальный предел питания не должен превышать 16 В.

Блок питания PCIE имеет индикаторную лампочку в первой части маркированной схемы (PCIE slot power supply indication), которая загорается, когда PCIE подключен и включен.



Академия Маленькой Панды Учебная документация по разработке

Включение питания празработки

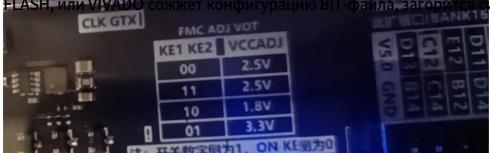
Для последней поставляемой версии к плате подключается наш блок питания, который автоматически включает питание. В левом нижнем углу платы разработчика имеется небольшая кнопка с надписями POWER и RST. Изначально эта кнопка долго нажималась для включения питания, в дополнение к функции включения питания, коротким нажатием можно вернуть питание в режим Бит переконфигурирует всю микросхему из FLASH. При отладке по JTAG BIT очищается. Люди могут самостоятельно перепрошить прошивку силового MCU, если они хотят использовать метод загрузки по длинному нажатию. Информация находится в разделе "03Kintex7_base Hardware Information\Power MCU Firmware". Независимо от

Питание на слот PCIE или питание на блок питания TYPE-C, после включения тихая прямая включается и работает. После включения питания начинает работать радиатор. В левом верхнем углу платы разработчика расположены два светодиода, называемые STATE indicator, - оранжевый и синий. Оранжевый горит до тех пор, пока мы открываем

При включении питания на плате загорается индикатор. Синий индикатор представляет собой PG-порт основного источника питания 1,0 В нашей платы.

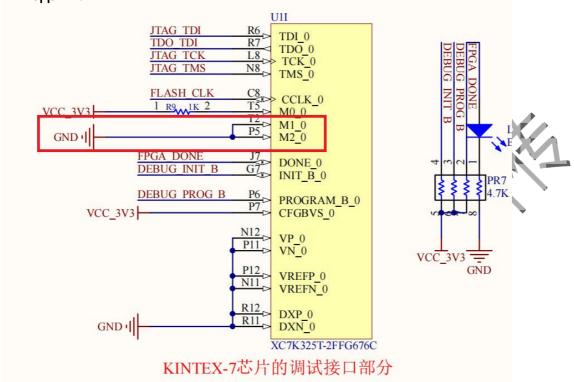


Также на плате имеется индикация сигнала DONE, этот сигнал является флагом DONE ПЛИС. Когда мы подадим питание и начнем завершать загрузку FLASH, или VIVADO сожжет конфигурацию BIT-файла, загорится сигнал DONE.

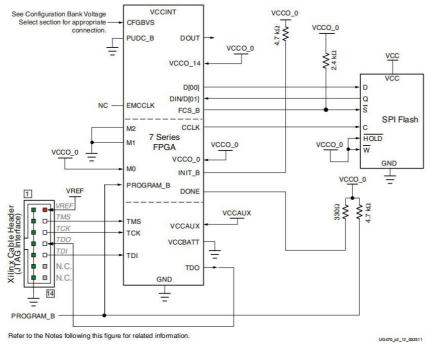


IV. Быстрый тест ча заводе

По умолчанию на заводе-изготовителе наша плата имеет светодиодную программу бегущего света. Заводская конфигурация платы разработки зафиксирована в FLASH-загрузке, конфигурация запуска определяется этими выводами:



В руководстве ug470_7Series_Config.pdf (в разделе Hardware Chip Information) более подробно описана конфигурация М. Как видно из таблицы 2-10 на странице 43, для загрузки SPI по умолчанию требуется, чтобы М0 был подтянут к высокому уровню, а М1 М2 - к низкому. В этом же документе подробно описаны все остальные способы конфигурирования.

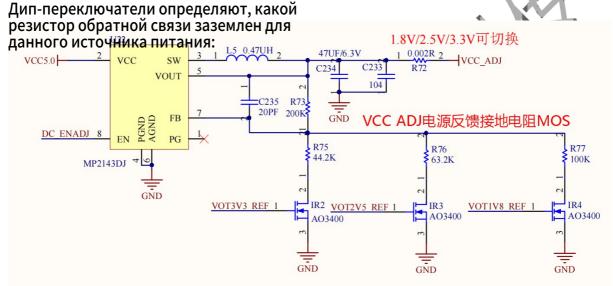




Академия Маленькой Панды Учебная документация по разработке

V. LA Установка पक्टिनि/ Чного напряжения для интерфейса FMC платы разработчика





В приведенной схеме коэффициент обратной связи определяется тем, какой из резисторов заземлен. Предположим, что резистор R42 заземлен, а два остальных оставлены неподключенными

Земля подвешена, тогда напряжение на выходе составляет 1,8 В. Резистор "земля" подключен к Ю силового МСU, а режим работы выводов - выход с открытым стоком. Ор и должен быть выходом с открытым стоком. То есть, подобно МОП-трубке, при выводе 0 МОП-трубка подтягивает этот сигнал к земле, а при выводе при выводе 0 МОП-трубка подтягивает этот сигнал к иметь подтягивающей уставлений ображем, иметь подтягивающей уставлений резицирай, что выбражений стандартной ображем, иметь подтягивающей уставлений выбражений выбражений ображем, иметь подтягивающей выбражений выбражений ображений выбражений ображений выбражений ображений выбражений ображений выбражений ображений выбражений выбражений выбражений выбражений выбражений выбражений уровень. НВ ВАПК хочет поддерживать LVDS может быть только 2,5 В напряжение, поддержка уровня стандарта LVDS_25. остальные напряжения могут быть выбраны другие дифференциальные стандарты. Обратите внимание, что интерфейс Кintex7 FMC, включая официальную плату разработки К7, может поддерживать только 2,5 В LVDS_25.

Информация о ресурсной поддержке Kintex7 BANK и поддержке напряжений



Академия Маленькой Панды Учебная

приведена в этом подробном официальном документе.

<ug471_7Series_SelectIO.pdf>, технический паспорт микросхемы Kintex7
в справочнике аппаратной информации в материалах платы разработки:



Академия Маленькой Панды Учебная

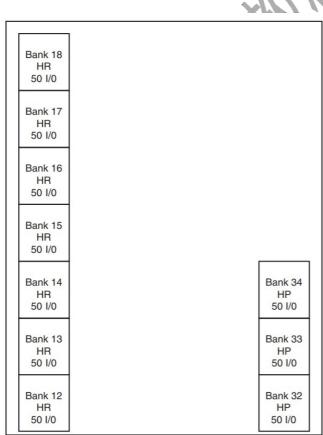
Table 1-1: Supported Features in the HR and HP I/O Banks

Feature	HP I/O Banks	HR I/O Banks	
3.3V I/O standards ⁽¹⁾	N/A	Supported	
2.5V I/O standards ⁽¹⁾	N/A	Supported	
1.8V I/O standards ⁽¹⁾	Supported	Supported	
1.5V I/O standards ⁽¹⁾	Supported	Supported	
1.35V I/O standards ⁽¹⁾	Supported	Supported	
1.2V I/O standards ⁽¹⁾	Supported	Supported	
LVDS signaling	Supported ⁽²⁾	Supported	
24 mA drive option for LVCMOS18 and LVTTL outputs	N/A	Supported	
V _{CCAUX_IO} supply rail	Supported	N/A	
Digitally-controlled impedance (DCI) and DCI cascading	Supported	N/A	
Internal V_{REF}	Supported	Supported	

	KI
٦	

Feature	HP I/O Banks	HR I/O Banks
Internal differential termination (DIFF_TERM)	Supported	Supported
IDELAY	Supported	Supported
ODELAY	Supported	N/A
IDELAYCTRL	Supported	Supported
ISERDES	Supported	Supported
OSERDES	Supported	Supported

В ፭ተወй ጉልቼ ክице приведена схема того, какие Кin የех 7 относятея к НР, а какие - к HR:



UG471_c1_07_032111

Figure 1-5: 7 Series FPGA XC7K325T I/O Banks

	博辰植心	Академия Малень	
	BO CHEN JING XIN	Учеб	ная
			UIB
UIA	g сигнала I A FM	№ используются сл	ед <mark>ующие две схемы ВАН</mark> К, 12 13 pin:
247	A CALLIANT OF 15	122	CHISTORIAC HOC CACIFORD DESTAN, 12 13 PIN.
×	IO_L1P_T0_12 IO_L1N_T0_12	/22	V
Z	IO 1 2D TO 12	J24 FMC LP26 J25 FMC LN26	10 L2P 10 13 P26 FMC LN25
BANK	IO_L2N_T0_12	723 FMC LN26 723 FMC LP27	IO_L3P_TO_DQS_13 IO_L3P_TO_DQS_13 IO_L3P_TO_DQS_13 IO_L3P_TO_DQS_13
	IO_L3P_T0_DQS_12 IO_L3N_T0_DQS_12	V24 FMC LN27	
		J26 FMC LP22 V26 FMC LN22	10_L4P_10_13 FMC_LN21
	IO_L4N_T0_12	V26 FMC LN22 V25 FMC LP07	IO I SP TO 13 N20 FMC LP32
	10 101 10 12	W26 FMC LN07	IO_L5N_T0_13 M26 FMC_LN32
	IO_L5N_T0_12 IO L6P T0 12	/21	FMC VREF
	IO LON TO VPEE 12	N21 FMC VREF NA25 FMC LP14	10_L6N_T0_VREF_13 10_L7P_T1_13
	IO_L/P_11_12 <	AB25 FMC LN14	
	IO_L/N_11_12	V23 FMC LP10	10 L8P 11 13 PG-11 III
	IO I 9N TI 12	W24 FMC LN10	IO_L8N_TI_13
	IO L9P T1 DQS 12	AB26 FMC LP12 AC26 FMC LN12	TO TONE THE POOR 12 FEW FINE LINES
	10_L9N_11_DQS_12	725 FMC LP11	IO_L10P_11_13
		726 FMC LN11	FMC LP01
	IO L11P T1 SRCC 12	AA23 FMC LP00 AB24 FMC LN00	IO I LIN TI SPCC 13 PMC LN01
	IO_L11N_T1_SRCC_12 << IO_L12P_T1_MRCC_12 <<	723 FMC CLKP0	IO L12P T1 MRCC 13
	IO_L12N_T1_MRCC_12 <<	AA24 FMC CLKN0	IO_L12N_T1_MRCC_13 R21 FMC_LP31
	IO L13P T2 MRCC 12	(22 FMC LP17 AA22 FMC LN17	IO LISN TO MPCC 13
		AC23 FMC LP09	IO L14P T2 SRCC 13
	TO THAT TO GREEN IN	AC24 FMC LN09	IO_L14N_T2_SRCC_13
	IO L15P T2 DOS 12	V20 FMC LP03 V21 FMC LN03	IO_L15P_T2_DQS_13 IO_L15P_T2_DQS_13 IO_L15N_T2_DQS_13
	10_L13N_12_DQ5_12	AD23 FMC LP05	
	IO_L16P_12_12	ID24 FMC I NOS	IO_LI6N_12_13
		AB22 FMC LP13	IO_L17P_T2_13 IO_L17N_T2_13 = 123 FMC_LN20 10_L17N_T2_13 FMC_LN20
	IO_L17N_T2_12	AC22 FMC LN13 AB21 FMC LP06	IO L18P T2 13 PNC LP02
	IO_L18P_T2_12 IO_L18N_T2_12	AC21 FMC LN06	IO_L18N_12_13 CAP18
	IO L19P T3 12	ADZ1	IO LISP 13 13 FIG. VREI
	TO LION TO VIDEE 12	AE21 FMC VREF AF24 FMC LP04	10_L19N_13_VREP_13
	IO_L20P_T3_12 IO_L20N_T3_12	AF24 FMC LP04 AF25 FMC LN04	
	IO 1 21D T2 DOC 12	AD26 FMC LP08 AE26 FMC LN08	10_121P_13_DQS_13 R17 FMC_LN19
	10 L21N 13 DOS 12	AE26 FMC LN08 AE23	IO L22P T3 13
	IO I 22N T3 12	AF23	IO_L22N_13_13 NO.117
	IO I 22D T2 12	AD25	IO L23P 13 13 T17
	IO_L23N_T3_12 <	AE25 AE22	IO L24P T3 13 (X) 10 10 10 10 10 10 10 10 10 10 10 10 10
		AF22	IO_L24N_T3_13 47_116
	IO L24N 13 12 IO 25 12	720	
	2FFC(7/C		XC7K325T-2FFG676C

В-шестых, подключите к компьютеру тест

Пожалуйста, начните работу в соответствии с первым учебным документом, установите программное обеспечение, лицензию и т.д., наши поддерживающие программы VIVADO версии 2020.1, остальные версии не могут напрямую открывать программы. Вы можете установить поддерживающую версию 2020.1, а затем подключить плату разработки для изучения и использования. JTAG платы является встроенным интерфейсом загрузчика XILINX, загрузчик по умолчанию не имеет драйвера, если версия системы слишком низкая или не может быть без драйвера, можно попробовать найти информацию в каталоге установки программного обеспечения, там есть отдельный пакет установки драйвера загрузчика, его можно установить вручную. Обратите внимание, что при обучении обязательно следуйте инструкциям по правильной установке той версии VIVADO, которую мы даем, иначе рутины не смогут быть открыты. Кроме того, в каталоге проекта не может быть никаких китайцев, рекомендуется при установке программного обеспечения удалить все антивирусные и защитные средства.

VII. Прочее

Обратите внимание, что радиатор платы разработки при обычном использовании можно не снимать, запуская большой проект, например DDR3.



класс рсіе.

Академия Маленькой Панды Учебная документация по разработке плат ПЛИС

Эта плата имеет более высокую скорость и производительность, чем плата Kintex_base, но, естественно, потребляет гораздо больше энергии и выделяет больше тепла. Конечно, при выполнении несложного кода проблема тепловыделения не стоит.