

### PONTIFÍCIA UNIVERSIDADE CATÓLICA DE MINAS GERAIS

Instituto de Ciências Exatas e de Informática

\*

Henrique Augusto Rodrigues<sup>1</sup> Theldo Cruz Franqueira<sup>2</sup>

#### Resumo

Releitura do Artigo "O CPLD (Dispositivo Complexo de Lógica Programação aplicado em automação industrial)\*", para analisar Tecnologias para Projetos de Sistemas Digitais, como: ASIC, SPLD, CPLD, FPGA, PAL, PLA, PROM, e na tentativa de concluir, assim, questões sobre CPLD ou FPGA.

Palavras-chave: CPLD. FPGA. ASIC. SPLD. CPLD. FPGA. PAL. PROM.

<sup>\*</sup>Aluno de Bacharelado em Ciência da Computação.

<sup>&</sup>lt;sup>1</sup>Aluno do Programa de Graduação em Ciência da Computação, Brasil – henrique.rodrigues@sga.pucminas.br.

<sup>&</sup>lt;sup>2</sup>Professor de Arquitetura de Computadores 1 ICEI, Brasil – .

### 1 CARACTERIZAÇÃO: ASIC, SPLD, CPLD, FPGA.

ASICs ou Chip de circuito integrado (CIs) custumizado é fabricado para uso em específico. Seu custo é alto e demanda um grande tempo para que o projeto sea desenvolvido. SPLD (Simple programmable logic device) é uma categoria de pequenos PLDs, sua estrutura interna é composta por portas AND e OR, como PALs, PLAs, entre outros, o que os caracterizam por terem um bom desempenho e serem relativamente baratos. Possuem uma capacidade maior por serem a integração de múltiplos SPLDs em um único chip e seus blocos interconectam entre si, são denominados CPLDs. Atualmente CPLDs podem ter uma capacidade lógica de até 50 SPLDs típicos. Esse tipo de dispositivo tem como característica o baixo custo e a rapidez. Amplamente aplicada nas áreas de telecomunicação e informática, mas dificilmente pode ser extendido para arquiteturas mais densas, sendo programável mesmo em ambientes agressivos, mostrando alta durabilidade, como, pode ser re-programável várias vezes, atigindo um milhão essa quantidade o faz altamente versátil e possui alta velocidade de resposta. FPGAs (Field Programmable Gate Array) não possuem de portas lógicas OR e AND, é basicamente um grande arranjo de células que podem ser configuradas em um chip, sendo um grande arranjo de células configuráveis. Essas células ou blocos possuem capacidade computacional para realizar, silmultaneamente, os recursos de roteamento permitem implementar de maneira eficiente funções aritméticas e RAM, o mesmo não acontece com CPLDs, permitindo assim, a comunicação umas com as outras. A constituição básica dos FPGAs são blocos lógicos formando uma matriz de duas dimesões, blocos de entrada e saída e chaves de interconexão, que são meios de roteamento entre as linhas e colunas da matriz. Os canais de roteamento obtem chaves programaveis para conectar blocos lógicos a medida da necessidade cada projeto. São dispositivos de baixo custo e pequeno tempo de projeto.

# 2 DIFERENCIAÇÃO ENTRE PROM, PLA, PAL.

XXX -> Informação não disponível.

PLA PAL PROM Matriz Programável SIM SIM NÃO

Eficiente para circuitos lógicos SIM SIM NÃO

AND Programável SIM SIM XXX

OR Programável SIM NÃO XXX

Custo baixo NÃO SIM XXX

Alta velocidade de desempenho NÃO SIM XXX

Número de funções limitado NÃO SIM SIM

## 3 QUAL SERÁ? CPLD OU FPGA?

Cada tipo de Dispositivos Lógicos de Alta Complexidade tem uma vanatagem em relação as aplicações. CPLDs, por exemplo, são rápidos, precisam de pouco tempo de desenvolvimento e são completamente reprogramáveis aplicações. FPGAs não possuem portas AND ou OR, são basicamente um arranjo grande de células que comunicam entre si para implementarem funções lógicas, também são rápidos e completamente reprogramáveis e necessitam ser a cada corte de energia. Analisando de modo geral, CPLDs têm desempenho inferior aos FPGAs, mas em questões de custo e tempo de desenvolvimento obtêm vantagem, por tudo isso são indicados para aplicações em circuitos de pequeno a médio porte, já FPGAs são altamente indicados para projetos maiores.

## REFERÊNCIAS

FREITAS, Tiago Tobias; PASQUALINOTO, Thiago Luiz; LEãO, Juliano Carlos. O cpld (dis-positivo complexo de lógica programação aplicado em automação industrial\*. In: INOVASE-NAI, 2005, Lençóis Paulista-SP. [S.l.], 2005.

OLIVEIRA, Caio Augusto de; AGUIAR, Jéssica Azevedo de; FONTANINI, Mateus Gal-vão Said. Dispositivos lógicos programáveis\*. Colégio Técnico Industrial de Guaratinguetá "Professor Carlos Augusto Patrício Amorim", 2011,

2011.WEBER, André Felippe et al. Arquitetura fpgas e cplds da altera.Colégio Técnico Industrialde Guaratinguetá "Professor Carlos Augusto Patrício Amorim", 2016.