

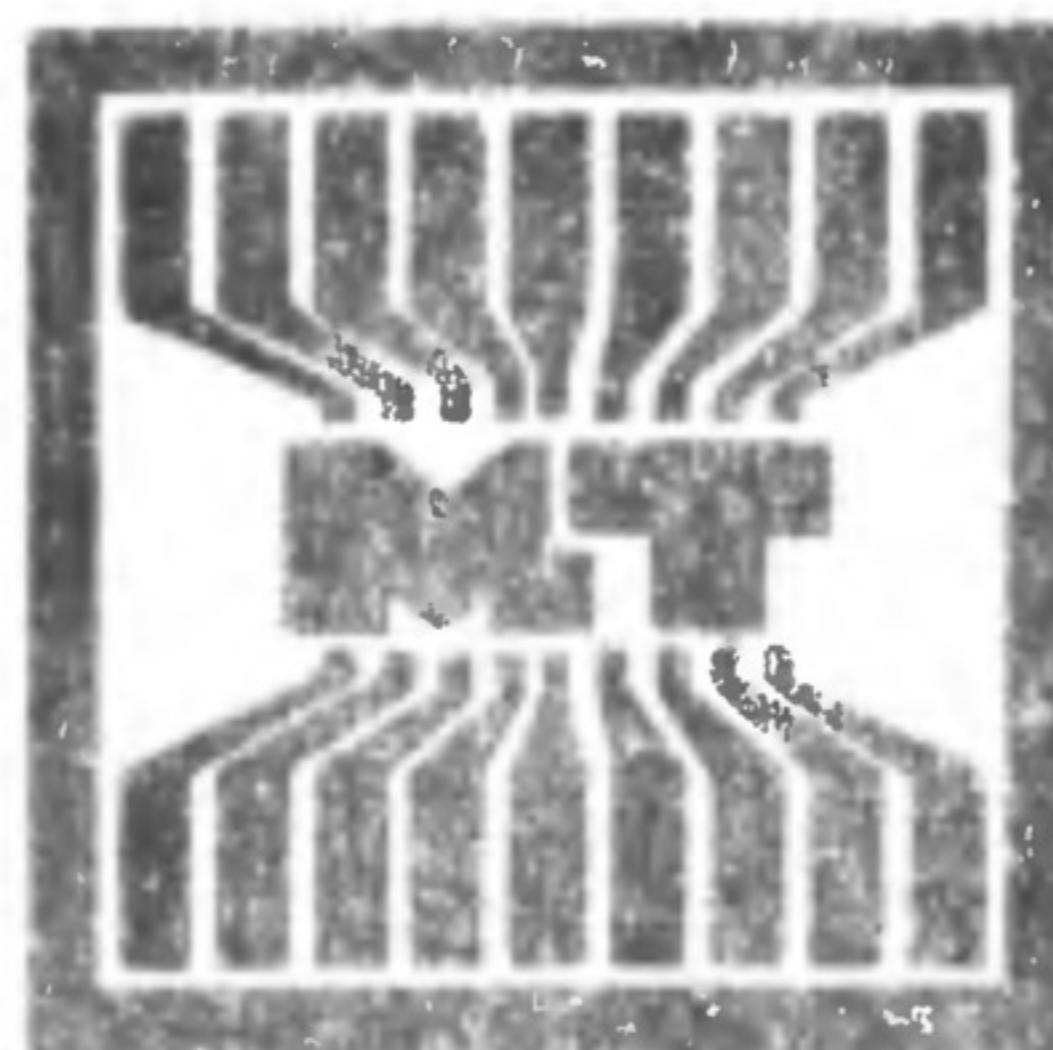
Уже сегодня человечество буквально захлебывается в потоке информации. По оценкам специалистов, в начале 80-х годов в сфере обработки информации, так или иначе, было занято около половины трудоспособного населения промышленно развитых стран, а по некоторым прогнозам, к 90-м годам эта доля возрастет до 80%! Самостоятельно справиться с таким объемом информации человек просто не в состоянии, и естественно, он ищет себе помощника.

Этот помощник — могучие средства вычислительной техники, которые благодаря созданию микропроцессоров с каждым днем становятся доступнее все более широкому кругу пользователей, и недалек тот день, когда на письменном столе (и на службе, и дома) у каждого из нас появится персональный компьютер. Очевидно, одним из первых ими обзаведутся радиолюбители.

В 1982—1983 годах журнал «Радио» публиковал описание персонального компьютера «Микро-80», но по некоторым причинам эта конструкция не стала массовой. Сказались и сложность компьютера (более 200 микросхем), и отсутствие чертежей печатных плат, а главное — отсутствие в различной продаже необходимых для сборки компьютера микросхем.

Радиолюбительский компьютер «Радио-86РК», описание которого мы начинаем публиковать, более пригоден для массового повторения: число микросхем уменьшено до предела — их в нем всего 29, все детали смонтированы на одной печатной плате, чертеж которой проверен при опытной сборке в редакции.

К сожалению, пока еще трудно приобрести эти 29 микросхем. По мнению редакции, оптимальный путь решения задачи — выпуск набора микросхем для самостоятельной сборки компьютера в любительских условиях. Хочется надеяться, что наши промышленность и торговля прислушаются к этому мнению.



Персональный радиолюбительский компьютер «Радио-86РК»

АРХИТЕКТУРА КОМПЬЮТЕРА

Структурная схема персонального радиолюбительского компьютера (РК) изображена на рис. 1. «Сердцем» РК является микропроцессор КР580ИК80А. Для синхронизации работы микропроцессора и всех остальных узлов использован тактовый генератор на микросхеме КР580ГФ24. Память образована постоянным запоминающим устройством (ПЗУ) объемом 2 Кбайт (микросхема К573РФ5) и оперативным запоминающим устройством (ОЗУ) объемом 16 или 32 Кбайт (соответственно на восьми или шестнадцати микросхемах К565РУ3А). В ПЗУ хранится управляющая программа — МОНITOR, а ОЗУ служит для хранения кодов символов, отображаемых на экране дисплея, программ пользователя и данных. Информацию вводят в РК с бытового кассетного магнитофона и клавиатуры, результаты работы отображаются на экране телевизора и могут быть сохранены на магнитной ленте.

Клавиатуру и магнитофон подключают к РК через программируемый периферийный адаптер (ППА) КР580ИК55. Через дополнительный ППА могут быть подключены различные радиолюбительские конструкции с цифровым управлением режимами работы, например, блок RTTY, устройства бытового радиокомплекса, различные датчики, исполнительные узлы и т. п.

Видеосигнал формируется контроллером дисплея, построенным на БИС КР580ВГ75. Содержимое области ОЗУ, в которой хранятся коды отображаемых символов, передается во внутренние регистры контроллера методом прямого доступа к памяти (ПДП). Для управления процессом ПДП использована БИС КР580ИК57. Одновременно с фор-

мированием видеосигнала в процессе ПДП проводится регенерация содержимого ОЗУ.

Чтобы лучше понять принцип построения РК, остановимся вкратце на тех соображениях, которыми руководствовались авторы при его разработке.

Главным было стремление сократить, насколько возможно, число микросхем в РК и обеспечить программную совместимость с «Микро-80».

Для достижения этих целей было решено строить контроллер дисплея на БИС КР580ВГ75. Применение ее и БИС контроллера ПДП позволило отказаться от специального контроллера регенерации содержимого динамического ОЗУ.

Как и в «Микро-80», изображение на экране телевизора формируется в «Радио-86РК» засветкой отдельных точек телевизионного раstra, используется такое же ПЗУ знакогенератора (БИС К573РФ1), а для отображения символов — такая же матрица элементов размерами 6×8. Луч модулируется сигналами с выхода сдвигового регистра, куда предварительно в параллельной форме заносится информация об очередном отображаемом символе из ПЗУ знакогенератора.

В «Радио-86РК» часть ячеек ОЗУ отведена под так называемую экранную область (на рис. 2 приведено распределение памяти в РК для ОЗУ емкостью 16К и 32К). Каждому знакоместу на экране телевизора соответствует определенная ячейка в экранной области ОЗУ, поэтому для вывода символа на определенное знакоместо микропроцессор должен записать его код в соответствующую ячейку этой области.

Чтобы изображение постоянно присутствовало на экране ЭЛТ, необходимо в течение развертки каждого телеви-

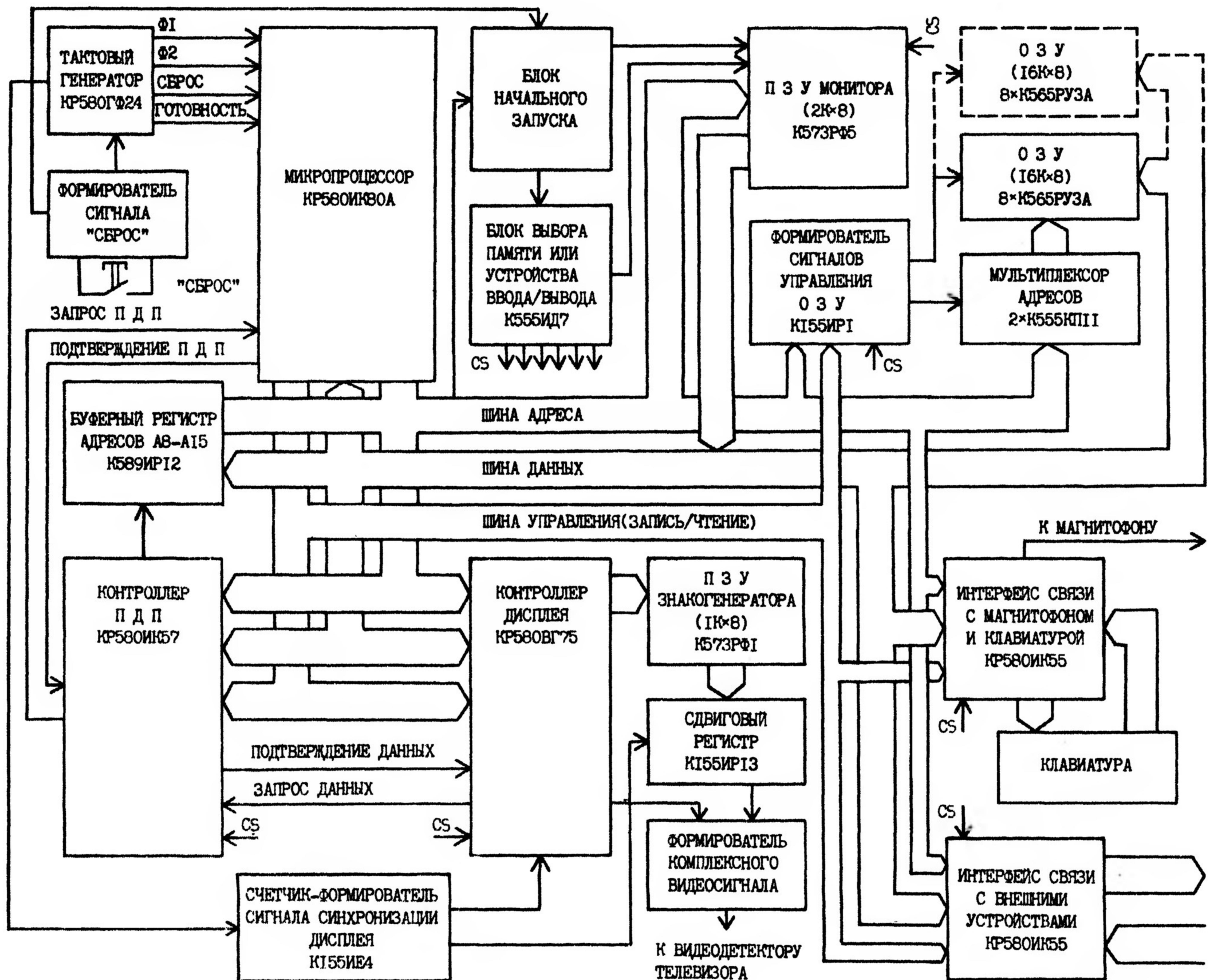


Рис. 1

ционного кадра, периодически, синхронно с перемещением луча, выдавать последовательно все коды из экранной области на адресные входы ПЗУ знакогенератора. Эту функцию и выполняет БИС контроллера дисплея совместно с контроллером ПДП.

В БИС КР580ВГ75 имеются два внутренних буферных регистра, в каждом из которых могут храниться до 80 восьмизначных кодов символов для последующего их вывода на экран. Такая организация БИС позволяет свести к минимуму простон микропроцессора из-за того, что память занята обменом с контроллером дисплея. В процессе ра-

боты РК, в то время, когда символы, хранящиеся в одном из буферных регистров последовательно отображаются на экране телевизора, в другой буфер в режиме ПДП из экранной области ОЗУ переписываются коды следующих символов. Таким образом, в этих буферах хранятся коды символов двух смежных строк. По окончании отображения информации из одного регистра начинается процесс отображения из другого. Важной особенностью БИС КР580ВГ75 является возможность программной настройки параметров синхроимпульсов, вида и положения на экране курсора, формата отображения информации (количество строк, количест-

во символов в строке и т. д.). Подробнее с работой БИС можно ознакомиться в [1].

Как уже отмечалось ранее, пересылка символов из экранной области ОЗУ в буфера контроллера дисплея осуществляется с помощью ПДП. В режиме ПДП данные непосредственно передаются из ОЗУ в контроллер дисплея, минуя микропроцессор. Для организации таких пересылок в РК использована БИС КР580ИК57. Во время прямого доступа к памяти она вместо микропроцессора формирует сигналы на шинах адреса и управления. Подробное опи-

МИКРОПРОЦЕССОРНАЯ ТЕХНИКА

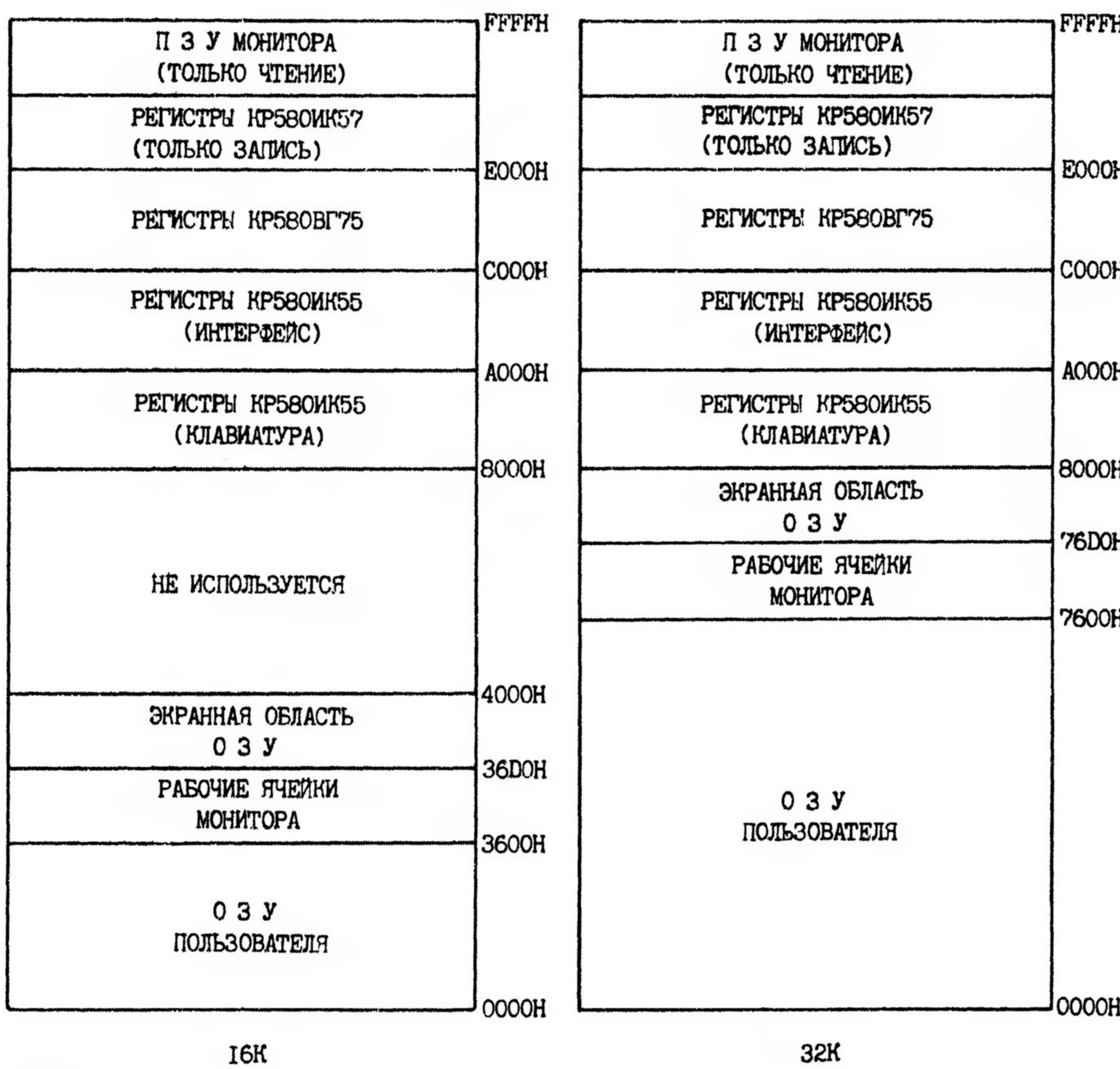


Рис. 2

сание работы этого контроллера приведено в [2].

Взаимодействие контроллеров дисплея, ПДП и микропроцессора происходит следующим образом. Для вывода очередной строки на экран первый из них формирует сигнал ЗАПРОС ДАННЫХ на выводе DRQ. По этому сигналу контроллер КР580ИК57 подготавливает микропроцессор к работе в режиме ПДП, выдавая сигнал ЗАПРОС ПДП на вход HOLD микропроцессора, который в ответ на это переводит свои шины в высокомпедансное состояние и уведомляет контроллер сигналом ПОДТВЕРЖДЕНИЕ ПДП на выводе HLDA. Получив этот сигнал, контроллер ПДП инициирует выдачу данных из ОЗУ на шину данных, т. е. устанавливает на шине адресов коды адресов ячеек экранной области, на шину управления выдает сигнал ЧТЕНИЕ и формирует на выводе DACK контроллера дисплея сигнал ПОДТВЕРЖДЕНИЕ ДАННЫХ. По этим сигналам и при появлении логического 0 на выводе IORD контролле-

ра ПДП байт из ОЗУ по шине данных переписывается во внутренний буфер контроллера дисплея.

Так как процесс передачи данных из экранной области ОЗУ в контроллер дисплея регулярен, а период обращения к ОЗУ не превышает 2 мс, то циклы ПДП оказалось возможным использовать для регенерации содержимого ОЗУ и отказаться от применения специального контроллера регенерации памяти. Однако при этом необходимо ограничить длительность сигнала СБРОС. Если длительность импульса на выводе RESET не будет превышать 1...1,5 мс, то микропроцессор, начав выполнять управляющую программу — МОНИТОР, успеет вновь настроить контроллер дисплея и ПДП, возобновив тем самым процесс регенерации памяти. В противном случае информация, хранимая в ОЗУ, будет потеряна.

Для упрощения схемы РК было решено использовать шину управления, со-

стоящую только из линий передачи сигналов ЧТЕНИЕ и ЗАПИСЬ, при этом обращение к портам контроллеров РК происходит так же, как и к ячейкам памяти, т. е. адреса портов и ячеек памяти располагаются в едином адресном пространстве. Максимально допустимый объем непосредственно адресуемой памяти в этом случае, естественно, меньше 64 Кбайт. Такая упрощенная шина управления потребовала нестандартного включения БИС контроллера КР580ИК57. В режиме ПДП на выводе контроллера IORD формируется сигнал WR для БИС КР580ВГ75, а на выводе MEMW — сигнал ЧТЕНИЕ для БИС памяти. При ЗАПИСИ управляющих слов в БИС контроллера ПДП на вывод IOWR поступает сигнал логического 0 с выхода WR микропроцессора.

Наличие только двух управляющих сигналов сделало нецелесообразным применение микросхемы системного контроллера КР580ВК28, но перед разработчиками всталась задача уменьшить нагрузку на линии шины адресов и данных микропроцессора, так как их максимальная нагрузочная способность — один ТТЛ-вход (1,9 мА). С этой целью в РК использованы микросхемы серий с малым потреблением по входу.

Названные схемотехнические решения позволили разработать РК всего на 29 микросхемах. Многие задачи, традиционно реализуемые схемотехнически, решены программными средствами: как и в «МИКРО-80», программно решены функции сканирования и устранения дребезга контактов клавиатуры, формирования экранной области ОЗУ, сигналов записи и считывания с магнитофона.

(Продолжение следует)

**Д. ГОРШКОВ,
Г. ЗЕЛЕНКО,
Ю. ОЗЕРОВ, С. ПОПОВ**

г. Москва

ЛИТЕРАТУРА

1. Зеленко Г. В. Дисплей для бытовой персональной ЭВМ. — Микропроцессорные средства и системы, 1985, № 3, с. 60—70.
2. Торгов Ю. И. Однокристальный контроллер прямого доступа к памяти КР580ИК57. — Микропроцессорные средства и системы, 1984, № 3, с. 79—85.

ветствии с рис. 6, а, в сторону младших — в соответствии с рис. 6, б. При уровне 1 на входе «Запись» происходит счет импульсов, при уровне 0 — сдвиг сосчитанной информации.

В устройствах динамической индикации необходимо сдвигать информацию сразу на один десятичный разряд, поэтому сдвигающий регистр замыкают в кольцо, как показано на рис. 7 (цепи подачи импульсов и управляющих сигналов можно выполнить по схемам на рис. 4 или 5). Роль входа разрешения сдвига в этом случае также играет вход «Запись». Очевидно, что при соединении микросхем в соответствии с рис. 7 запись параллельной информации в них невозможна.

Счетчик К155ИЕ9 можно использовать и в делителе с изменяемым коэффициентом деления (рис. 8). Для этого на вход разрешения записи L необходимо подать через инвертор сигнал переноса одноразрядного или многоразрядного (со старшего разряда) счетчика, а на входы D1, D2, D4, D8 — уровни кода, определяющего коэффициент пересчета. При достижении в процессе счета состояния 99...9 счетчик переходит в режим параллельной записи, и при воздействии следующего тактового импульса вместо переключения в нулевое состояние происходит запись сигналов параллельного кода, поданных на входы D1, D2, D4, D8 микросхем. В результате общий коэффициент пересчета N уменьшается на число K, соответствующее десятичному значению этого кода: $N=10^m-K$, где m — число микросхем в делителе. Коэффициент пересчета на выходе 2 можно изменять в пределах от 1 до 10^m (длительность положительных выходных импульсов равна длительности входных), на выходе 1 — от 2 до 10^m (длительность отрицательных выходных импульсов равна периоду входных). Если делитель собран по схеме на рис. 5, инвертор DD3.1 необходимо заменить элементом 2И-НЕ, второй вход которого нужно подключить к выходу переноса P первой микросхемы делителя.

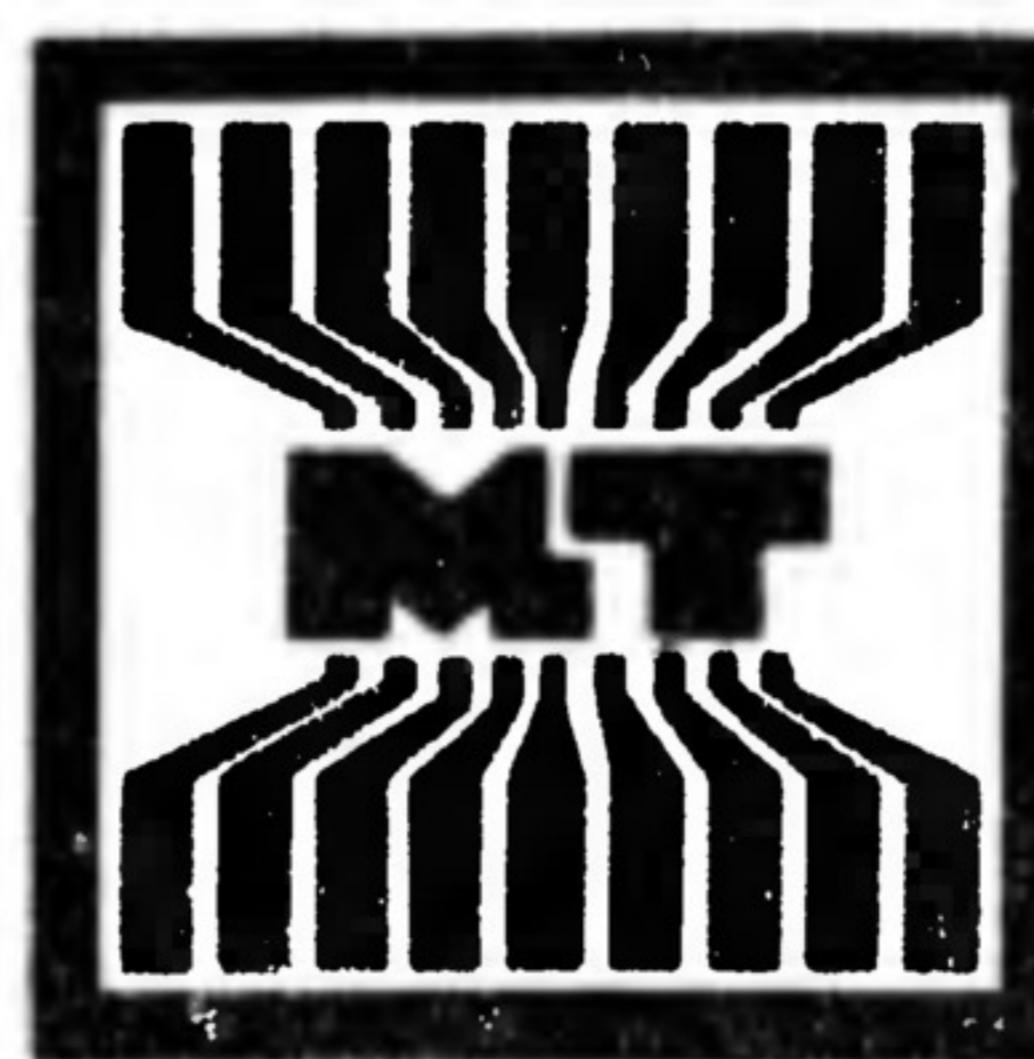
(Продолжение следует)

С. АЛЕКСЕЕВ

г. Москва

ЛИТЕРАТУРА

1. Алексеев С. Применение микросхем серии К155.— Радио, 1977, № 10, с. 39—41.
2. Алексеев С. Применение микросхем серии К155.— Радио, 1978, № 5, с. 37, 38.
3. Алексеев С. Применение микросхем серии К155.— Радио, 1982, № 2, с. 30—34.



Персональный радиолюбительский компьютер «Радио-86РК»

ЦЕНТРАЛЬНЫЙ ПРОЦЕССОР МИКРОКОМПЬЮТЕРА

Принципиальная электрическая схема микрокомпьютера «Радио-86РК» (далее для краткости — РК) представлена на рис. 3. Тактовый генератор РК выполнен на микросхеме КР580ГФ24 (D1), предназначеннной специально для работы с микропроцессором КР580ИК80А (D6). Частота тактовых импульсов определяется кварцевым резонатором, подключенным к выводам X1 и X2. Его резонансная частота должна быть в 9 раз больше выбранной тактовой частоты микропроцессора. Так как в РК тактовый генератор служит также и для синхронизации работы контроллера дисплея, в качестве которого использован обычновенный телевизор, частота кварцевого резонатора выбрана равной 16 МГц. При этом тактовая частота микропрессора равна $16/9=1,78$ МГц, что несколько ниже максимально допустимой (2 МГц).

Необходимые для синхронизации микропроцессора импульсы на выводах Ф1 и Ф2 имеют амплитуду 12 В. На остальных выводах микросхемы формируются сигналы с уровнем TTL. Синхронизация работы периферийных БИС осуществляется последовательностью импульсов, получаемых на выводе Ф2TTL. Последовательность импульсов с частотой кварцевого резонатора и скважностью

около 2, формируемая на выводе OSC, используется для синхронизации контроллера дисплея и формирователя сигналов управления БИС динамической памяти. На выводы RDYIN и RESIN в произвольные моменты времени подают сигналы ГОТОВНОСТЬ и СБРОС от внешних устройств. Эти сигналы запоминаются во внутренних триггерах тактового генератора и передаются на выводы RDY и RES по переднему фронту импульсной последовательности Ф2. Кроме того, сигнал RES может быть сформирован содержащимся в тактовом генераторе триггером Шmitta. На вход RESIN сигнал приходит от устройства формирования, собранного на элементах C1, C2, R1, R2, R3, VD1 и кнопке «СБРОС» (рис. 1) и ограничивающего длительность одноименного сигнала.

Так как в РК нет медленно работающих устройств, которые при «общении» с микропроцессором требовали бы перевода его в состояние ожидания, на вывод RDYIN постоянно подан уровень логической 1.

На выводе STSTB в момент действия сигнала Ф1 формируется импульс, стробирующий байт состояния микропроцессора. Обычно этот сигнал подают на одноименный вход системного контроллера. В описываемом компьютере этот сигнал не используется, однако он необходим для организации циклового режима при отладке РК.

Рассмотрим формирование сигналов ЗАПИСЬ и ЧТЕНИЕ шины управления. Первый из них может быть сформирован только микропроцессором D6 на его выводе WR. На соответствующие входы микросхем D2, D14, D17, D20 этот сигнал поступает непосредственно, на входы WE микросхем памяти D22—D29 и формирователь сигнала управления ОЗУ — через повторитель D5.4, а на вывод WR контроллера дисплея D8 — еще и через элемент D4.1.

Продолжение. Начало см. в «Радио», 1986, № 4.

Сигнал ЧТЕНИЕ формируется не только микропроцессором D6, но и контроллером ПДП D2 при передаче кодов символов из экранной области ОЗУ в контроллер дисплея. При этом используются некоторые особенности работы микропроцессора и контроллера ПДП. Сигнал на выводе DBIN микропроцессора активен (уровень логической 1) только при чтении данных, а на выводе MEMW контроллера (уровень логического 0) — в момент считывания байта из экранной области ОЗУ в контроллер дисплея. Из этих сигналов элементом D5.1 и формируется сигнал ЧТЕНИЕ. Резистор R5 служит для формирования уровня логической 1 на выводе 2 элемента D5.1 в то время, когда выход MEMW контроллера находится в высокомпедансном состоянии.

БЛОК ВЫБОРА ПАМЯТИ ИЛИ УСТРОЙСТВА ВВОДА-ВЫВОДА

03y

Дешифратор адреса выполнен на микросхемах D11, D5.3, D10.4 и D4.3. В зависимости от состояния линий A13—A15 шины адреса на одном из выходов микросхемы D11 формируется уровень логического 0, позволяющий определить, к какой группе ячеек памяти происходит обращение. Таким образом, все адресное пространство микропроцессора (64 Кбайт) оказывается разделенным на 8 блоков размером по 8 Кбайт каждый. На выходах элементов D5.3 и D10.4 при обращении к ячейкам ОЗУ с адресами соответственно 0000H — 3FFFH и 4000H — 7FFFH формируется сигнал логической 1*.

Сигналы с выходов 4—7 дешифратора D11 используются для выбора одной из периферийных БИС: D20, D14, D8 или D2. Следует заметить, что сигнал с выхода 7 использован также и для выбора микросхемы ПЗУ D17, т. е. один и тот же сигнал служит как для выбора БИС контроллера ПДП, так и ПЗУ. Такое решение оказалось возможным благодаря тому, что из ПЗУ информация только считывается, а в контроллер ПДП ее только записываются при инициализации последнего.

Так как после сброса микропроцессор начинает выполнять программу с команды, расположенной по адресу 0000Н, а ПЗУ, хранящему управляющую программу МОНИТОР, отведены адреса начиная с F800Н, в компьютер введен блок начального запуска. На выходе триггера D13.2 в момент прихода сигнала СБРОС появляется уровень логического 0, который запрещает работу дешифратора D11 и через элемент D4.3 поступает на вход CS микросхемы ПЗУ D17, что и обеспечивает чтение первой команды из ПЗУ — команды безусловного перехода на начало МОНИТОРА. После выполнения этой команды на шине адресов появляется код адреса следующей команды, старший разряд которого равен 1. Появление высокого уровня на линии A15 переводит триггер D13.2 в исходное состояние, в результате чего в дальнейшем дешифрация адресов происходит обычным образом.

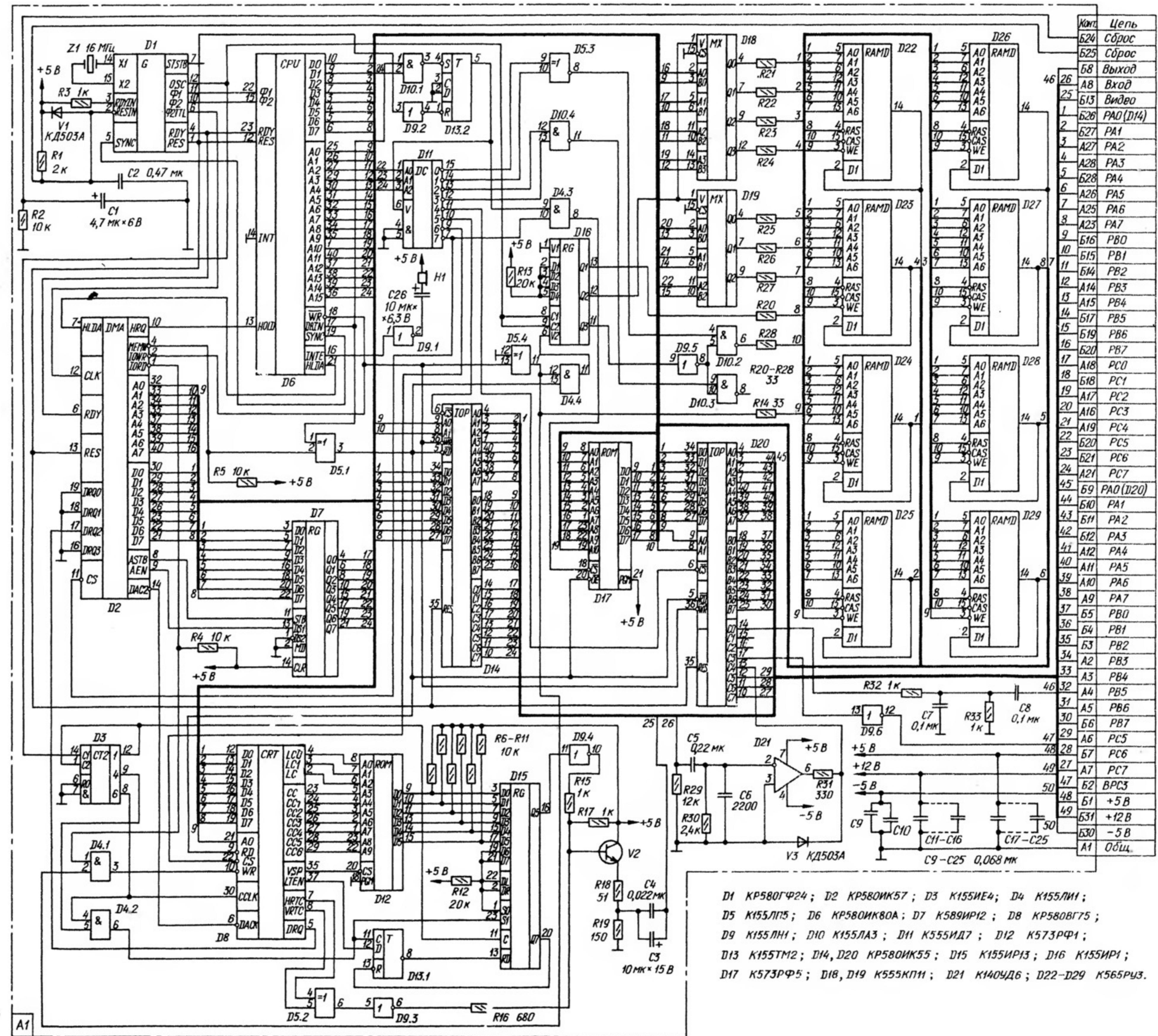


Рис. 3

При необходимости ЧТЕНИЯ из ОЗУ

* См. рис. 2 в «Радио», 1986, № 4.

или ЗАПИСИ в него на выходе элемента D4.4 формируется низкий логический уровень, в результате чего регистр переходит в режим сдвига информации, и на его выходах поочередно, с задержкой 62,5 нс, устанавливаются низкие логические уровни. Сигналы Q1 и Q2 поступают соответственно на входы RAS микросхем памяти и входы V мультиплексоров D18, D19. Такой же уровень при наличии сигнала выбора ОЗУ поступает через элемент D10.2 с выхода Q3 регистра D16 и на входы CAS микросхем памяти. Резисторы R14, R20—R28 служат для улучшения формы сигналов, подаваемых на адресные входы микросхем ОЗУ.

Как уже отмечалось, объем ОЗУ РК может быть увеличен до 32 Кбайт. Для этого в него вводят 8 дополнительных микросхем памяти, выводы которых соединяют с одноименными выводами микросхем D22—D29. Исключение составляют входы CAS: их объединяют между собой и подключают к выходу элемента D10.3, назначение которого аналогично назначению элемента D10.2. Наиболее простое конструктивное решение — установить дополнительные микросхемы ОЗУ на уже имеющиеся на печатной плате и припаять их выводы к выводам последних.

КОНТРОЛЛЕР ПДП

Как уже отмечалось, пересылка данных из ОЗУ в контроллер дисплея осуществляется методом прямого доступа к памяти контроллером KP580ИК57 (D2).

Многорежимный буферный регистр D7 работает совместно с контроллером ПДП D2 и предназначен для временного хранения восьми старших разрядов кода адреса. Это необходимо потому, что в контроллере выходы D0—D7 используются в мультиплексном режиме — как для приема информации с шины данных при его инициализации, так и для выдачи на адресную шину старших разрядов кода адреса в режиме ПДП. В этом режиме на вход DS1 микросхемы D7 от контроллера поступает сигнал высокого уровня, переводящий ее выходы из высокоимпедансного состояния в активное. В первом такте каждого цикла ПДП на входы D0—D7 регистра поступают восемь старших разрядов кода адреса, которые фиксируются сигналом STB и поступают через выводы

Q0—Q7 на шину адресов. После этого выходы Q0—Q7 контроллера переводятся в высокоимпедансное состояние, освобождая шину данных для передачи кодов символов из экранной области ОЗУ в контроллер дисплея.

КОНТРОЛЛЕР ДИСПЛЕЯ

Рассмотрим теперь, как РК формирует изображение на экране телевизора. Для упрощения узла формирования видеосигнала кадровые и строчные синхроимпульсы формируются непосредственно на выходах HRTC и VRTC контроллера дисплея D8, благодаря его соответствующей настройке. Поскольку изображение на краях экрана телевизионных приемников менее резко и нередко выходит за его границы, оно в этих зонах затемняется программно, т. е. записью в соответствующие ячейки экранной области ОЗУ кодов символа «пробел», что равносильно формированию в видеосигнале бланкирующих интервалов. На экране алфавитно-цифровая информация отображается 25 строками по 64 знакоместа в каждой. Под каждое знакоместо отводится матрица точек 6×8. Строки символов разделены двумя затемненными строками телевизионного растра.

Таким образом, в одной строке растра, время отображения которой равно 48 мкс, могут быть засвечены $6 \times 64 = 384$ точки. Следовательно, частота повторения импульсов, подаваемых на вход C сдвигающего регистра D15, должна быть равна 8 МГц. Она получается делением частоты тактового генератора D1 на 2. В качестве делителя частоты использован счетчик D3. Одновременно он формирует импульсы символьной синхронизации, подаваемые на вход CCLK контроллера дисплея D8 ($f_{CCLK} = f_{OSC}/12$). Период следования этих импульсов, равный времени прохождения луча кинескопа в пределах одного знакоместа, и определяет частоту смены кодов символов на выводах CC0—CC6 контроллера.

После того, как информация о графическом представлении текущего символа последовательно выдана на выход Q5 сдвигающего регистра D15, последний под действием выходного сигнала элемента D4.2 переходит из режима сдвига в режим приема информации об очередном символе. Этот же сигнал используется для формирования курсора — мигающей черточки, расположенной под отображаемым символом. Такой вид курсора определяется записью соответствую-

щего кодового слова во внутренний регистр контроллера дисплея D8.

При прохождении лучом помеченного знакоместа на выводе LTEN контроллера дисплея периодически появляется высокий логический уровень. Он подготавливает триггер D13.1 к переключению выходным сигналом элемента D4.2, которое происходит в момент начала отображения помеченного знакоместа, что и обеспечивает формирование курсора.

Элемент D4.1 формирует сигнал для записи информации в контроллер дисплея. Низкий логический уровень появляется на его выходе при таком же уровне на линии ЗАПИСЬ шины управления при инициализации контроллера дисплея или низком уровне на выводе IOR контроллера ПДП при передаче байта из экранной области ОЗУ. Резистор R4 выполняет те же функции, что и резистор R5.

Формирование комплексного телевизионного видеосигнала осуществляется эмиттерным повторителем на транзисторе V2. На его вход через резисторы R15 и R16 поступают сигналы соответственно с выхода сдвигающего регистра D15 и узла формирования синхросмеси, выполненного на элементах D5.2 и D9.3.

ФОРМИРОВАНИЕ

ЗВУКОВЫХ СИГНАЛОВ

Выход INTE микропроцессора использован в РК нетрадиционно — как одноразрядный порт вывода: командами EI и DI и подпрограммами временной задержки на нем можно формировать сигналы звуковой частоты. Через элемент D9.1 они поступают на микротелефонный капсюль H1. Таким образом, в РК имеется возможность программной реализации различных звуковых эффектов. В МОНИТОРе для этой цели предусмотрена специальная подпрограмма, к которой можно обращаться из других программ, в том числе и из написанных на Бейсике.

(Продолжение следует)

Д. ГОРШКОВ,
Г. ЗЕЛЕНКО,
Ю. ОЗЕРОВ,
С. ПОПОВ

г. Москва