

6. Register, Counter

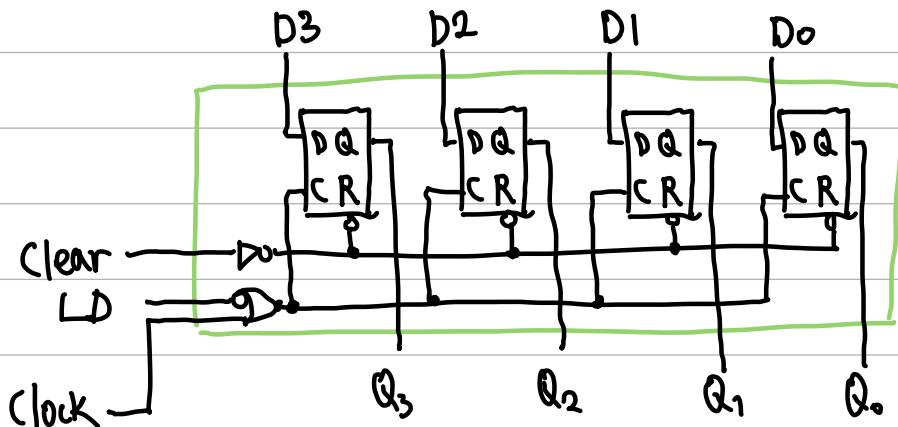
Register

메모리 비트 저장.

basic register은 clock이 올때마다 현재 입력값을 저장함.

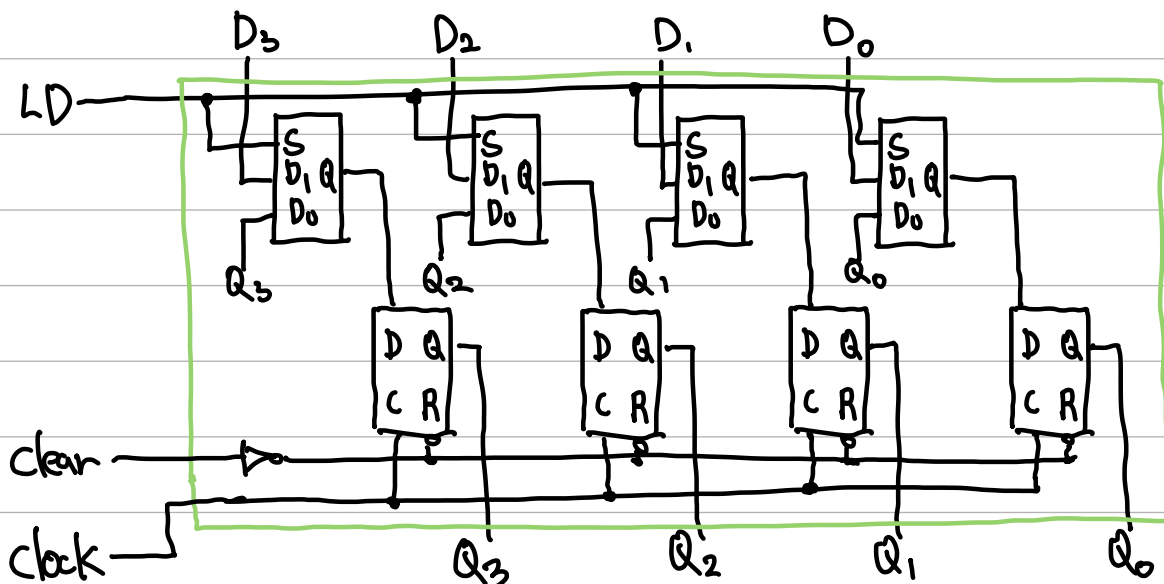
LD 값이 0이면 현재값 유지, 1이면 현재 입력값을 저장함 하고 싶음.

① clock gating



clock 신호가 게이트를 거치면서 지연될 수 있음.

② parallel load



2 to 1 MUX 을 사용해서 LD가 0이면 Q_3-Q_0 를 넣고,
LD가 1이면 D_3-D_0 를 넣는다.

Shift Register

$$Q_0(t+1) = SI$$

$$Q_1(t+1) = Q_0(t) \quad SI = 1$$

$$Q_2(t+1) = Q_1(t) \quad Q_0-Q_3 = 0110$$

$$Q_3(t+1) = Q_2(t) \quad \downarrow$$

$$Q_0-Q_3 = 1011$$

- Shift direction

- right $\rightarrow 0 _ _ _ \rightarrow$

- left $\leftarrow _ _ _ 0 \leftarrow$

4bit universal shift register

$S_1 \quad S_0$

0 0 No change

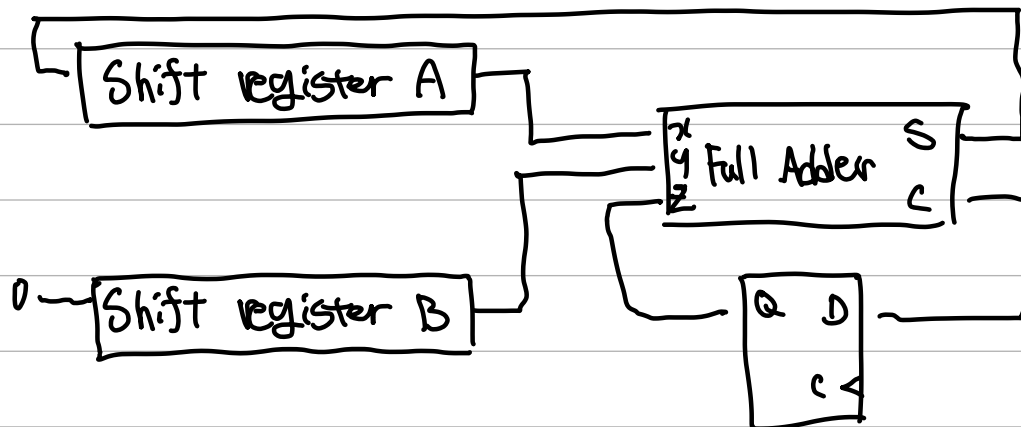
0 1 Shift right

1 0 Shift left

1 1 Parallel load

} \rightarrow 4 to 1 MUX

Serial Addition



A에 Sum 저장

B에 0000 저장

Counter

input X 가 0이면 Counter 증가.

X 가 1이면 Counter 감소.

Present State		Input	Next State	
Q_1	Q_0		Q_1	Q_0
0	0	0	0	1
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	1

1	1	0	0	0
1	1	1	1	0

Unused state, don't care or do care

000에서 101까지만 사용할 때

don't care → 어떻게 될지 모름.

do care → 110, 111에 대해서 next state를 000으로 초기화