CA05

- hit time = block 액세스 시간 + hit 여부 판단 시간

  hit time << miss penalty.

~ memory hierarchy : locality 원리 활용.

locality (time : 최근에 접근한 곳 또 접근
spatial : 그 근처에 접근한 곳 근처에 또 접근

~ 예제 Cache block : 4 word

주소전송 1
DRAM접근 15
word 보내기 1

① one word wide 한 번에 읽기

CPU
| |
cache
|
memory

15x4, 1x4 → 1+4+60=65 bus cycle

② wide memory bank (2 word wide

CPU

| |

cache

| |

memory

1 + 2 + 30 = 33 bus cycle

15 x 2, 1 x 2

③ Interleave

CPU

| |

cache

|

memory

1 + 4 + 15 = 20 bus cycle

15, 1 x 4

- direct mapped

tag ?? XX

↓

index

$2^2 = 4$ block, 4 x 8 = 32 bit

- 데이터 0 1 2 3 4 3 4 15

(0) 0000

(1) 0001 (00)

(2) 0010 (01)

(3) 0011 (10)

(4) 0100 (11)

(15) 1111

- 예제 large block size

direct mapped cache, 64 block, 16 bytes per block, 32bit 주소 (4byte)

32-10=22	6	XXXX
tag	index (캐시사이즈)	16bytes → 2^4 (block offset 바이트 식별)

$2^6 = 64$ 캐시 사이즈 = index

$\lceil 1200/16 \rceil = 75$, $75 \% 64 = 11$

- 캐시 필드 크기

2^n개 블록 → n비트 인덱스

블록크기가 2^m word (2^{m+2} byte) → m+2비트 offset.

m비트 워드지정, 2비트 바이트지정

- Virtual memory

메모리 미스 (페이지가 물리 메모리에 없는 경우) = page fault

- page table (main memory 에 위치)

valid bit, virtual page num으로 physical page num을 찾아 변환

↓

이면 X, 1이면 메모리에 있음.

reference bit, dirty bit

↓ ↓

이전에 access write back 용

page table 도 또 캐시 → TLB

(main memory에 있으므로)

- events

TLB	page table	cache		
hit	hit	hit	yes.	
hit	hit	miss	yes.	캐시에서만 없음.
miss	hit	hit	yes.	TLB miss
miss	hit	miss	yes.	메모리에만 있음.
miss	miss	miss	yes.	page fault.
hit	(miss	miss	불가능.	page가 메모리에
hit	miss	hit		있어야 TLB나 cache
miss	miss)	hit		hit 가능.

- Virtual address 로 cache하게 된 이유.

aliasing: 다른 virtual address로 같은 physical에 접근하는 문제.

- 시간줄이기

  cache index랑 page offset 사이즈랑 맞추기. (overlap)

- MR 줄이기

  Compulsory (cold)

  capacity

  conflict (collision)

캐시 사이즈↑	capacity miss↓	accesstime↑ coldmiss↑
associativity↑	conflict miss↓	access time↑
block size↑	cold miss↓	Miss penalty↑ (너무커지면 miss rate↑

- 예제

1 block = 4word = 16 byte

1 word = 4byte = 32bit

data 크기 16KB → 16×2^{10} byte

block 개수 : 2^{10} 개

32-14=18	10	4 (2	2)
tag	block index	block offset	byte offset

cache 크기 = $\frac{2^{10}}{\text{bit 수}} \times \left(\frac{16 \times 8}{\text{블록 개수}} + \frac{18}{\text{블록 비트수}} + \frac{1}{\text{tag bit 수}} + \frac{1}{\text{valid bit 수}} \right)$

- 예제 64 block, 1 block = 16 byte

Address 1200

6 2 2

tag block 4byte

$\frac{1200}{2^4} = 75$ 75 % 64 = 11