AC79x 硬件设计 layout 注意事项

一、电源结构

供电方式 1: 芯片的 VBAT 输入可直接用单节锂电池或者 UBS5V 直接供电,而芯片的 IO 逻辑电源 (VDDIO)、音频模块电源(AVDDHP)及 RF 模块电源(VDD33)需要提供稳定的+3.3V 电压。

供电方式 2: VBAT 与 VDDIO、AVDDHP 及 VDD33 共用一个 3.3V 电源。

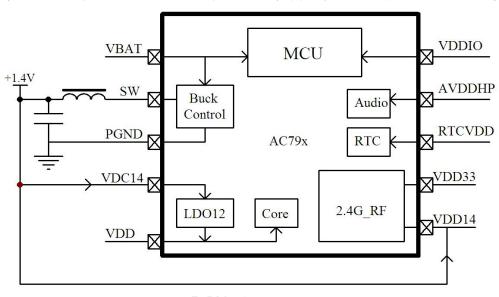


图 1

AC79x 的电源结构,如图 1 所示:

- 1. 系统主供电 VBAT(+3.0~5V), VDDIO(+3.3V)。
- 2. 音频模块 AVDDHP(+3.3V)。
- 3. 内核电源 VDD(输出+1.2V)由内部 LDO 产生,接旁路滤波电容。
- 4. 实时时钟 RTCVDD 供电: +2.2V~3.6V。
- 5. 内部 DCDC 降压电源: VDC14(+1.4V)需要配合功率电感和滤波电容使用。
- 6. 射频 2.4G_RF 供电: VDD14(+1.4V), VDD33(+3.3V)。

电源系统 Layout 注意事项:

- 1. SW, PGND, VBAT, VDC14, VDD14, VDD33, VDDIO, AVDDHP 等电源布线适当加粗。
- 2. 所有电源的去耦电容靠近芯片放置,必须保证去耦电容地与芯片地有良好回路,且靠近电容地附近放置适当的接地过孔。
- 3. 芯片 1.4V-DCDC 模块: 芯片的 SW 信号与外部电感的就近放置(布线尽量短),可减少开关电源工作时对外辐射;其滤波电容要靠近电感放置,滤波电容地与 PGND 管脚连接尽量短。
- 4. VDD14 对 RF 性能至关重要,必要时增加滤波电容数量,并且保证去耦路径良好。

详细范例可参考下文中有关 layout 的视图。

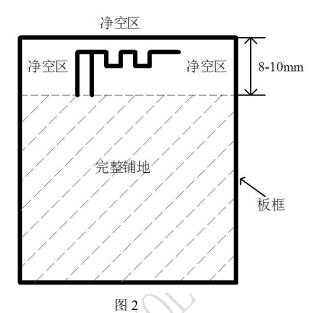
地址:珠海市吉大石花西路 107 号 9 栋综合楼 邮编: 519015

网站: www.zh-jieli.com



二、RF 天线布局布线

1. PCB layout 时,板框边缘留 8-10mm 左右的净空区域用于设计和摆放天线,尽量保证天线附近没有任何金属器件如:电池、金属插座、按键、布线等,如图 2 所示,天线附近需要做净空处理。另外,天线下方的铺地是 RF 天线的辐射回路,必须保证完整的铺地平面。



2. 微带线布线,芯片与天线之间的微带线布线尽量做 50 欧姆阻抗匹配,可借助工具计算,对于双面板难以做到 50 欧姆微带线,应尽可能缩短布线长度,布线尽量走直,布线线宽一般不小于匹配电感电容的焊盘宽度(电容电感一般取 0402 封装),保证 RF 信号阻抗的连续性,具体可参考图 3 所示。

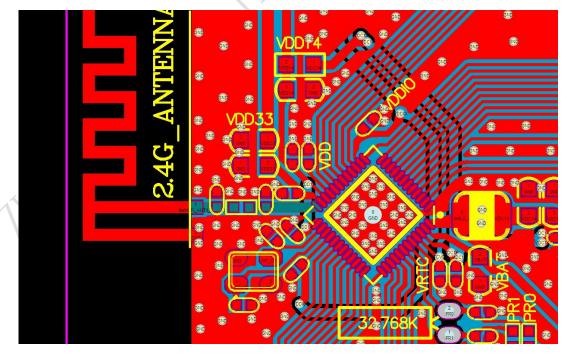


图 3

地址:珠海市吉大石花西路 107 号 9 栋综合楼

网站: www.zh-jieli.com

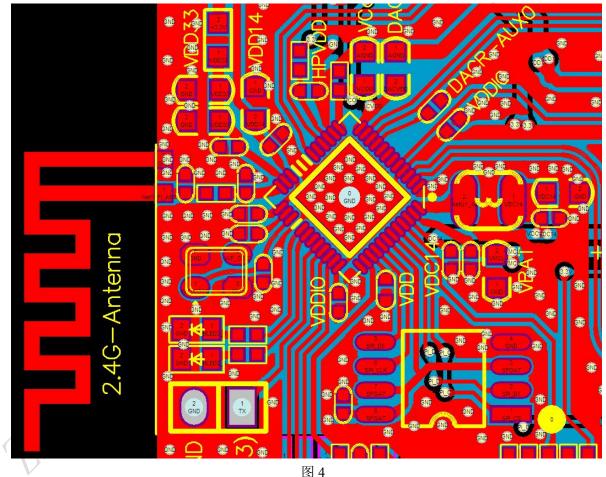


三、最小系统外围

AC79x 最小系统包括:电源、24Mhz 晶振、RTC32.768k 晶振(跑时用)和 Spi-Flash。以下分项说明各部分 layout 事项:

- 1. 晶振 24Mhz 要求精度±10ppm 以内,需预留晶振负载电容位,并且靠近主控放置,晶振的稳定性直接 影响 RF 的性能,晶振信号不允许与高速数字信号线并向布线,晶振外壳接地屏蔽(晶振推荐 3225 封装)。
 - 2. RTC 32.768k 晶振需放置负载电容,布线不能过长,并且避免与高速数字信号线并向布线。
 - 3. Spi-Flash 的供电布线适当加粗, SPI 信号布线尽量短,信号做好包地屏蔽,避免干扰到其他敏感信号。
- 4. AGND 是音频模块的地回路,音频的电源 AVDDHP、DACVDD、VCOM 的去耦电容靠近芯片放置,去耦电容地与 AGND 需良好连接,MIC 和 AUX 的地布线连接到芯片的 AGND,芯片 AGND 布线尽量加粗,并在靠近功放端短接到电源地。

为了更清晰说明以上要求,可参考图 4 所示, AC79x 最小系统的布线。



2019.11.12 编

邮编: 519015

地址:珠海市吉大石花西路 107 号 9 栋综合楼

网站: www.zh-jieli.com