基于 SOPC 的便携式智能图像采集系统设计*

胡志海、王德君、赵巧云、朱巧智

(大连理工大学电子与信息工程学院 大连 116024)

摘 要:提出一种基于 SOPC 技术的便携式智能图像采集系统的解决方案。该采集系统通过在单片 FPGA 上配置的采集控制电路和新型运动检测电路,可以实时捕捉外界场景运动变化,实现无人值守情况下有选择的保存数据。该系统具有体积小、功耗低、设计灵活、可扩展性好等特点。

关键词:运动检测: FPGA:图像采集: SDRAM

中图分类号: TP2 文献标识码: A 国家标准学科分类代码: 510.10

Design of portable intelligent image acquisition system based on SOPC

Hu Zhihai, Wang Dejun, Zhao Qiaoyun, Zhu Qiaozhi

(School of Electronic and Information Engineering, Dalian University of Technology, Dalian 116024, China)

Abstract: A solution for portable intelligent image acquisition system based on SOPC technology is presented in this paper. The acquisition system is capable of capturing the movement of image from the scene in real time and of unattended selective storage of available images via the acquisition control circuit and new-style motion detection logic control circuit implemented on one FPGA. The proposed acquisition system has the characteristics of small size and low power dissipation, as well as high design flexibility and expansibility.

Key words: motion detection; FPGA; image acquisition; SDRAM

1 引 言

由于嵌入式系统的处理、传输和存储数据的资源有限,嵌入式图像采集很难实现高速稳定的采集,所以有必要根据需求有选择性的对外景图像进行数据采集。

SOPC 是近几年兴起的一种用于嵌入式开发的片上系统可编程技术,SOPC 基于 FPGA 芯片,将处理器、存储器、I/O 口等模块集成在一起,完成整个系统的主要逻辑功能,具有设计灵活、可剪裁、可扩充、可升级及软硬件在系统可编程的功能^[1]。由于 SOPC 平台可以拥有微处理器系统丰富的软件资源和出色的人机交互能力,同时又具备 FPGA 系统的快速硬件逻辑特性,实现了软件系统和硬件系统的互补,因此发展前景非常广阔,被认为是未来嵌入式系统发展的方向。

本文试图设计一种基于 SOPC 的智能图像采集系统,使其能够应用于低成本、低功耗的微型嵌入式图像

监控系统,以期在更多适合的应用场合替代传统基于 PC 的图像监控方案。在已见文献报道中,基于 SOPC 的图像采集系统设计大多只是把采集的数据缓冲在 SDRAM 或 SRAM 中^[2],有些文献则进一步提出将缓存后数据直接通过并口传输给主控芯片^[3],有的方案则是由 USB 接口^[4]或以太网^[5]接口输出主机,另外有的文献则提出直接将数据存储到 CF 卡^[6]或硬盘^[7]中,而在本文中则是把采集的图像数据以文件形式存储到 SD 卡中。另外本文还提出了一种新的适合在 FPGA 硬件实现的快速动体检测算法,并和图像采集、存储接口电路集成在同一 FPGA 芯片中。本文将就这一图像采集系统的结构、工作原理以及系统设计等加以介绍。

2 系统结构及工作原理

本系统选用的 FPGA 芯片是 Altera 公司 Cyclone II 系列的 EP2C35。该芯片具有 35 000 个逻辑单元、672 个引

收稿日期: 2008-11 Received Date: 2008-11

^{*}基金项目: 大连市 IT 教师专项基金资助项目

脚、475 个用户自定义 I/O 接口、35 个嵌入式乘法器和4 个锁相环。FPGA 芯片外接美光公司型号为 MT9M011的130 万像素的 CIS (CMOS 图像传感器,分辨率为640×480时60帧/秒)、Hynix 公司的型号为 HY57V641620HG的 SDRAM (4Banks×1M×16b),以及用来图像显示验证的液晶屏等。

系统工作过程如图 1 所示: CIS 经过 I2C 配置模块的初始化后,输出行场同步信号、像素时钟和图像数据。再将采集的数据转换成 RGB 信号,帧缓冲模块(frame buffer)每次将相邻两帧图像数据写入 SDRAM,然后比较这两帧图像的差值,如果差值大于设定的阈值,就认为检测到了外界场景的运动,系统会自动将捕获的图像输出到 SD 卡进行存储。

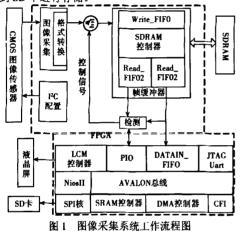


Fig.1 Block diagram of the image acquisition system

3 系统模块设计

3.1 采集模块

3.1.1 CIS 配置模块

目前嵌入式采集系统大多仍采用模拟摄像头,再经过 A/D 转换得到数字图像信号。而相比较而言,CMOS 图像传感器能够直接输出数字信号,而且以其体积小、功耗低、成本低的优势更适合应用在嵌入式应用领域,在本设计中采用 130 万像素的 CMOS 图像传感器,其输出图像品质已相当接近 CCD 感应器。MT9M011 芯片内部自带时序发生器和ADC,使用时只需输入1个时钟信号(本设计采用 25 MHz),图像数据便随同行有效信号(LINE_VALID)、场有效信号(FRAME_VALID)和像素时钟(pixel clock)依照时序关系一同发出。

MT9M011 上集成了 I²C 接口, 其初始化由内部的 I²C 总线米配置, 通过编写硬件描述语言来模拟 I²C 总线时序, 从而配置各寄存器。另外还提供每帧图像的控制信

号以及图像的行计数器和列计数器,为后续处理作准备。 3.1.2 格式转换模块

MT9M011 所輸出的图像格式为 Bayer 格式, 要想在显示屏上显示,必须将 Bayer 格式通过 CFA 插值滤波为 RGB 图像数据。本模块采用了双线性插值算法 (bilinear interpolation),与高阶 B-spline 和 cubic-spline 等插补函数算法相比,图像的像质相差不大,但 Bilinear 算法消耗的硬件资源相对要少。其算法原理是每个像素位置上缺少的彩色分量由 3×3 邻域内具有相同颜色分量的像素平均值获得。

设计中调用移位寄存器 IP 核,将间隔为 640 的 3 个数作为输出,这样同时取到 3 行同一列的 3 个数据,将 这 3 个数据存入寄存器分别作 2 次缓存延迟,从而得到 3×3 的邻域数据,根据配置模块提供的行列计数的最低位来判断该邻域中间点所在行和列的奇偶性,从而计算出不同的 RGB 值。

3.2 帧缓存模块

考虑到系统需要缓存的数据量较大,在各种随机存储器件中,SDRAM 器件价格低、容量大、速度也较快,非常适合用于图像采集系统。但 SDRAM 的控制逻辑比较复杂,要求有一个专门的控制器^[8]。

缓存模块是由 Sdram 控制器、3 个 FIFO 以及分时切换电路组成。SDRAM 控制器负责外部 SDRAM 的读/写操作。3 个 FIFO 中 Write_FIFO 用来数据输入,Read_FIFO1 和 Read_FIFO2 用来数据输出,容量均为512,位宽设为16b。考虑到 SDRAM 只有16b 的位宽,输入的 RGB 信号分别只取各自的最高5位。

Write_FIFO 和 Read_FIFO1 和 Read_FIFO2 都是 16 b 位宽,而 SDRAM 只有 16 b 的数据位宽,3 个 FIFO 都要访问 SDRAM,这就涉及到相互竞争的问题,在同一时刻只能有一个访问 SDRAM。为此需要设计一个分时切换机制。由于 SDRAM 的操作时钟为 100 MHz,而采集像素时钟为 25 MHz,经过抽样后时钟频率更是大大降低。在一次采集周期内,SDRAM 完全可以和 3 个 FIFO的接口轮流切换,从而不会影响采集的速度。

如图 2 所示,其工作过程为:

1)图像经格式转换模块输出,写入 Write_FIFO 的输入端口。

2)当控制电路检测到 Write_FIFO 中读出端的数据量 大于 256 (3 个 FIFO 容量均为 512 字) 时,产生写命令, 并拥有写互斥锁。SDRAM 控制器接到命令,以 100 MHz 时钟将 256 个数据写入 SDRAM。

3)Write_FIFO 输出 256 个数据后,读出端的数据量 小于256并且由于Read FIFO1中初始状态的输入端数据 小于 256, Read_FIFO1 拥有读互斥锁,产生读命令, SDRAM 控制器接到命令,以 100 MHz 时钟将 256 个数 据读出,并写入 Read FIFO1。

4)当 Read_FIFO1 收到 256 个数据, 其输入端数据大于 256, 并且由于 Read_FIFO2 中初始状态的数据小于 256, Read_FIFO2 拥有读互斥锁, 产生读命令, SDRAM 控制器将 256 个数据读出, 并写入 Read_FIFO2。

5)这样就完成了一次操作,之后就是循环操作。地址信号也是由控制电路产生,每经过一次读写,地址增量为256,这样就可以保持信号的连续性。

6)Write_FIFO 在一定周期内向 SDRAM 中连续写入 两帧连续的图像, Read_FIFO1 根据 SDRAM 中的地址读取其中的一帧图像数据,而 Read_FIFO2 读取另一帧图像数据。

通过这个机制,3个FIFO中始终都有数据,不会发生读空、写满情况,使得存储器两端的数据读/写方便,只要在Write_FIFO的输入端和Read_FIFO1、Read_FIFO2的输出端进行操作就行了,在时钟的上升沿将数据写入或输出,实现了异步方式。

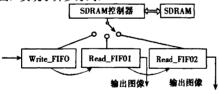


图 2 分时切换机制示意图

Fig.2 Block diagram of time-sharing mechanism

4 运动检测模块

本模块采用帧间差分法,其基本原理是将连续的两帧或几帧的图像对应的像素值相减,在环境亮度变化不大的情况下,如果对应像素值相差很小,则认为此处景物是静止的,如果图像区域某处的像素值变化很大,可认为这是由于图像中运动物体引起的。其算法实现简单,能够适应各种动态环境,稳定性较好^[9]。

设计中对相邻两帧图像每个像素 RGB 分量分别取绝对差值,当绝对差值大于阈值时(这里取经验值 16),就认为存在差异,如果做比较的两个像素的 RGB 分量只要有一个分量有差异,则就令此点的数值为 1,这样就得到一幅 320×240 像素大小的二值差值图像。然后传统处理方法是统计值为 1 的点的个数,如果其数量超过预设值,就认为两幅图像有差异。这种方法设计简单,但是准确率还不够高,为此本设计提出了一种改进的算法,引入了图像处理常用的 2 种操作:腐蚀和膨胀。腐蚀与

膨胀是一对逆运算,如果先腐蚀再膨胀,便构成了开运算。一般来说,开运算能够去除孤立的小点,毛刺和小桥(即连通两块区域的小点),而总的位置和形状不变。

对上述二值图像进行开运算处理,可以消除小颗粒的噪声的干扰,从而尽可能降低误判和漏判。

设计流程如图 3 所示,通过调用 ALTSHIFT_TAPS IP 核,并利用输出 TAPS,构建一个 11×11 像素大小的图块作为结构元素, 然后腐蚀:

1)用 11×11 的结构元素,扫描图像的每一个像素; 2)用结构元素与其覆盖的二值图像做"与"操作;

3)如果都为1,结果图像的该像素为1,否则为0。

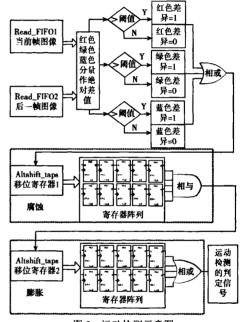


图 3 运动检测示意图

Fig.3 Block diagram of motion detection

接着再将上述结果作为第 2 个 ALTSHIFT_TAPS 的 输入,再次构建 11×11 个像素的结构元素,然后进行膨胀处理:

- 1)用 11×11 的结构元素,扫描图像的每一个像素:
- 2)用结构元素与其覆盖的二值图像做"或"操作:
- 3)如果都为0,结果图像的该像素为0,否则为1。

最后得到运动判定信号 DETECT,并用这个信号控制数据写入过程,一旦判定信号为 1,就启动后续的图像存储过程。

5 SD 卡图像存储模块

1)接口电路模块

在各种存储设备中, SD 卡不仅小巧, 而且功耗很低,

另外市面上常见 SD 卡的容量可达到 2 GB 以上,因此非常适合用于对体积和功耗要求严格的嵌入式图像存储。为了增强系统的可扩展性,本设计在 FPGA 芯片中嵌入 Altera 公司新近推出的第 2 代高性能 Nios II 软核处理器,其处理能力超过 200 MIPS,并在 Nios II 中完成 SD 卡驱动程序设计。

由于 Nios II 提供的 PIO 核不能满足本系统数据传输的要求,本文采用自定义组件的方式定制 IP 核DATAIN_FIFO 来完成帧缓存模块与 Nios II 系统之间的数据传输。定制 DATAIN_FIFO 是在 SOPC Builder 环境下完成,DATAIN_FIFO 写端口的时钟信号、写请求信号同步于 SDRAM 控制模块的 Read_FIFO1,而DATAIN_FIFO 的读端口的时钟、读请求信号则由 CPU控制。waitrequest 信号直接连接到异步 FIFO 的 rdempty输出,当 FIFO 读空之后,waitrequest 有效,插入等待周期,一直到从端口的数据准备好才输出 readdata。开始和结束采集控制信号由 DETECT 信号决定,确保采集到的数据例好为一帧 320×240 图像。

由于 Nios II 系统提供了成熟的 SPI 接口,所以设计中采用 SPI 总线协议模式来读写 SD 卡。为了提高读写速度,本设计设计的接口不再兼容 MMC 卡,其设置 SPI 的 SCK 引脚的输出频率在数据传输时设为 25 MHz^[10]。

2)采集数据自动保存程序

主程序调用了 SD 卡底层驱动子程序和文件系统子程序。底层驱动目的是为文件系统层提供所需的 SD 卡初始化函数和 SD 卡写多块数据函数。写数据时,每个数据块之后附有 16 位的 CRC 校验,因为 CRC 校验计算占用了很大部分发送的时间,本系统采用自定义用户指令对这部分进行了加速处理。要使写入 SD 卡的数据在装有 Windows 等操作系统的上位机中能够直接访问,需要在 SD 卡上创建它们支持的文件系统。考虑到 FAT12目前已经很少使用,本文设计的文件系统只支持 FAT16和 FAT32,并且将整个卡作为一个分区处理。

在主程序中,系统启动后,先进行初始化操作,包括中断初始化、文件系统初始化和 SD 卡底层驱动的初始化。随后系统进入主循环等待状态,一旦检测到外部的运动信号就暂停 SDRAM 数据写入,以防 SDRAM 缓存的图像数据被覆盖,同时根据当前的时间创建一个 BMP 格式的文件,然后往里填写文件头和文件信息头,随后连续写一帧 RGB 数据。文件创建完毕后恢复 SDRAM 数据写入,重新处于捕捉检测信号状态,从而实现无人值守情况下有选择的采集并保存数据。图 4 是系统的软件工作主要流程图。

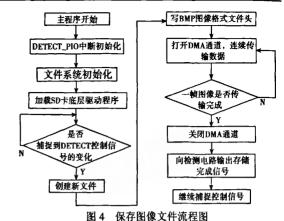


图 4 MT图 MX TVIN1主图

Fig.4 Flow chart of image file storage

```
以下是关键程序的部分代码:
static void detect_interrupts (void* context, alt_u32 id)
{
    volatile int* edge_capture_ptr = (volatile int*) con-
```

*edge_capture_ptr =

text.

IORD_ALTERA_AVALON_PIO_EDGE_CAP(DETE CT_BASE);

IOWR_ALTERA_AVALON_PIO_EDGE_CAP(DETE CT_BASE, 0);

```
}
static void init_DETECT()
```

void* edge_capture_ptr = (void*) &edge_capture;
IOWR_ALTERA_AVALON_PIO_IRQ_MASK(DETE
CT_BASE, 0xf);

IOWR_ALTERA_AVALON_PIO_EDGE_CAP(DETE CT_BASE, 0x0);

alt_irq_register(DETECT_IRQ, edge_capture_ptr, detect_interrupts);

```
}
void init_dma(void)
{
```

IOWR_ALTERA_AVALON_DMA_CONTROL (DMA_0_BASE, 0);

IOWR_ALTERA_AVALON_DMA_STATUS (DMA_0_BASE, 0);

IOWR_ALTERA_AVALON_DMA_LENGTH (DMA_0_BASE, LENTH);

IOWR_ALTERA_AVALON_DMA_RADDRESS (DMA_0_BASE,(int)datain_fifo);

IOWR_ALTERA_AVALON_DMA_WADDRESS (DMA_0_BASE,(int)recv_buf);

IOWR_ALTERA_AVALON_DMA_CONTROL (DMA_0_BASE,

ALTERA_AVALON_DMA_CONTROL_WORD_MSK |
ALTERA_AVALON_DMA_CONTROL_I_EN_MSK |
ALTERA_AVALON_DMA_CONTROL_I_EN_MSK |
ALTERA_AVALON_DMA_CONTROL_LEEN_MSK)
}

6 系统评价

为了验证运动检测中腐蚀膨胀处理的效果,本文从监控系统取出相邻的两帧图像,采用本文中的运动检测算法在 MATLAB 进行了仿真。图 5 是从图像监控系统取出的相邻两帧图像。图 6 是相邻两帧图像经过帧间差分后的二值图像,图中左边是光亮的变化而造成的噪声。图 7 是经过腐蚀后的二值图像,图 8 是经过膨胀后的二值图像,可以看出经过腐蚀膨胀后,噪声明显减少,从而降低了运动检测的误判率。





图 5 从图像采集系统取出的相邻两帧图像 Fig.5 Adjacent image frames from the image acquisition system

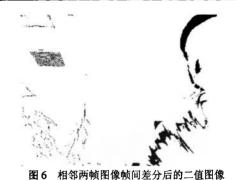


Fig.6 Binary image through adjacent frame difference processing



图 7 经过腐蚀后的二值图像 Fig.7 Eroded binary image



图 8 经过膨胀后的二值图像 Fig.8 Inflated binary image

本文通过在线逻辑分析仪SignalTap II对内部和管脚信号进行了测试,部分信号的测试波形如图 9 所示。



图 9 帧缓存模块管脚信号测试图 Fig.9 Test results of the pin signals in the frame buffer module 本设计在自制核心实验板上(见图 10)进行了软硬件

调试和验证,调试参数设定如下:采集时钟频率为 25 MHz, Nios II 时钟频率为 100 MHz, 每帧图像大小为 320×240 像素。调试结果如下: 系统采集速度在 60 帧/秒左右。对 5 m 之内场景动态变化的响应时间在 5 ms 左右, SD 卡保存单帧图像时间约为 7 s(每帧图像数据量是 153 600 B),运动检测的拒真率小于 1%,连续工作一个星期无任何故障发生。结果表明本系统图像采集和检测速度优于一般的以软件实现为主的嵌入式图像采集方案(如 ARM 处理器系统)。由于核心处理器采用单芯片方案,采集系统比较稳定,同时其功耗大大低于多芯片方案。



图 10 系统采集图像显示效果图 Fig.10 Display effects of image acquisition of the system

7 结 论

本文提出了一种基于 SOPC 技术的图像采集、检测和储存的一体化单芯片控制新型系统集成方案,并实现了原型系统。该系统的主要特点是处理速度快、功耗低、稳定可靠。

本设计可以在进一步工作中移植嵌入式操作系统 uCLinux,以实现复杂的多任务操作。因此本设计既可作为独立的解决方案应用于便携式原位观测系统中,同时以其良好的扩展性,也可作为一个子系统应用于大型图像处理系统的前端部分。

参考文献

- LIN U H, LEE H SH. Implementation of embedded controller using SOPC technology[C]. Robotics, Automation and Mechatronics, 2006 IEEE Conference on Dec. 2006: 1-6.
- [2] 袁海林. 基于 Nios II 的高速图像采集系统的设计[J]. 电子器件, 2007,30(4):1330-1336.
 - YUAN H L. Designing of the high-speed image acquisition system on Nios II[J]. Chinese Journal Of Electron Device, 2007,30(4):1330-1336.
- [3] 吴作勇,韩新洁,孟宪尧. 基于 FPGA 和 ARM 的彩色图像处理系统[J]. 自动化技术与应用, 2007,26(4):67-69. WU Z Y, HAN X J, MENG X Y. A Color image processing system based on ARM and FPGA[J]. Techniques of

- Automation & Applications, 2007,26(4):67-69.
- [4] 张攀登,李小强,吴效明,等. 基于 NIOS II 软核处理器和 USB2.0 的医学图像压缩和传输[J]. 中国医学物理学杂志, 2008,25(2):582-585.
 - ZHANG P D, LI X Q, WU X M, et al. Medical image compression and transmission based on NIOS II Soft-core Processor and USB2.0[J]. Chinese Journal of Medical Physics, 2008,25(2):582-585.
- [5] 李明. 基于 SOPC 的网络视频监控系统的设计与实现 [D]. 大连: 大连理工大学, 2006.

 LI M. Design and realization of network video monitor-

ing system based on SOPC[D]. Dalian: Dalian University of Technology, 2006.

- [6] 苏吉文. 基于 SOPC 的一种数码相机的设计方案[D]. 重庆: 重庆大学, 2005.
 - SU J W. A design scheme of digital camera based on SOPC[D]. Chongqing: Chongqing University, 2005.

SOPC technology[J]. PC Information, 2007,23(102):100-101.

- [8] Altera Corporation. SDR SDRAM controller white paper Ver1[S]. May 2000.
- [9] PALLBO R. Visual motion detection based on a cooperative neural network architecture[J]. Scandinavian Conference on Artificial Intelligence'93 C, 1993:193-201.
- [10] SD memory card specifications version 1.0[S]. SD Group 2001.

作者简介



胡志海,大连理工大学电信学院硕士 研究生,主要研究方向为 FPGA 和嵌入式 系统设计。

E-mail: camfence@yahoo.com.cn

Hu Zhihai is a master student in School of Electronic and Information Engineering DUT,

majoring in FPGA and embedded system design.



王德君,大连理工大学电信学院教授,主要研究方向为半导体器件和集成电路。 E-mail: dwang121@dlut.edu.cn

Wang Dejun is a professor in School of Electronic and Information Engineering, DUT, majoring in semiconductor devices and IC.

基于SOPC的便携式智能图像采集系统设计



作者: 胡志海, 王德君, 赵巧云, 朱巧智, Hu Zhihai, Wang Dejun, Zhao Qiaoyun, Zhu

Qiaozhi

作者单位: 大连理工大学电子与信息工程学院,大连,116024

刊名: 仪器仪表学报 ISTIC EI PKU

英文刊名: CHINESE JOURNAL OF SCIENTIFIC INSTRUMENT

年,卷(期): 2010,31(2)

被引用次数: 0次

参考文献(10条)

1. LIN U H. LEE H SH Implementation of embedded controller using SOPC technology 2006

- 2. 袁海林 基于Nios II的高速图像采集系统的设计 2007(4)
- 3. 吴作勇. 韩新洁. 孟宪尧 基于FPGA和ARM的彩色图像处理系统[期刊论文]-自动化技术与应用 2007(4)
- 4. <u>张攀登</u>. <u>李小强</u>. <u>吴效明</u>. <u>毛建伟</u> <u>基于NIOS II 软核处理器和USB2. 0的医学图像压缩和传输</u>[期刊论文]-中国医学物

理学杂志 2008(2)

- 5. 李明 基于SOPC的网络视频监控系统的设计与实现 2006
- 6. 苏吉文 基于SOPC的一种数码相机的设计方案 2005
- 7. 王建国. 吴书铭. 綦声波. 洪胜峰 基于SOPC技术的硬盘扇区读写[期刊论文]-微计算机信息 2007(29)
- 8. Altera Corporation SDR SDRAM controller white paper Verl 2000
- 9. PALLBO R Visual motion detection based on a cooperative neural network architecture 1993
- 10. SD memory card specifications version 1.0 2001

相似文献(10条)

1. 期刊论文 <u>杨数强</u>. 余成波. 龚大墉. 崔焱喆. YANG Shu-qiang. YU Cheng-bo. GONG Da-yong. CUI Yan-zhe 视频运动

矢量的获取FPGA实现 -计算机工程与设计2010, 31(3)

提出一种视频运动检测的方法,通过融合帧间差法、色彩匹配法、区域特征匹配法、目标关键位置选取和光流场分析的视频运动检测方法,对视频数据流进行分析计算,获取运动目标的运动矢量。在Altera公司的FPGA试验平台DE1上,构建了视频运动检测矢量获取的验证系统.实践结果表明,该方法能够实时分析目标运动信息,快速准确获取视频流中目标的运动矢量.

2. 学位论文 李玲 基于CPLD/FPGA的相关测速系统 2008

互相关技术用于无接触式测量具有非侵入性、非接触性、无污染性等优点,并具有良好的工业应用前景,如应用于纸业、钢铁、纺织、汽车和微电子等行业。本论文着眼于载运工具的速度测量,将数字信号处理技术和现代电子技术引用到表面运动检测中。研究了一种新颖的采用相关算法的测量车速的方法:基于FPGA的相关测速系统。以达到更高实时性,更高精度的非接触、在线测量目的。并在此设计思路的基础上,在实验室条件下从系统硬件、软件上得到实现和验证。研究的内容分为以下几个部分:

- 1、介绍了测速系统的理论基础,对互相关测速的原理进行阐述,特别是对各种相关算法做了介绍和比较,确定了本测速系统的相关算法—即SAD算法。
- 2、对设计所用的可编程逻辑器件做了详细的分析论述,比较了FPGA/CPLD的特点,针对系统的设计,选用Altera公司的Cyclone II 系列FPGA芯片作为硬件基础。并针对系统所选用的Cyclone II 系列的结构和功能进行了详细的阐述。
- 3、通过针对DE2平台和130万象素的CCD摄像头模块的系统开发,详细介绍了测速系统的研制,包括系统构成、方案实现以及如何在FPGA里面实现相关运算等等。运用Quartus Ⅱ 软件对verilog代码进行编译和调试,通过试验验证了相关算法在FPGA上实现的可能。并部分实现了代码的优化和处理,给出了算法实现的具体方式,达到了速度测量的目的。
- 3. 期刊论文 李成奇. 何云斌. Li Cheng-qi. He Yun-bin 基于FPGA优化运动检测去隔行算法的设计 -哈尔滨理工大学 学报2008, 13(5)

去隔行技术是视频格式转换的一项关键技术,是各种视频处理(解码、压缩、编码等)的基础。去隔行算法的优劣,直接影响到视频的质量。本文在比较几种传统去隔行算法的基础上,对以往算法进行改进,提出了一种新的带运动检测的中值滤波算法一优化运动检测去隔行算法,并在FPGA(现场可编程门阵列)设计中验证。该算法硬件要求较低,适合普通产品应用.软件仿真表明,图像的测评效果良好,实现成本较低,具有一定的实用价值.

4. 期刊论文 刘洋 便携式与低功耗医疗电子 -电子设计技术2009, 16(7)

医疗电子一直是半导体行业热点之一,但由于行业的特殊性和市场定位的局限,其经常受到技术门槛较高及市场需求量较小的限制而缺乏足够活力.通过便携式和低功耗等技术手段突破传统"医用"概念的束缚.进入更广阔"家用"、"保健"、甚至"体育"领域,已成为电子厂商的普遍策略.便携医疗电子产品可分为家用和医用便携设备两类,并呈现出集成化、低功耗和定制化三方面趋势,同时家用和医用便携医疗电子市场对产品的要求有许多不同.

5. 期刊论文 祝利勇. 张永瑞. Zhu Liyong. Zhang Yongrui 视频运动检测系统的FPGA实现 -电子科技2007,""(6) 文中介绍了基于FPGA的视频运动检测系统,使用专用视频处理芯片和FPGA实现了高速的数字视频处理,选用SRAM作为视频数据的外部存储器,满足了运动检测处理的需要.采用FPGA实现系统设计,可提高系统的处理速度,同时具有良好的灵活性和适应性.

6. 学位论文 蔡肯 基于FPGA的固体表面速度激光双焦点互相关测量系统研制 2006

无接触式测量是当今机械测量的一个重要话题,随着工业和科技的迅速发展,对广泛存在于工业领域的非接触测试机理和方法的认知、利用显得越来越重要。特别是近二十多年来,由于我国航天、航海、钢铁、纺织、纸业和微机械的迅猛发展,以及国家对产品检定和技术监督的日益重视,已对非接触测试技术与仪器提出了愈来愈高的要求。互相关技术用于无接触式测量具有非侵入性、非接触性、无污染性等优点,并具有良好的工业应用前景,如应用于纸业、钢铁、纺织、汽车和微电子等行业。

本文在课题研究小组近年来取得的研究成果基础上,进一步将数字信号处理技术和现代电子技术引用到表面运动检测中。研究一种基于FPGA的固体表面速度激光双焦点互相关测量系统,以达到更高实时性,更高精度的非接触、在线测量目的。具体进行以下工作;

1)本文在详细阅读国内外有关文献的基础上,总结了非接触运动测量的发展历史、现状,对其基本原理、检测方法和研究成果进行了详细的论述;2)光学传感器设计,对光学传感器的特点作了详细的分析论述;3)利用FPCA实现了极性互相关算法,提高了系统的运算速度,并用FPCA实现了整个测速系统的SOPC方案;4)对基于FPCA的运动表面测速系统进行了大量的实验测试,并在实验装置上对另外两种测速方法(使用光电编码盘和PCI数据采集卡)进行了对比实验,分析了其性能的优缺点。从而证实了基于FPCA的运动表面测速系统在运动表面测速中的可应用性。

7. 期刊论文 <u>蔡玉强. 杨刚. 蒋泉. 于军胜. CAI Yu-qiang. YANG Gang. JIANG Quan. YU Jun-sheng 一种新型去隔行算法</u>的FPGA实现 -现代显示2010, ""(1)

在分析了现有各种去隔行算法的基础上,提出了一种新型的运动自适应去隔行算法.该算法通过对传统运动检测算法的改进,提高了运动检测的精度,降低了误判的概率,可高效地区分图像的静止和运动部分,然后采用不同的算法进行去隔行,同时对运动部分采用的插值算法进行了改进,新的插值算法综合了帧内行平均算法和边缘算法的优点,插值效果有很大改善,最后给出了FPGA实现原理.实验结果表明,本文算法无论对运动图像还是对静止图像都具有很好的去隔行效果,在一定程度上弥补了传统去隔行算法边缘不够平滑,出现锯齿,细节模糊,甚至有断点、虚像等缺点.同时,算法也很好地实现了显示品质和硬件成本之间的平衡,适合应用于中端视频产品及在FPGA设计中的应用.

8. 学位论文 胡海峰 智能车载视频系统研究 2004

智能车载技术对于保证车辆安全驾驶起着关键作用,车载视频技术是智能车关键技术之一,由此引发了对车载视频系统的研究.车载视频系统实时探测车到障碍物的距离,综合判断车辆行驶的潜在危险性,在显示器上实时显示汽车周围的环境,出现危险情况时报警,极端情况下自动制动,使车辆远离危险.该文主要对车载视频显示及检测系统进行了初步研究,设计了基于FFGA系统结构的车载视频显示电路板,利用单片机10口模拟12C时序,实现了视频解码芯片控制:利用FPGA实现视频控制,研究了采集通道时序控制、双帧存RAM读写时序控制及LCD显示时序控制的方法,并进行了软件仿真和分析;设计了车载视频检测系统方案,给出了管理采集缓冲区的三帧缓冲策略,采用综合三帧差分和自适应背景相减的算法实现运动检测,连通体检测去除虚目标,仿真实验证明其有效性,同时分析了该算法在DSP视频检测系统中的简单定现方法。

9. 学位论文 黄敏敏 去隔行算法研究及其FPGA实现 2006

本文首先介绍了现有的模拟电视去隔行算法,包括非运动补偿去隔行算法和基于运动补偿去隔行算法两类。在分析和研究现有去隔行算法的基础上,提出了一种新的运动自适应去隔行算法,并给出了算法的FPGA硬件实现方案。

新的运动自适应去隔行算法在运动检测算法和场内插值算法两个方面做了改进和创新。运动检测算法将四场水平运动检测算法与BPP运动检测算法相结合,同时引入了形态学处理的方法,提高了运动检测的精度和算法的抗干扰能力;场内插值采用了一种基于边沿方向的插值算法,为了正确地估计插值方向,先对运动区域的象素点进行边沿检测,然后根据边沿检测的结果采取不同的插值方法。对算法进行仿真后的结果说明,本文提出的算法能够得到更高质量的去隔行图像。

10. 期刊论文 周序 Nios Ⅱ 在安防系统中的应用 -计算机时代2007, ""(2)

利用摄像头对防控区域中有无物体运动进行监测,可及时发现防控区域内的异常情况.目前,这类监控系统的运动检测部分主要采用的是专用芯片或DSP.文章介绍了一种利用Nios II 嵌入式处理器实现运动检测的方案,该方案可以在一个FPGA芯片内实现系统的大部分功能,其结构简单、扩展性强.

本文链接: http://d.g. wanfangdata.com.cn/Periodical ygyb201002022.aspx

授权使用: 陝西理工学院(sxlgxv), 授权号: dec905b9-138f-4957-9361-9df201155d5e

下载时间: 2010年9月15日