

基于FPGA的多通道图像采集存储系统设计

雷明^①, 马游春^{①②}, 李锦明^①, 王宇龙^③

(^①中北大学 电子测试技术国家重点实验室, 山西 太原 030051; ^②北京航空航天大学 仪器科学与光电工程学院, 北京 100191;

^③中国兵器工业软件工程及评测中心, 北京 100089)

【摘要】针对图像信号的基本特征设计了对于四路间歇性数据并行存储方案, 整个图像采集存储系统分为控制模块和存储模块两个部分: 控制模块主要是采用FPGA对图像数据进行并行接收、数据编码、控制存储、全程工作控制; 存储模块采用FLASH芯片实现数据的存储。分析完成了该系统的硬件电路设计和FPGA程序设计, 为多路图像信号的实时存储以事后分析提供了一种解决方案。

【关键词】图像信号; 间歇性数据; FPGA; 实时存储

【中图分类号】TP35

【文献标识码】A

【文章编号】1002-0802(2010)04-0204-04

Design of Multichannel Image Acquisition System Based on FPGA

LEI Ming^①, MA You-chun^{①②}, LI Jin-ming^①, WANG Yu-long^③

(^①ME Key Lab for Dynamic Measurement, North University of China, Taiyuan Shanxi 030051, China;

^②Instrument Science and Photoelectricity Engineering College, BeiJing University of Aeronautics and Astronautics, Beijing 100191, China;

^③Ordnance Industrial Software Engineering and Testing Center of China, Beijing 100089, China)

【Abstract】This paper, for the basic characters of the image signals, gives the designs on parallel memory scheme for four-channel intermittent data. The whole image collecting system includes the control module and the memory module: the control module for parallel receiving of the image signals, encoding data, controlling memory, controlling global work by FPGA, while the memory module for data memory by FLASH. The hardware circuits and the FPGA programs are analyzed and designed. This could provide a resolution for real-time memory and afterward analysis of the multi-channel image signals.

【Key words】image signal; intermittent data; FPGA; real-time memory

0 引言

图像测量技术作为一项新兴学科, 越来越多地被应用在航天、航空、卫星等高科技领域^[1]。这在美国“哥伦比亚号”航天飞机失事事件调查上得到了很好的体现。美国“哥伦比亚号”航天飞机失事后专家们根据回收回来的图像画面确定了航天飞机失事是由于隔热瓦脱落后飞机内部高温造成的。如果没有这些图像画面, 事故分析就会遇到很大困难, 飞机失事的主要原因也很难被找到了。由于遥测系统无线通道的

带宽有限, 图像数据作为遥测系统要传输的数据之一, 不可能占用太多的带宽资源, 同时遥测系统有很多情况下也不能全程地传送数据, 我们最好能将火箭飞行过程中的所有图像数据都实时记录下来, 留待事后分析处理。本文设计的FPGA+FLASH的图像采集存储系统满足了对于多路图像信号进行实时、快速记录、回收分析的要求。

1 系统方案设计

一个完整的图像存储测试系统应该包括: 摄像系统、数据预处理系统、实时数据压缩系统、遥测传输系统和实时图像存储系统。整个图像测试系统原理图如下页图1所示^[2]。

该文主要设计了图像压缩编码之后的四路八位并行、间歇性数据的采集、存储, 下页图2给出了图像采集存储系统的原理框图。整个图像采集存储系统分为控制模块和存储模块两个部分, 控制模块主要是对四路图像数据进行并行接收、数据编

收稿日期: 2009-02-25。

基金项目: 国家自然科学基金——微小型高速运动体的激光主动制导与探测技术研究(基金号: 60871041)。

作者简介: 雷明(1983-), 男, 硕士研究生, 主要研究方向为集成电路设计; 马游春(1977-), 男, 讲师, 博士学位, 主要研究方向为光纤传感; 李锦明(1971-), 男, 副教授, 博士后, 主要研究方向为微机械陀螺的结构设计、电路设计及性能测试; 王宇龙(1976-), 男, 硕士研究生, 主要研究方向为微机械电子和智能化仪器。

码、控制存储、全程工作控制, 由于可编程逻辑器件FPGA内部拥有强大的可编程资源, 很多控制功能都可以集成在FPGA的内部, 因此我们选用功能强大的FPGA作为控制芯片, 同时我们使用FPGA集成FIFO作过渡, 先将每一路信号的数据存储在不同的FIFO内组成数据帧, 然后在FPGA的控制下依次写入存储模块; 存储模块主要功能是保存数据^[3]。

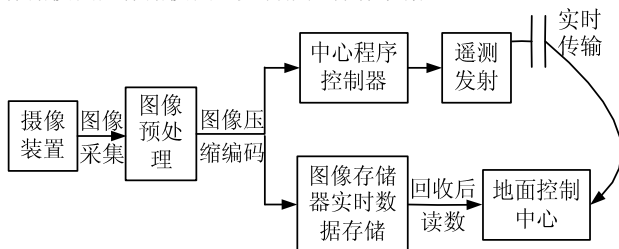


图1 图像测试系统原理框

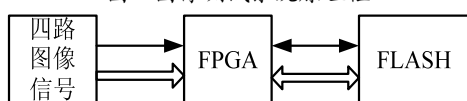


图2 图像存储系统原理框

2 系统软硬件设计

2.1 芯片选择

图像存储器的控制模块, 功能复杂, 有许多功能是要自己编写控制的。因此, 我们选用了功能强大的可编程逻辑器件FPGA作为控制芯片。FPGA内部拥有强大的可编程资源, 很多控制功能都可以集成在FPGA的内部, 因此可以使得整个控制模块硬件设计变得非常简单, 体积大为减小, 电路板布线也变得更为容易^[3-4]。

由于我们选用了FPGA内部集成FIFO用于编码后的图像数据与FLASH之间的过渡, 因此设计FIFO时所需的RAM容量成为我们选择FPGA的考虑点, 此处FIFO的容量为1k字节, 那么四个FIFO需要4k字节。我们选用了XILINX公司的XC2S200E作为控制芯片, 这种芯片内部有8k字节的RAM可用。完全能够满足设计要求。

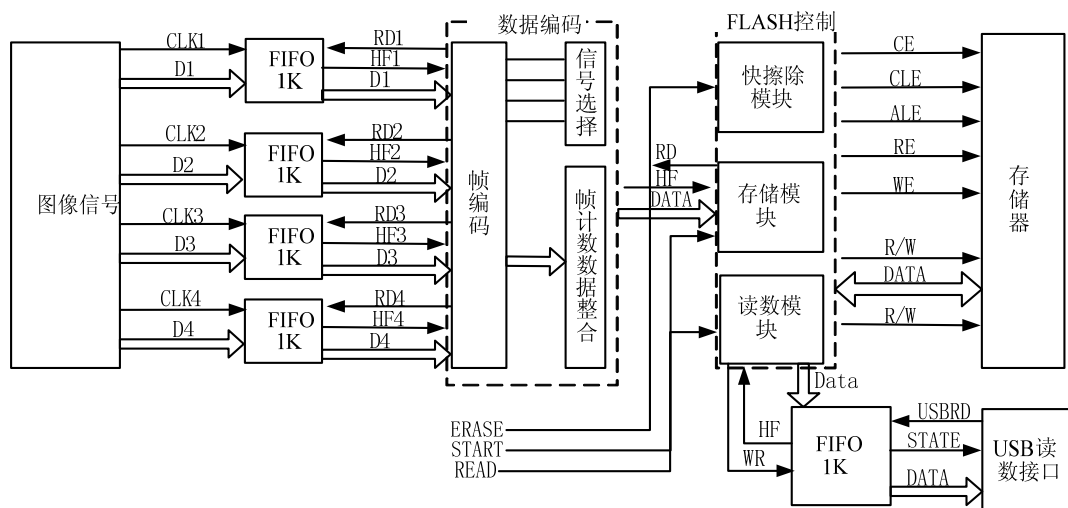


图4 图像存储器FPGA内部控制原理

此处我们选用三星公司 1Gbyte 容量的 K9K8GO8 型 FLASH 芯片用于数据的存储。它具有以下特点: 容量范围大, 便于挑选; 不同容量、不同型号芯片的封装相同, 便于扩展; 不同容量、不同型号芯片的用法相同, 便于使用; 地址线、数据线复用减小了控制引脚数量^[4]。

2.2 系统硬件设计

系统硬件连接如图 3 所示, 传输的四路码同步信号 CLK1~CLK4 伴随着四路并行图像数据连接到 XC2S200E 的 I/O 口, 在 FPGA 内部集成 FIFO 中缓存, 然后通过 FPGA 编码并控制 FLASH 页编程操作写入 FLASH 中完成图像数据的写操作, 需要读出 FLASH 中存储的数据时, 通过 FPGA 控制 FLASH 读数取出数据缓存于输出 FIFO 中, 然后 USB 读数接口传输过来的读信号将 FIFO 中的数据依次取走。

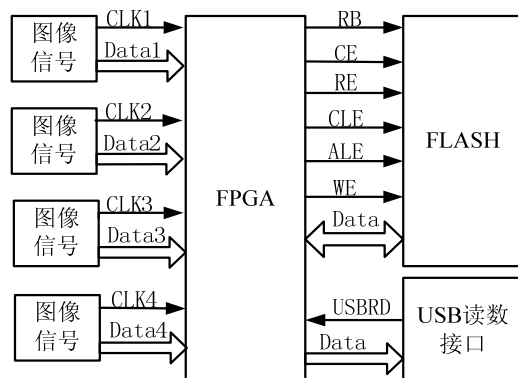


图3 图像存储器存储硬件连接

2.3 系统FPGA程序设计

整个FPGA控制模块由以下几部分组成:

- ① FPGA 内部集成 FIFO 控制模块, 用于 FLASH 数据的读写缓冲, 此处共用了 5 个 FIFO;
- ② 数据编码模块, 通过在一帧数据末尾加上路标志、帧计数和帧标志信号构成一帧写入 FLASH 存储器;
- ③ FLASH 控制模块, 包括数据存储 (页编程)、块擦除和读数操作。整个FPGA内部控制原理框图如图4所示。

2.3.1 FPGA 内部集成 FIFO 模块程序设计

FIFO 由 FPGA 内部 RAM 编程实现,其特点是先进先出,对外它是一种没有地址控制的特殊缓存,只是给出表现内部状态的满、半满和空信号,用户根据这些信号对 FIFO 进行操作。只要给一个 FIFO 提供读、写使能信号,就能使其工作。FPGA 内部集成 FIFO 的结构如图 5 所示。

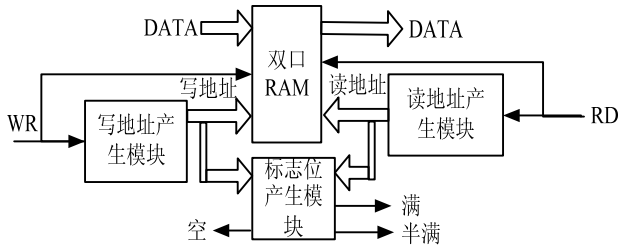


图5 FPGA内部集成FIFO结构

数据写入双口RAM速率由WR信号决定,WR信号每来一个高电平就把数据线上的八位数据写入到写地址产生模块所指向的地址单元中去;数据读出RAM的速率由RD信号决定,RD每来一个高电平就将读地址产生模块所指向的地址单元中的数据读出到RAM的输出端口,RD在FLASH控制模块收到半满信号之后给出一个下降沿,其中半满信号由标志位产生模块给出,通过读写地址差值得到,当差值大于256时给出半满信号。

2.3.2 数据编码模块程序设计

由于读数分析时要对四路图像数据分别取数,因此在存储时要对四路数据进行区分,此处我们给每路图像信号一个路标志,用FIFO作过渡,在数据编码模块中给一帧数据的末尾加上路标志、帧计数和帧标志组成数据帧,此处我们定义一帧数据为256字节,其中路标志占用1字节,帧计数占用4字节,帧计数为90EB,占用2字节,这样有效数据为249字节,由于输入为四路图像信号,输出为一路数据,因此需要对四路图像信号进行整合,具体数据整合过程如下:首先判FLASH的rb信号,若为低电平说明FLASH正处于忙状态(写、擦、读操作),程序停于此处不进行相应操作以确保数据编码FLASH操作上的一致性,若rb为高电平则首先判第一路图像FIFO是否发出半满信号,是则先给路标志赋值,通知FLASH控制模块有FIFO半满,FLASH响应半满发出rdclk信号,此时将第一路FIFO的数据输出端和读信号端切换到编帧模块,帧内计数在检测到rdclk信号变化后加1,加到249则说明已经将249个有效数据写入到FLASH缓冲区中去了,此时编帧模块释放第一路图像FIFO的数据端和读控制端,等到帧内计数加到255后说明到了帧末尾,然后清零,编帧模块停止向FLASH控制模块发送半满信号,然后执行最初的操作。其中四路图像信号的路选FPGA控制程序如图6所示^[5]。

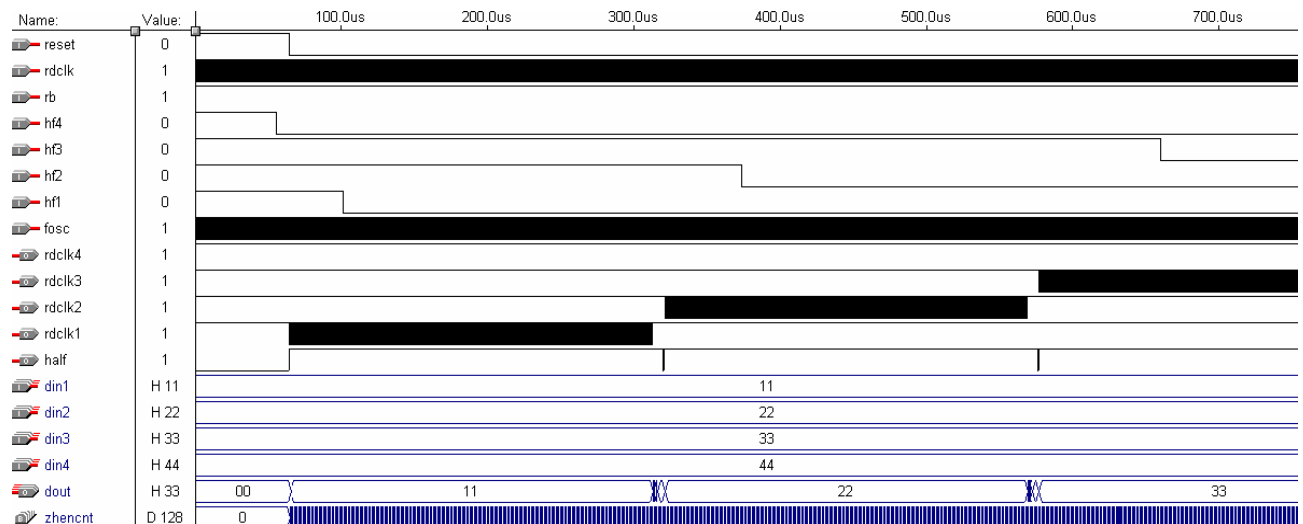


图6 图像存储器路选部分控制时序

2.3.3 FLASH 控制模块设计

FLASH控制模块主要包括对于K9K8G08芯片的擦、读、写操作,具体详述如下。

(1) K9K8G08的块擦除操作

每片K9K8G08存储器由8k块组成,而每块又由64页构成,FLASH存储器作为一种非易失性存储器,在数据存储后的状态一般是不会变化的,要想改变数据状态,必须先对其进行块擦除操作,即擦除是以块为单位擦除的。首先向FLASH页寄存器中写入60H命令字,再依次写入3个字节的地址指明擦除得是哪一块,然后写入D0H命令字后进行块擦除

操作,块擦除的典型值是1.5 ms,通过检测RB引脚能够判断块擦除是否结束,块擦除过程中RB信号为低电平。

(2) K9K8G08的页编程操作

页编程即FLASH存储器的写数过程^[6]。首先向FLASH的页寄存器中写入80H命令字,再依次写入5个字节的地址,然后判断写入FLASH之前的数据编码模块是否半满,半满则说明前四个FIFO之一达到256字节,然后发给FIFO一个adfford信号将一个字节的数据写入到FLASH的页寄存器中,同时将其内部的页内计数器加1,由于在adfford从0加到255的过程中该FIFO的半满信号一直有效,故一次能往页寄存器

中写入256个字节,然后再判是否有半满信号,依次再写入256字节,依此类推,当页内计数器计到1024即往页寄存器中写入1024字节后,然后往FLASH页寄存器中写入10H命令字表示需要进行页编程操作,页编程的典型值为200us,通过检测RB引脚能够判断页编程是否结束,页编程过程中RB信号为低电平。

(3) K9K8G08的读数操作

读数操作用于从FLASH中读取数据并通过总线传给上位机的过程^[7]。首先向页寄存器中写入00H命令字,再依次写入5个字节的地址,然后写入30H命令字则此时FLASH自动执行将一页数据从存储器内部读出到页寄存器的过程,通过检测RB引脚能够判断读数过程是否结束,若检测到RB置高说明一页数据已经读出到页寄存器中,然后判断FLASH与USB总线之间的FIFO是否写满,若满则程序停于此处,禁止往FIFO中写数,若未满则每来一个RE信号低电平就能将一个字节的数据从页寄存器中读出到数据线上,然后将该数据写入到FIFO中,此时页内计数器加1,当计到1024时,说明将页寄存器中一页数据全部读出到FIFO中,完成一页数据的读取操作。

3 结语

我们利用上位机生成黑白渐变的图像信号源,然后利用该系统进行采集,并用上位机将采集回来的数据还原成图像

信号并与信号源相比对,发现图像信号一致。然后我们利用该系统对DVD视频播放的图像进行采集,最后将数据读回上位机进行播放,经对比测试,能够复原原视频。

本文利用FPGA对四路图像数据进行并行接收、数据编码并使用FPGA内部集成FIFO作为数据过渡缓存,最后控制数据写入FLASH构成的存储模块。从实验中可以看出,该方案所搭建的图像采集系统能够实现数据的无误采集存储,能够将火箭飞行过程中的所有图像数据都实时记录下来,为事后分析处理问题提供直观的视频依据,系统已经成功应用于笔者所承担的科研项目中。

参考文献


- [1] 龚俞林. 雅典娜成像系统[J]. 航天返回与遥感, 2002, 17(03): 32-36.
- [2] 林娟. 图像测试系统[J]. 测试技术学报, 2006, 7(01): 47-48.
- [3] 张文栋. 弹道数据采集与存储测试系统[D]. 太原: 中北大学, 1997.
- [4] 任勇峰, 郭亚力, 郭晓辉. FLASH存储器的高速写入方法[J]. 电脑开发与应用, 2001, 14(05): 14-16.
- [5] 张涛. 箭载图像存储测试系统的设计与研究[D]. 太原: 中北大学, 2007.
- [6] 魏建英, 叶玉堂, 吴云峰, 等. 基于FPGA的超长CIS图像采集系统[J]. 通信技术, 2009, 42(02): 298-300.
- [7] 张健, 吉立新, 阿克. 基于DSP和DFPGA的高速实时语音数据处理的设计与实现[J]. 通信技术, 2009, 42(02): 70-72.

(上接第203页)

参考文献

- [1] Toupis S, Goldsmith A J. Capacity Regions for Wireless ad hoc Networks[J]. IEEE Transaction on Wireless Communications, 2003, 2(04): 1378-1398.
- [2] Ramanathan R, Rosales-Hain R. Topology Control of Multihop Wireless Networks Using Transmit Power Adjustment[J]. IEEE Infocom, 2000(02): 404-413.
- [3] 秦裕斌, 陈建华, 黄晓. 无线 Mesh 网络技术及其应用[J]. 通信技术, 2009, 42(12): 144-146.
- [4] Wattenhofer R, Li L, Bahl P, et al. Distributed Topology Control for Power Efficient Operation in Multihop Wireless ad hoc Networks[C]// In Proc. of the Conference of the IEEE computer and Communications Societies (INFOCOM). Anchorage, Alaska, USA: IEEE, 2001: 1388-1397.
- [5] Keil J M, Gutwin C A. Classes of Graphs which Approximate the Complete Euclidean Graph[J]. Discrete. Comput. Geom., 1992(07): 13-28.
- [6] 陈建华, 赵远东, 陈康. 无线 Mesh 网络路由协议——多射频质量路由由(MR-LQSR)协议[J]. 通信技术, 2009, 42(02): 146-148.
- [7] Eppstein D. Spanning Trees and Spanners[M]. Amsterdam: Handbook of Computational Geometry, Eslevier Science, 1999: 425-461.
- [8] Elkin M L, Peleg D. Strong Inapproximability of the Basic k-Spanner Problem[M]. Geneva, Switzerland: Proc. 27th Int. Colloq. on Automata, Languages and Programming, 2000: 636-648.
- [9] Raniwala A, Gopalan K, Chiueh T. Centralized Channel Assignment and Routing Algorithms for Multi-Channel Wireless Mesh Networks[J]. Mobile computing and Communications Review, 2005, 8(02): 50-65.
- [10] 陈蕴培, 王小玲, 赵竹岩, 等. 一种多射频、多信道无线 mesh 网络的信道分配算法[J]. 通信技术, 2009, 42(01): 158-160.
- [11] Marina M K. A Topology Control Approach for Utilizing Multiple Channels in Multi-Radio Wireless Mesh Networks[C]// Proceedings of the 2nd IEEE International Conference on Broadband Networks: Applications and Services Symposium (BroadNets' 05). NJ. USA: IEEE, 2005: 1125-1258.

基于FPGA的多通道图像采集存储系统设计

作者: 雷明, 马游春, 李锦明, 王宇龙
作者单位: 雷明, 李锦明(中北大学, 电子测试技术国家重点实验室, 山西, 太原, 030051), 马游春(中北大学, 电子测试技术国家重点实验室, 山西, 太原, 030051; 北京航空航天大学, 仪器科学与光电工程学院, 北京, 100191), 王宇龙(中国兵器工业软件工程及评测中心, 北京, 100089)
刊名: 通信技术 
英文刊名: COMMUNICATIONS TECHNOLOGY
年, 卷(期): 2010, 43(4)
被引用次数: 0次

参考文献(7条)

1. 龚俞林. 雅典娜成像系统[J]. 航天返回与遥感, 2002, 17(03): 32-36.
2. 林娟. 图像测试系统[J]. 测试技术学报, 2006, 7(01): 47-48.
3. 张文栋. 弹道数据采集与存储测试系统[D]. 太原: 中北大学, 1997.
4. 任勇峰, 郭亚力, 郭晓辉. FLASH存储器的高速写入方法[J]. 电脑开发与应用, 2001, 14(05): 14-16.
5. 张涛. 箭载图像存储测试系统的设计与研究[D]. 太原: 中北大学, 2007.
6. 魏建英, 叶玉堂, 吴云峰, 等. 基于FPGA的超长CIS图像采集系统[J]. 通信技术, 2009, 42(02): 298-300.
7. 张健, 吉立新, 安克. 基于DSP和DFPGA的高速实时语音数据处理的设计与实现[J]. 通信技术, 2009, 42(02): 70-72.

本文链接: http://d.g.wanfangdata.com.cn/Periodical_txjs201004071.aspx

授权使用: 陕西理工学院(sxlgxy), 授权号: 7a9710b1-76e1-4111-a08a-9df20109c644

下载时间: 2010年9月15日