

# FPGA 控制实现图像系统视频图像采集

杨朋林<sup>1</sup>, 张晓飞<sup>2</sup>

(1. 四川大学 电子信息学院, 四川 成都 610064; 2. 重庆大学 光电工程学院, 重庆 400044)

**摘要:** 介绍了一种以 DSP 为核心的图像系统中, 以 FPGA 为数据采集逻辑控制单元, 用 DSP 控制实现了黑白全电视信号图像数据采集。在介绍了系统组成原理的基础上, 详细讨论了采集部分的结构和 FPGA 的控制逻辑, DSP 响应中断实现数据转移和存储。采用 FPGA 实现视频信号数据采集, 可提高系统性能, 同时具有适应性与灵活性强, 设计、调试方便等优点。通过系统成像实验, 已获得清晰的图像。

**关键词:** 数据采集; DSP; FPGA; 视频信号

## FPGA Control to Realize Video Signal Collection in Imaging System

YANG peng-lin<sup>1</sup>, ZHANG Xiao-fei<sup>2</sup>

(1. College of Electronic Information, Sichuan University, Chengdu 610064, China;

2. Optoelectronic Engineering College, Chongqing University, Chongqing 400044, China)

**Abstract:** In imaging system, FPGA is used as a main logic unit, and DSP control to realize the data acquisition for black-white video signal. The principal of imaging system is introduced. Three parts is expounded in details, such as construction of acquisition part, control logic of FPGA, DSP control and Interrupt respond. Using FPGA to realize video signal collection will enhance the system capability, and easy to design and debug. It also has such advantages as adaptability and flexibility. Clear image is obtained from experiments using this imaging system.

**Key words:** data acquisition; FPGA; DSP; video signal

## 1 引言

通过对 CMOS 图像传感器输出的黑白电视信号进行视频采集, 获得数字图像信号, 实现数字图像的处理。该系统采用 PC 机和基于 DSP 的数字信号处理板(数字板)构成主从式成像系统。采用计算机作为主机, DSP 作为辅助机的主从式结构。文章主要介绍系统的视频图像采集部分采用 FPGA(现场可编程门阵列)进行逻辑控制实现视频图像采集的原理及实现。

## 2 系统组成及基本原理

一个完整的成像系统不但要具备图像信号的采集功能, 能对图像进行实时显示<sup>[2]</sup>, 且要求完成图像信号的分析, 处理算法(如图像压缩、图像识别等)以及图像处理结果的反馈控制。通常这些算法的运算量大, 同时又要满足实时显示的要求, 因此采用高速 DSP 芯片作为数据核心处理单元。

另外, 要求系统满足通用性的同时, 针对不同的应用和不断出现的新处理方法, 还要使系统便于功能的改进和扩展。为此, 我们以 PC 机为主机, 以 TI 公司的 DSP(TMS320C6201)作为数字信号处理板的核心<sup>[1]</sup>, 用 FPGA 作为系统数据采集的控制部分, 设计出实时图像处理系统。图 1 是基于 DSP 的实时图像系统的原理图。文章将详细阐述该系统数据采集部分的实现方法。

## 3 视频信号采集部分的实现原理

### 3.1 信号说明

黑白复合视频图像信号通常由图像信号、消隐信号以及同步信号共同组成。我们采用黑白电视信号作为模拟输入, 以 FPGA 作为采集系统的控制单元进行逻辑控制实现采样。图 2 是复合视频图像信号波形,

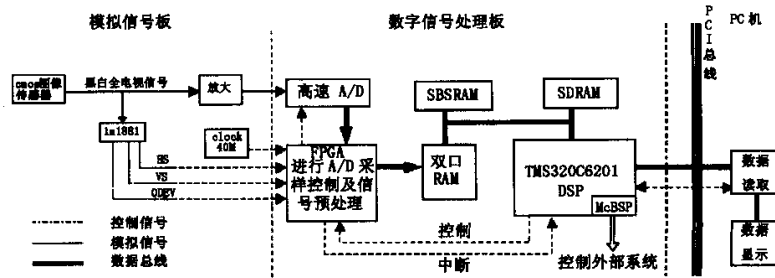


图 1 基于 DSP 的实时图像系统的原理图

收稿日期 2002-12-06。

作者简介 杨朋林(1975-)男, 四川省雅安人, 硕士, 主要从事通信理论, 数字信号处理, 数字图像处理方面的研究。

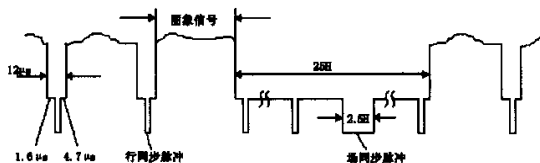


图 2 复合视频图像信号波形示意图

黑白电视信号说明如下<sup>[3]</sup>:

(1) 扫描方式为隔行扫描;

(2) 每秒 50 场, 场周期为 20 ms, 每场 312.5 行, 行周期为 64  $\mu$ s;

(3) 黑白电视信号由图像信号, 复合消隐脉冲, 复合同步脉冲组成, 场消隐期宽度为 25 个行周期, 场同步脉冲宽度为 2.5 个行周期, 行消隐期宽度为 12  $\mu$ s, 行同步脉冲宽度为 4.7  $\mu$ s。

由于系统采用逐场逐行采集电视信号, 并且要求控制所采集的图像大小为 128  $\times$  128 像素, 因此必须对视频信号的同步信号进行分离, 提取视频信号的同步信号, 以便采集部分的实现。

### 3.2 视频信号复合同步信号提取电路

我们采用视频同步分离器 LM1881 芯片来完成这一功能, LM1881 可以从 0.5 ~ 2 V 标准负极性 NTSC 制、PAL 制或 SECAM 制视频信号中提取组合同步、场同步、奇偶场识别等信号, 这些信号都是进行图像数字采集所需要的同步信号, 有了它们, 才能确定在哪一场、哪一行。因此我们选用 LM1881 来获取复合同步信号。采用 LM1881 同步提取电路, 能够十分方便地提取采集同步信号, 且电路十分简单, 该部分的电路图和信号波形如图 3 所示。其中  $V_{in}$  是标准视频信号,  $H_s$  为行同步信号,  $V_s$  为场同步信号, ODEV 为奇偶场信号。

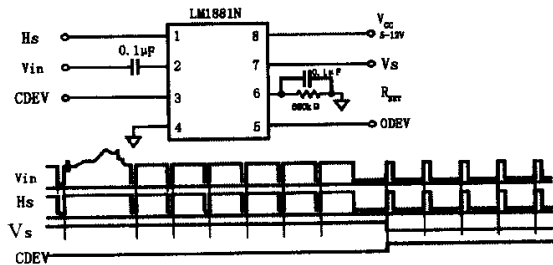


图 3 LM1881 复合同步信号提取电路及信号波形

图 4 是实际提取的视频同步信号波形, 可以看出, 我们采用 LM1881 可以获得很好的视频同步信号, 为视频信号采集提供了好的控制信号。

### 3.3 FPGA 与 DSP 数据交换部分的工作原理及工作过程

由图 1 可以看出, DSP 与 FPGA 中是采用一个

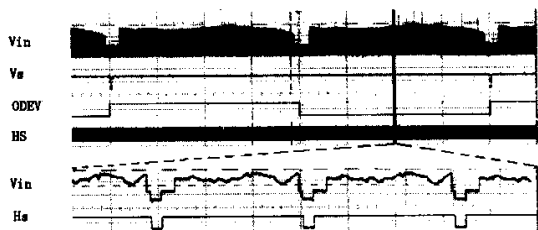


图 4 视频同步信号波形图

双口 RAM 来实现数据交换的, 双口 RAM 的容量为 4 K  $\times$  32 bit。双口 RAM 作为图像数据的中间存储区, 图像采集部分由 DSP 负责启动控制及采集数据的读取。为了实现图像的实时采集与处理, 应当使对图像信号的采集与外部对图像的读取能够同时进行, 因而将 4 K 的双口 RAM 划分成两块图像数据缓存区域, 假设前 2K 为 RAM\_1, 后 2 K 为 RAM\_2。在系统工作的任一时刻, 一块缓存用于图像的采集, 采集部分向该存储区写图像数据; 另一块用于外部对图像数据的读取, DSP 可以读取该存储区中的图像数据。双缓存结构的一个重要特点在于 DSP 对存储区的数据操作是随着双口 RAM 存储地址来回切换的。当 AD 转换数据写满 RAM\_1 时, FPGA 会向 DSP 发出一个中断信号, 此时, DSP 读取 RAM\_1 中的数据, 同时, AD 转换数据写入 RAM\_2, 当 RAM\_2 中的数据写满时, FPGA 会向 DSP 发出一个中断信号, 此时, DSP 读取 RAM\_2 中的数据, 同时, AD 转换数据写入 RAM\_1, 如此交替, 实现数据的写入与读取同时进行。由于 DSP 读取双口 RAM 中数据的速度远远大于 AD 转换写入数据的速度, 就允许采集与外部访问的同时进行, 采用两块存储区操作的乒乓式切换, 满足数据实时交换的要求。

系统的工作过程为: (1) DSP 通过 ENAD 信号控制采集系统的运行, 当 ENAD = 1, 数据采集系统开始工作, 数据通过 AD 不断地送入双口 RAM, 且双口 RAM 每隔 2K 发出一个中断, 通知 DSP 读取前一段已完成转换的数据; (2) 当 ENAD = 0, 即系统停止工作, 采集时钟为低电平, 存储器片选均为低电平 (片选为高电平有效), 整个系统处于低能耗的待命状态。

### 3.4 FPGA 采集控制部分的逻辑结构

实际上一场视频图像的奇行场和偶行场分别为 312.5 行, 场消隐期宽度为 25 个行周期, 由于我们采集的行数一定, 因而只需对奇行场进行采集即可, 为使图像的采集行范围不落入场消隐期中, 我们确定一场的采集从场同步滞后 32 个  $H_s$  脉冲开始, 采集 128 行后停止, 这样可以保证不会采到消隐电平。图像每行时间为 64  $\mu$ s, 其中行消隐期宽度为 12  $\mu$ s, 行

消隐期中有  $4.7\ \mu\text{s}$  的行同步头，行同步头在消隐期中的位置一般靠前。我们确定从采集行同步滞后  $7\ \mu\text{s}$  后开始采集（滞后时间可视具体信号稍加调整），采集时钟为  $6.66\ \text{MHz}$ ，采 128 个点需要  $19.2\ \mu\text{s}$ 。可以用一个 6 分频的计数器，将  $40\text{M}$  的输入时钟  $\text{CLOCK}$  变换为  $6.66\ \text{M}$  的采集时钟  $\text{AD\_CLK}$ 。

根据 3.3 中说明的系统工作过程，FPGA 的控制逻辑过程为：

当  $\text{ENAD} = 0$  时，采集系统停止工作，这时  $\text{LINE} = 0$ ， $\text{ENCA} = 0$ ，因而没有 AD 转换信号，同时地址发生器不计数。

当  $\text{ENAD} = 1$  时，系统处于采集状态，采集一场图像的过程为：

首先  $\text{ENAD}$  与  $\text{Hs}$  通过 AD 启动控制部分合成，使 AD 启动，只有  $\text{Vs}$  上升沿到来后，才让  $\text{Hs}$  通过，从而保证采集的图像为完整的一帧图像。当  $\text{Vs}$  上升沿到来后，对所有计数器及触发器清零。 $\text{Vs}$  上升沿后，场消隐延时用来对  $\text{Hs}$  计数，以保证计数 32 周期后，场消隐期已过，可以采集图像。行同步计数器对  $\text{Hs}$  进行计数。在计数的每一行中，当  $\text{Hs}$  上升沿到来时，行消隐延时对  $\text{AD\_CLK}$  计数，计数到 32 时，此时行消隐已过，点同步计数器开始对  $\text{AD\_CLK}$  计数。当行同步计数达到 128 后停止计数，此时一帧图像采集完毕。等待下一个  $\text{Vs}$  到来。

图 5 为 FPGA 采集控制部分逻辑原理图。设计采用原理图输入法，对设计文件进行了仿真和时序分析，其时序特性符合所需的时序要求，该系统选用的 FPGA 器件是 Xilinx 公司的 Spartan XL 系列 XSC2000，在 Foundation 3.1i 上完成设计，且下载到芯片验证<sup>[4,5]</sup>。同时，根据不同的输入控制信号和控制要求，只要对 FPGA 内部的逻辑结构稍作修改，便可实现新的控制。

图 6 是 FPGA 输出的 AD 控制信号。其中， $\text{AD\_INT}$  是中断响应信号， $\text{ENCA}$  是 AD 转换控制信号。

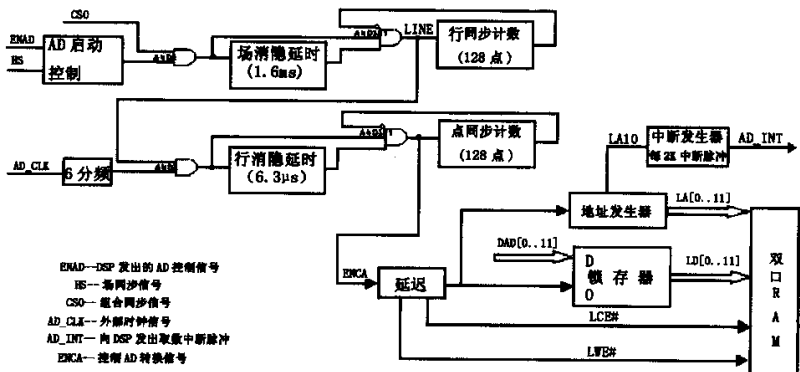


图 5 FPGA 采集控制部分逻辑原理框图

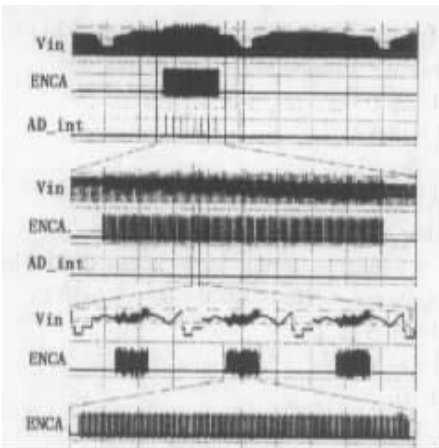


图 6 FPGA 输出的 AD 控制信号图

3.5 DSP 实现中断控制取数

FPGA 每采集 2K 数据所发出的中断信号  $\text{AD\_INT}$  与 DSP 的外部  $\text{INT7}$  相连，用于实现 DSP 的中断取数，由于 FPGA 每隔 2K 发出一个中断，且双口 RAM 的大小为 4K，因而必须采用中断实现取数。具体实现为在 DSP 内设置中断，当外部中断信号来到时，则响应中断服务程序，执行中断响应。如此反复，直到完成一帧图像采集。

该系统 DSP 的中断控制部分采用 ANSI C 语言编写，DSP 中断主程序及中断响应服务程序如下（读取一帧图像）：

```
A_flag=0;
count=8;
void main()
{
    ICR|=0x80;
    IER|=0x0083;// enable int 7(start-int)
    CSR|=1;
    *(unsigned volatile int *)ADADDR=0x1F;//ad start
    while(1)//waiting for intrupt
    {
        if(count==0)break;
        *(unsigned volatile int *)ADADDR=0x0;// ad stop
        CSR=0x100;// disable all interrupts
        IER=1;// disable all interrupts except NMI
        ICR=0xffff;// clear all pending interrupts
        ...
    }
    interrupt void start-int()// interrupt service program
    {
        if(A_flag==0)
        {
            while(b0<0x2000)
```

```

{
    *(unsigned volatile int * )(0x400000 + b1) = *(unsigned volatile int * )(0x1400000 + b0) & 0xFF;
    b0 = b0 + 4;
    b1 = b1 + 4;
    A_flag = 1;
}
else if (A_flag == 1)
{
    while (b0 < 0x4000)
    {
        *(unsigned volatile int * )(0x400000 + b1) = *(unsigned volatile int * )(0x1400000 + b0) & 0xFF;
        b0 = b0 + 4;
        b1 = b1 + 4;
        b0 = 0;
        A_flag = 0;
    }
    count--;
}

```

在中断矢量表中要设置硬件中断 7 的响应函数, 以便有外部中断时执行相应的中断服务程序, 设置语句为:

```
INT7: b_start = int
```

程序中 ICR 为中断设置寄存器, IER 为中断使能寄存器, CSR 为控制状态寄存器。ADADDR 为 AD 启动/关闭控制字, 其地址值为 0x3380000。A\_flag 标记用于识别读取的数据是 4K 双口 RAM 的前或后 2K 的标记。count 用于一帧图像中断次数的记数 ( $2K \times 8 = 16K$ ), 双口 RAM 在 DSP 的存储器中对应的存储器位置为 0x1400000, 因而转移数据时, 对 0x1400000 进行操作。

## 4 实验结果

采集到的数据通过 PCI 口与 PC 机实现数据交换, 由于 PCI 口实现交换数据快 (可高达 120Mbyte/s), 且可方便地读取板卡上内存处的数据实现数据交换, 便于系统的实现。图 7 是用系统进行视频图像采集, 通过 PCI 口实现读数和显示获得的  $128 \times 128$  面阵, 按 256 级灰度显示所得的图像。通过系统成像实验表明, 该系统可以采集获得很清晰的图像, 实验结果较为满意。

## 5 结束语

在系统中采用 FPGA 作为采集控制部分, 可以提高系统处理的速度, 大大提高系统的灵活性和适应



图 7 采集得到的  $128 \times 128$  面阵 256 级灰度图像图

性。具体表现为:

(1) 系统性能得到大大提高: 由于在 FPGA 与 DSP 之间采用双口 RAM 作为数据交换区, FPGA 专门负责采集控制部分的实现, 通过中断的方法与 DSP 实现数据和控制指令交换, 因而大大提高系统的性能。如果采用 DSP 进行 AD 采集控制, 在高频数据采集控制中将耗去 DSP 的大部分时钟, 而降低系统的整体速度。

(2) 系统的适应性与灵活性强: 由于采用 FPGA 可编程逻辑器件作为系统采集控制单元, 对于不同的视频图像信号, 只要在 FPGA 内对控制逻辑稍作修改, 便可实现信号采集。同时, 也可根据系统的需要, 控制所采图像的位置和所采图像的大小, 以适合不同场合的需要。

(3) 设计结构简单, 调试方便: FPGA 的外围硬件电路简单, 因而在硬件设计中, 可以大大地减小硬件设计的复杂程度。而 FPGA 的时序逻辑调试可在软件上仿真实现, 因而大大降低硬件调试难度。

### 参考文献:

- [1] TMS320C6000 Technical Brief [Z]. TI company, 1999.
- [2] 沈兰荪. 实时系统构成技术 [M]. 合肥: 中国科学技术大学出版社, 1993.
- [3] 刁鸣. 电视接收机原理 [M]. 北京: 学苑出版社, 1999.
- [4] Xilinx Programmable Logic Data Book [Z]. 2000.
- [5] 李广军, 孟宪元. 可编程 ASIC 设计及应用 [M]. 成都: 电子科技大学出版社, 2000.

## 迁 址 通 知

浪潮集团山东超越数控电子有限公司自成立以来, 即在加固计算机领域潜心探索。在广大用户及合作伙伴的支持下, 公司得以快速发展壮大。为适应公司及业务发展需要, 自 2003 年 6 月 1 日起, 公司迁入新的办公地址, 并开始启用新的电话系统, 具体联系方式如下:

地址: 山东济南山大路 224 号 邮编: 250014

电话: 0531-8593888 8593889 8008606009

传真: 0531-8593898

北京办事处: 010-82116836 82116838

新形象, 新起点, 我们将一如既往地坚持“创新、开拓、质量、服务”的宗旨, 为您提供优质的产品和完善的服务。此次迁址如果给您带来不便, 我们深表歉意。对您多年来给予的关心和支持, 我们表示感谢, 并期待您的继续关注。

浪潮集团山东超越数控电子有限公司

作者: 杨朋林, 张晓飞  
作者单位: 杨朋林(四川大学, 电子信息学院, 四川, 成都, 610064), 张晓飞(重庆大学, 光电工程学院, 重庆, 400044)  
刊名: 计算机测量与控制   
英文刊名: COMPUTER MEASUREMENT & CONTROL  
年, 卷(期): 2003, 11(6)  
被引用次数: 30次

#### 参考文献(5条)

1. [TMS320C6000 Technical Brief](#) 1999
2. [沈兰荪 实时系统构成技术](#) 1993
3. [刁鸣 电视接收机原理](#) 1999
4. [Xilinx Programmable Logic Data Book](#) 2000
5. [李广军, 孟宪元 可编程ASIC设计及应用](#) 2000

#### 相似文献(10条)

1. 期刊论文 宣帆, 徐兴 DSP/BIOS在数据采集程序设计中的应用 - 仪器仪表学报 2002, 23(z2)  
介绍了一种基于TMS320 DSP的规模可控实时内核—DSP/BIOS, 并阐述了基于DSP/BIOS开发DSP程序的优点. 在此基础上, 利用DSP/BIOS的特点构建了典型数据采集应用程序的整体框架.
2. 学位论文 郑国轴 基于DSP技术的数据采集系统软件技术研究 2002  
该文以应用于工业测试系统的在线状态监测的数据采集卡系统的设计, 讨论了基于DSP芯片和USB通过接口数据采集卡的软件系统设计的主要步骤和过程. 全文介绍了课题背景, 分析了数据采集卡应用对象的特征, 并提出数据采集卡系统总体方案. 全文着重叙述了DSP软件系统的详细设计, 应用到的数据结构以及资源分配. 该文还详细介绍了TI公司TMS320系列里的LF2407芯片资源, 以及TM320的软件集成开发环境(CCS), 对数据采集模块的做了代码级的全面细致描述和分析. 对数字信号处理中最经典的应用——快速傅立叶变换(FFT)运算, 在定点DSP芯片上的实现做了充分的分析和研究.
3. 期刊论文 王愈, 张为公, WANG Yu, ZHANG Wei-gong 基于DSP的汽车道路试验数据采集系统设计 - 测控技术 2009, 28(8)  
针对汽车道路试验的特点和需求, 以提高数据采样频率和解决传输速度瓶颈为主要目的, 设计开发了一种基于DSP的汽车道路试验数据采集及分析系统, 包括集成数据采集装置和配套的数据采集与分析软件, 并在汽车道路试验中得以应用, 验证了系统设计的正确性和可靠性.
4. 学位论文 赵迎辉 基于DSP的数据采集与处理系统的设计与实现 2006  
DSP芯片因其强大的数据处理能力和低廉的价格, 近年来得到了飞速的发展. 本文论述了一种基于DSP和CPLD的数据采集与处理系统的设计方案及其应用, 并具体实现了该数据采集与处理系统的硬件和软件设计, 对系统做了测试与分析.  
首先介绍了DSP和CPLD的关键技术以及DSP芯片TMS320F2407A和CPLD芯片EPM7128S, 简述了系统的结构与功能. 详细介绍了系统的硬件设计和实现方案, 包括DSP最小系统, JTAG接口, PWM模块, IIC模块, A/D转换通道, 通信接口, 液晶显示等; 论述了如何使用CPLD作为DSP与其外围器件之间的接口, 并给出了详细的CPLD内部逻辑设计过程. 详细叙述了系统软件的设计与实现过程, 包括CMD文件的编写, 数据采集控制, 数据处理, 中断处理, 数据通信等. 对DSP的编程方法进行了详细的讨论. 文中还就如何提高数据采集的速度以及DSP数据运算精度等问题进行了讨论, DSP与CPLD的结合使用为整个系统的设计带来了很大的灵活性, 方便系统升级, 对系统的去噪问题利用小波变换去噪方法做了初步的探讨, 最后对数据采集系统以及其在信息卡阅读器中的应用进行了详细的测试和分析.  
测试结果表明, 与传统设备相比本系统在准确性、速度以及灵活性方面有着较强的优势. 论文最后对小波变换去噪技术做了仿真, 为以后小波变换去噪技术应用到本系统做了些基础工作, 对以后的工作做了展望.
5. 期刊论文 周刚, 傅佑麟 DSP数据采集对实时信号处理的影响 - 电测与仪表 2004, 41(11)  
介绍了基于DSP的实时数据采集模块, 重点分析了ADC与DSP的接口方式以及采集数据传输方式对实时信号处理的影响, 讨论了DSP数据采集软件的设计方法及应注意的问题, 并提出了实时处理中提高数据采集速率的方法.
6. 期刊论文 段永杰, 赵河明, 刘振强, 刘勇, 张亚 基于DSP的多通道无线数据采集方法研究 - 水电能源科学 2010, 28(6)  
针对有线数据采集方式存在可移动性差、电缆铺设受现场环境限制且采集方式单一的缺陷, 提出并实现了基于DSP的多通道无线数据采集系统. 试验结果表明, 该系统可同时采集多路信号, 并可实现数据的准确采集和无线传输, 值得推广应用.
7. 期刊论文 潘小冬, 陈泽祥, 高升久, 黄自力, PAN Xiao-dong, CHEN Ze-xiang, GAO Sheng-jiu, HUANG Zi-li FPGA+DSP的红外图像数据采集与显示 - 红外与激光工程 2007, 36(6)  
在FPGA+DSP构建的硬件平台上, 以链路口(LinkPort)通信协议为根据, 实现红外图像数据采集与显示. 重点描述红外图像数据采集与经过LinkPort传入DSP, 图像压缩与经过LinkPort传出DSP以及图像数据缓存与显示, 最后介绍了程序调试过程中的方法. 样机在实验中取得了良好的效果.
8. 期刊论文 邱望标, 李超, 徐苏恒 基于DSP+CPLD的数据采集系统研究 - 工矿自动化 2010, 36(3)  
为了节约成本和提高DSP的利用率, 提出了一种基于DSP+CPLD的数据采集系统的设计方案. 该系统以TMS320F2812为DSP核心处理器, 结合CPLD器件EPM3256进行逻辑设计, 实现了DSP与A/D器件的高速并行工作. 实例应用表明, 该系统充分发挥了DSP的信号处理能力以及CPLD编程简单的优势, 提高了系统的性价比, 具有一定的实用性.
9. 期刊论文 李正彬 基于DSP的快速多通道数据采集板的设计 - 机械工程师 2005, ""(8)  
介绍了一种以DSP器件为CPU的快速多通道数据采集板的硬件设计, 以及多通道数据采集软件的设计和实现.
10. 学位论文 姜建山 基于DSP的一体化光纤法珀应变仪数据采集与处理技术 2003  
本文在查阅光纤传感文献的基础上, 针对光纤法珀应变传感技术现状和现有法珀应变测量仪的优缺点, 在开发新型的基于DSP的一体化光纤法珀应变仪方面做了许多至关重要的工作.  
论文首先阐述了光纤F-P应变传感器的传感原理, 分析了耦合损耗对传感器输出干涉信号的影响, 讨论了实际情况下宽带光源光谱的高斯分布对传感器输出信

号的影响。讨论了法珀应变传感器相位解调的几种方法,如多峰法、离散腔长变换、FFT等。其中选择离散腔长变换解调出传感器的腔长,从而得到应变。

通过分析现有光纤应变测量仪的输出接口特点与方式,在论述了DSP系统的原理、特点、基本框架以及DSP软件开发环境的基础上提出了基于DSP的一体化光纤法珀应变测量仪的实现思路及关键问题。指出完成数据采集和数据处理,显示和键盘控制是实现该基于DSP的一体化光纤应变测量仪的重要环节。其中,数据采集与数据处理是必须首先完成的两个关键环节。

论文对数据采集与处理从硬件和软件两个方面分别做了相应的设计,硬件设计包含DSP的选型、通用异步串行通讯、存储器与DSP的接口设计、DSP监控电路等四个部分。并且,在做大量的用户需求报告的基础上,开发出通用性比较好的应变测量的总体软件。

同时,做了数据采集的实验。为了进一步考核应变测量的可靠性和准确性,利用等强度梁分别做了传感器的离散砣码加载实验和两种不同加载速度的连续加载实验。其中,在连续加载实验中,用样本补零的方法消除了应变变化的周期性跳动。

最后,对需要进一步解决的问题做了简单的讨论,指出开发USB接口通讯方式和解调算法的进一步改进是提高速度的两个重要方面。同时,若选用处理速度更快的处理器和代码的进一步优化也会有助于提高应变测量的速度。

## 引证文献(30条)

1. 马俊锋,李杰,杨小军 图像采集卡在电视跟踪系统中的应用[期刊论文]-[现代电子技术](#) 2010(4)
2. 李业丽,陆利坤,杜峰 嵌入式票据喷码质量控制系统的设计[期刊论文]-[北京印刷学院学报](#) 2009(2)
3. 孟范涛,佟首峰,郭慧,朱贺玲 基于FPGA的高速实时光斑质心检测系统的设计[期刊论文]-[仪器仪表用户](#) 2009(2)
4. 李成,贺洋 基于FPGA的图像采集模块的设计[期刊论文]-[电子设计工程](#) 2009(3)
5. 干戈 一种基于DSP和USB的图像处理系统设计[期刊论文]-[计算机与数字工程](#) 2008(11)
6. 刘艳云 基于FPGA的快速图像处理平台[期刊论文]-[计算机时代](#) 2008(12)
7. 祝长锋,肖铁军 基于FPGA的视频图像采集系统的设计[期刊论文]-[计算机工程与设计](#) 2008(17)
8. 干戈 基于DSP+FPGA的双通道实时图像处理系统设计[期刊论文]-[舰船电子工程](#) 2008(7)
9. 高晓丁,左贺 织物自动检测系统设计与实现[期刊论文]-[纺织学报](#) 2007(12)
10. 康艳霞,曹剑中,田雁,车嵘,孙磊 实时视频处理系统中乒乓缓存的设计[期刊论文]-[弹箭与制导学报](#) 2007(4)
11. 康艳霞,曹剑中,田雁 高速电视测量系统中基于CPLD的视频同步控制[期刊论文]-[弹箭与制导学报](#) 2007(2)
12. 高晓丁,左贺,辛文辉 基于多片DSP+FPGA结构的织物自动检测系统设计与实现[期刊论文]-[中国测试技术](#) 2007(4)
13. 胡湛岚 应用GPS、GSM车辆定位及车载视频监控系统的研究[学位论文]硕士 2007
14. 徐大鹏 实时图像采集系统的DMA通道设计[期刊论文]-[计算机测量与控制](#) 2006(5)
15. 王建平,季学锋,穆道明 基于DSP的多路音/视频采集处理系统设计[期刊论文]-[国外电子元器件](#) 2006(6)
16. 渠丽芹,苏宛新,张勇 四倍速SRAM与Spartan3 FPGA的接口设计[期刊论文]-[电子技术应用](#) 2006(11)
17. 姚智刚,付强 基于DSP和FPGA的电视跟踪系统设计[期刊论文]-[电子工程师](#) 2006(12)
18. 张江红 基于FPGA的非真实感绘制算法设计和优化实现[学位论文]硕士 2006
19. 季学锋 一种基于DSPs的多路音/视频采集处理系统的设计[学位论文]硕士 2006
20. 陈舒维 用于在线测量的图像数据采集系统研究[学位论文]硕士 2006
21. 徐丽清 飞机配电系统汇流条电能质量谐波监测[期刊论文]-[计算机测量与控制](#) 2005(11)
22. 吴建军,姬芳,谢控勤 基于FPGA的智能化I/O接口在飞机测控系统中的应用[期刊论文]-[计算机测量与控制](#) 2005(7)
23. 陈晓庆 基于GPRS技术的远端无线图像采集系统的研制[学位论文]硕士 2005
24. 王大伟 基于USB2.0的高速印刷机图像监控系统[学位论文]硕士 2005
25. 刘志皓 实时多相流数字粒子图像测速(DPIV)系统的研究[学位论文]硕士 2005
26. 林明秀,姚剑敏,许廷发,宋建中 一种外置式视频同步信号发生器的设计[期刊论文]-[液晶与显示](#) 2004(5)
27. 陆家兵,鲍晓静,唐建博 基于PCI总线的视频图像采集系统设计与实现[期刊论文]-[计算机测量与控制](#) 2004(11)
28. 张崇,于晓琳,邓长军 FPGA在图像处理中的应用[期刊论文]-[电子质量](#) 2004(3)
29. 张崇,于晓琳,邓长军 DSP在图像处理中的应用[期刊论文]-[电子质量](#) 2003(12)
30. 李丽莎,佟首峰,王雪松 基于双线阵CCD的数据采集系统设计[期刊论文]-[仪器仪表用户](#) 2010(2)

