

# 基于 FPGA 和 MV-D1024E 相机的图像采集系统

尹朝亮, 艾勇

(武汉大学 电子信息学院, 湖北 武汉 430079)

**摘要:**分析了 MV-D1024E 系列高帧频 CMOS 相机的工作时序和参数,阐述了 CAMERA-LINK 接口协议,并对高速数据流的存储与处理机制进行分析,利用 FPGA 实现了相机的数据接口和控制,并设计灵活的 USB 接口,利用 PC 机作为参数输入和显示界面,完成一个从图像采集到存储、显示的高帧频图像采集系统的设计。该系统可靠性好、集成度高、功耗低,且满足不依赖于 PC 机的图像采集系统的应用要求。

**关键词:** MV-D1024E; FPGA; CAMERA-LINK; 图像采集系统

中图分类号: TP211.6

文献标识码: A

文件编号: 1674-6236(2009)06-0049-02

## Image acquisition system based on FPGA and MV-D1024E camera

YIN Chao-liang, AI Yong

(College of Electronic Information, Wuhan University, Wuhan 430079, China)

**Abstract:** The MV-D1024E series of high frame rate CMOS camera's work parameters are analyzed, the CAMERA-LINK interface protocol is explained, high-speed data storage and processing flow mechanism are analyzed. The data interface and its control of camera is accomplished by FPGA. The flexible USB interface is designed. PC is used to a parameter input and display interface, a high frame rate image acquisition system is designed. The system features high reliability, high integration and low power consumption. The image acquisition system is easily designed.

**Key words:** MV-D1024E; FPGA; CAMERA-LINK; image acquisition system

### 1 引言

图像采集是数字图像处理、图像识别和机器视觉的基础,其应用领域非常广泛<sup>[1]</sup>。主要采用 CCD 或 CMOS 等光电转换器件把光学影像转化为数字信号,然后利用相应的接口将数据输入到处理器中进行图像的数字分析和处理。MV-D1024E 是基于 CMOS 的高帧频系列相机,具有 CAMERA-LINK 接口。CAMERA-LINK 是一种工业应用的高速数据连接协议<sup>[2]</sup>,可为 CCD 或 CMOS 等数字式相机与图像采集系统间提供简单、灵活的通信接口。

通常情况下,图像采集系统以 CCD 或 CMOS 等数字式相机为基础,还需要采集卡来完成数据采集,常见的采集卡有基于 DSP 实现的和基于 FPGA 实现的<sup>[3]</sup>,MV-D1024E 系列相机也有厂家提供的采集卡,它接收到 CAMERA-LINK 的数据,经采集卡简单处理,数据通过 PCI 总线传输到 PC 机。但此类基于 PCI 总线的数据采集方法有一定缺陷,数据只能通过 PCI 接口连接到 PC 机,图像处理的功能只能由 PC 机完成。就使系统不能脱离 PC 机运行,在很多图像处理的应用场合,需要脱离 PC 机,并要求系统的体积小、重量轻、功耗低和便携性好。随着可编程逻辑器件的广泛应用,现场可编程门阵列(FPGA)以其可靠性好、集成度高、功耗低和运算速度高等优势,在高速实时图像采集系统得到广泛应用。这里采用 FPGA 控制 MV-D1024E 系列相机的数据接口,实现了脱离 PC 机的图像采集

收稿日期: 2008-12-21

稿件编号: 200812048

作者简介: 尹朝亮(1986-),男,贵州遵义人,硕士研究生。研究方向:激光通信研究。

卡功能。为方便系统和用户输入,设计了基于 USB 的 PC 机接口。通过 USB 接口,同样可用于脱离 PC 机的系统。

### 2 图像采集系统结构框图

图像采集系统由 CAMERA-LINK 接口、USB 通信接口控制、相机控制及相机数据缓冲存储控制等模块组成,其系统框图如图 1 所示。

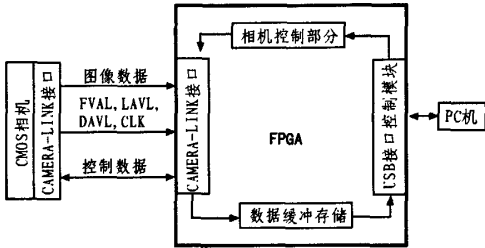


图 1 图像采集系统结构图

核心控制器选用 Altera 的 Cyclone 系列 EP1C6Q240C8。通过 PC 机设定相机的曝光时间、帧频及显示窗口大小等参数,由 USB 将控制命令传送给 FPGA 内的 USB 接口控制模块,其内部集成的相机控制模块根据所接收到的参数,将已固化在 FPGA 内部 ROM 中的相机对应的控制代码传送到 CAMERA-LINK 模块处理,然后通过内部串行模块将控制代码发送给相机。相机得到控制命令后开始工作,通过封装在其

内部的 CAMERA-LINK 模块将图像数据、时钟信号、帧频信号、行频信号、数据有效信号发到 FPGA 的 CAMERA-LINK 模块,经过 FPGA 中的数据缓冲存储模块将高速数据流进行乒乓操作,然后将数据传送给 PC 显示及存储处理。

### 3 图像采集系统的设计

#### 3.1 EP1C6Q240C8 简介

FPGA 主器件是 Altera 公司 Cyclone 系列的 EP1C6Q240C8,具有 5 980 个逻辑单元和 120 000 个典型门资源和 185 个可编程 I/O 端口,最高工作时钟可到 300 MHz 以上,核心供电电压 1.5 V, I/O 缓冲供电电压 3.3 V,通过 JTAG 接口实现系统配置<sup>[9]</sup>。使用的配置器件 EPC4 串行 ROM 容量约为 4 Mbit,可重复编程 50 次左右, JTAG 接口符合 IEEE Std.1149.1 标准。

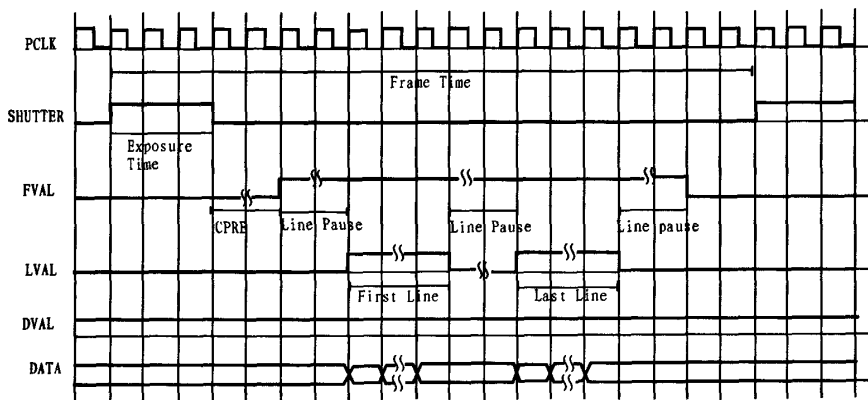


图2 MV-D1024E 相机时序

#### 3.3 相机接口及控制模块设计

MV-D1024E 系列相机具有 12 bit 的数据输出,附加相机的时钟 PCLK、帧频信号 FVAL、行频信号 LVAL 和数据有效信号 DVAL。图 3 为用 FPGA 设计生成的相机接口模块,该模块完成相机数据及各时钟信号的接入,并集成串行接口模块,将用户对相机的控制信号发送到相机,完成相机的参数设置功能。

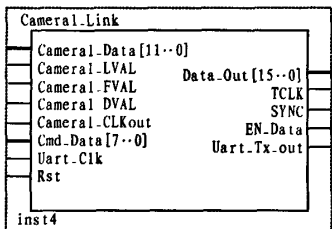


图3 MV-D1024E 相机接口模块

#### 3.4 USB 接口设计

USB 接口用于 FPGA 与 PC 机间的数据和指令的交换,USB(Universal Serial Bus)是通用串行总线,其具高速度、低成本、低功耗、即插即用和使用维护方便等优点,采用 IEEE1394

#### 3.2 MV-D1024E 相机及 CAMERA-LINK 接口简介

MV-D1024E 是高速高动态的 CMOS 相机系列<sup>[9]</sup>,采用 CMOS 主动像元技术,具有 12 位的采样分辨率和 1 024×1 024 的像素分辨率,在此分辨率下帧频能达到 150 帧/s,曝光时间由 10  $\mu$ s~0.41 s,25 ns 步进可调,采用 CAMERA-LINK 接口,用串行口配置相机。CAMERA-LINK 是美国国家半导体公司的驱动平板显示器的 Channel Link 技术的一种扩展技术,其传输率非常高,可达 1 Gb/s,提供高分辨率和各种帧频的数字数据,数据输出采用了 LVDS 格式,速度快而且抗噪较好。根据应用要求,其支持基本(Base)、中档(Medium)、全部(Full)等数字格式,该接口具有开放式的接口协议,兼容性好<sup>[9]</sup>。它适用于 CCD 或 CMOS 等数字式相机与图像采集系统间的通信接口。如图 2 所示,当 FVAL、LVAL 和 DVAL 同时为高电平时,在相机时钟 PCLK 上升沿时数据总路上才有数据。

总线协议,最高带宽可达到 480 Mb/s<sup>[7]</sup>。采用 Cypress 公司的 EZ-USBFX2 系列器件中的 CY7C68013,这是一种基于 8051 单片机的 USB 接口主控制器,它集成了 USB2.0 收发器、串行接口引擎(SIE)和增强型 8051 微处理器,还包括 1 个 8.5 KB 片上 RAM、1 个 4 KB FIFO 存储器及 1 个通用可编程接口(GPIF)。内部 RAM 运行的 8051 程序由固化好的外部存储器设备 EEPROM 提供,与 FPGA 接口如图 4 所示。

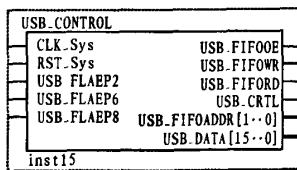


图4 USB 接口模块

#### 3.5 数据缓冲存储控制

图 5 为数据缓冲存储控制的示意图。MV-D1024E 是一款高速高动态的 CMOS 相机系列,经其采集的输出产生高速数据流,必须先经过缓冲存储控制,最后才能通过 USB 模块送

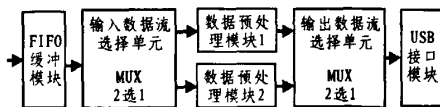


图5 数据缓冲存储控制图 (下转第 53 页)

序是联系应用程序与驱动程序之间通信的桥梁,它封装了一系列板卡操作函数,为应用程序对硬件进行各种设置和操作提供接口<sup>[9]</sup>。与用户直接打交道的是基于 Windows 界面的超声检测仪应用程序,它由超声仪数据采集与处理软件和超声数据分析软件组成。前者负责超声信号的采集、数字滤波和对采集数据的数据库管理;后者负责对测试数据进行计算和分析。超声数据分析软件不仅可以在超声仪上运行,进行现场数据分析、计算,还可以脱离仪器独立运行于普通 PC 机上,可以在普通 PC 机上分析和处理采集的数据。

## 6 试验结果分析

为了验证混凝土检测仪的正确性和有效性,设计了含多种已知缺陷的混凝土试块模型。在 $(500 \times 500 \times 500) \text{ mm}^3$ 的立方体混凝土试块中预埋蜂窝、离析、泥团等缺陷,采用单向测试方法,即检测时一侧某点发射,另一侧所有点同时接收,这样就可以获得多个声时值,基于这些声时值,得到混凝土结构的层析图像。由层析图像可较好地确定混凝土缺陷的位置和缺陷程度。图 4 是内含大小为 $(150 \times 150 \times 150) \text{ mm}^3$ 泥团的混凝土试块的 CT 成像图。试验结果表明,该检测仪能够准确再现混凝土内部缺陷。

## 7 结语

该系统具有层析成像功能,可直观再现混凝土内部结构的强度分布和缺陷的位置,操作简单方便,可靠性高;可实现 4 通道并行采集和 24 通道同时接收,不仅提高了工作效率,而且保证采样点位置的精确一致性,充分利用采样数据之间的相关性,保证层析成像的精度;系统采样位数高达 12 位,信号精度更高,最大采样频率是 30 MHz,声时测读精度可达到  $0.033 \mu\text{s}$ ,从而有提高系统的精度和可靠性。

(上接第 50 页)入 PC 机显示。先采用 FIFO 缓冲模块,然后通过乒乓操作对数据进行处理控制,最后将数据通过 USB 模块送入 PC 机显示。

## 4 PC 机软件设计

PC 机主要用于用户输入和采集数据的显示,通过 Visual C++6.0 编译环境开发,结构简单,容易实现。其流程如图 6 所示,用户通过该界面设置相机的分辨率、曝光时间、开窗大小等参数。

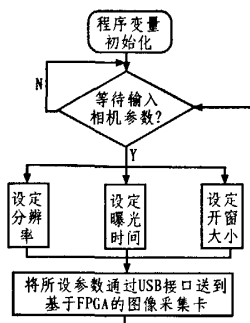


图 6 PC 机软件流程

## 5 结论

应用 FPGA 实现的图像采集系统,完成了对高帧频 CMOS 相机的数据接口和控制,用 FPGA 集成的 USB 接口,既可采用 PC 机作为简单的用户输入要求,又可完全脱离 PC 机,建立脱离 PC 机的图像采集及处理系统。

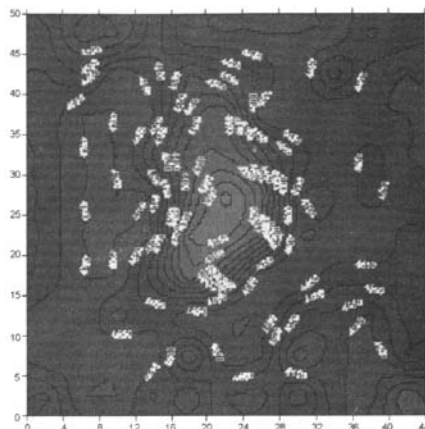


图 4 混凝土试块 CT 成像图

## 参考文献:

- [1] 吴新璇.混凝土无损检测技术手册[M].北京:人民交通出版社,2003.
- [2] 赵祥模,卢胜男,王国强,等.一种网络化的混凝土超声检测系统的设计与实现[J].长安大学学报,2007,5(3):71-75.
- [3] 宋煊生,赵祥模,王国强,等.一种新的混凝土结构层析成像检测系统[J].交通运输工程学报,2006,6(3):73-77.
- [4] 赵祥模,宋煊生,王国强.交通部科技项目:稀土换能器及系统集成的桥梁无损检测技术开发研究投标技术文件[R].西安:长安大学,2004.
- [5] 高月辉,姜培刚,孔凡斌.基于 LabVIEW 与 PCI1714 的高速虚拟示波器的设计[J].自动化技术与应用,2006,11(25):61-63.
- [6] 谭营,许华龙,吴琳.基于 PC/104 的数据采集系统设计[J].微计算机信息,2007,12(32):78-79.

## 参考文献:

- [1] 仲丛久,张芝贤,等.基于 CMOS 传感器的图像采集系统的设计[J].工矿自动化,2008(2):113-114.
- [2] 李珺,王云伟,石俊.基于 Camera Link 标准的图像采集处理系统及其应用[J].西安工程科技学院学报,2007(3):362-366.
- [3] 李宁,汪骏发.基于 Camera link 的高速数据采集系统[J].红外技术,2005(7):31-37.
- [4] Altera 公司.EP1C6Q240C8 Data Sheet [EB/OL].2008.http://www.altera.com.cn/Cyclone Device Handbook.
- [5] PHOTONFOCUS AG 公司. MVD1024E-series user manual [EB/OL].2007. http://www.photonfocus.com/html/eng/products/products.php?prodId=2818 read More=1.
- [6] 王小艳,张会新. CameraLink 协议和 FPGA 的数字图像信号源设计[J].网络与通信工程,2008(7):59-61.
- [7] 马伟.计算机 USB 系统原理及其主/从机设计[M].北京:北京航空航天大学出版社,2004.