

# 基于 FPGA 的新型高速 CCD 图像数据采集系统 \*

魏常伟、袁纵横、张文涛,王培培、邢雅丹 (桂林电子科技大学 电子工程学院, 广西 桂林 541004)

摘 要:介绍一种基于 Actel 公司 Fusion StartKit FPGA 的线阵 CCD 图像数据采集系统。以 FPGA 作为图像数据的控制和处理核心,通过采用高速 A/D、异步 FIFO、UART 以及电平转换、放大滤波、二 值化电路和光学系统实现对图像数据的信号处理,并运用 Visual Studio C++和 Microsoft 公司的基本类 库 MFC 实现对采集数据的显示、绘图、传输控制等。利用搭建的系统平台实现对物体尺寸的测量,通 过对所得的数据进行分析处理,明确测量的精度和可以达到的水平。对该系统在实时监控中的优点 进行分析。

关键词: Fusion StartKit; 电荷耦合器件; 可编程逻辑门阵列; VC++

中图分类号: TN911.73

文献标识码: A

## The new and high image acquisition system of charge coupled device based on FPGA

WEI Chang Wei, YUAN Zong Heng, ZHANG Wen Tao, WANG Pei Pei, XING Ya Dan (Department of Electronic Engineering, Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: Image data acquisition system which based on the linear array CCD of Actel's Fusion StartKit FPGA is introduced. FPGA is used as the controlling and processing core of the image data, meanwhile high-speed A/D, asynchronous FIFO, UART, level switching, amplification filtering, binarization circuit and optical system are used to realize the image data signal processing. Use Visual Studio C + + and Microsoft Company Foundation Class MFC to achieve the display, mapping and transmission control of the data collection. The system platform is built to measure the objects dimension, through analysis and process the data, clear the measurement accuracy and level which the system can reach. The merits of the system in the real-time monitoring are analyzed at the last.

Key words: Fusion StartKit; CCD; FPGA; VC++

CCD 是一种高性能光电转换式图像传感器。它利 用光电转换原理把图像信息直接转换成电信号,这样 便实现了非电量的电测量。同时它还具有体积小、重量 轻、噪声低、自扫描、工作速度快、测量精度高、寿命长 等诸多优点 [1]。现实中许多是利用单片机作为控制核 心,并配备其他的一些外围电路实现 CCD 的数据采集, 速度慢、集成度低[2]。同时也有用 ARM 或者 FPGA 来实 现对数据的处理,虽然速度和集成度提高了,但是许多 都是依靠示波器或数码管来实现测量结果的显示,功能 单一,不利于信号通信的控制 [3]。本文以 Actel Fusion StartKit FPGA 作为控制图像数据的读入和视频信号的 处理器。以自制的光学系统作为单一光信号来源。同时 也介绍了一种新型的图像数据采集系统的设计方 法 — 利用 VC++上位机实现被测量参数的显示和绘 制,不仅测量精度高,而且实时性好。成功实现了光-电-算一体化。

## 1 系统的组成

该系统由光学系统、FPGA 控制和驱动系统、上位机 显示及数据处理系统三部分组成, 具体结构如图 1 所 示。

首先,使用自制的光学系统产生稳定的光源投射到 被测物体上,经物镜成像在 CCD 光敏元件阵列上。利用 FPGA产生5路CCD驱动信号驱动TCD1703C,同时采用

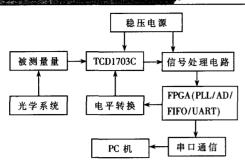


图 1 系统的组成框图

稳压电源来保证线阵 CCD 正常工作,实现 CCD 光电信号的转换。其次,CCD 的输出经过放大、滤波及二值化电路实现对输出信号的处理。二值化信号输入到 Fusion StartKit 开发板的模数转换器中,实现模拟到数字信号的转换。然后,利用异步先进先出寄存器(FIFO)作为缓存器实现采样速率和串口速率的匹配。最后,信号经过串口通信(UART)发送到上位机显示处理,完成一次图像信号的处理。

## 2 系统的硬件设计

#### 2.1 光学系统

光学系统的结构如图 2 所示。主要由光学底座、光学支架、中空铝管、透镜、LED 光源、滤光镜等组成。光学底座主要起到固定光学仪器的作用,光学支架起到支撑光学仪器的作用,将 LED 光源、透镜、滤光镜和 CCD 装在中空的铝管中防止外界光信号的干扰。同时在中空铝管中间开了一个小槽用于对被测量物的测量。本系统为了提高测量灵敏度选用波长为 500 nm 左右的 LED 作为发光源,其亮度可以利用外部的可调电阻进行调节,此时 TCD1703C 的光谱响应度接近 100%。

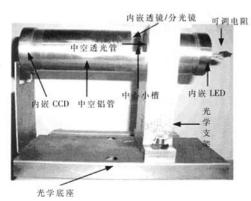


图 2 光学系统结构图

## 2.2 线阵 CCD 传感器

本系统利用日本东芝公司生产的 TCD1703C 线阵 CCD 作为图像传感器。TCD1703C 具有 7 500 个像敏单元数,像元尺寸为 7 μm×7 μm; TCD1703C 具有灵敏度高、暗电流低等特点,工作电压为单一的 5 V,是二相输出的线阵 CCD 器件。主要用于通信传真、图像扫描、光学字符阅读机等场合 $^{[4]}$ 。 TCD1703C 传感器共需要 5 个 5 V 的驱动时钟(SH、 $\varphi$ 1E、 $\varphi$ 2E、RS、CP)。其中移位脉冲 SH 为 CCD 一帧信号的起始标志。驱动信号 $\varphi_1$ 、 $\varphi_2$  为电荷转移驱动,两者是反向的信号,占空比为 1:2。复位脉冲 RS 占空比为 1:4,钳位脉冲 CP 是 RS 的移位产生的。具体的时序如图 3 所示。

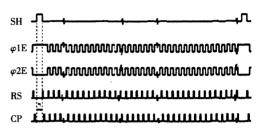


图 3 TCD1703C 的五路驱动信号时序图

## 2.3 信号的放大滤波及二值化

由于 CCD 视频输出信号含有复位脉冲和噪声信号的干扰,因此其输出信号不能直接输入到数模转换模块进行 A/D 转换,必须进行滤波和二值化以后才能进行数模转换<sup>[5]</sup>。本设计选用一块高精度、高稳定性的放大器 OP37 进行有源低通滤波。同时在对图像灰度要求不高的系统中,为提高系统处理速度和降低成本,通常选用二值化图像。二值化模块也是选用了 OP37 进行设计的。其工作原理:当 CCD 视频信号的幅度大于阈值电压时,电压比较器反相输入端的电位)时,电压比较器输出为高电平; CCD 视频信号小于等于阈值电压时,电压比较器输出为低电平; CCD 视频信号经电压比较器后输出的是二值化方波信号。电路原理图如图 4 所示。

## 2.4 可编程逻辑门阵列(FPGA)

本设计中利用 Actel 公司最新一款 FPGA 开发板 Fusion StartKit,它是目前世界上唯一一款含有模拟功能的 FPGA。它内部含有超大规模逻辑电路,逻辑门为 60

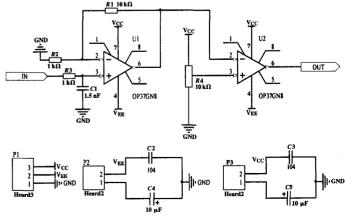


图 4 信号放大滤波和二值化电路原理图

《电子技术应用》2010年第4期

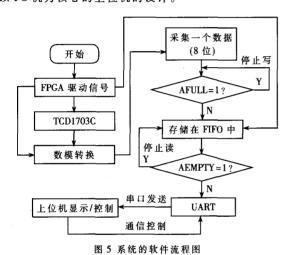


万门,完全满足该设计的要求。在此主要利用其内部的数模转换实现对二值化信号的 A/D 转换。考虑到 A/D 的采样速率相比较于串口传输速率要高很多倍,因此先将 A/D 采集的结果放到异步先进先出寄存器 FIFO 中进行缓存,然后再经过串口发送到 PC 机进行处理和显示。对于异步 FIFO 的配置主要是将写时钟和 A/D 的采样时钟设置为一致,读时钟和串口的发送时钟一致,保证数据传输的完整性和稳定性。

#### 3 系统的软件设计

#### 3.1 软件流程图

图 5 所示为系统的软件流程图。本系统软件设计主要包括两大部分:(1)以 FPGA 为核心的下位机设计;(2)以 PC 机为核心的上位机的设计。



3.2 下位机的设计

下位机主要是利用 Verilog HDL 语言编程实现对数据的采集、存储和发送。首先,通过开发板上面的锁相环产生高频信号,然后利用计数方法进行分频,同时利用PWM 方法进行占空比的调节,产生所需要的 5 路驱动信号,其驱动频率设置为 250 kS/s。其次,通过专用的仿真软件 ModelSim SE 进行时序仿真,仿真波形如图 6 所示。最后,通过 Libero 自带的 SmartGen 软件调用开发板上的 A/D 模块、存储器模块和串口模块。其中数模的采

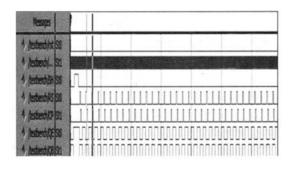


图 6 ModelSim SE 仿真波形图

样速率设置为 550 kS/s,采样位数设置为 8 位;输入通道由模拟配置多路选择器(ACM)进行配置,本系统选择 AVO 通道进行模拟数据的采集; 异步 FIFO 存储器的存储深度设置为 7 500,每位的宽度设置为 8 位;UART 发送模块选择 COM1 通道进行数据传输,传输速率设置为 115 200 b/s。

#### 3.3 上位机的设计

Visual C++是 Microsoft 公司出品的可视化编程产品,是开发 Windows 应用程序的强有力工具。本设计中利用 VC++提供的通信控件——Miscrosoft communication controls 和 MFC APP Wizard (exe)创建单文档的对话框实现上位机界面的设计。其中包括系统日期、时间的采集和显示、串口通信的控制和串口的参数设置、采集数据的显示和清除、信号类型和采集信号幅度的显示、采集数据的动态绘制等。

## 4 实验现象、结果

将上述所涉及到的光学系统、FPGA 开发板、外围信号的处理电路和 PC 机等按所设计的系统框图搭建成新型高速图像数据采集系统。当光信号经过透镜后在 CCD 的感光面上出现一个和小孔一样大小的光斑,小孔的直径设置为 2 mm。在上述光学系统中空铝管的小槽处放置一条直径为 1.25 mm 的钢丝,当光信号透过小孔打在钢丝上面后,经过透镜成像后在 CCD 感光面上出现阴影,因此光斑的直径明显减小,CCD 输出的低电平脉宽变窄。在上位机显示的数据和绘制的波形如图 7 所示。接收的数据为 1 299.948 μm,和实际的钢丝直径相差为49.948 μm,由此可见测量精度非常高。同时从绘图框中可以看到输出的脉冲波,相邻两个高电平之间为一帧CCD 视频信号,低电平所对应的为 CCD 感光面所感应

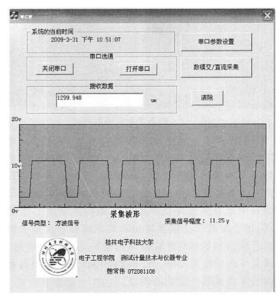


图 7 上位机数据显示和波形绘制界面

rait &

的光斑直径,它是由 A/D 采样的低电平数目乘以每个低电平所代表的像元尺寸而得到的。在上位机源程序中利用小孔直径减去光斑直径即为钢丝直径。

按照同样的实验测量方法对不同钢丝的直径进行测量,从上位机接收到的测量结果如表1所示。

表 1 对不同钢丝直径进行测量数据表

实测	实际值/mm	测量值/mm	绝对	相对
次数			误差/mm	误差/%
1	1	1.041 36	0.041 36	4.136
2	3	2.934 85	0.065 15	2.172
3	5	5.078 54	0.078 54	1.571
4	6	5.913 13	0.08687	1.447
5	8	8.094 52	0.094 52	1.181

从表中可以看出,随着被测钢丝直径的增大相对误差越来越小,测量精度可以达到几十个微米量级。满足一些工厂对被测量钢丝实时测量监控的要求。当发现测量数据出现异常时,可以从被测数据和波形中观测出,通过停止串口通信和其他生产仪器的工作,从而实现对故障的排查和设备的维修等。

本文提出一种基于 FPGA 的线阵 CCD 图像数据采集系统的实现方法,该系统在 Actel 公司的 Fusion StartKit上实现,通过 SmartGen 开发组件定制系统所需的功能模

块,具有开发周期短、集成度高等特点。同时利用上位机 实现图像数据的处理和显示,有利于实现工厂生产中的 实时监控。系统软硬件均采用编程实现控制,设计灵活 可靠。实验证明可将本系统应用于工程实践当中。

#### 参考文献

- [1] 王庆有.CCD应用技术[M].天津:天津大学出版社,2000.
- [2] 袁绍藻.采用徽机进行数据处理的 CCD 摄像动态测径 仪[J]. 仪器仪表学报,1989,10(3):297-303.
- [3] MIYATA E, NATSUKARI C, AKUTSU D, et al. Fast and flexible CCD-driver system using fast DAC and FPGA Elsevier Seienee.2000(8).
- [4] 日本 TOSHIBA 公司.电荷耦合器件手册[M]. TOKYO: 日本 TOSHIBA 公司.1998.
- [5] 郭华,邵东向.CCD 输出信号的电处理方法[M].传感器技术,1999,18(1):39-41.
- [6] BATLLE J, MARTI J, RIDAO P A. New FPGA/DSPbased parallel architecture for real-time image processing. Real-Time Imaging, 2002(8):45-56.

(收稿日期:2009-10-22)

## 作者简介:

魏常伟,男,1985年生,硕士,主要研究方向:信息处理、 测控技术。

## (上接第76页)

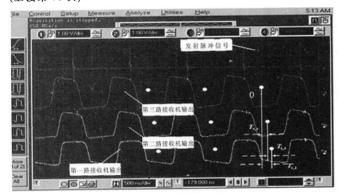


图 7 接收机波形测试

该系统是基于室内定位技术低成本、低功耗、低复杂度的要求而设计的,在实现定位功能的前提下,基于能量的非相关检测技术使接收机前端电路简单,TDOA定位方式又避开了各个基站时钟同步的难点,这两个技术的应用都有效地降低了系统实现的复杂度。实测表明,采用了电荷泵式数字锁相环的超宽带定位接收机系统具有较强的鲁棒性,输出的相位抖动在2ns以内,基本满足室内定位的要求,对今后IR-UWB中长距离定位系统的实现具有一定的参考意义。

## 参考文献

[1] UGUR C. Charge-pumping-loop concept for static MOS/

- RAM cells[J].IEEE Journal of Solid-State Circuit, 1978,14(3):599-603.
- [2] MOLISCH A F.Status of models for UWB propagation channel[R]. Channel Model Subcommittee, IEEE 802.15.4a Channel Model (FinalReport)[EB/OL]. http://www.ieee802.org/15/pub/TG4a.html, Aug. 2004.
- [3] ISHIYAMA Y, OHTSUKI Y. Performance comparison of IR-UWB using RAKE receivers in UWB charnelmodels[C]. Joint UWBST & IWI-JWBS, 2004.5: 341-345.
- [4] Roland E Best, 著.锁相环设计、仿真与应用[M].李永明, 等译.北京:清华大学出版社,2007.
- [5] 张厥盛,郑继禹,万心平.锁相技术.西安:西安电子科 技大学出版社,2006.

(收稿日期:2009-11-18)

## 作者简介:

王博,男,1985年生,在读硕士研究生,主要研究方向: 超宽带室内定位技术。

王玫,女,1963年生,博士,教授,主要研究方向:扩 频通信,UWB通信与定位。

樊孝明,男,1971 年生,讲师,主要研究方向:超宽带无线通信。

《电子技术应用》2010年第4期

## 基于FPGA的新型高速CCD图像数据采集系统



作者: 魏常伟, 袁纵横, 张文涛, 王培培, 邢雅丹, WEI Chang Wei, YUAN Zong Heng,

ZHANG Wen Tao, WANG Pei Pei, XING Ya Dan

作者单位: 桂林电子科技大学电子工程学院,广西,桂林,541004

刊名: 电子技术应用 ISTIC PKU

英文刊名: APPLICATION OF ELECTRONIC TECHNIQUE

年,卷(期): 2010,36(4)

被引用次数: 0次

## 参考文献(6条)

1. 王庆有 CCD应用技术 2000

2. 袁绍藻 采用微机进行数据处理的CCD摄像动态测径仪 1989(3)

3. MIYATAE.NATSUKARI C.AKUTSU D Fast and flexible CCD-driver system using fast DAC and FPGA 2000(8)

4. 日本TOSHIBA公司 电荷耦合器件手册 1998

5. 郭华. 邵东向 CCD输出信号的电处理方法 1999(1)

6. BATLLE J. MARTI J. RIDAO P A New FPGA/DSPbased parallel architecture for real-time image processing 2002(8)

本文链接: <a href="http://d.g.wanfangdata.com.cn/Periodical\_dzjsyy201004048.aspx">http://d.g.wanfangdata.com.cn/Periodical\_dzjsyy201004048.aspx</a> 授权使用: 陝西理工学院(sxlgxy), 授权号: d5cf70bd-61d4-4745-98ed-9df20108a4c3

下载时间: 2010年9月15日