

基于 FPGA 的机器人图像监视系统

林 森, 刘晓平, 高 鹏, 周 宁, 曾锦韬

(北京邮电大学 自动化学院, 北京 100876)

摘要: 基于 FPGA 开发的机器人 VGA 视频监视系统。该系统可将经模拟摄像头得到的数据通过处理后直接送到显示器, 节省了计算机的处理过程; 系统预留出外部接口和程序空间, 有很好的再开发性。根据输入视频信号和输出视频信号的不同格式, 讨论了用 Verilog 硬件描述语言设计从 YcrCb 到 RGB 格式的转换器的方法。

关键词: 可编程器件 硬件描述语言 实时图像 VGA 显示器

工业机器人往往在无人现场监视的情况下工作, 这就要求工作人员能在控制室中实时监视机器人的运动状态, 了解机器人周围的工作环境, 及时发现机器人运动时出现的故障。最好的监视手段就是实时视频监视。随着计算机、多媒体和集成电路等技术的发展, 各种大规模集成电路的出现为视频信号数字化处理提供了有效手段。利用可编程器件 FPGA 实现的 VGA 彩色显示控制器已有很多的实际应用。本设计采用先进的 FPGA 芯片, 通过硬件描述语言 Verilog 设计模块控制器实现各个系统模块间的通信及控制, 通过 Modelsim 软件对系统功能模块进行仿真综合, 在 VGA 显示器上得到十分清晰的图像。系统预留出一定的程序空间, 可根据不同现场需要对图像进行诸如小波变换、图像增强等处理。

1 系统整体结构

系统整体结构框图如图 1 所示。

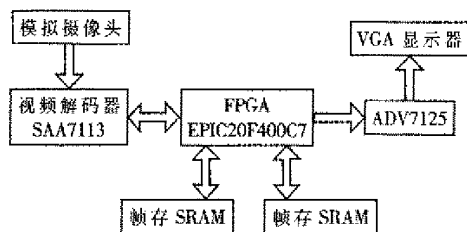


图 1 系统整体结构框图

目前数字监视系统已在某些领域取代了模拟监视系统, 但与数字摄像头相比, 模拟摄像头在高分辨率和变焦方面仍占有优势。根据机器人实际工作情况, 本设计选用高性能的模拟摄像头来采集视频信号。

模拟摄像头输出的视频信号中除了图像信号外, 还有场同步、行同步、开槽脉冲等信号, 它们和图像信号混合在一起, 所以不能直接对其进行 A/D 转换。要得到图像数据, 就要对视频信号进行必要的同步分离。本系统采用 Philips 公司的增强型可编程视频解码器 SAA7113,

通过 FPGA 配置其寄存器, 使其输出标准 ITU 656 YUV4:2:2 格式(8 位)VPO 数据; 通过 Verilog 语言设计的 PC 总线控制器, 控制两个多功能实时输出端口, 并可以用来校验是否写入操作正确; 通过 PC 总线对地址 02H 进行配置可以得到想要的片内信号源^{[1][2]}。

系统选用 EP1C20 为 FPGA 主芯片, 作为 Cyclone 系列芯片中功能最强大的芯片, 其运算速度快, 具有 20 060 个逻辑单元, FPGA 内部有 PLL, 可以用 50MHz 的时钟产生 SRAM 及 VGA 控制器所需要的时钟。FPGA 内部结构非常适合数字视频处理, 同时技术成熟, 完全可以用来实现对机器人运动的视频监视。

帧存是图像处理器与显示设备之间的数据通道, 因此要显示的图像数据首先存放在帧存中, 然后再输出显示。帧存的设计是图形显示系统设计的关键。采集的一帧图像是 800×600 像素, 每像素用 2 字节表示, 每帧图像 800×600×16bit=7500kbit, 分成奇数场和偶数场分别存储在两片 SRAM 中, 则每片 SRAM 存储 3750kbit 的图像数据, 因此选用两片 256K×16bit=4Mbit 的静态存储器(SRAM)ISSI IS61LV25616-10T 芯片作为图像帧存, 并用 FPGA 设计帧存控制器, 从而大大减小电路板的尺寸, 增加系统的可靠性和设计灵活性。FPGA 作为逻辑控制芯片, 负责识别源信号, 将图像数据按照一定的格式写入帧缓存, 同时以固定的速率从帧缓存中读出数据并产生相应的同步信号, 一同送往 DAC。

视频输出模块采用 ADI 公司的 VGA DAC ADV7125KST50, 其与 FPGA 间的接口为标准的数字 VGA 信号, 同时可配置为 8 位输入。ADV7125KST50 包括三路 8 位 D/A 转换器并与 RS-343A/RS-170 接口输出兼容。

ADV7125KST50 在本系统中的硬件设计如图 2。

2 系统功能模块

2.1 各功能模块设计

系统通过 Verilog 硬件描述语言设计的 PC 总线控制

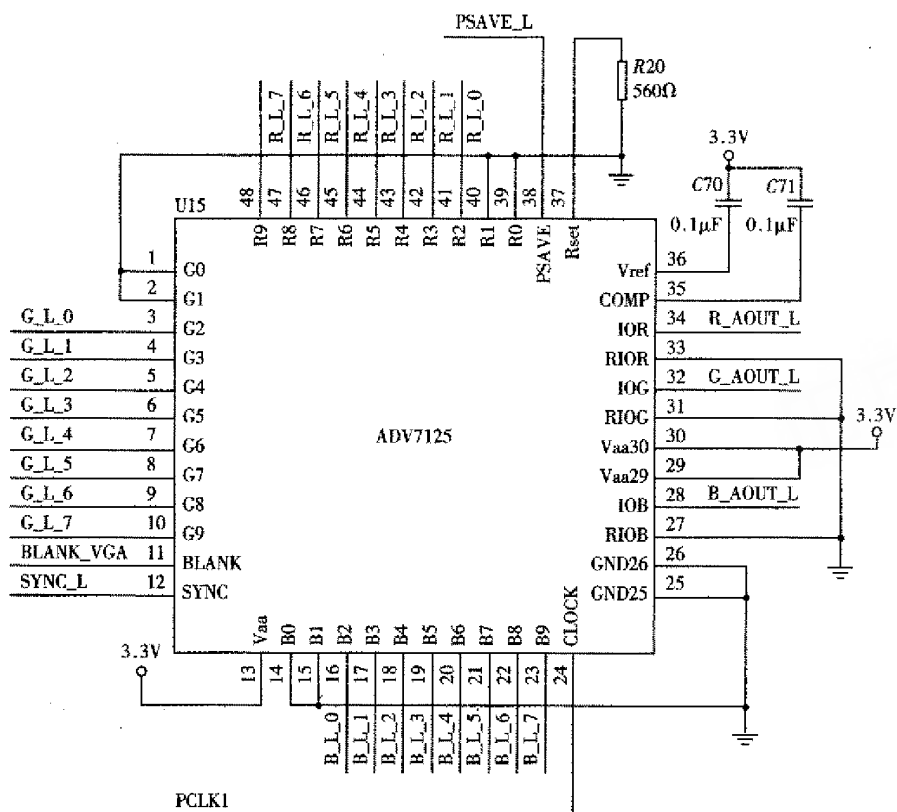


图 2 ADV7125KST50 硬件设计

器与 SAA7113 芯片完成原始图像的处理与传输。PC 控制核的设计采用自顶而下的方法,分为三个模块:PC_top 模块是顶层管理模块,用来生成当前 PC 控制核的工作状态,把命令字信号送到 PC_cmd 模块;PC_cmd 模块的核心部分是命令状态机,该模块的主要功能有两个:一是把 PC_top 模块发送的 start、write、read、stop 四个命令信号转化命令码发送到 PC_controller 模块,二是实现接收数据的串并转换;PC_controller 模块负责 PC 接口,最终实现 PC 总线信号 SCL 和 SDA 的启动、停止、读、写、确认等具体操作的时序关系^[5]。

SRAM 控制器完成对帧存的数据存储和读取,SRAM 控制器的结构包括系统控制接口模块、CMD 命令解析模块、命令响应模块、数据通路模块共四个模块。系统控制接口模块用于接收系统的控制信号,进而产生不同的 CMD 命令组合;CMD 命令解析模块用于接收 CMD 命令并解码生成操作指令;命令响应模块用于接收操作指令并产生 SRAM 的操作动作;数据通路模块则用于控制数据的有效输入输出。

当 FPGA 向 SRAM 存储数字视频信号时,用 SAA7113 的 LLC2 作为 FPGA 内部同步时钟信号;当 FPGA 传输数字视频信号时,读选通信号 Clk 作为内部同步时钟信号。当有 VS 上升沿时,如果 RTSO 为低电平,则表明奇数场即将到来,产生 Pin 高电平信号,对 Pin 取反作为

SRAM(ODD)的写信号 WE1;如果 RTSO 为高电平,则表明偶数场即将到来,产生 PinEven 高电平信号,对 PinEven 取反后作为 SRAM(Even)的写信号 WE2,WE1 和 WE2 经过与门后产生两个 SRAM 的写选通信号 WE。此外,由 Pin 和 PinEven 产生 PinAll 信号作为选择内部同步时钟的控制信号。由 FPGA 芯片产生的 Ramodd(OE1)和 RamEven(OE2)信号,分别用作 SRAM(ODD)和 SRAM(EVEN)的读信号,OE1 和 OE2 经过与门后产生两个 SRAM 读选通信号 OE。当 PinAll 为高电平时,表示 FPGA 正在向 SRAM 存储数据,此时用 WE1 作为 SRAM(ODD)的片选信号 CE1,用 WE2 作为 SRAM(EVEN)的片选信号 CE2;当 Pin 为低电平时,表示正在从 SRAM 读取数据,此时用 OE1 作为 SRAM(ODD)的片选信号 CE1,用 OE2 作为 SRAM(EVEN)的片

选信号 CE2。

VGA 控制器实现视频信号的处理,并将图像显示在 VGA 显示器上。在 VGA 中,水平同步脉冲在光栅扫描线需要回到水平开始位置,即在屏幕左边时插入,垂直同步脉冲在光栅扫描线需要回到垂直开始位置,即在屏幕上方时插入。复合同步脉冲是水平同步脉冲和垂直同步脉冲的组合。RGB 为像素数据,当消隐有效时,RGB 信号无效。VGA 主要参数的工业标准为:像素输出频率为 25.175MHz;行频(线频率)为 31.469kHz;场频(刷新率)为 59.941Hz^[4]。图 3 是 VGA 行扫描、场扫描的时序图。

2.2 YCrCb 到 RGB 格式的转换器设计

在 SAA7113 所提供的多种数据输出格式中,ITU656 格式在 8 位输出管脚上直接输出与像素时钟相对应的像素灰度值。由于 SAA7113 是 YUV 输出,而目前所有的显示器都采用 RGB 值驱动,这就要求在显示每个像素之前,必须把彩色分量值转换成 RGB 值。根据 SAA7113 数据手册的输入标准以及系统的时钟,需要对输入的数据做一个延时,调整 Y、Cb、Cr 的顺序,有效视频信号延迟一个周期,而对准信号要延迟两个周期。本系统通过 Verilog 语言设计了一个从 YCrCb 到 RGB 格式的转换器。

YCrCb 转换到 RGB(注意到 $0.299+0.587+0.114=1.0$,三

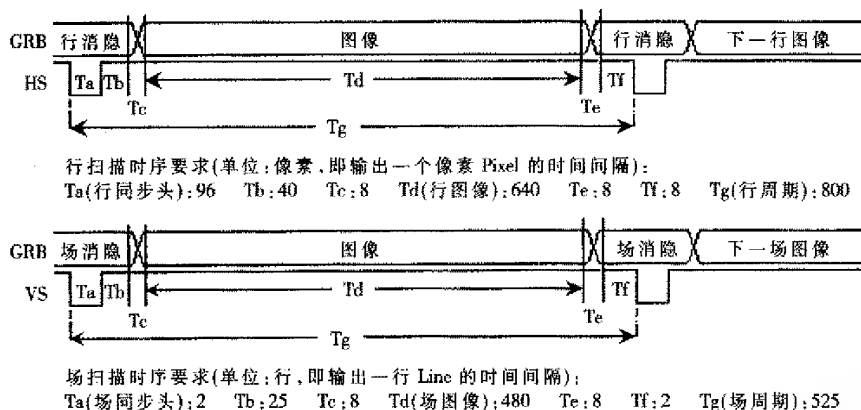


图3 VGA行扫描、场扫描的时序图

原色的系数之所以不同是因为人的眼睛对不同波长的颜色有不同的敏感度):

$$Y = 0.299R + 0.587G + 0.114B$$

$$CB = -0.1687R - 0.3313G + 0.5B$$

$$CR = 0.5R - 0.4187 - 0.0813$$

RGB 转换回 YCRCB:

$$R = Y + 1.402CR$$

$$G = Y - 0.34414CB - 0.71414CR$$

$$B = Y + 1.772CB$$

2.2.1 YcbCr 到 RGB 变换器接口说明

```
module yuvrgb(
    clk,           //时钟输入
    rst,           //复位输入
    y_in,          //变换前 Y 分量输入
    cb_in,         //变换前 Cb 分量输入
    cr_in,         //变换前 Cr 分量输入
    ena_in,        //待变换数据使能,当它为高时,输入数据有效
    R_out,         //变换后 R 分量输出
    G_out,         //变换后 G 分量输出
    B_out,         //变换后 B 分量输出
    ena_out        //变换后数据使能输出
);
```

的视频图像传输,并可通过 Verilog 硬件描述语言设计各种控制模块并实现模块间的通信。这个平台可以对视频信号进行高质量的传输,还可以根据现场需要在今后的设计中对视频信号进行一系列的图像处理,具有很好的再开发性。

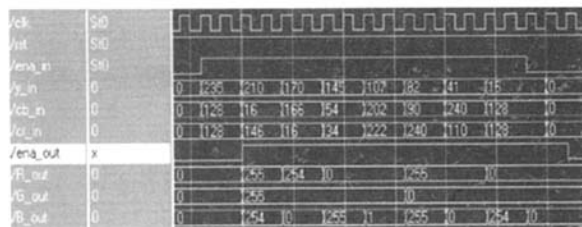


图4 变换器时序仿真图

参考文献

- [1] 张晓健.视频解码芯片 SAA7113 的初始化与控制[J].电子设计应用,2003,(8).
- [2] PHILIPS Corporation.SAA7113 DATA SHEET[Z].1999-7-1.
- [3] 陈海燕.PC 串行通讯的软件实现[J].国防科技大学学报,1996,(4).
- [4] ROBIN M,POULIN M.视频和音频系统的设计与安装.人民邮电出版社,2003.

(收稿日期:2006-09-15)



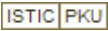
EOC——即插即用并行以太网联接解决方案

北京东方嘉科数码科技有限公司(OTECH)推出 EOC(EthernetOnChip)单片智能以太网控制器,为工业控制中单片机、DSP 等控制器带来即插即用的高速并行以太网联接方案,使设备上网非常简单,再也不用为操作系统和协议栈的移植而烦恼。

EOC 是一个即插即用型高密度、小体积的并行以太网模块,使用户在单片机或 DSP 等联接以太网不便利的系统中,通过 8 位并行总线方便地引出单个或多个以太网接口。EOC 内嵌实时操作系统,固化有 ARP,ICMP,RARP,IP,TCP,UDP,WEB SERVER 等协议,并且可通过 USB 在线升级。用户不需要关心协议本身的实现,只要向并行总线写入数据就可以按一定的协议发送数据,模块收到数据时向设备发送中断,以便其及时读走数据。EOC 能加速用户产品的上市时间,降低系统的集成成本,降低以太网的设计难度,不需要专门的以太网协议知识,只需要关心自己的应用程序,就可以使设备上网。详细信息请访问 www.otech.cn。

(北京世纪同人广告有限公司供稿)

基于FPGA的机器人图像监视系统

作者: 林森, 刘晓平, 高鹏, 周宁, 曾锦韬
作者单位: 北京邮电大学, 自动化学院, 北京, 100876
刊名: 电子技术应用 
英文刊名: APPLICATION OF ELECTRONIC TECHNIQUE
年, 卷(期): 2007, 33(3)
被引用次数: 0次

参考文献(4条)

1. 张健 视频解码芯片SAA7113的初始化与控制[期刊论文]-[电子设计应用](#) 2003(08)
2. PHILIPS Corporation SAA7113 DATA SHEET 1999
3. 陈海燕 I2C串行通讯的软件实现[期刊论文]-[国防科技大学学报](#) 1996(04)
4. ROBIN M. POUUN M 视频和音频系统的设计与安装 2003

相似文献(10条)

1. 期刊论文 邱国华 用硬件描述语言在可编程器件中实现UART功能 -[电子工程师](#)2003, 29(6)
简要介绍了通用异步收发器(UART)的功能,叙述了这些功能在可编程器件中的实现,提出了对设计进行仿真应注意的一些问题.可编程器件的编写方式是硬件描述语言.
2. 学位论文 黄庆 可编程器件加密技术在网教学中的应用 2000
近年来,为了提高产品的集成度、减小体积、缩短开发周期,数字可编程器件得到了广泛的应用.同时,由于系统复杂度的不断增加,采用传统的设计方法很难在短时间内完成设计任务.这时,出现了基于硬件描述语言的设计方法.该文首先论述了网教学系统及相关技术,然后就其中的关键技术加密算法进行了讨论,并论述了采用FPGA来实现双通道三重DES加密算法的设计思路,同时也对基于VHDL的FPGA设计方法进行了阐述.并在此基础上采用ACTEL的FPGA—42M24实现了双通道三重加密算法,经大量测试功能完全正常,已被某通讯公司采用,并拟将应用于网教学中.
3. 期刊论文 方庆喆, 倪国强, 王小燕, 李鑫 采用可编程器件实现I2C接口 -[仪器仪表学报](#)2002, 23(5)
采用硬件描述语言AHDL在可编程器件上实现I2C总线主控制器模式接口,可供没有I2C总线接口的智能控制器接入I2C总线,以简化系统软、硬件设计的难度,并具有接口简单、可以直接接入高速并行总线、资源消耗小等特点.
4. 学位论文 吴宗军 PCI总线接口设计 2000
该文的主要内容是应用可编程器件FPGA来作PCI总线目标模块设计.文中首先对PCI规范作了一个系统的说明,分析了PCI总线目标模块的大致结构、工作原理和设计难点,并阐述了现场可编程门阵列FPGA的性能、特性、使用方法、开发流程,以及相关的开发工具的简要介绍;然后分析了可编程器件在PCI总线产品设计中的可行性和应用前景,最终提出了一种采用FPGA实现PCI总线目标模块的设计方案,并采用Xilinx公司生产的两万门FPGA, XCS20,以目前流行的可编程器件开发工具、硬件描述语言VHDL作为开发手段,设计出PCI总线目标模块的实现电路,并通过了实际的PCI图象控制卡验证.为今后对PCI总线接口进一步的研究奠定了基础.
5. 期刊论文 郭锋, 刘凯 用VHDL语言设计数字系统实例 -[微处理机](#)2001, 33(3)
以微控制器(M68HC05)为例,说明采用硬件描述语言进行数字系统设计的方法.这一过程主要包括:体系结构的确立、状态机的抽取、行为模型的建立与模拟、结构模型的建立与模拟以及可编程器件的实现.采用两级建模和模拟技术可提高系统的实现效率并降低出错可能性,缩短开发周期.同时软件技术的引入为硬件开发带来了新方法.
6. 学位论文 商佳宜 广域电网相量同步测量装置的研制 2005
如何实现电力系统中相角等电量的异地同步检测是电力系统的一大技术难题,本文所探讨的广域电网相量同步测量装置是解决这个问题的研究热点.广域电网相量同步测量装置是在相角测量单元(PMU)的基础上发展出来的,利用GPS高精度授时信号为时钟,采用DSP芯片为处理器,能够准确测量电网有关相量,并通过网络将数据发送至上层.本文的第一章介绍了广域电网相量同步测量装置的基本情况,国内外的发发展现状.第二章介绍了广域电网相量同步测量装置主电路结构图,详细说明了核心电路自适应等间隔A/D转换电路的结构和工作原理,以及PMU计算测量相角的算法原理.第三章详细介绍了EDA技术、硬件描述语言的相关概念,以及可编程器件的原理和厂商情况,包括CPLD和FPGA等.结合广域电网相量同步测量装置的DSP接口电路和锁相电路阐述可编程器件的整个设计流程,并且还介绍了其它一些相关电路的可编程设计.第四章探讨了运用可编程技术设计数字锁相环和数字倍频器的相关问题,为以后电路设计拓展更多的方法.
7. 会议论文 杨虹, 牛旭花 A/D采样控制器的设计 2006
介绍了如何用CPLD/FPGA可编程器件和VHDL硬件描述语言来实现A/D采样控制器,以及在编程时需要注意的问题,为A/D采样控制器的实现提供了一种新的解决方案.
8. 学位论文 徐义翔 基于PCI总线的自适应温度控制系统设计与实现 2005
温度控制系统在工业控制中得到广泛应用,适用于机械、冶金、电力、化工、纺织、食品、陶瓷等行业.而基于PCI总线的自适应温度控制系统由于其接口设计复杂,采集传输速率高而成为当前工业控制领域具有重要意义的研究方向.
本系统基于计算机PCI总线结构,通过采集来自温度控制现场工作温度模拟量,经过A/D转换,传至工控计算机上的自适应温度控制软件系统,运用基于Popov超稳定性理论推导出的MRAC算法计算出控制量,主回路采用PWM控制方案.
本文主要内容分两大块,一块是基于可编程器件CPLD的PCI总线接口以及断偶检测、冷端补偿、采样放大电路设计、A/D转换,一块是针对PCI接口的驱动软件和基于MRAC控制算法的温度控制系统软件的设计.文中首先对PCI规范作了一个简要说明,分析了PCI目标模块和后台控制模块的结构、工作原理和设计要点,并阐述了XC95288系列CPLD的性能、特性、使用方法,提出了采用Xilinx公司生产的64000门的CPLD, XC95288XL-7TQ144C器件,用目前流行的硬件描述语言VerilogHDL作为开发手段,设计出PCI总线目标模块和后台控制模块,并将CPLD芯片运用到I2路温度控制系统的PCI接口部分,同时设计了断偶检测、冷端补偿、A/D转换、采样放大电路.开发了基于PCI接口的驱动软件,实现了I/O读写功能.开发了工控计算机上的温度控制系统软件,使用了MRAC控制律作为核心控制算法.最后整个系统通过了实际工作状态的验证.为今后在PCI总线上开发大规模数据采集系统的研究工作奠定了基础.

9. 会议论文 [牛旭花, 侯华敏, 支凌云, 杨虹 A/D采样控制器的设计](#) 2004

介绍了如何用CPLD/FPGA可编程器件和VHDL硬件描述语言来实现A/D采样控制器, 以及在编程时需要注意的问题, 为A/D采样控制器的实现提供了一种新的解决方案.

10. 会议论文 [郭锋, 戴迎君, 侯伯亨 用VHDL语言设计数字系统实例](#) 2001

文中以微控制器(M68HC05)为例, 说明采用硬件描述语言进行数字系统设计的方法. 这一过程主要包括: 体系结构的确立、状态机的抽取、行为模型的建立与模拟、结构模型的建立与模拟以及可编程器件的实现. 采用两级建模和模拟技术可提高系统的实现效率并降低出错可能性, 缩短开发周期, 同时软件设计的引入为硬件开发带来了新方法.

本文链接: http://d.g.wanfangdata.com.cn/Periodical_dzjsyy200703013.aspx

授权使用: 陕西理工学院(sxlgxy), 授权号: 3aac95aa-2e5a-4345-8752-9df20112643e

下载时间: 2010年9月15日