基于 FPGA 的图像字符叠加器设计

赵凤怡

(华中师范大学武汉传媒学院 传媒工程系,湖北 武汉 430205)

摘要:视频字符叠加器是在视频信号中混入字符信号,从而在屏幕的特定位置上与图像信号同时进行显示的设备。该文介绍了字符叠加的原理和方法,重点介绍了用 FPGA 实现的过程,最后给出了实现效果。基于 FPGA 字符叠加解决方案具有控制灵活、结构简单、集成度高、价格便宜的优点,值得推广。

关键词:OSD;FPGA;屏幕存储映像;字符叠加;mif 文件

中图分类号: TP271.82 文献标识码:A 文章编号:1009-3044(2010)13-3529-02

A Video Overlap Solution based on FPGA

ZHAO Feng-yi

(Department of Communication Engineering, Wuhan Media and Communications College of Huazhong Normal University, Wuhan 430205, China)

Abstract: OSD(On_Screen Display) device can overlap user defined messages on the screen, such as characters, cursor and so on. This article has an introduction about the mechanism, especially about how to process with FPGA. Finally, it illustrates the implementation. It deserves us to generalize the solution base on FPGA, because there are many advantages, such as flexible control, simple configuration, low cost, high density, and so on.

Key words: on_screen display; field programmable gate array; screen memory map; characters overlap; memory initial file

在嵌入式图像处理系统中,常需要在图像中叠加字符或光标等信息。早期的 OCD 器件相对 FPGA 解决方案来说具有方案简单、价格便宜等优点,在相当长一段时间内占据统治地位。随着半导体技术的发展,可编程器件的容量越来越大,而价格却逐渐走低,使得 OCD 器件逐渐失去价格优势,特别是一些基于 FPGA 的图像处理系统中,在 FPGA 中集成 OCD 功能成为可能。基于 FPGA 的方案具有控制灵活、结构简单、集成度高、价格便宜等优点,越来越受到市场的青睐。

1字符叠加原理

一般情况下视频字符叠加的方法是将要显示的字符点阵数据存储在 RAM 中,采用"屏幕存储映像"方式,把屏幕上每一个像素点都与一个 RAM 存储单元对应,然后按照一定的时序关系取出数据和原始数据进行对应的逻辑运算,即可实现字符叠加的效果。传统的 OCD 器件是采用数字集成电路来实现各部分所要求的严格的时序关系,并将形成的字符信号与视频信号在预定的时间关系上混合并显示在屏幕上。字符(或图形)等以点阵方式存储在外围的 ROM 或 RAM 中。

采用"屏幕存储映像"的好处就是对屏幕上字符的显示进行编辑十分简单,但是占用大量的 RAM 单元。在本系统中,视场大小是 720 列×288 行,如果采用"屏幕存储映像"方式,存储一场叠加字符的数据量会高达 207360Byte。在本系统中对"屏幕存储映像"方式进行了改进,可大大减少 RAM 的占用,节约系统资源。实际应用中在屏幕上叠加的字符比较少,一般采用的是 16×16 的点阵,屏幕上的大部分地方都是空白的,所以我们只在显示 RAM 中生成屏幕上一个字符的映像,这样只需要 256bit 的存储单元就足够了,然后再根据系统要求,把要显示的字符通过控制叠加在显示屏上输出。

2 设计实现

图 1 所示为系统结构框图,其中输入数据为标准的 BT-656 数据流, PCLK 为 27Mhz 的像素时钟。同步分离模块负责从 BT-656 数据流中分离出行、场同步信息。系统内部需要维护两个计数器,分别为行同步计数

数据流平分离 11 行、物间步信息。 米犹内部需要维护网个打数器, 分别为行间步计数器和场间步计数器, 从而生成严格的控制时序; 显示控制模块由样式控制和字模控制组成, 其中字模控制主要生成需要叠加的字符点阵信息, 样式控制则主要控制显示的位置和颜色、亮度等信息。

字符在屏幕上的显示位置由 x,y 两个寄存器来控制,他们分别对应显示位置的行坐标和列坐标。系统运行过程中对行同步和场同步进行计数,当两个计数器的值达到设定的区间时,就生成一个高有效的使能控制信号.最后将两个使能控制信号进行与运算,就能得到最后的掩膜使能控制信号。系统只有在掩膜使能有效的情况下才在像繁时钟的作用下将字模数据送出。通过修改这两个寄存器就可以在任意位置叠加字符。如果增加了鼠标等交互设备的话,还能通过他们来调节显示位置。下面是位置控制

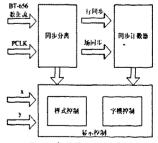


图1 字符叠加控制框图

收稿日期:2010-04-04

作者简介:赵凤怡(1982-),女,天津人,硕士研究生,主要研究方向为数据库、计算机图形。

的核心代码:

```
if clk_en=1' then—16×16 点阵
if hcount>=y_reg and hcount<=y_reg+15 then
h_en<='1';
else
h_en<='0';
end if;
if dcount>=x_reg and dcount<=x_reg+15 then
d_en<='1';
else
d_en<='0';
end if;
mask_en<=h_en and d_en;---字符掩膜使能控制
end if:
```

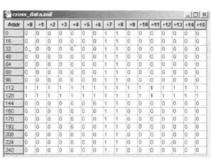


图 2 "十"字光标字模数据

光标/字符点阵数据由专用的字模软件生成的,我们可以通过 mif 文件把它存储在 FPGA 的片上 RAM 内部,也可以在运行时动态写入。图 2 所示就是"十"字光标的点阵字模数据。字符的点阵值反映在显示屏上是或明或暗的信息,即只有'1'或'0',而写入显示 RAM 的字符数据的 256 级灰度值,所以需要把 RAM 里的字符数据转换中 8bit 的数据流。如果是 bit'1'就转化成相应的灰度值,即在原图像上叠加明信息,则对应像素点为亮;如果是 bit'0'就用图像序列中的数据流来填充;这样就能达到字符在图像上叠加的效果。下面是字符叠加控制子进程的核心代码;

```
process(clk,rst_n,clk_en,enable,mask_en)
begin
if rst_n='0' then
data_reg<=(others=>'0');
elsif enable='1' then
if clk'event and clk='1' then
if mask_en='0' then--掩膜使能控制
data_reg<=datain;
elsif q_reg='0' then
data_reg<=datain;
else
data_reg<="00001111";--字符亮度控制
end if;
end if;
end if;
end process;
```

本文系统采用 Altera 公司 Cyclone II 家族的 EP2C5Q208C8 设计实现。EP2C5Q208C8 提供了 4608 个逻辑单元,26 个 M4K RAM 块,13 个 18×18 嵌入式乘法器,2 个 PLL 和最高 158 个用户可用 I/O。图 3 显示了光标叠加的效果。通过调整位置坐标,能够在显示器的任何位置叠加字符信息。

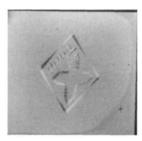


图 3 十字光标叠加效果

3总结

本系统设计实现的光标字符叠加器占用的逻辑资源少,例化成本低;光标字符叠加位置可调,而且字符颜色和亮度也可以任意设置,十分灵活。目前已经成功应用于某红外图像处理系统中,用于显示红外测量的温度信息和十字光标,取得不错的效果,值得推广。

参考文献:

- [1] 任爱锋,初秀琴,常存.等.基于 FPGA 的嵌入式系统设计[M],西安:西安电子科技大学出版社,2004:39-68.
- [2] 邱翰,桑农,李立.基于 Nios II 的红外图像处理系统设计[J].微电子学,2006,32(6):241-244.
- [3] 朱勇.在屏显示器件 MC141541 及其接口技术[J].国外电子元器件,2002,18(3):18-20.

基于FPGA的图像字符叠加器设计



作者: 赵凤怡, ZHAO Feng-yi

作者单位: 华中师范大学武汉传媒学院, 传媒工程系, 湖北, 武汉, 430205

刊名: 电脑知识与技术

英文刊名: COMPUTER KNOWLEDGE AND TECHNOLOGY

年,卷(期): 2010,06(13)

被引用次数: 0次

参考文献(3条)

1. 任爱锋. 初秀琴. 常存 基于FPGA的嵌入式系统设计 2004

2. 邱翰. 桑农. 李立 基于Nios Ⅱ的红外图像处理系统设计 2006(6)

3. 朱勇 在屏显示器件MC141541及其接口技术 2002(3)

相似文献(10条)

1. 期刊论文 黄燕群. 李利品. 王爽英 基于FPGA的OSD设计 -液晶与显示2010, 25(3)

介绍一种基于FPGA为控制核的随屏显示(OSD)技术,在视频信号上实现字符图像的叠加.该方案将被叠加的字符或图像数据保存在FPGA内部的ROM中,由内部逻辑控制电路产生点阵时序,控制视频通道切换开关,完成叠加功能.本方案具有源代码组织简单,扩展性好,字符显示位置修改灵活的优点.实验结果表明,此方案电路工作稳定,字符相位抖动范围小,能广泛地应用于随屏显示技术.

2. 期刊论文 刘科. 张生才. 史在峰. 陆尧. Liu Ke. Zhang Shengcai. Shi Zaifeng. Lu Yao 基于改进型二步索引算法

OSD电路的FPGA实现 -电子测量技术2007, 30(7)

采用二步索引算法实现了一种新型字符索引结构的OSD电路. 该算法通过对单词和字符的二次索引获得OSD菜单所需字符信息. 与传统的逐字索引算法相比,由于采用单词的长度信息对索引数据量进行控制,使得新算法下字符索引信息存储器中存储的数据量得到了精简,从而在实现相同功能的前提下新结构的OSD电路对片内存储器资源的需求大大降低,最后通过FPGA的电路功能验证,证实了本算法的可行性.

3. 期刊论文 <u>杜升平</u>. 曹剑中. <u>田雁</u>. <u>唐垚</u>. <u>DU Shengping</u>. <u>CAO Jianzhong</u>. <u>TIAN Yan</u>. <u>TAN Yao FPGA在OSD中的应用</u> -科学技术与工程2006, 6(14)

根据现有视频叠加设备不能图文并茂的现状,提出一种基于FPGA的数字叠加新方法,对该方法原理进行分析,并给出仿真以后FPGA内部结构和实验结果,验证了该方法的有效性和可靠性.

- 4. 学位论文 盛磊 面向特种LCD图像处理方法与FPGA实现研究 2005
 - 本文研究特种LCD的图像处理方法和FPGA实现方案,并研制出基于FPGA的若干实际应用系统,有效地解决目前存在的问题。本文主要研究内容为:
- (1)给出一种基于彩色空间变换的色彩调整方法,在YCrCb空间内实现亮度和色度分离,避免了RGB空间两者同时变化造成偏色和失真的现象,并在FPGA内采用流水线结构改进3阶矩阵运算的逻辑结构,节省出2/3的逻辑资源,提高了模块的最高运行速度。
- (2) 研究利用FPGA实现图像实时缩放处理的方法,选择能够满足特种LCD要求的双线性插值法作为研究对象,实时计算插值系数dx和dy,并采用流水线结构进行插值计算,仅使用FPGA中的3个双端口RAM来缓冲图像数据,没有外扩大容量帧存储器,降低了成本,提高特种LCD的系统兼容性。
- (3)设计一种针对特种LCD更为简捷、有效的隔行转逐行扫描的实现方案,即利用图像实时缩放的方法,把一场图像缩放到LCD的分辨率,实现复合视频图像在LCD的"满屏"显示,改善现有特种LCD在显示隔行扫描的复合视频信号时,遇到图像信息丢失或显示效果不佳的问题。
- (4)设计出一种基于字符和位图的数字OSD控制核,合理使用分布式RAM和块RAM两种逻辑资源来存储字符和位图信息,OSD图像由数字逻辑自动合成,编程简单灵活,使特种LCD的参数调整更加方便。
- (5) 研制成功基于FPGA的特种LCD显示控制板,能显示三种分辨率640×480,800×600,1024×768的图像信号;支持宽范围的亮度、对比度、显示位置等参数的实时调整,并提供全功能的透明OSD菜单进行指示。
- (6)研制成功基于FPGA的特种LCD图像调节板,用于对某型号机载特种LCD进行改造,增加宽范围的亮度、对比度、图像显示位置的实时调整功能,提供无信号输入检测与OSD指示功能,提高图像显示的性能,通过了环境温度试验与性能测试,并已装机。
- (7) 研制成功基于DSP和FPCA的图像采集显示板,实现了对全分辨率复合视频信号进行25帧/秒的实时采集和显示,在DSP内使用"三帧"轮换的图像数据缓冲方法提高了系统的实时处理能力,使之能够完成一定复杂度的实时图像处理。
- 5. 期刊论文 罗韬. 姚素英. 史再峰. 陆尧. LUO Tao. YA Su-ying. SHI Zai-feng. LU Yao 视频芯片中的OSD核的设计及

FPGA的实现 -吉林大学学报(工学版)2008,38(6)

设计了一种数字在屏幕显示(On Screen Display, OSD)控制核.该设计基于图像分层技术,采用多混合结构实现OSD图像的分层混合显示,增强了人机对话功能.存储器资源的组织方式采用改进型的二步索引算法,该算法通过对行字符组和字符的两次索引获得OSD菜单显示所需的字符点阵信息,使得菜单编号存储器中存储的数据得到了精简,在实现相同功能的前提下对片内存储器资源的需求降低大约38%.利用现场可编程门阵列(FPGA)进行验证和性能测试。满足设计要求.

6. 学位论文 徐小会 屏上显示模块的FPGA实现 2006

随着数字电视技术的飞速发展,数字机顶盒已成为现在模拟电视收看数字电视节目必不可少的设备。而数字机顶盒需要在解码后的模拟视频信号上加入屏幕显示信息(如亮度、色度、信息服务菜单等)以提供给观众良好的界面和灵活的人机交互。

v屏幕显示系统(OSG, On-Screen-Graphics)解决了现有模拟电视无法实现的叠加屏幕显示信息的问题,提供同步输出叠加有各种图形、文字的电视节目图像的功能,其中最主要的部分是OSD(On-Screen-Display),即屏幕显示单元。OSD将叠加的位图图像分为多个OSD块,一般定义为矩形区域。每个矩形区域,例如台标、参数调节框、字幕等,都有独立的4色、16色或256色颜色查找表。同时OSG系统也支持真彩模式。OSD块经由编码/混合器与视频图像进行alpha混合后输出到电视屏幕上。

本文详细介绍了应用FPGA设计包括屏幕显示单元在内的OSG系统的思路和设计过程,描述了模块的划分与功能仿真。在论文前半部分,本文给出了图文屏幕显示系统各子单元的工作流程,接着论文的后半部分,给出了详细的模块接口说明和硬件实现。

7. 学位论文 付遥 数字视频处理芯片OSD系统的研究及ASIC实现 2006

能及功能指标的确定,系统规划及算法研究,代码编写和仿真验证几个阶段。

本文以现有的osd理论作为研究基础,优化了osd内部架构,提高了实时播放的响应速度及画面显示的稳定性;改进了查找表算法,在基本不增加硬件资源的情况下,实现了65536色的彩色空间;使用硬件算法实现了1bit字符型勾边及阴影效果的显示,节省了大量存储空间,降低了实现成本;实现了osd画面独立的32级调节亮度对比度的功能等等。

在asic实现的过程中,说明了一种完整的asic实现流程,阐述了设计过程中Verilog HDL方面的可综合性编程技巧。在验证阶段中讨论了验证平台以及fnea验证讨程。

在基于Aldec ActiveHDL 6.2平台上编写了verilog HDL代码及动态仿真;基于XilinxISE 6.2平台上产生了fpga验证阶段所需的ip核,包括各种位宽及深度的FIF0,RAM等等;基于synPlify 7.0 pro平台上进行了模块级综合及代码优化。

本设计是集成在视频处理芯片内部的一部分,此视频处理芯片即将应用于高端平板及CRT电视之中。

最后对于实现过程的几个具体问题进行了探讨,并做了总结与展望。

8. 期刊论文 王玉良. 朱丹. 冯安祥. 杨光宇 基于SoPC的视频跟踪系统中OSD功能的实现 -电子技术应用2007, 33(6)

介绍一种基于SoPC技术的视频跟踪系统中OSD功能的实现方案. 首先在FPGA上实现SoPC设计, 然后用一个M-RAM作为OSD缓存, 并通过Nios II 处理器和自定义的API函数对OSD缓存中的内容进行刷新, 最后通过OSD合成逻辑将字符/图形叠加到PAL-D视频信号中.

9. 学位论文 李跃辉 带串行接口的数字OSD控制芯片的设计与实现 2006

在屏显示(OnScreenDisplay, OSD)是实现人机交互的一种用户界面。OSD的主要功能是提供一个直观的图形界面,帮助用户获得系统的信息,并完成对系统的各种控制,同时将结果显示在屏幕上。OSD主要有字符和位图两种类型。字符型OSD成本低,效果较差,主要用在中低端产品上;位图型OSD性能好,成本较高,主要应用在高端产品和专业显示器中。本文针对中低端液晶显示系统,设计了一种性价比较高的字符型数字OSD发生器。

外部主机通过串行接口设置OSD的位置、大小、颜色等显示属性:在水平和垂直扫描同步信号的作用下,OSD发生器根据寄存器设置产生OSD的图文数据;采用Alpha混合技术,将OSD图文数据与视频图像进行叠加混合,并输出给显示屏幕。这款OSD可以显示128个字符,能输出256种字符颜色,提供色彩丰富的OSD画面,支持8个子窗口,可以方便地实现OSD菜单,适合用在中低端的液晶屏幕显示系统中。OSD发生器带有12C和三线两种串行总线接口,提高了系统的兼容性。经过FPCA验证和流片测试,工作稳定可靠,已经在多款便携式液晶显示DVD播放机上应用。

论文的主要改进和创新有: 1、采用字典结构的字符型OSD发生器,对原有的存储器资源配置进行优化,使得OSD的最大屏幕显示区域不再依赖OSD内部的缓存结构,而是由用户通过寄存器自由设置,大大增加了用户在使用编程时的灵活性,2、采用三行三列的邻域运算生成字符边框。改进了现有的字符发生器的存储结构,可以在一个时钟周期同时读取三行字符点阵数据,避免系统使用不同的时钟,降低芯片的复杂性;3、采用只读存储器作为颜色发生器,根据颜色索引号产生256种颜色,提供色彩丰富的OSD画面;4、OSD发生器内部有8个独立的子窗口,可以方便地实现下拉式或者弹出式OSD菜单以及简单的动画效果。

10. 期刊论文 <u>盛磊</u>. <u>徐科军. 陈智渊. 赵明. SHENG Lei. XU Ke-jun. CHEN Zhi-yuan. ZHAO Ming 数字在屏幕显示控制核</u>的设计与FPGA实现 -上海交通大学学报2006, 40(5)

设计了一种数字在屏幕显示 (On Screen Display, OSD) 控制核,在水平和垂直扫描信号同步下,根据用户软件设置字符及位图的显示属性,合成OSD图像数据,与输入视频叠加显示。利用现场可编程门阵列(Fied Programmable Gate Array, FPGA)进行验证和性能测试,并通过温度实验,工作稳定可靠.将其应用于一款军用液晶显示器(Liquid Crystal Display, LCD),解决了实际问题.该OSD控制核的特点在于把基于字符和位图的两种OSD图像生成方法融合在一起,功能得到增强,生成了图文信息丰富的OSD图像,串、并行两种用户接口提高了系统兼容性.

本文链接: http://d.g.wanfangdata.com.cn/Periodical dnzsyjs-itrzyksb201013095.aspx

授权使用: 陕西理工学院(sxlgxy), 授权号: e0dcd936-c362-49e0-bb90-9df2010c1fe7

下载时间: 2010年9月15日