

基于FPGA的智能车路径图像识别的预处理设计

陈昊, 翁显耀

(武汉理工大学, 湖北 武汉 430070)

摘要: 本文以智能车辆视觉导航系统为研究平台, 以车载数字式CMOS摄像头获取的实时路径图像信号为信号源, 进行预处理。处理方法包括一种快速中值滤波算法, 以及基于自适应阈值的二值化图像分割技术。采用Altera公司的Cyclone II系列FPGA芯片EP2C8Q208C8, 在Quatus II开发环境中给出硬件设计和功能仿真。实验结果表明, 该预处理能有效减少噪声, 并能实现图像的二值化。

关键词: FPGA; 中值滤波; 自适应阈值分割; 路径识别

中图分类号: TP391.41 文献标识码: B 文章编号: 1003-7241(2010)02-0107-05

Pretreatment Design of Intelligent Vehicle's Path Recognition Based on FPGA

CHEN Hao, WENG Xian-yao

(Wuhan University of Science and Technology, Wuhan 430070 China)

Abstract: This paper is based on the Visual Navigation System of Intelligent Vehicle. The solutions include a kind of fast algorithm of Median-Filter, and the technique of image BW segmentation based on self-adaptive threshold. It adopts Cyclone II FPGA chip EP2C8Q208C8, which is produced by the company of Altera. The design of the hardware system and the functional simulation is given in Quatus II. The results of the experiments show that this pretreatment can reduce noise efficiently, and achieve BW images.

Key words: FPGA; Median-Filter; self-adaptive threshold segmentation; path recognition

1 引言

车辆路径图像的识别是指路标线从图像背景中分离出来, 以便进行车辆行驶偏差的测量。一般路径图像内容相对比较简单, 通常是以路径为主, 背景是简单的路面, 另外存在一些随机杂物的干扰, 所以路径识别相对简单。主要问题是现场光照环境不稳定, 路面褪色以及路面光照反射能力的差别(如路面不平整, 路面上的污迹)造成路径图像灰度不均匀。路径识别的任务主要是将摄像头拍摄的灰度或彩色图像转换成二值图像, 其中路径标线以白色表示, 背景及其他图像内容用黑色表示, 以便下一步进行车辆行驶的测量。

但图像的前端采集往往会受器件及环境影响而使获得的图像含有噪声, 因而需要在对图像处理前进行适

当的去噪处理。在本文中, 对图像的预处理分为中值滤波和自适应阈值分割两步, 中值滤波能实现前端的降噪, 而自适应阈值分割则能有效实现路径图像的二值化。这两种算法结构相对简单, 但数据量巨大、实时性要求高, 符合FPGA(Field-Programmable Gate Array)的性能特点, 因此选用FPGA进行处理无疑是一种理想的选择。

2 路径识别预处理的基本原理

2.1 中值滤波原理

中值滤波是一种非线性的空间滤波, 它的响应基于图像滤波器包围的图像区域中像素的排序, 然后用统计排序的中值代替中心像素的值。中值滤波的使用非常普遍, 对处理脉冲噪声(也称为椒盐噪声)非常有效, 同时又能保护目标图像边缘。用公式表示为:

$$g(x, y) = med\{f(x-i, y-i)\} \quad (i, j) \in S$$

式中: $g(x, y)$ 、 $f(x, y)$ 分别代表输出和输入像素灰度值, S 为模板窗口。

中值滤波的过程一般为：

(1) 选择一个 $(2n+1) \times (2n+1)$ 的窗口(一般是 3×3 或者 5×5),使窗口沿图像数据的行方向和列方向从左至右、从上至下沿每个像素滑动。

(2) 每次滑动后,对窗口内的像素灰度进行排序,并用中间值代替窗口中心位置的像素灰度值。

2.2 快速中值滤波算法

中值滤波的目的就是要尽可能快排序,求得滤波窗口的中值。传统的排序算法,如冒泡法、二分法,排序量大,不仅运算速度慢,而且消耗大量的资源,不利于图像处理的实时性。故本文采用一种窗口大小为 3×3 的快速排序算法,大大减少了排序量,克服了以上的不利因素。

为了便于说明, 设某一时刻的窗口如表 1 所示:

表1 3*3 窗口对应的图像数据

D11	D12	D13
D21	D22	D23
D31	D32	D33

第一步先对窗口中每一行的数据进行排序,得到各自的 max 值,中间值和 min 值,这里为了方便分析用表 2 表示,但不表示滤波窗口内对应的数据发生了改变,仍然是表 1 中所示的值。

表2 经第一步排序后的图像数据

R1max	R1med	R1min
R2max	R2med	R2min
R3max	R3med	R3min

第二步再将表 2 中每一列的数据进行排序, 得到各自的 最大值 , 中间值 和 最小值 , 结果如表 3 所示。这一步相当于是对第一步得到的每行的 最大值 , 中间值 , 最小值 分别归类然后再进行各自的排序得到的结果。如第一列, $L1\text{max} = \max \{R1\text{max}, R2\text{max}, R3\text{max}\}$, $L1\text{med} = \text{med}\{R1\text{max}, R2\text{max}, R3\text{max}\}$, $L1\text{min} = \min\{R1\text{max}, R2\text{max}, R3\text{max}\}$, 依此类推。

表3 经第二步排序后的图像数据

L1max	L2max	L3max
L1med	L2med	L3med
L1min	L2min	L3min

经分析可知:

L1max 是九个值中最大的, L3min 是九个值中最小, 不可能是中间值;

L1med, L2max 至少大于五个像素值,不可能是中间值;

L2min, L3med 至少小于五个像素值,不可能是中值;

L1min, L2med, L3max 可能是中间值。

第三步对这 3 个可能值进行排序,得到的中间值 $\text{med}\{L1\text{min}, L2\text{med}, L3\text{max}\}$ 即为滤波后中心像素的值。

2.3 自适应阈值分割原理

阈值分割是依据一定的阈值将导航路径从图像背景中分割出来,以得到边缘信息。阈值分割相当于对图像进行二值化处理,增强路径和背景的对比值,以便有利于找到路径的边缘线。灰度路径图像的直方图通常呈双峰分布,分别对应路径目标和路面背景,可以用直接阈值进行分割。但实际上,车辆在运行过程中,不同位置的光照条件和路面对光的反射能力有着差别,因此灰度直方图的峰谷对应的灰度值是动态变化的。采用最优阈值分割能够根据统计峰谷处灰度值的变化自适应地求得最佳分割阈值,以适应动态变化,实现对图像的最佳分割。本文采用迭代算法来求取最佳阈值。算法步骤如下:

(1) 求出图像中最大灰度值 Z_{\max} 和最小灰度值 Z_{\min} ;

(2) 选择一个初始國值 T_0 :

$$T0 = \frac{Z_{\min} + Z_{\max}}{2}$$

(3) 求出灰度值 $Z_i \geq T_0$ 的所有像素点的数量 N_1 及灰度值累积和 I_1 , 以及灰度值 $Z_i < T_0$ 的所有像素点的

数量 N_2 及灰度值累积和 I_2 ，计算均值 $Z_1 = \frac{I_1}{N_1}$ ，

$$Z_2 = \frac{I_2}{N_2}$$

(4) 计算新的阈值 $T1$: $T1 = \frac{Z1+Z2}{2}$

(5) 如果 $|T_1 - T_0| \leq \varepsilon$ (迭代时新旧阈值允许的接近范围, 此处 $\varepsilon = 0.5$), 则 T_1 为最终阈值, 否则, $T_0 = T_1$, 转至步骤(3), 直到找到最佳阈值为止。

3 路径识别预处理的硬件设计

3.1 总体设计方案

视频图像信号信息量大、实时性高,而FPGA 具有独特的并行运算的特点,比起一般的处理器(如MCU、DSP 等)在进行数据量大而算法相对简单的处理时,具有天然的优势,采用并行运算结构能够很好的解决图像处

理实时性问题。

从图像传感器接收到的图像信号往往掺杂了干扰信号,而且外界光照对路面的反射也会造成对路径识别的影响,因此在路径识别之前必须对来自传感器的信号进行滤波等预处理。本设计处理对象为640*480*8像素的灰度图像,采用的预处理算法包括中值滤波与基于自适应阈值的图像二值化算法,最终得到处理过的黑白图像。总体设计方案如图1所示:

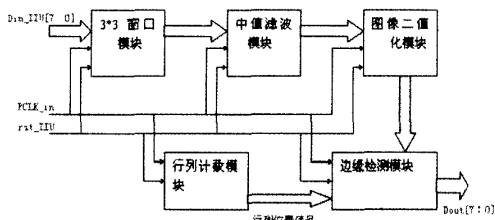


图1 总体设计方案

整个系统设计分为5大模块:3*3模板生成模块、中值滤波模块、图像二值化模块,行列计数模块和边缘检测模块。Din_II U[7:0]为灰度图像数据输入端,整个系统有统一的时钟信号PCLK_in和复位信号rst_IIU;Dout[7:0]为图像数据输出端。在车辆导航的整体系统中路径识别的最终结果是为了得到车辆偏移路径的角度和距离,因此行列计数模块和边缘检测模块在整体设计中可以不必存在,但在此处为了保证系统的完整性,同时能够输出处理过后的完整的640*480二值图像到显示器观察,将这两个模块并入到该设计中。

3.2 3*3窗口模块

图2给出实现3*3窗口中值滤波的FPGA电路原理框图,r代表移位寄存器,FIFO代表先入先出存储器。图像数据以时钟节拍从数据输入端依次输入,FIFO用来存储一行的数据,以便使D11,D12,???,D33存放好的正好是3*3模板所对应的图像数据。当数据流不断从数据输入端输入时,3*3模板对应的图像数据随之变化,便可对一帧图像的非边缘像素进行3*3模板处理。生成的3*3窗口模板如表1。

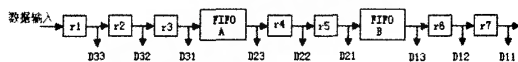


图2 3*3窗口模板电路原理框图

3.3 中值滤波模块

中值滤波模块在Quatus II里构建的硬件设计如图3所示。先单独创建工程用Verilog语言设计一个3点的比较器,然后在整体硬件设计中调用这个比较器模块,总共调用了7次,第一列的3个比较器模块完成了第2节所述的第一步排序,第二列的3个比较器模块完成第二步排序,最后一个模块完成了中值的输出。

3.4 图像二值化模块

在图像二值化模块中利用有限状态机完成迭代算法求出最优阈值,同时将经中值滤波后输入的像素灰度值与最优阈值进行比较,比阈值大的灰度值置全1,小的则置全0,处理后输出,这样就将输入的路径图像进行了有效的二值化,且实时性高。

如图4所示,是编写的用来求取最优阈值的有限状态机在Quatus II中导出的状态转移图,程序内各状态的跳变关系一目了然。

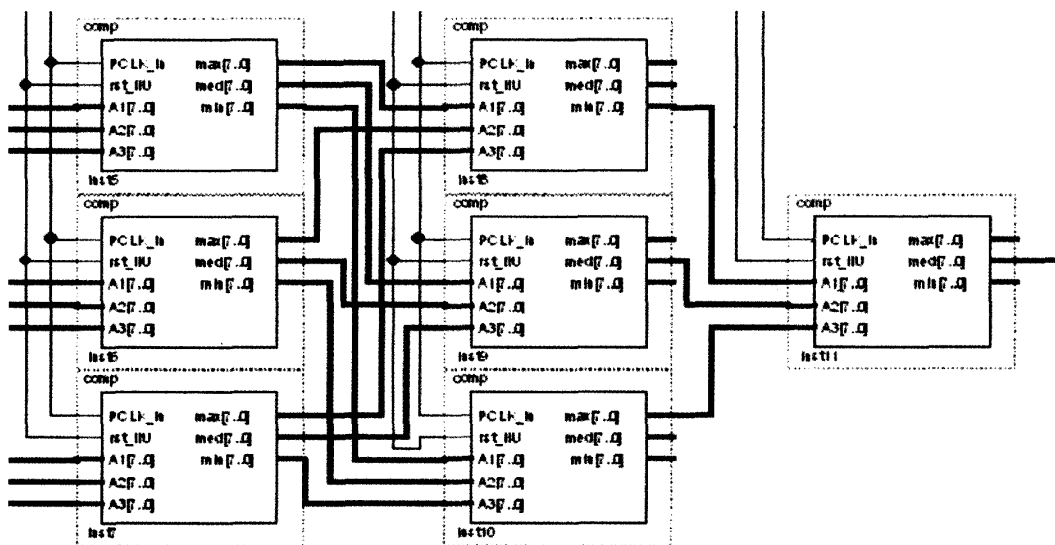


图3 中值滤波模块硬件设计

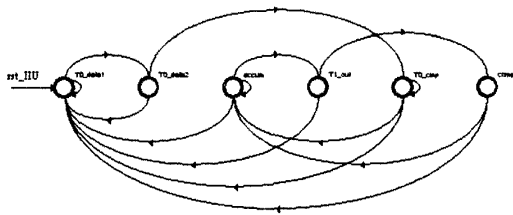


图4 自适应阈值迭代算法状态转移图

3.5 行列计数模块

由 Verilog 硬件语言生成的行列计数器模块如图5所示:

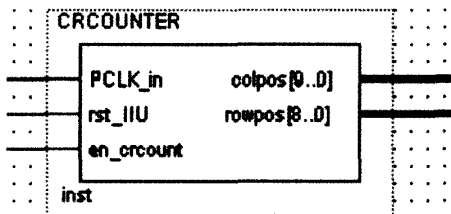


图5 行列计数模块

图5中:PCLK_in 为时钟输入端,rst_IIU 为复位端,直接与图像识别单元复位信号相连,en_crcount 为计数使能端,由图像传感器读到视频信号时给出,rowpos[8..0]为9位图像行位置标志,colpos[9..0]为10位图像列位置标志。该模块只起到计数功能,用来确定数据在图像阵列中的位置。

3.6 边缘检测模块

该模块的输入端包括 PCLK_in,rst_IIU,colpos[9..0],rowpos[8..0]及二值化后的数据 dout_BW[7..0];输出端 DOUT[7..0]为整个预处理系统的数据输出。

对于本系统的一幅640*480的图像,当行位置 rowpos =0 或 rowpos=639,或者列位置 colpos=0 或 colpos=479,即像素处于图像边缘时,直接将输出信号置全0,而在行列的所有其他位置则输出的是二值化后的值。

4 处理结果

本文用 Cyclone II 的 EP2C8Q208C8 芯片实现预处理,在 Quatus II 中完成工程的创建、编译、综合和仿真。

中值滤波的功能仿真波形如图6所示,从图中可以看出,经过时钟上升沿的同步复位后,延迟3个时钟周期后输出第一个滤波数据,而之后的每一个时钟周期都输出一个滤波数据,这种流水线操作的方式大大提高了处理速度,非常适合实时的图像处理系统。

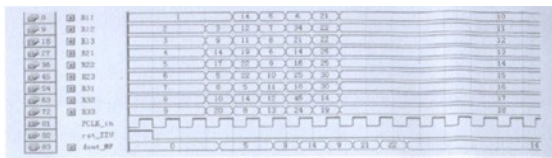


图6 中值滤波功能仿真

利用本系统对一帧路径图像进行预处理,原图、中值滤波图、最终处理图及中值滤波后的直方图列于图7中。直方图横坐标表示0~255灰度值,纵坐标表示像素点个数,直方图的意义在于显示了各个灰度值下像素点的分布情况。从图7(a)、(b)、(c)中看到,经过本系统所述的中值滤波和自适应阈值分割处理之后,能够很好的减少噪声干扰,并二值化图像,在黑色背景中突显出白色路径。

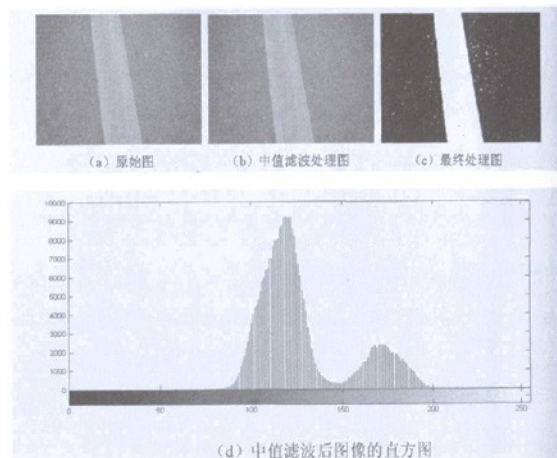


图7 本预处理系统处理中的图像

5 结束语

本文针对智能车视觉导航中的路径识别问题,根据图像处理技术,提出了基于FPGA实现路径图像识别预处理的总体设计方案。文中采用的快速中值滤波算法,可以实时滤除图像中的噪声,而自适应阈值分割法,能将路径标从背景中清晰分割出来,且效果较好。本系统硬件结构简单,集成度高,实时性强,为路径识别的后续工作提供了良好的支持。

参考文献:

- [1] RAFAEL C.GONZALEZ, RICHARD E.WOODS 著,阮秋琦、阮宇智等译.数字图像处理(第二版)[M].北京:电子工业出版社,2007.
- [2] 刘秋云,王佳.Verilog HDL 设计实践与指导[M].北京:机械工业出版社,2005.

(下转第116页)

二极管工作电流小,电平转换时间是 μs 级的,既不影响数据传输速度,同时也降低了整个电路的功耗。

4 软件可靠性

4.1 看门狗

C8051F060芯片内置可编程看门狗(WDT),当WDT溢出时系统就强制进入复位状态,在主函数里,通过定时重载看门狗,防止程序进入死循环。另外,芯片还定时向CAT1023芯片发送脉冲信号,定时重载CAT1023芯片,使该芯片处于正常工作状态。

4.2 软件测试

从软件工程上讲,软件质量贯穿整个软件生命周期。系统软件通过前期调试,最大限度地除去软件中的差错,减少程序bug,提高软件质量,改进软件的可靠性,并且对系统所有软件模块通过专门的测评软件分别进行测试后,再固化到单片机^[10]。

4.3 数据输出反馈及掉线检测

系统数据输出端口将输出数据通过硬件连接直接反馈回单片机,由单片机采集并与发送的数据进行比对,在确保输出数据与反馈数据完全一致的情况下,通过向现场操作平台发送的控制信号告知平台数据是否可用,保证系统传输数据真实有效,避免系统发送错误数据而导致现场操作平台的误动作。

当系统的CAN总线在传输过程中出现故障时,系统CAN总线通过数据请求的方式,在请求发出后,如果没有数据接收,则通过检测判断CAN总线连接是否掉线,系统将此信号以错误代码的形式及时显示,并告知操作平台,以采取相应的措施。

5 结束语

系统的可靠性主要取决于系统设计中结构固有可

靠性和系统运行中所有必要因素。在设计中充分考虑可能出现的各种影响因素,从源头控制,是提高系统可靠性设计的正确方法和根本途径。

本系统采用高性能、高集成度、高可靠性的新型微控制器C8051F060为核心元件,同时在硬件、软件以及制板布线等方面采取多种提高系统可靠性的设计措施。目前,此系统在实际工控环境中运行情况良好,十分稳定。

参考文献:

- [1] 潘琢金.C8051F06x混合信号ISP FLASH微控制器数据手册[M].沈阳:沈阳航空工业学院,2004,1-24.
- [2] 童长飞.C8051F系列单片机开发与C语言编程[M].北京:北京航空航天大学出版社,2005,50-53.
- [3] 郭宽明,CAN总线原理和应用系统设计 CAN总线原理和应用系统设计[M].1996,20-30.
- [4] 饶运涛等.现场总线CAN原理与应用技术[M].北京:北京航空航天大学出版社,2003,18-24.
- [5] 卢厚元.印制电路板上的电磁干扰及抑制[J].十堰职业技术学院学报,2007,(5):1-2.
- [6] 致远电子.嵌入式对话.广州周立功单片机发展有限公司,2008,(1):9-10.
- [7] DMOS 400mA Low-Dropout Regulator-REG113[J].Texas Instruments.2003 4-10
- [8] 牛洪涛.印制电路板的可靠性设计[J].电子制作,1998,(1):23-24.
- [9] 严天峰.单片机系统可靠性技术[J].电子世界,2003,(8):28-30.
- [10] Jack G.Ganssle.高可靠性嵌入式系统固件设计策略[J].www.kekaoxing.com.2009.
- [11] Philips Semiconductors.High speed CAN transceiver TJA1040[J].广州周立功单片机发展有限公司.9-10

作者简介:李纯(1978-),男,工程师,研究方向:电子线路。

(上接第110页)

[3] 万海军,何东健,徐尚中.基于FPGA的图像中值滤波算法硬件实现[J].微计算机信息,2008,7(3):.

[4] 吴谨,熊理良.基于场扫描的AGV路径识别[J].武汉科技大学学报,2005,(3):.

[5] 李雷鸣,张焕春,张波.一种基于FPGA的图像中值滤波器的硬件实现[J].电子工程师,30(2):.

[6] 王兆萍,李波.数字视频编码技术在安全驾驶中的应用[J].计算机技术与自动化,2006,(4).

[7] 章毓晋编著.图像处理和分析[M].北京:清华大学出版社,2003.

[8] 吴继华,王诚,薛宁,薛小刚编著.Altera FPGA/CPLD设计(基础篇)[M].北京:人民邮电出版社,2005.

[9] 田羽,董慧颖,沈凤龙.基于路径识别和跟踪的视觉导航[J].辽东学院学报(自然科学版),2008.

[10] 王开军,姜宇柏.面向CPLD/FPGA的VHDL设计[M].北京:机械工业出版社,2007.

[11] (美)Quatus II GETTING STARTED,ALTERA.

作者简介:陈昊(1984-),男,研究生,研究方向:汽车电子方向。

基于FPGA的智能车路径图像识别的预处理设计

作者: [陈昊](#), [翁显耀](#), [CHEN Hao](#), [WENG Xian-yao](#)
作者单位: [武汉理工大学, 湖北, 武汉, 430070](#)
刊名: [自动化技术与应用](#)
英文刊名: [TECHNIQUES OF AUTOMATION AND APPLICATIONS](#)
年, 卷(期): 2010, 29(2)
被引用次数: 0次

参考文献(11条)

1. RAFAEL C. GONZALEZ, RICHARD E. WOODS, [阮秋琦](#), [阮宇智](#) [数字图像处理](#) 2007
2. [刘秋云](#), [王佳](#) [Verilog HDL设计实践与指导](#) 2005
3. [万海军](#), [HE Dong-jian](#), [徐尚中](#) [基于FPGA的图像中值滤波算法硬件实现](#) [期刊论文] - [微计算机信息](#) 2008(21)
4. [吴谨](#), [熊理良](#) [基于场扫描的AGV路径识别](#) [期刊论文] - [武汉科技大学学报 \(自然科学版\)](#) 2005(3)
5. [李雷鸣](#), [张焕春](#), [张波](#) [一种基于FPGA的图像中值滤波器的硬件实现](#) [期刊论文] - [电子工程师](#) 2004(2)
6. [王兆萍](#), [李波](#) [数字视频编码技术在安全驾驶中的应用](#) 2006(4)
7. [章毓晋](#) [图像处理和分析](#) 2003
8. [吴继华](#), [王诚](#), [薛宁](#), [薛小刚](#) [Altera FPGA/CPLD设计\(基础篇\)](#) 2005
9. [田羽](#), [董慧颖](#), [沈凤龙](#) [基于路径识别和跟踪的视觉导航](#) [期刊论文] - [辽东学院学报 \(自然科学版\)](#) 2008(3)
10. [王开军](#), [姜宇柏](#) [面向CPLD/FPGA的VHDL设计](#) 2007
11. [Quatus II GETTING STARTED, ALTERA](#)

本文链接: http://d.g.wanfangdata.com.cn/Periodical_hljzdhjsyyy201002030.aspx

授权使用: 陕西理工学院(sxlgxy), 授权号: 57728ba5-5c97-4288-ad2d-9df201157ea8

下载时间: 2010年9月15日