

## 基于FPGA/DSP的数字视频消像旋系统设计

李洪伟<sup>1</sup>, 黄自力<sup>2</sup>, 袁斯华<sup>3</sup>, 冯淑云<sup>2</sup>

(1.电子科技大学 光电学院, 四川 成都 610054; 2.电子科技大学 微固学院, 四川 成都 610054;  
3.西南技术物理研究所, 四川 成都 610041)

**摘要:**为消除因探测器姿态变化造成的图像旋转, 保持观测图像的稳定状态, 采用可编程逻辑门阵列(FPGA)和数字信号处理器(DSP)构建数字硬件平台。给出了实时消像旋的完整硬件结构与相应算法。设计采用ITU-656标准数字视频格式, 用VHDL硬件描述语言实现整个消像旋算法的FPGA设计。实验结果表明, 旋转角度在 $0^{\circ}$ ~ $360^{\circ}$ 之间, 能实时消除探测器转动引起的图像旋转, 旋转后图像清晰稳定。因而基于FPGA和DSP实现实时图像消旋(旋转)的方法具有很大的实际应用价值。

**关键词:**实时图像旋转; 数字视频; 可编程逻辑门阵列; 数字信号处理器

**中图分类号:**TP391 **文献标识码:**A **文章编号:**1007-2276(2006)02-0222-04

## Design for image rotation-elimination of digital video based on FPGA/DSP

LI Hong-wei<sup>1</sup>, HUANG Zi-li<sup>2</sup>, YUAN Si-hua<sup>3</sup>, FENG Shu-yun<sup>2</sup>

(1.Optical and Electronic School, University of Electronic Science and Technology of China, Chengdu 610054, China; 2.School of Microelectronics and Solid-State Electronics, University of Electronic Science and Technology of China, Chengdu 610054, China;  
3.Southwest Institute of Technical Physics, Chengdu 610041, China)

**Abstract:** In order to eliminate image rotation arising from the detector pose changing, and therefore keeping the observed image steady, the FPGA and DSP were adopted to create a digital hardware board. A hard ware architecture and the relating algorithm were provided to realize the real-time digital video image rotation-elimination. ITU-656 digital video standard format is adopted and the rotation angle varies from  $0^{\circ}$ ~ $360^{\circ}$ . The VHDL was used to realize the FPGA design of the entire image rotation-elimination algorithm. Experimental result proves the method to have a good real-time property and a vivid image after rotation. It eliminates image rotation when the detector revolves around it. In addition, the observed image has only minor deformation and a vivid image effect. Thus, using programmable devices and digital signal processing method to realize real-time image rotation-elimination has a significant practical application value.

**Key words:** Real-time image rotation; Digital video; FPGA; DSP

收稿日期:2005-06-21; 修订日期:2005-08-20

作者简介:李洪伟(1980-),男,山东烟台人,工程师,硕士生,主要从事数字图像处理及FPGA嵌入式系统设计的研究。

0 引言

在光学瞄准器、红外吊舱系统以及测量定标系统中,由于光学探测器(镜头)常常会相对于载体转动某一角度而使观测图像发生旋转,因此要对光学探测器获得的目标图像进行实时反旋转变换,消除旋转保持图像的稳定状态,以便人眼观测以及自动识别跟踪。随着集成电路技术的发展,FPGA和DSP以其功耗低、体积小、速度快、设计灵活、利于系统集成、扩展升级等优点,被越来越广泛地应用于各个行业与领域。因此,有必要设计一个基于FPGA/DSP平台的电子消旋系统,采用数字图像处理的方法实现实时消像旋。本文给出了消像旋电子系统的完整硬件结构、相应旋转算法以及最终实现方案。

1 消旋算法原理

1.1 基本原理概述

旋转(消旋)采用反变换的方法,如图1所示,即对于目标图像的点 $B(x',y')$ ,找出它在原图像中对应点 $A(x,y)$ ,在 $B$ 点处显示 $A$ 点的像素灰度。对于一场中需旋转像素做同样的变换,实现整幅图像旋转,如图2所示。值得注意的是,场图像必须按行存储,坐标和地址才能建立对应关系,进而由坐标值换算成地址值。本设计RAM中一场图像如图2所示。将 $C$ 作为旋转区域(对应显示器中的旋转视窗),则原图像 $D$ 逆时针旋转 $45^\circ$ 时,视窗 $C$ 中将显示图像 $D$ ,而 $C$ 之外的部分保持不变(仍按存储地址顺序读出)。在此必须指出,图像消旋处理是以场为单位进行的,由于图像的存储和旋转地址计算的延时,对当前场视频信号存入图像缓存RAM1的同时,对前一场信号(已经存

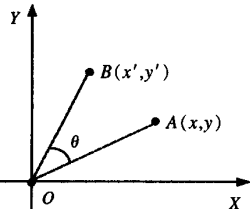


图1 反变换图

Fig.1 Inverse transform

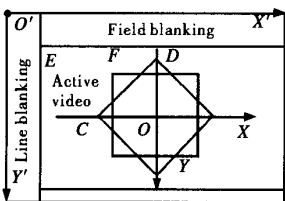


图2 场图像旋转图

Fig.2 Schematic of field-image rotation

入缓存RAM2)进行消旋处理,因此对于场频50Hz的ITU656格式的视频信号有一场的延时(20ms)。

1.2 ITU-656 标准格式

图3形象地描述了ITU-656数据流的各部分数据分布情况:一帧数据分为两场,每场312.5行,开始、结束处是场消隐、同步,中间是有效视频288行;每行864个像素(使用13.5M采样率),每行开始处是行消隐、同步(144个),其后是有效视频720个像素。因此,每场有效视频大小为 $720 \times 288$ ,图像旋转选取一帧数据的一部分,基于存储,以场为单位进行:其中一场图像中的消隐、同步信息,按照原存储地址直接读出;而有效视频中需旋转的部分,需计算目标图像映射到原图像像素存储地址,读取存储单元的对应数据,显示到监视器的过程。

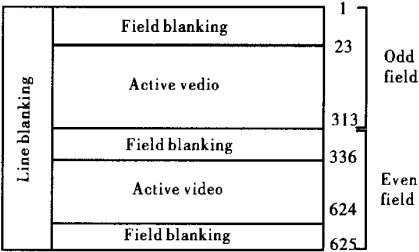


图3 ITU656数据格式

Fig.3 ITU656 data format

1.3 旋转地址变换公式

在图1中,设 $OA$ 与 $X$ 轴之间的夹角为 $\alpha$ , $OB$ 与 $X$ 轴之间的夹角为 $\beta$ 。若 $A(x,y)$ 点以原点为中心逆时针旋转 $\theta(\theta=\beta-\alpha)$ 角度后到达 $B(x',y')$ 点,不妨设旋转半径为1,则 $x=\cos\alpha, y=\sin\alpha, x'=\cos\beta, y'=\sin\beta$ ,由三角函数公式得:

$$\begin{cases} yx'-xy'=\sin\theta \\ xx'+yy'=\cos\theta \end{cases}$$

解方程组

$$\begin{cases} y=x'\sin\theta+y'\cos\theta \\ x=x'\cos\theta+y'\sin\theta \end{cases}$$

考虑到坐标和地址的对应关系,旋转后地址值计算公式如下:

$$\begin{cases} addr\_y=x'\sin\theta+y'\cos\theta+y_0 \\ addr\_x=x'\cos\theta+y'\sin\theta+x_0 \end{cases} \tag{1}$$

式中: $y_0, x_0$ 为坐标系 $O$ 的坐标原点(旋转视场中心)在坐标系 $O'$ 中的坐标值,亦即旋转中心的高低位地址值。旋转中心确定后,它们是一对常量,如图2所

示。采用如下算法简化计算,计算每场开始时目标图像需旋转第一个像素映射在原图像中的坐标值,作为每场开始旋转的初始像素地址值,记为  $\text{addr\_y}_0, \text{addr\_x}_0$ 。其他像素按照行列位置变化,线性叠加  $\sin\theta, \cos\theta$  值:当 LLC2 上升沿到来时列地址加 1,  $\text{addr\_y}_0$  叠加  $\sin\theta, \text{addr\_x}_0$  叠加  $\cos\theta$ ; 当 HREF 上升沿到来时行地址加 1,  $\text{addr\_y}_0$  叠加  $\cos\theta, \text{addr\_x}_0$  叠加  $-\sin\theta$ ; 在行场开始时对相应的叠加值清零。

#### 1.4 预插值处理及其引起的算法变化

为加大可视旋转视窗范围,避免图像拉伸,提高图像旋转质量,存储图像时,需要预先做插值处理,计算相邻 2 行的平均值作为插入部分存储在 2 行之间。预插值处理后,图像的存储结构发生了变化,初始值和累加计算随之发生变化,必须做相应的算法调整。

#### 1.5 后插值

消旋计算产生的高低位地址往往是一对小数。这意味着消旋后的像素位于原图像 4 个像素之间。选择哪个数据(或 4 个数据的某种组合),已有许多成熟算法,这里不再赘述。本设计采用临近域插值,确定周边 4 个像素中离计算地址最近的作为输出。

## 2 系统设计

整个图像旋转系统以 FPGA 为中心进行构建,如图 4 所示。FPGA 实现图像旋转和外围器件逻辑、时序控制;接收来自 SAA7111A 视频信息;读 RAM 并将数据送到 SAA7121A。数字信号处理器 Blackfin532 在设计中进行系统初始化,读取旋转角度并计算正余弦值。2 块兆字节 RAM(1 M×8 bits)分别存储奇偶场图像,它们的读写地址、控制信号由 FPGA 内部逻辑模块产生。以下是对各芯片特点、功能的详细说明。

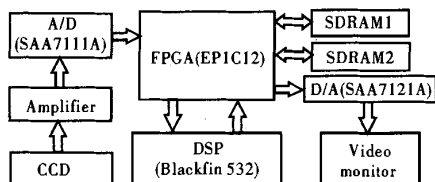


图 4 硬件系统框图

Fig.4 Chart of hardware system

#### 2.1 A/D 转换器

模数转换采用 Philips 公司增强型视频输入处理

器(EVIP)SAA7111A,该芯片具有双通道可选择模拟信号处理电路,同时片内集成了抗混叠滤波器,自动嵌位和增益控制,时钟产生电路,支持多种标准的数字解码。

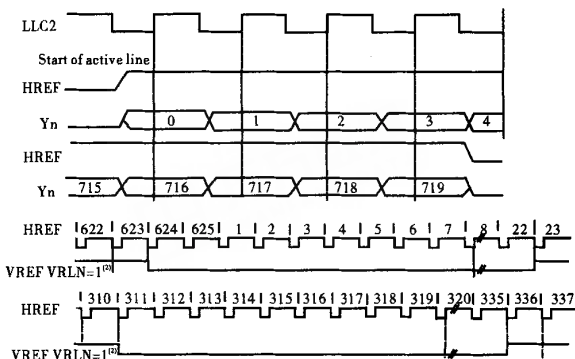


图 5 ITU656 格式行、场图像时序图

Fig.5 Line and field timing chart of ITU656 format

采用 SAA7111A 对模拟信号进行全采样输出 ITU-656 标准的数字信号。图像分辨率为 720×576,同时提供像素时钟(LLC2 13.5 M)、倍频像素时钟(LLC 27 M)、行参考信号(HREF)场参考信号(VREF)、奇偶场标志信号(RTS0)。其中,HREF 高电平对应行有效 720 像素;VREF 高电平对应场有效 288 个行。

#### 2.2 FPGA 芯片

采用 ALTERA 公司一款低端、中等集成度的 Cyclone 系列的 EP1C12。其特性为 12 060 个逻辑单元(作为带有可编程寄存器和进位链的 4 输入 LUT);239 kB 的 RAM(总数);2 个锁相环;支持 10 个可选的 I/O 标准。由于 FPGA 芯片具有高速、高可靠性、开发周期短的特点,并且可以根据现场的需要编程、可多次擦写,为设计带来了极大的便利性和灵活性。

#### 2.3 场图像存储器

采用 2 块 ISSI 公司的高速静态 RAM(IS61LV10248)作为场图像存储器,其读写速度快达 8~10 ns,为全静态的异步 RAM,地址驱动,不需要时钟,无需刷新。其异步特性简化了控制逻辑,适合图像旋转的读写操作。RAM1、2 分别作为奇偶场存储器:奇场期间,写 RAM1 的同时,按计算的消旋地址读 RAM2;偶场期间则相反,写 RAM2 的同时读 RAM1。交替的读写操作,使图像存储与消旋处理同时进行,这种并行处理提高了系统的实时性。

3 FPGA 软件设计

FPGA 编程实现图像旋转功能。来自 7111A 的 8 位视频信号,在写地址产生器输出地址控制下,按场存储到 RAM 中。存储的同时,通过插值模块对相邻 2 行数据求平均值进行插值处理。RAM 地址线 20 位,高 10 位地址对行参考信号 HREF 计数产生,低 10 位地址对像素时钟 LLC2 计数产生,两者分别作为行、列地址可以与图 2 坐标系 O 的坐标建立对应关系。读

地址产生器生成读地址,其中的计数器部分,用来产生不需消旋的像素地址,按写入顺序依次读取数据。旋转地址计算是该模块的核心部分,根据输入角度的正、余弦值,计算旋转部分初始地址,再按照行列变化,在初始地址值上进行累加,求取每个像素映射到原图像的地址。读写地址通过控制逻辑连接到 2 块 RAM,地址切换逻辑单元产生读写使能信号,控制 2 块 RAM 交替读写。FPGA 设计采用 VHDL 硬件描述语言。软件设计框图和流程图分别如图 6、图 7 所示。

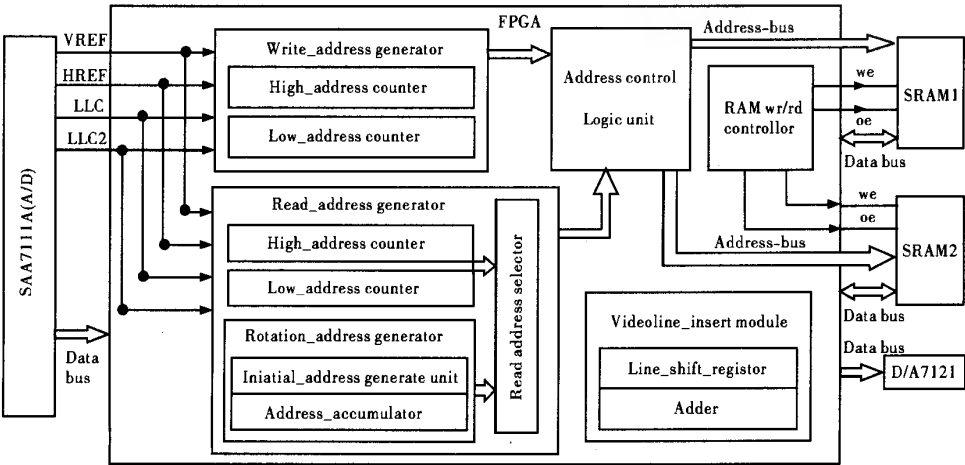


图 6 FPGA 设计框图  
Fig.6 Block chart of FPGA design

4 结论

对于固定角度旋转,该设计方法可以静态旋转到 0°~360°之间任意给定角度,图 8 是一幅图像逆时针旋转不同角度的对比。

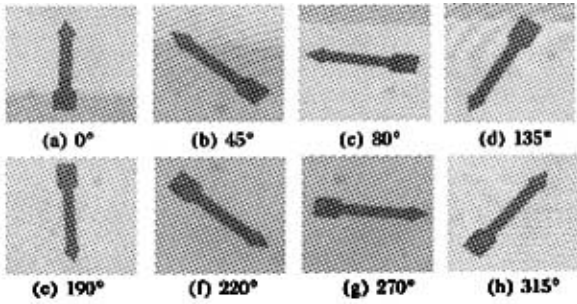


图 8 图像旋转对比  
Fig.8 Comparison of image rotation

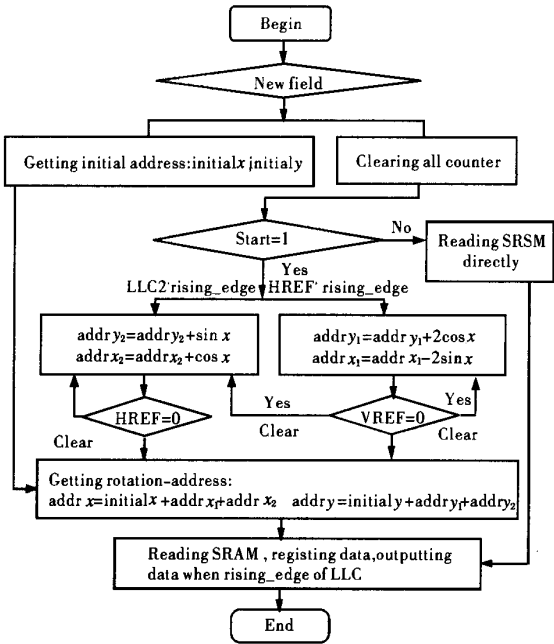


图 7 软件设计流程图  
Fig.7 Flow chart of software design

对于动态消像旋实验,采用实时角度输入消除像旋,保持观测图像稳定。(下转第 233 页)

(1) 定义参数简单直观,物理意义明确,适于人机交互,便于计算机处理。

(2) 具有多尺度处理特性,通过设置不同的参数可以检测不同类型的峡谷。

(3) 对弱边缘及其局部噪声不敏感,输出结果具有很好的连续性和连通性。

(4) 可以消除地形趋势面起伏对峡谷检测带来的干扰,具有很强的鲁棒性。

(5) 该算法可以用来进行地形分析和分类的研究。从算法流程可以看到,1次循环即可同时检测出平原、丘陵、沟壑、峡谷等地形区域。

该算法处理时间较长,采取原始的算法流程,在PC机(CPU:P4 1.6 G,内存:512 M)进行测试,对于约16 M的DEM数据(1 000×5 000格网,25 m分辨率),采用小峡谷参数设置时运算时间为1 min,采用中峡谷参数设置时运算时间为2.5 min。虽然实际应用中峡谷检测没有实时性要求,但是仍然可以通过优化算法以提高处理速度。如采取两级金字塔分层技术后,平均运算时间可减少为原始算法的1/3。

(上接第225页)

探测器旋转的同时,利用方位角度解算器提供粗精双通道组合角度值,用DSP读取角度值,采用32 bit乘法计算幂级数展开式逼近弦值。输出弦值精确到定点30位小数。实验以较快的速度旋转,消旋后图像保持稳定、清晰流畅、无滞后,无明显的锯齿效应。

#### 参考文献:

- [1] BERTHAUD C,BOURENNANE E,PAINDAVOINE M.Implementation of a real-time image rotation using B-spline interpolation on FPGA's Board[J].IEEE Transaction on Image Processing, 1998,7(5):995-999.
- [2] DANIELSSON P E,HAMMERIN M.High-accuracy rotation of image, CVGIP:Graphical Models and Image Processing,1992,54(4):340-344.
- [3] XU Zheng-wei,WANG Jun-ning,WU Cheng-ke.Real time electrical system for canceling image rotation[J].Journal of Infrared and Millimeter Waves(徐正伟,王军宁,吴成柯.实时电子图像消旋系统.红外与毫米波学报),1997,16(5):365-368.

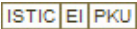
#### 参考文献:

- [1] O'CALLAGHAN J F, MARK D M. The extraction of drainage networks from digital elevation data[J].Computer Vision, Graphics, and Image Processing,1984,28(4):323-344.
- [2] JENSON S K,DOMINGUE J O.Extraction topographic structure from digital elevation data for geographic information system analysis [J].Photogrammetric Engineering and Remote Sensing, 1988, 54(11): 1593-1600.
- [3] TANG Xin-hong,LIU Jian,ZHANG Ji-xian.Method of terrain structure extraction in multiscale[J].Infrared and Laser Engineering(唐心红,柳健,张继贤.多尺度地形结构提取方法.红外与激光工程),1998,27(3):18-22.
- [4] TARBOTON D G,BRAS R L,RODRIGUEZ-ITURBE I. On the extraction of channel networks from digital elevation data [J].Hydrologic Processes,1991,5(1):81-100.
- [5] VINCENT L, SOILLE P. Soiled watersheds in digital space: an efficient algorithms based on immersion simulation[J].IEEE Transactions on Pattern Analysis and Machine Intelligence,1991,13(6): 583-598.
- [6] HARIS K,EFSTRATIADIS S N,MAGLAVERAS N,et al. Hybrid image segmentation using watersheds and fast region merging [J].IEEE Transactions on Image Processing,1998,7(12):1684-1699.
- [4] LI Kai-yu,ZHANG Huan-chun,JING Ya-zhi.FPGA-based fast and high-quality rotation of image[J].Journal of Image and Graphics(李开宇,张焕春,经亚枝.基于FPGA的高速高质量图像旋转.中国图象图形学报), 2004,9(3):285-289.
- [5] GE Wei-long,LEI Xuan-hua.Fast algorithm to realize image stabilization[J].Infrared and Laser Engineering(葛卫龙,雷选华.实现图像稳定的快速算法.红外与激光工程),2004,33(1):29-33.
- [6] XING Su-xia,CHANG Ben-kang,QIAN Yun-sheng,et al.Study on infrared image processing circuit based on high speed DSP[J].Infrared and Laser Engineering(邢素霞,常本康,钱芸生,等.基于高速DSP的红外处理电路研究.红外与激光工程),2004,33(3): 292-295.
- [7] LI Guang-jun,MENG Xian-yuan.Programmable Asic Design and Application[M]. Chengdu:University of Electronic Science and Technology of China Print(李广军,孟宪元.可编程ASIC设计及应用.成都:电子科技大学出版社),2004.
- [8] HOU Bo-ting,GU Xin.VHDL and Design of Digital Circuits[M]. 2nd edition.Xi'an:Xidian University Press(侯伯亭,顾新.VHDL硬件描述语言与数字逻辑电路设计.第2版.西安:西安电子科技大学出版社),1999.



作者：[李洪伟](#)，[黄自力](#)，[袁斯华](#)，[冯淑云](#)，[LI Hong-wei](#)，[HUANG Zi-li](#)，[YUAN Si-hua](#)，[FENG Shu-yun](#)

作者单位：[李洪伟, LI Hong-wei \(电子科技大学, 光电学院, 四川, 成都, 610054\)](#)，[黄自力, 冯淑云, HUANG Zi-li, FENG Shu-yun \(电子科技大学, 微固学院, 四川, 成都, 610054\)](#)，[袁斯华, YUAN Si-hua \(西南技术物理研究所, 四川, 成都, 610041\)](#)

刊名：[红外与激光工程](#) 

英文刊名：[INFRARED AND LASER ENGINEERING](#)

年，卷(期)：2006，35(2)

被引用次数：4次

## 参考文献(8条)

1. [BER THAUD C, BOURENNANE E, PAINDAVOINE M](#) [Implemei ntation of a real-time image rotation using B-spline interpolation on FPGA's Board](#) 1998(05)
2. [DANIELSSON P E, HAMMERIN M](#) [High-accuracy rotation of image, CVGIP](#) 1992(04)
3. [徐正伟, 王军宁, 吴成柯](#) [实时电子图像消旋系统](#)[期刊论文]-[红外与毫米波学报](#) 1997(05)
4. [李开宇, 张焕春, 经亚枝](#) [基于FPGA的高速高质量图像旋转](#)[期刊论文]-[中国图象图形学报](#) 2004(03)
5. [葛卫龙, 雷选华](#) [实现图象稳定的快速算法](#)[期刊论文]-[红外与激光工程](#) 2004(01)
6. [邢素霞, 常本康, 钱芸生](#) [基于高速DSP的红外处理电路研究](#)[期刊论文]-[红外与激光工程](#) 2004(03)
7. [李广军, 孟宪元](#) [可编程ASIC设计及应用](#) 2004
8. [侯伯亭, 顾新](#) [VHDL硬件描述语言与数字逻辑电路设计](#) 1999

## 引证文献(4条)

1. [YANG Lu, 苏秀琴, XIANG Jing-bo, 石磊](#) [基于DSP和FPGA的视频图像处理系统设计](#)[期刊论文]-[微计算机信息](#) 2008(21)
2. [张卫国, 王斌, 杨达, 王礼有](#) [稳像技术在舰载光电跟踪系统中的应用](#)[期刊论文]-[光机电信息](#) 2007(11)
3. [王德生, 徐婉莹, 黄新生](#) [基于FPGA的图像预处理快速算法及仿真](#)[期刊论文]-[计算机仿真](#) 2007(8)
4. [张辉, 李科杰, 张振海](#) [基于CORDIC算法的全景图像畸变场校正算法](#)[期刊论文]-[测试技术学报](#) 2007(3)

本文链接：[http://d.g.wanfangdata.com.cn/Periodical\\_hwyjggc200602023.aspx](http://d.g.wanfangdata.com.cn/Periodical_hwyjggc200602023.aspx)

授权使用：陕西理工学院(sxlgxy)，授权号：4678b5a5-53df-49e6-a8ab-9df201080f70

下载时间：2010年9月15日