

基于 FPGA 与 USB 的 CMOS 图像获取与采集系统设计

蒋鑫 丁雷

(中国科学院上海技术物理研究所, 上海 200083)

摘要 实现了基于 FPGA 与 USB 的 CMOS 图像获取与采集系统的设计。介绍了成像系统的结构、CMOS 图像获取时序的 VHDL 程序实现、包含 FPGA 控制及 USB 固件与 VC 接口界面程序等在内的数据传输通路设计以及 Direct Draw 数字图像的显示等。实验结果表明,成像系统工作正常,数据传输满足 USB 接口规范与设计要求。

关键词 FPGA USB CMOS 图像采集

中图分类号 TP391.41; **文献标识码** A

随着自动化程度的提高,成像设备应用越来越广泛。目前可见光成像所采用的图像传感器主要为 CCD 或 CMOS。虽然 CCD 的技术已经相当成熟,且一般来说噪声相对较低等特点,但近年来 CMOS 有了很快的发展,它具有功耗低、集成度高、价格相对便宜等特点,且其成像质量已不比 CCD 逊色,因此应用也越来越广。

USB 具有接口简单、传输速度快、通用性强、可扩展性强等特点,在数据传输中应用非常广泛。在高速模式下,USB2.0 传输速度最快可达到 480 Ms。采用 USB 作为数据传输通路可以满足 CMOS 图像数据采集系统的设计要求。

1 成像系统结构

成像系统设计电路框图如图 1 所示,设计中 CMOS 采用 Cypress 的 IBIS5—1300,其成像单元为 1280×1024 ,像元尺寸达 $6.7 \mu\text{m}$,光谱响应范围为可见光到近红外,最大数据速率为 $40 \text{ Ms}^{[1]}$;FPGA

采用 Altera 的 Cyclone 系列芯片 EP1C12,它有 12 060 个逻辑单元,片内有 234 kbits 容量的 RAM,2 个 PLL,173 个 IO 管脚^[2];USB 芯片采用 Cypress 的 CY7C68013A,它集成了 USB2.0 收发器、SIE 和增强型 8051 单片机,时钟最大为 48 MHz,USB 接口通过 4 个 16 位片上 FIFO 轮流上传和下行数据实现高速数据传输^[3]。

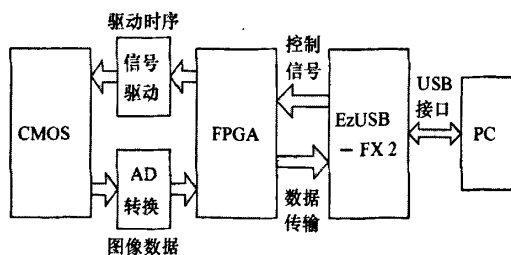


图 1 成像系统结构框图

2 CMOS 信号获取

IBIS5—1300 的像元具有 4T 结构,内置有 12 个 16 bits 的寄存器和两个输出放大器,并有一个 10 bits 的内置 ADC。该探测器可以工作在全局同步快门或拉幕式快门模式,其最小积分时间为 μs 量级。可以通过对内部寄存器的设置确定系统的工作模

2008 年 1 月 9 日收到

中国科学院上海技术物理研究所
三期创新基金(CI-7)资助

第一作者简介:蒋鑫(1983—),男,湖南人,中国科学院上海技术物理所博士生,研究方向:高速小目标成像技术。E-mail: jiangxin@ustc.edu。

式,如快门方式、积分时间、窗口大小、模拟信号增益等。CMOS的有两路模拟输出,可以通过外部连接确定是否采用内置ADC^[1]。

成像系统首先通过VC设置成像工作模式,经USB接口下传到FPGA,然后FPGA通过串行或同步并行方式设置CMOS内部寄存器。这里采用并行方式设置CMOS工作在同步快门模式,成像范围为全窗口1280*1024,积分时间为1ms,放大器采用统一增益模式。寄存器设置时序图如图2所示。

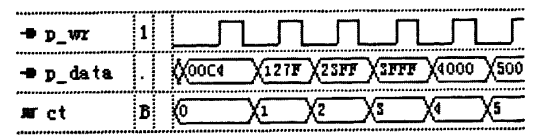


图2 CMOS寄存器同步并行设置

CMOS设置完成后,FPGA给出CMOS的驱动时钟,同时通过检测CMOS反馈的Pixel_Valid、Time_Out、Last_Line等信号,确定探测器的工作状态并生成相应时序,CMOS驱动时序图如图3所示。

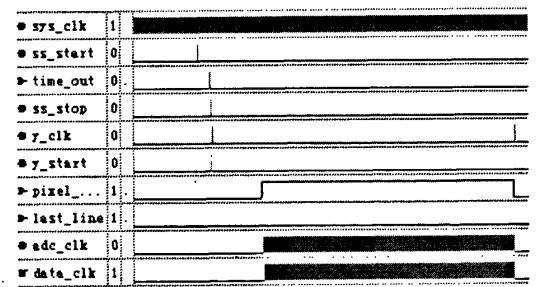


图3 CMOS驱动时序图

3 图像数据传输

CMOS输出的图像数据首先缓存在FPGA的片内内存中,然后写入USB的FIFO中,再通过VC读取到主机。图像传输通道主要包括VHDL图像格式编排与USB FIFO的图像数据写入、Keil C的USB固件设置、VC图像数据读取(见图4)。

首先需要在FPGA中开辟出存储空间来缓存原始图像数据,这里采用了16bits*8k的FIFO,并将帧头和帧尾和行同步信号等在适当的时候写入

FIFO来实现图像的同步,之后将数据写入USB的IN FIFO等待主机的读取。

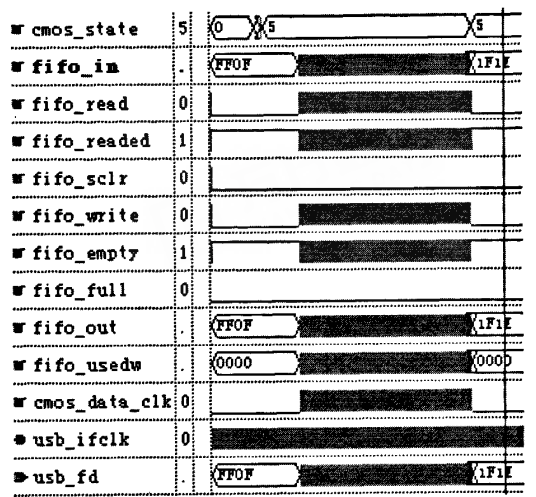


图4 VHDL数据写入USB时序图

USB固件程序通过Keil C编写,设置系统工作在Slave模式^[4],主要寄存器设置如下:

```
EP2CFG = 0xA2;
EP2FIFOCFG = 0x01;
EP6CFG = 0xE2;
EP6FIFOCFG = 0x09;
PINFLAGSAB = 0x0c;
PINFLAGSCD = 0x00;
```

由上设置,EP2设置为非自动OUT FIFO,EP6设置为自动IN FIFO,接口宽度和长度均为16bits*512。设置FLAGA为EP2的FIFO满信号,用于提示下传控制数据;FLAGB和FLAGC分别为FI-FOADR[1:0]指定端口的FIFO满和空指示。由于EP2非自动下传,因此需在TD_Poll()中设置如下程序段,即当EP2非空时允许数据下传。

```
if(! (EP2468STAT & 0x01))
{ OUTPKTEND = 0x02; }
```

PC通过USB读取USB接口芯片中获得的数据。由于成像设备需长时间工作,为了使应用程序在工作中可以响应其他的命令,这里采用多线程工作方式,在主线程之外通过AfxBeginThread()函数建立了pReadThread数据读取线程^[5]。在VC++

中首先需通过 GetHDevice() 函数获取 USB 设备,然后通过 DeviceIoControl() 读取数据到指定的内存中^[6]。关键程序段如下:

```
my_usb.DevicePath = "\\.\EZUSB-0" ;
my_usb.GetHDevice();
BOOL readsuccess =
    DeviceIoControl( my_usb.hDevice,
    IOCTL_EZUSB_BULK_READ,
    &(my_usb.btc2),
    sizeof( BULK_TRANSFER_CONTROL),
    ReadBuf[i],
    bufsize,
    &nbyte,
    NULL);
```

4 图像显示

设计中图像的显示调用了辅助线程 pDrawThread 来实现。为了保证图像显示的速度,这里采用 Direct Draw 的方式显示^[7]。在后台界面获取了图像数据后,VC 对获得的数据进行遍历,找到图像的帧头和帧尾,并计算帧长度,若帧长度符合设计长度,则在显示线程中用 Blt() 函数将后台数据复制到主界面内存中完成图像的更新。这里定义了一个主界面和两个后台界面,通过主界面对后台界面的数据的轮流拷贝来消除图像显示中的屏闪现象。关键程序段如下:

```
my_usb.pDrawThread =
    AfxBeginThread( DrawThreadPrg,
    this, THREAD_PRIORITY_HIGHEST,
    0, CREATE_SUSPENDED);
.....
InitDirectDraw();
SearchFrameHead();
if( GetImage)
{
    if( FAILED( dlg -> lpddBack -> Lock( NULL, & ddsd_back, DDLOCK_WAIT, NULL)));
    { ..... }
    BackData = (DWORD *) ddsd_back.lpSurface;
    memcpy( BackData, BackData1, DrawSize * 4);
    if( FAILED( dlg -> lpddBack -> Unlock( NULL)));;
```

```
| ..... |
dlg -> lpddPrimary -> Blt( &ViewRect, dlg -> lpddBack, &SrcRect,
DDBLT_WAIT, NULL);
}
```

5 实验结果

实验采用的 PC 配置为:
CPU:P4-2.93G;
内存:1G DDR400;
显卡:128M Geforce fx5200。

实验中,考虑到 VC 程序需对读取的数据进行处理,在该模式下 USB2.0 传输速度一般只能在 200Mbps 左右,因此这里设置系统读取像元速率为 20MPS * 8bits。获取图像数据的尺寸为 1280 * 1024,图像的显示尺寸为 512 * 512。由于尚无光学镜头,因此实验只能获取环境的大致图像,这里用纸片斜遮住 CMOS 的一边,获取的图像如图 5 所示。

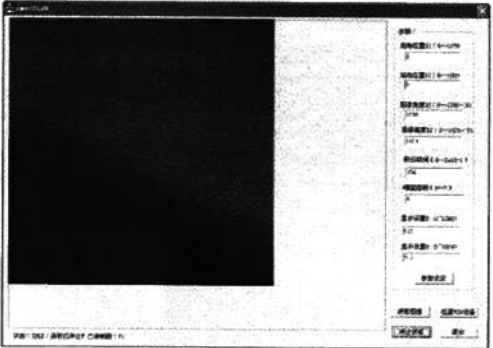


图 5 图像采集系统界面与实验结果

实验中对帧长度不满足要求的予以丢弃,经测试,在 1min 内获取的有效帧数为 763 帧,这比理论值略低,这是因为 CMOS 工作时包含有积分时间和行消影时间,同时为了保证图像的准确性,在 FPGA 程序中设置了帧间等待数据读出。测试结果表明,CMOS 在 FPGA 给出的驱动时钟下能正常工作,采用 USB 接口实现数据传输可以满足系统的速度要求。

参 考 文 献

- 1 Cypress Semiconductor Corporation. 1.3 MP CMOS Image Sensor, www.fillfactory.com, 2006.06
- 2 Altera Corporation. Cyclone FPGA Family, www.altera.com, 2003.03
- 3 Cypress Semiconductor Corporation, EZ-USB FX2LP™ USB Micro-controller, www.cypress.com, 2006.01
- 4 Cypress Semiconductor, EZ-USB FX2 Technical Reference Manual, www.cypress.com, 2002.12
- 5 孔 鹏,陈 晨,李月洁,等. Visual C++ 6.0 完全自学手册. 北京:机械工业出版社,2006;422—450
- 6 陈 俊,李 治. 用 VC 编写 USB 接口通讯程序. 北京:实践经验,2003
- 7 武永康. Direct Draw 原理与 API 参考. 北京:清华大学出版社,2000

CMOS Image Acquisition System Based on FPGA and USB

JIANG Xin, DING Lei

(Shanghai Institute of Technical Physics, Chinese Academy of Science, Shanghai 200083, P. R. China)

[Abstract] A CMOS image acquisition system based on FPGA and USB was designed. The way to carry out the design of the imaging system was introduced in detail. It includes the structure of the imaging system, the VHDL program of CMOS driver timing, the FPGA controller, the USB hardware, the interface VC program and the display of the digital image by Direct Draw. Finally the result shows that the imaging system works properly and the data transmission satisfies the design.

[Key Words] FPGA USB CMOS image acquisition

(上接第 2480 页)

Research and Application of Automated Test Based on GRID

WENG Hai-yin WU Jun-sheng

(College of Software of Microelectronics, Northwestern Polytechnic University; Xi'an 710072, P. R. China)

[Abstract] In order to solve the questions about the common test tools, an automated test model based on grid is introduced. It pays attention on how to use resources efficiently and test efficiently by resource management of grid and scheduling policies between the tests. The structure of the model and implement of the scheduling policies are described in detail.

[Keywords] automatic test grid scheduling policies

基于FPGA与USB的CMOS图像获取与采集系统设计

作者: 蒋鑫, 丁雷, [JIANG Xin](#), [DING Lei](#)
作者单位: [中国科学院上海技术物理研究所, 上海, 200083](#)
刊名: [科学技术与工程](#) [ISTIC](#)
英文刊名: [SCIENCE TECHNOLOGY AND ENGINEERING](#)
年, 卷(期): 2008, 8(9)
被引用次数: 1次

参考文献(7条)

1. [Cypress Semiconductor Corporation](#) [1.3 MP CMOS Image Sensor](#) 2006
2. [Ahera Corporation](#) [Cyclone FPGA Family](#) 2003
3. [Cypress Semiconductor Corporation](#) [EZ-USB FX2LPTM USB Microcontroller](#) 2006
4. [Cypress Semiconductor](#) [EZ-USB FX2 Technical Reference Manual](#) 2002
5. 孔鹏, 陈晨, 李月洁 [Visual C++6.0完全自学手册](#) 2006
6. 陈俊, 李治 [用VC编写USB接口通讯程序](#)[期刊论文]-[实践经验](#) 2003
7. 武永康 [Direct Draw原理与API参考](#) 2000

相似文献(10条)

1. 期刊论文 [王鹏](#), [吕志刚](#), [黄健](#), [WANG Peng](#), [LV Zhi Gang](#), [HUANG Jian](#) [基于FPGA的可加密USB存储设备设计](#) -[电子技术应用](#)2009, 35(11)
基于FPGA的可加密USB存储设备的设计过程, 介绍了FPGA芯片EP1C3T100、USB接口芯片AU6983等各个模块的功能及硬件电路设计. 对AES加密算法作了详细说明, 并对硬件FPGA实现进行了设计和优化. 该设备由FPGA芯片通过硬件来完成数据加密过程, 由高速传输总线进行数据传输. 具有实时性好、安全性高等优点.
2. 期刊论文 [万军华](#), [张国云](#), [罗荣辉](#), [王志伟](#), [刘立军](#), [何彪胜](#), [WAN Jun-hua](#), [ZHANG Guo-yun](#), [LUO Rong-hui](#), [WANG Zhi-wei](#), [LIU Li-jun](#), [HE Biao-sheng](#) [基于FPGA和USB接口的高速高精度通用数据采集卡设计](#) -[湖南理工学院学报\(自然科学版\)](#) 2010, 23(1)
讨论了一类基于FPGA和USB接口的高速高精度通用数据采集卡的设计方法, 该方法充分发挥了FPGA和USB的优点, 解决了传统数据采集卡的缺陷.
3. 期刊论文 [王坚](#), [张鸿飞](#), [万旭](#), [高原](#), [崔珂](#), [梁昊](#), [WANG Jian](#), [ZHANG Hong-fei](#), [WAN Xu](#), [GAO Yuan](#), [CUI Ke](#), [LIANG Hao](#) [基于FPGA和USB的量子实验控制](#) -[量子电子学报](#)2010, 27(1)
提出了一种基于FPGA和USB的量子实验控制插件的设计和实现. 介绍了量子实验必需的随机数模块, 实验所需控制逻辑的实现以及上位机通过USB对整个实验进行控制的过程, 实现了灵活的控制信号输出, 外部信号输入, 并具有在帧错误的情况下自动同步的功能.
4. 期刊论文 [王磊](#), [虞先国](#), [王洪辉](#), [李哲](#), [WANG Lei](#), [TUO Xian-guo](#), [WANG Hong-hui](#), [LI Zhe](#) [基于FPGA+USB的多道定标器设计](#) -[核电子学与探测技术](#)2010, 30(3)
介绍了基于FPGA和USB的8通道定标器的设计和实现, 并给出了相关实验结果.
5. 期刊论文 [刘森](#), [赵明生](#), [LIU Sen](#), [ZHAO Ming-sheng](#) [通过USB接口实现FPGA的SelectMap配置](#) -[微计算机信息](#) 2009, 25(11)
本文提出了一种基于USB接口的FPGA SelectMap配置方式的实现方案. 方案以大容量Spartan3 FPGA作为配置目标, 选用Cypress EZ-USB FX2LP作为USB设备芯片, 采用其内置的端点FIFO和GPIO状态机实现了一个高性能的配置数据传输通道, 并设计了USB厂商请求来控制配置进程. 方案具有配置灵活、成本低、速度快、实现简单的特点, 目前已在很多软件无线电项目中得到应用, 具有很强的实用性.
6. 期刊论文 [苏维嘉](#), [王力全](#), [SU WeiJia](#), [ANG Liquan](#) [基于FPGA和USB的数据采集系统设计](#) -[世界科技研究与发展](#) 2010, 32(1)
以逻辑器件FPGA和USB2.0芯片CY7C68013为核心, 设计了4路模拟输入、12位数字精度、每路模拟输入采样速率均为250 kbps的数据采集系统. 该系统能够在板上实现信号的采集及前端处理, 并能通过USB总线与上位机通信. 实现数据的存储、显示及后端处理. 在数据采集与传输模块的设计中, 给出了数据采集和传输的原理图及其电路的详图, 详细的介绍了FPGA在数据采集系统中的实现过程.
7. 期刊论文 [冒劼](#), [MAO Jie](#) [FPGA器件USB接口扩展方法](#) -[桂林电子科技大学学报](#)2008, 28(1)
由于实现USB接口需要占用较多的FPGA资源, 一般FPGA器件不包含USB接口. 使用Cypress公司推出的EZ-USB FX2芯片CY7C68013A, 对FPGA器件扩展USB接口的硬件接口电路设计、相关软件设计方法、调试方法及实测波形进行了研究与实验. 结果表明, 文中介绍的方法实现了PC通过USB接口到FPGA的高速数据传输.
8. 期刊论文 [宋军民](#), [王亚非](#), [周鹰](#), [SONG Junmin](#), [WANG Yafei](#), [ZHOU Ying](#) [基于FPGA和USB 2.0的高速CCD声光信号采集系统](#) -[现代电子技术](#)2009, 32(16)
设计一个基于FPGA和USB 2.0接口控制芯片的高速线阵CCD声光信号采集系统. FPGA是硬件电路系统的核心, 主要完成线阵CCD时序脉冲的产生. 专用

A/D芯片的采样控制以及FIFO缓存数据的片内配置,并通过USB 2.0接口与上位机实现通信.讨论并开发了USB 2.0接口控制芯片的固件程序、USB驱动程序及上位机应用程序.实验结果表明,系统达到了设计要求,可广泛应用于相关领域的信号检测.

9. 学位论文 [齐洪喜 基于FPGA&ASIC的专用USB接口设计与实现](#) 2006

随着安全技术的不断发展,人们对安全产品的安全性以及安全产品的速度提出了更高的要求.这使得密码专用芯片的研究成为信息安全领域的的一个热点课题.要提高安全产品的速度就需要采用芯片、并行处理和群集等技术.其中所谓的芯片技术主要是指FPGA&ASIC技术,FPGA&ASIC技术可以理解成在芯片中实现安全产品应用,这个固化过程会大大提高安全产品原本的运行处理速度.同时,采用芯片技术比采用通用集成电路技术还有体积小、重量轻、功耗低、可靠性高等几个方面的优势.

如果仅仅使用ASIC&FPGA技术对密码算法采用芯片技术,而忽略了接口的芯片化,其结果必然导致安全产品速度的整体下降.另外将所有的算法处理器以及产品所用到的接口部分全部集成在同一个芯片中,无论是在体积,功耗方面还是在成本以及可靠性方面都比仅集成算法处理器有着一定程度的优势.这就要求使用HDL语言实现安全产品所使用的接口,从而同时使用HDL语言实现的算法处理器以及接口集成在同一个芯片中.

基于USB KEY的身份认证方式是一种方便、安全、经济的身份认证技术,它采用软硬件相结合一次一密的强双因子认证模式,很好地解决了安全性与易用性之间的矛盾.USB KEY内置单片机或智能卡芯片,可以存储用户的密钥或数字证书,在内部产生密钥,加密处理在内部完成,从而最大限度地保障安全.利用USB KEY内置的密码学算法实现对用户身份的认证,同时不同的USB KEY可以根据不同的用户身份设置不同的权限.另外USB KEY采用USB接口形式,可以在目前主流的个人电脑上直接使用,对环境和硬件设备没有特殊的使用要求.

由于USB KEY具有安全可靠,便于携带,使用方便,成本低廉,不易损坏的优点'加上PKI体系完善的数据保护机制,使用USB KEY存储数字证书的认证方式已经成为目前以及未来最具有前景的主要认证模式. 未来,身份认证技术将朝着更加安全、易用,多种技术手段相结合的方向发展.USB KEY会成为身份认证硬件的主要发展方向,LSB KEY的运算能力以及易用性也将不断提高.

本文主要针对USB KEY芯片化的需要,结合实际应用中的情况提出了一种基于FPGA的USB KEY专用USB接口实现方式,并以Verilog IIDL语言进行了实现,最后对该接口进行了软件仿真和硬件测试.通过使用该接口的USB KEY呵以实现无驱操作.即使用的计算机上不需要安装任何驱动程序,该USB KEY就可以正常工作.

由于该接口完全是使用Verilog HDL编写的,且在实现的过程中还考虑到了以后产品的需要,因此该接口具有良好的可扩展性和可改进性,这样通过一定的改进完全可以变为一种通用的USB接口.在一定程度上可以避免该接口的二次开发,同时还可以减少其他USB接口产品的研发时间,提高产品的研发效率.

10. 期刊论文 [蔡江洪. 史小军. 朱为. 堵国梁. CAI Jiang-hong. SHI Xiao-jun. ZHU Wei. DU Guo-liang 利用FT245BM实现FPGA与PC机的USB通讯](#) -电子器件2005, 28(1)

为了实现FPGA与USB主机之间的通讯,使用了一款FTDI公司(Future Technology Devices Intl. Ltd)生产的USB芯片FT245BM,成功地实现了FPGA与PC机之间的USB通讯;文中提供了该芯片与可编程逻辑器件FPGA的硬件接口电路,并给出了FPGA的Verilog HDL程序及PC上的软件编程范例.

引证文献(1条)

1. [杨伟程. 李鹏 CMOS相机控制及图像数据传输系统设计](#)[期刊论文]-[电子设计工程](#) 2009(4)

本文链接: http://d.g.wanfangdata.com.cn/Periodical_kxjsygc200809050.aspx

授权使用: 陕西理工学院(sxlgxy), 授权号: a689880f-9aa0-482e-ac58-9df2011094cf

下载时间: 2010年9月15日