(Sum No. 75)

文章编号: 1671-7449(2009)03-0261-05

# 基于 FPGA 的卫星图像模拟源系统设计

#### 鲁 琴,杜列波,魏 鹏

(国防科技大学 机电工程与自动化学院, 湖南 长沙 410073)

摘 要: 作为星上的有效载荷,星载图像压缩设备必须经过严格的测试后方能投入使用.如果在每一次的测试过程中,压缩设备均与其前端体积庞大的 CCD 相机系统对接,势必会造成时间和物力的浪费.为了保证星载图像压缩设备研发和测试的顺利进行,本文设计了一套卫星图像模拟源系统,以模拟多路 CCD 相机数据.系统基于 FPGA 和 LAN91C111 搭建,可以在联网和自动两种工作模式下工作.为了满足 17 路图像数据同时发送的要求,采用了 MicroBlaze 和 VHDL 联合编程实现 SDRAM 的高速读写控制.测试表明,该图像模拟源能满足各项设计指标.

关键词: 星载图像;模拟源; FPGA; MicroBlaze; SDRAM中图分类号: TN919.8 文献标识码: A

## Design of Simulative Satellite Image Resource System Based on FPGA

LU Qin, DU Liebo, WEI Peng
(College of Mechatronics Engineering and Automation, National Univ. of
Defense Technology, Changsha 410073, China)

Abstract: Being the main payload on satellite, spaceborne remote sensing image compression system needs a series of strict testing. It would be a great waste of time and money if docking the real large CCD camera system with the compression system during the testing. To guarantee the development and testing of the spaceborne remote image compression system, a simulative satellite image resource system, which is used as the tool to simulate multiple CCD camera signals, is designed in this paper. The system hardware is based on the FPGA and LAN91C111 and can work under auto or controlled condition. To satisfy the large-capacity and high-speed image data access need, a method based on MicroBlaze and VHDL is proposed to control the SDRAM. Tests show that the designed simulative satellite image resource system has been running with satisfactory results.

Key words: satellite image; simulative resource system; FPGA; microblaze; SDRAM

## 0 引 言

空间技术的发展和用户需求的增加使得越来越多的遥感目标信息数据需要通过无线电信道实时传送

<sup>\*</sup> 收稿日期: 2008-09-28

基金项目: 国家高技术研究发展计划 863 基金资助项目(2006AA701121)

作者简介: 鲁琴(1980-), 女, 博士生, 主要从事现代传感技术与系统研究.

到地面. 近年来,随着新型传感技术的发展,卫星遥感图像的时间、空间和光谱分辨率不断提高,相应的数据规模呈几何级数增长,极为有限的信道传输带宽远不能满足海量遥感图像数据传输的要求,这已成为制约空间遥感图像分辨率提高的"瓶颈". 因此,高分辨率图像产生的海量数据必须经过数据压缩才能适应遥感图像传输的需求[1-2].

作为星上的有效载荷,星载图像压缩设备必须经过严格的测试后方能投入使用,其开发过程为:设计→测试→调整→测试→········· 如果在每一次的测试过程中,压缩设备均与其前端体积庞大的 CCD 相机系统对接,势必会造成时间和物力的浪费. 为了保证星载图像压缩设备研发和测试的顺利进行,本文基于 FPGA 设计了一套卫星图像模拟源系统,以模拟多路 CCD 相机数据. 系统基于 FPGA 和LAN91C111 搭建,可以在联网和自动两种工作模式下工作. 为了满足 17 路图像数据同时发送的要求,采用了 MicroBlaze 和 VHDL 联合编程实现 SDRAM 的高速读写控制. 测试表明,该图像模拟源能满足各项设计指标.

## 1 设计要求

作为向卫星图像压缩系统提供多路图像数据的测试设备,图像模拟源必须满足以下要求:

- 1)提供 17 路模拟 CCD 相机数据,每路数据在一个门控有效期内由 42 \* 10 bit 辅助信息加 4096 \* 10 bit 模拟图像数据组成,模拟数据可变、可读(来自于真实卫星图像数据),且每路数据具有 0.7 K, 1.09 K, 1.20 K, 1.30 K 4 种可选帧频;
  - 2) 输出通道接口为标准 LVDS 接口;
  - 3) 具备两种工作模式: PC 机配合下的联网工作模式和独立仪器状态下上电自动引导工作模式.

## 2 总体方案

#### 2.1 硬件组成

系统结构如图 1 所示,Xilinx 公司的 xc4vlx2510ff668<sup>[3]</sup>为系统的主控设备,负责对系统中其它所有设备和接口的管理。 网络接口芯片 LAN91C111 通过 RJ45 接口与 PC 进行通信,接收图像数据和控制命令,并对命令进行反馈。 SDRAM 采用三星公司 K4S510432B<sup>[4]</sup>,其容量为 512 Mbit,存取速率可达 150 MHz. 设计中采用 6 片拼接方式,组成一个 128 M×24 bit 的存储体,用来作为 17 幅图像的高速大容量存储器件。 FLASH 选用三星公司的 K9F1208U0M<sup>[5]</sup>,其存储容量为(512+160) MB,用来为自动引导模式存储图像。 17 路图像数据最终经过DS90LV031A 芯片<sup>[6]</sup>由TTL 电平转换成LVDS 电平后输出。

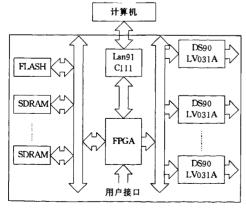


图 1 卫星图像模拟源硬件结构框图

Fig. 1 Hardware structure of the simulative satellite image resource system

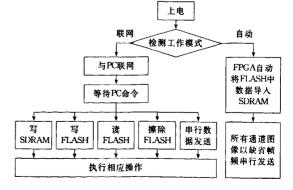


图 2 系统工作流程 Fig. 2 Flow chart of the system

#### 2.2 工作流程

模拟源系统具备两种工作模式:联网和自动. 上电后模拟源自动检测用户接口的状态,并进入相应的工作模式,各种模式的工作流程如图 2 所示.

- 1) 自动模式:上电后 FPGA 自动将 FLASH 中的图像数据加载到 SDRAM 中,加载完毕后从 SDRAM 中读取 17 路图像数据以缺省帧频循环发送图像数据.
- 2) 联网模式: FPGA 接收 PC 通过网络接口芯片 LAN91C111 发送来命令,并执行相应的操作.包括:① 接收 PC 发送来的图像数据,将其写人 SDRAM 中,然后根据 PC 命令将指定通道的数据以指定的帧频串行发送出去;② 接收来自 PC 的图像数据,然后根据 PC 指定的通道写人 FLASH 中对应的存储区中,为自动模式准备数据.

## 3 软件设计

模拟源的 FPGA 程序基于 MicroBlaze 设计. MicroBlaze 嵌入式软核是一个被 Xilinx 公司优化过的 可嵌入在 Virtex, Virtex-E, Virtex-I, Pro Virtex-I, Spartan-I E 和 Spartan-3 系列 FPGA 中的 RISC 处理器软核, MicroBlaze 中集成了丰富的外设接口控制器,可以用来方便地实现对 LAN91C111, SDRAM 以及 FLASH 的控制,降低开发难度,缩短开发时间. 结合本系统,由于 MicroBlaze 对 FLASH 的控制相对简单,本节主要介绍 PC 通信和 SDRAM 的高速读写控制两个部分.

#### 3.1 模拟源与 PC 机通信

在模拟源设计中采用了 UDP 协议完成与 PC 的通信. MicroBlaze 与 PC 的通信实际上就是通过对 LAN91C111 相应寄存器的访问来完成的.

为了完成相应的操作,在 UDP 协议基础上制定如表 1 所示的通信协议,其中 DATA0 表示 UDP 包中数据的第一个字节,DATA1~DATAn 表示第二到第 n+1 个字节。MicroBlaze 接收到一个 UDP 包后首先读取第一个字节以决定执行什么样的操作,然后从后面的字节得到相应的地址信息,或各数据通道的参数设置。SDRAM 和 FLASH 已根据需要为 17 幅图像开辟了相应的存储空间,通道参数则在译码之后通过一组 GPIO 线传递给 MicroBlaze 外部执行的 VHDL 程序模块。

Tab. 1 Communication protocol definition		
DATA0	操作	DATA1~DATAn
R	将接收到的包中的数据写人指定 SDRAM 区域	DATA1 中的 a~q 依次对应 17 幅图像存放在 SDRAM 或 FLASH 的首地址,z 表示接着上一地 址继续写人,只在写 SDRAM 或 FLASH 时用
Х	擦除 FALSH 指定区域	
Y	将接收到的包中的数据写人指定 FLASH 区域	
Z	读取 FLASH 指定区域的一段数据传回 PC	
s	控制 17 路图像数据的开启和关闭以及各自对应的 帧频	DATA1~DATA17 中的 a 表示开启对应通道的发
		送,z表示关闭,DATA18~DATA34 中的 a,b,c,
		d 分别代表 4 种帧频.

表 1 通信协议定义

#### 3.2 SDRAM 高速读写控制

在对 SDRAM 的读写控制设计中,一般情况下往往采用 MicroBlaze 软处理器核完成对 SDRAM 的控制. 研制过程中发现, MicroBlaze 虽然具有使用方便、操作简单等优点,但是对 SDRAM 的操作在使用随机读写的模式下其速度远远不能满足 17 路图像数据同时发送时所要求的高达 935 Mbit 的速率,因此设计中,将 SDRAM 的读操作交给了 MicroBlaze 外部的 VHDL 程序采用整页读的模式来完成.

## 3.2.1 基于 MicroBlaze 的写 SDRAM 控制

MicroBlaze 与对 SDRAM 的写操作相对比较简单,只需在 MicroBlaze 软核定制时按照所使用的器件定制相应的接口,操作时在对应的地址写数据即可。由于是 MicroBlaze 和 VHDL 联合控制,因此 SDRAM 的控制权必须适时地在 MicroBlaze 与 VHDL 程序之间切换。如图 3 所示为 MicroBlaze 与

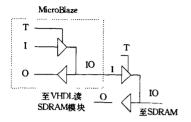


图 3 基于 MicroBlaze 与 VHDL 的 SDRAM 控制 Fig. 3 SDRAM control based on MicroBlaze and VHDL

环境中虽然可以通过综合,却不能完成后续的翻译、映射等操作,因此,需要对 MicroBlaze 中的 SDRAM 控制器进行修改.
将基于 MicroBlaze 的 SDRAM 控制器导出到 ISE 中,

VHDL 模块对 SDRAM 双向数据线的读写分开控制在

FPGA 内部形成的结构, 该结构在 Xilinx 的 ISE 集成开发

在其生成的 VHDL 代码中, 将其控制线 SDRAM \_DQ \_T (接图 2 中 MicroBlaze 虚线框中的T)置为 Open, SDRAM \_DQ \_I(接图 2 中 MicroBlaze 虚线框中的 O)置为高阻,

SDRAM\_DQ\_O(接图 2 中 MicroBlaze 虚线框中的 I)直接接到 MicroBlaze 的 fpga\_0\_Generic\_ SDRAM\_SDRAM\_DO\_nin(按图 2

SDRAM\_DQ\_U(接留 2 中 MicroBlaze 员 SDRAM\_SDRAM\_DQ\_pin(接图 2 MicroBlaze 虚线框中的 IO),并将其引脚的属性由 INOUT 更改为 OUT. 至此成功完成了基于 MicroBlaze 的 SDRAM 控制器的修改,使其变成了单向的输出线,满足了图像模拟源的设计需要.

## 3.2.2 基于 VHDL 的读 SDRAM 控制

读 SDRAM 采用整页读的模式,一个时钟周期就可读出一个数据(24 bit),使用55 MHz 的时钟时对 SDRAM 的读取速度可达到 1 Gbps 以上,可以满足 17 路图像数据同时发送的要求. 但是,由于设计所采用的SDRAM 容量较大,其列地址线有 12 根,如果每次都读一页数据(4 096 个)的话,则要求 FIFO 的容量至少要 4 096×24 bit. 17个 FIFO 所需的空间将达到 1.6 Mbit,而设计中选用的 xc4vlx25-10ff668 型号的 FPGA

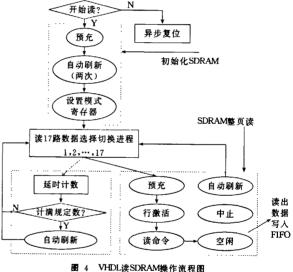


Fig. 4 SDRAM reading flow chart based on VHDL

内部的 BLOCK RAM 资源只有 1.2 Mbit,且远远满足不了 SDRAM 的刷新要求.为此,在设计中加入了"中止"状态,在每读 512 个数据之后用"预充"命令来中止读操作.这样一来,SDRAM 的每页数据分8 次来读,对速率影响甚微,却可以将每路 FIFO 的深度降低至 1024 bit,大大节省了 BLOCK RAM 资源. VHDL 读 SDRAM 操作流程图如图 4 所示.

#### 4 系统测试

卫星图像模拟源是为方便星载图像压缩设备的研制和完成对星载图像压缩设备的测试而研制的,整套系统如图 5 所示,包括图像模拟源和控制模拟源的 PC 及对应的 PC 软件.

为了保证其自身工作的正确与可靠,对图像模拟源进行测试,包括功能测试、时序测试和数据测试等. 其中,图像模拟源的输出时序是否满足设计要示是图像压缩设备能够正确接收的前提条件,在此用ChipScope 对 17 路串行数据进行监测,监测结果如下.

图 6 为 17 路串行数据发送帧起始信号监测图,图 6 中 road-1 表示读 SDRAM 模块正在读取哪一路图像数据, $send_which1\sim send_which17$  对应 17 个通道的 FIFO 的写使能信号,高电平期间将从 SDRAM 读出的 512 个数据写入 FIFO;  $flag1\sim flag17$  为 17 个通道对应的门控信号,高电平期间数据有

效; fifolout~fifo17out 为 17 个并串转换模块分别从 17 个 FIFO 中读出的 24 bit 并行数据; 其下方对应的 sldata~s17data 为并转串之后的串行数据. 由图 6 可知, 帧起始时各路数据满足时序设计的要求, 并且可以验证部分数据的正确性.

图 7 为 17 路串行数据发送帧截止时监测结果,从图 7 中可以清楚地看到 flag 信号在一帧并行数据的最后一个 24 bit 数的第 4 bit 处截止,这是因为每帧数据 为  $(4\ 096\ +\ 42\ ) \times 10\$ bit,正 好 等 于  $(1\ 274\times24+4)$  bit. 在设计中每帧数据认为是  $1\ 275$  个 24 bit 并行数,然后在最后一个 24 bit 数的第 4 bit 处截止,正好满足了设计要求.



图 5 卫星图像模拟源系统实物图
Picture of the simulative satellite image resource system



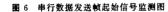


Fig. 6 Monitoring drawing of the start signal of the serial data transmission frame

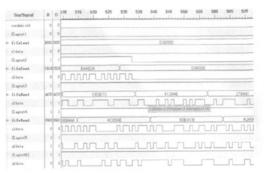


图 7 串行数据发送帧截止时信号监测局部放大图

Fig. 7 Magnifying monitoring drawing of the stop signal of the serial data transmission frame

#### 5 结束语

所设计的一套基于 FPGA 的卫星图像模拟源系统,介绍了其总体设计方案和工作流程,以及基于 MicroBlaze 软核的 FPGA 软件设计. 系统的各项功能均通过了多次严格的测试,并得到实际应用.

### 参考文献:

- [1] Pen S Y, Venbrux J, Bhatia P, et al. Real time high performance data compression technique for space applications [C]. Proceedings of the IEEE International Geoscience and Remote Sensing Symposium. Honolulu, USA, 2000(12): 24-28.
- [2] 王明远. 空间遥感数据压缩编码技术的发展[J]. 中国航天, 2003(6): 20-22.
  Wang Mingyuan. Development of space remote sensing data compression coding technology[J]. Aerospace China, 2003(6): 20-22. (in Chinese)
- [3] XiLinx 公司, Virtex-4 系列概述[R]. Xilinx. Rev 2.0, 2007.
- [4] SAMSUNG 公司. 512 Mb D-die SDRAM Specification[R]. SAMSUNG Electronics. Rev1. 0, 2005.
- [5] SAMSUNG 公司、K9F4G08U0A, K9F4G08U0A FLASH MEMORY[R]. SAMSUNG Electronics, 2006.
- [6] SMSC 公司. LAN91C111 Datasheet[EB/OL]. 2005-07-05. http://www.smsc.com.

## 基于 FPGA 的卫星图像模拟源系统设计



作者: 鲁琴, 杜列波, 魏鹏, LU Qin, DU Liebo, WEI Peng 作者单位: 国防科技大学, 机电工程与自动化学院, 湖南, 长沙, 410073

刊名: 测试技术学报 ISTIC

英文刊名: JOURNAL OF TEST AND MEASUREMENT TECHNOLOGY

年,卷(期): 2009,23(3)

被引用次数: 0次

#### 参考文献(6条)

1. Pen S Y. Venbrux J. Bhatia P Real time high performance data compression technique for space

applications 2000

2. 王明远 空间遥感数据压缩编码技术的发展[期刊论文]-中国航天 2003(06)

- 3. XiLinx 公司 Virtex-4 系列概述. Xilinx. Rev 2.0 2007
- 4. SAMSUNG 公司 512 Mb D-die SDRAM Specification. SAMSUNG Electronics. Rev1. 0 2005
- 5. SAMSUNG 公司 K9F4G08U0A, K9F4G08U0A FLASH MEMORY 2006
- 6. SMSC 公司 LAN91C111 Datasheet 2005

#### 相似文献(2条)

1. 期刊论文 <u>张进亮. 杜列波. 魏鹏. 罗武胜. Zhang Jinliang. Du Liebo. Wei Peng. Luo Wusheng 卫星图像模拟源系统</u>控制器设计 -计算机测量与控制2009, 17(1)

卫星图像模拟源是在星载图像压缩系统研发过程中,通过模拟多路CCD相机向卫星图像压缩系统提供多路图像数据的测试设备;该设备基于FPGA研发.需要对海量图像数据进行存取,使用SDRAM作为数据存储是一种非常有效的方法.然而采用传统的FP-GA芯片内部集成的SDRAM控制器无法满足该设备大容量、高速率存储的要求;基于此.提出了基于MicroBlaze和VHDL联合编程实现SDRAM控制电路的方法,该方法实现了SDRAM的高速读写,能完全满足卫星图像模拟源系统的需求.

2. 学位论文 魏鹏 JPEG2000星载图像压缩设备中的若干关键技术研究 2007

卫星遥感图像的分辨率迅速提高,最高已达0.1米,每个像元的量化比特数也已达到了16,由此带来卫星遥感图像数据量的骤增,给数据的实时传送、接收及存储带来了巨大的困难,因而进行有效的数据压缩就显得特别迫切和重要。但是由于卫星遥感图像具有相关性弱、信息熵值高、冗余度小等特点,而且图像输入码速率高以及对重建图像高保真的特殊要求使得卫星遥感图像压缩成为静止图像压缩中的一个难点,一些传统的编码方法如JPEG并不能取得良好的压缩效果。

JPEG2000作为新一代静态图像压缩标准,相对其它压缩算法而言,具有众多方面的优势。但是,由于其算法高度复杂,内存需求较大,要将其应用于卫星遥感图像压缩,必须综合考虑各方面的因素,特别是所选用的硬件平台的特点作进一步的改进和优化。

本文正是以此为背景下,在某型号项目"XX-9卫星数据压缩设备研制"以及"863"国家高技术发展计划项目"XXX数据压缩技术"(项目编号: 2006A4701121)的资助下,对JPEG2000图像压缩算法进行了深入研究,设计了基于JPEG2000的卫星遥感图像压缩设备及其配套的图像模拟源。现将论文的主要工作归纳如下:

- 1.设计了基于JPEG2000的星载图像压缩硬件平台。该平台采用双FPGA+并行多DSP的结构,具有数据处理能力强、并行性能好、易于扩展等优点。
- 2. 改进了JPEG2000中的编码算法,使其更有利于DSP的并行实现。算法的改进包括: 嵌入式比特平面编码(EBC)过程中的符号编码独立、上下文模型的调整、MQ编码分离及编码器改进。

3. 设计并实现了卫星图像模拟源。该设备可以模拟17路CCD相机图像数据,具有两种工作模式,四种可选帧频,能够为星载图像压缩设备的研制及测试提供了可靠保证。

本文链接: <a href="http://d.g.wanfangdata.com.cn/Periodical\_hbgxycsjsxb200903016.aspx">http://d.g.wanfangdata.com.cn/Periodical\_hbgxycsjsxb200903016.aspx</a>
授权使用: 陝西理工学院(sxlgxy),授权号: 1851fe19-6b1b-455e-a547-9df201107558

下载时间: 2010年9月15日