基于 FPGA 的高速高质量图像旋转

李开宇 张焕春 经亚枝

(南京航空航天大学自动化学院,南京 210016)

摘 要 为了进行高质量、高速的图像旋转变换,通过对传统图像旋转矩阵的分解,将图像在二维空间中的旋转运算分解成为三次一维空间内的平移运算,从而将用于图像旋转运算的二维插值运算简化为在一维空间中进行的一维插值运算。为了保证图像旋转后的质量,采用 3 阶 B-样条对每次平移后像素点的灰度值进行插值运算,并提出了一种基于 IIR 和 FIR 数字滤波器的 3 阶 B-样条插值法的高速实现方案;最后针对 256 灰度级, 256×256 像素的图像设计出一种基于 FPGA 的高速、高质量的硬件图像旋转及显示系统。

关键词 图像旋转 现场可编程门阵列 B-样条插值 有限脉冲响应 无限脉冲响应 中图法分类号: TP391.41 文献标识码: A 文章编号: 1006-8961(2004)03-0285-05

FPGA-based Fast and High-quality Rotation of Image

LI Kai-yu, ZHANG Huan-chun, JING Ya-zhi

(College of Automation Engineering, Nanjing University of Aeronautics and Astronautics, Nanjing 210016)

Abstract In order to realize fast and high-quality rotation transform for image, this paper introduces the approach of decomposition of a two-dimensional rotation into three-step one-dimensional shift by decomposing the traditional matrix of image rotation, which succeeds in simplifying the interpolation of image in one-dimensional space. In order to ensure high quality of rotated image, the paper uses the cubic B-spline interpolation to calculate the gray of pixels after each image shift. What is more, the paper develops an IIR (infinite impulse response)-based and a FIR (finite impulse response)-based digital filter to realize fast cubic B-spline interpolation, which turns out to be a significant advantage for hardware implementation and parallelization. And it designs a FPGA (field programmable gate array)-based fast and high quality image rotation system for the 256×256 pixels images in 256 gray levels. By the means of coordinates transforming, the calculation time and storage will not increase evidently when the images rotate at a large angle in the system. In a word, the image rotation system is able to meet the request of real-time and high-quality rotation of image at any angle.

Keywords image rotation, field programmable gate array(FPGA), B-spline interpolation, finite impulse response (FIR), infinite impulse response(IIR)

1 引 言

图像旋转是一种常用的的数字图像处理技术,目前已广泛地应用于军事、航空、医学等方面。大家知道,传统的图像旋转都是在二维空间中进行的,由于旋转后图像像素点坐标不再是整数,故旋转后必须对像素点灰度进行二维插值运算,由于其运算过程复杂,运算量也大,尤其是当对旋转后的图像质量要求较高时,需要采用高阶数的插值运算,如3阶、4阶等,则运算量更大,因此,单纯采用软件实现,其运

算时间过长,实时性差,无法满足高速图像旋转的要求。本文通过对传统图像旋转矩阵的分解,首先将二维旋转运算分解成为三次一维的平移运算,然后在一维空间中对像素点灰度值进行插值,从而简化了插值运算,再配合现场可编程门阵列(field programmable gate array,简称 FPGA)硬件系统,则可以有效地提高运算速度。为了保证图像旋转时插值的效果,本文采用基于 3 阶 B-样条函数的插值,并提出了一种基于无限脉冲响应(IIR)和有限脉冲响应(FIR)数字滤波器的快速 B-样条插值算法。同时还针对 256 级灰度图像,设计出一种基于

FPGA 的高速、高质量的图像旋转系统,其运算速度 高,可满足实时图像旋转的要求。

图像的旋转算法 2

图像旋转的像素坐标变换可通过 $(\hat{x},\hat{y})^{\mathrm{T}} = \mathbf{R}(\theta) \cdot (x,y)^{\mathrm{T}}$ 计算,其中 $(x,y)^{\mathrm{T}}$ 和 $(\hat{x},\hat{y})^{\mathrm{T}}$ 为对应像素点旋转前后的坐标, $R(\theta)$ 为旋转 矩阵。常用的图像旋转矩阵为

$$\mathbf{R}(\theta) = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \tag{1}$$

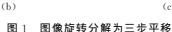
由于旋转后坐标 (\hat{x},\hat{y}) 并非为整数,因此图像旋转运 算后必须对像素点灰度进行插值运算。若采用最近邻 插值法(0 阶)或双线性插值法(1 阶),虽然其插值算 法简单、运算速度高,但是其插值效果较差,即生成的 旋转图像质量较差,且会出现明显的块状效应或使图 像变得模糊。为了保证图像的质量,应考虑采用更高 阶数的插值算法,如3阶B-样条插值算法。但是这种 插值算法的运算量较大, 若采用上述旋转矩阵进行旋 转运算,则需要在二维空间中进行插值运算,由于运



(a)









算过于复杂,因而无法采用 FPGA 实现。

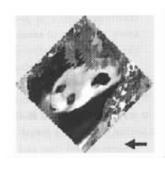
为了简化插值运算,可将旋转矩阵公式分解为 下式[1]。

$$R(\theta) = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix}$$
$$= \begin{bmatrix} 1 & -\tan\theta/2 \\ 0 & 1 \end{bmatrix} \times \begin{bmatrix} 1 & 0 \\ \sin\theta & 1 \end{bmatrix} \times \begin{bmatrix} 1 & -\tan\theta/2 \\ 0 & 1 \end{bmatrix}$$

由式(2)可知,二维图像的旋转运算可分解成为 三次一维的平移运算,且在每次平移运算中没有尺 度变化,如图1所示。旋转运算时,首先将图像中各 像素点沿x方向逐行地平移 $-y \cdot \tan\theta/2$,如图 1 (b)所示;然后将各像素点沿y方向逐列地平移x• $\sin\theta$,如图 1(c)所示:最后将各像素点沿 x 方向逐行 地平移 $-y \cdot \tan\theta/2$,如图 1(d)所示。从上述变换过 程可知,由于每次平移运算都是在一维空间中进行 的,因此每次平移后各像素灰度值的插值运算也只 需在一维空间中完成,这样就大大简化了插值运算, 不仅便于采用 FPGA 实现图像的插值运算,也有利



于实现图像的旋转。



(d)

基于 B-样条的快速插值算法

3.1 B-样条函数

"η 阶样条函数空间"是平方可积(可和)空间函 数子集,其函数是n阶分段多项式,并具有最多到 n-1阶偏导数,根据 Schoenberg 的定义[2],n 阶样 条函数空间可表示为

$$\mathbf{V}_{n} = \{ S_{n}(x) = \sum_{k \in \mathbf{Z}} C(k) B_{n}(x - k)$$

$$(x \in \mathbf{R}, C \in \mathbf{L}_{2}) \}$$
(3)

式中, V_n 表示结点距离为 1 的 n 阶样条函数空间, B_n 表示对称的 n 阶 B-样条函数,C(k)是 B-样条的 系数序列(或称权系数),显然 $\{B_n(x-k) \mid k \in \mathbb{Z}\}$ 构 成了 V_n 空间中的一组基。

B-样条函数可通过下述递归公式定义[3~5]: $B_n(x) = B_{n-1}(x) * B_0(x)$,其中 $B_0(x)$ 是0阶B-样条:

$$B_0(x) = \begin{cases} 1 & -0.5 < x < 0.5 \\ 0 &$$
其他

干是 n 阶 B-样条函数可推导为如下式子

$$B_{n}(x) = \sum_{j=0}^{n+1} \frac{(-1)^{j}}{n!} C_{n+1}^{j} \cdot \left(x + \frac{n+1}{2} - j \right)^{n} \cdot \mu \left(x + \frac{n+1}{2} - j \right) \quad (x \in \mathbf{Z})$$
 (4)

其中, C_{n+1}^{j} 为排列组合运算, $\mu(x) = \begin{cases} 0 & x < 0 \\ 1 & x \ge 0 \end{cases}$ 由于

(5)

B-样条函数具有许多良好的性质,如连续性、紧支性,规范性、对称性、阶间递推性等,因此 B-样条函

数很适用于本系统中的图像数据处理。

3.2 图像旋转中基于 B-样条的快速插值 所谓插值就是指对采样点附近的像素

所谓插值就是指对采样点附近的像素点进行一定规则的线性组合,以得到新像素点的灰度值的过程。如前所述,由于图像的旋转已分解为3次1维空

间的像素点平移,因此基于 B-样条的插值也是在 1 维空间中进行的。

由式(3)可知: $S_n(x) \in \mathbf{L}_2$ 是 1 维连续变量 x 的样条函数,对于移位前各像素采样点的灰度值满足: $S_n(k) = S_n(x) \mid_{x=k}$,移位后采样点附近的像素点的

灰度值为

 $S_n(k-d) = \sum_{j \in \mathbf{Z}} C(j) B_n(k-d-j)$ $= C(k) * B_d^n(k)$

距离,
$$*$$
 表示卷积运算, $B_d^n(k) = B_n(k-d)$ 。对 $B_d^n(k)$ 作 z 变换可得

$$b_d^n(z) = \sum_{k \in \mathbf{Z}} B_n(k - d) z^{-k}$$
 (6)

由式(6)可知 $,b_d^n(z)$ 实际上可构成有限脉冲响应(FIR)数字滤波器的系统函数[6],因此若C(k)已知,则移位后采样点附近像素点的灰度值 $S_n(k-d)$

式中, d 为移位后的采样点与其附近像素点之间的

的求解过程可通过对 C(k)进行 FIR 数字滤波来快速求解,而 B-样条的系数序列 C(k)则可由式(3)推导得到

$$S_n(k) = S_n(x) \Big|_{x=k} \Rightarrow S_n(k) = \sum_j C(j) B_n(k-j)$$

$$=C(k)*B_n(k) \tag{7}$$

对式(7)进行 z 变换可得 $C(k) = (B_n)^{-1} * S(k)$,对式中, $(B_n)^{-1}(k)$ 作 z 变换可得

$$(b_n)^{-1}(z) = \frac{1}{\sum_{k \in \mathcal{I}} B_n(k) z^{-k}}$$
 (8)

由式(8)可知,由于(b_n) $^{-1}(z)$ 构成了无限脉冲响应(IIR)数字滤波器的系统函数,因此 B-样条的系数序列 C(k)可看作是对图像变换前各采样点的灰度值 S[k]进行 IIR 数字滤波的过程。

进行 B-样条插值运算可分为以下两步(如图 2 所示)首先对图像各采样点灰度值作 IIR 数字滤波求得 B-样条的系数序列 C(k),以构造 n 阶样条函数 $S_n(x)$;然后通过 FIR 数字滤波器对 $S_n(x)$ 重新取样

综上所述,对图像逐行(或逐列)平移变换后,再

来获得平移后采样点附近的像素点的灰度值S(k-d)。

$$S(k) \rightarrow \underbrace{(b_n)^{-1}(z)}_{\text{IIR}}$$
 b $\frac{b_d^*(z)}{s}$ FIR 数字滤波

图 2 基于数字滤波的 B-样条插值示意图

4 基于 FPGA 的图像旋转

4.1 3 阶 B-样条插值的实现

基于上述分析,为了保证图像的插值效果,本文

采用了基于 3 阶 B-样条函数的插值来实现每次平移变换后高质量的插值运算,即

$$S_3(x) = \sum_j C(j)B_3(x-j) = C(x) * B_3(x)$$
 (9)
其中, $B_3(x)$ 为 3 阶 B-样条函数(如图 3 所示)。当

x = k时,有 $S_3(k) \mid_{x=k} = C(k) * B_3(k)$,其中, $B_3(k)$ 可

由式(4)求得,将求得的 $B_3(k)$ 值代入 $S_3(k)$ $\Big|_{x=k}$ = $C(k)*B_3(k)$,可得下式

$$S_3(k) = \frac{1}{6}C(k-1) + \frac{4}{6}C(k) + \frac{1}{6}C(k+1)$$

也即

$$S_3(k-1) = \frac{1}{6}C(k-2) + \frac{4}{6}C(k-1) + \frac{1}{6}C(k)$$
 (10)

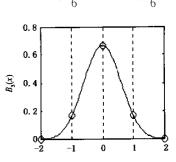


图 3 3 阶 B 样条函数的曲线图

对式(10)进行 z 变换可得

$$c(z) = \frac{6z^{-1}}{1 + 4z^{-1} + z^{-2}} \cdot s(z) \tag{11}$$

从式(11)可知,为了快速计算 3 阶 B-样条插值的权系数 C(k),可以通过设计 IIR 数字滤波器快速求得(如图 4 所示)。当权系数 C(k)已知后,采样点附近像素点的灰度值

$$S_3(k-d) = \sum_j C(j)B_3(k-d-j)$$
$$=C(k) * B_3(k-d)$$

由式(6)可知,其可通过对C(k)进行 FIR 滤波快速求得(如图 4 所示)。

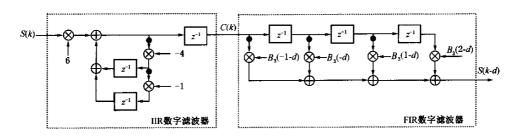


图 4 基于 B 样条插值的数学滤波器结构示意图

4.2 FPGA 实现图像的快速旋转和显示

本系统采用以 FPGA 为核心的技术实现了图像的快速旋转和显示[7.8],其工作原理如图 5 所示。为了保证液晶显示器(LCD)能连续地显示画面,本系统利用两片 61LV5128(512K×8 的高速 SRAM)芯片作帧存贮器(A 和 B)来交替地存贮图像旋转后的画面。系统中的另一片 SRAM(61LV5128)用于存贮图像旋转运算过程的中间值。FPGA 主要任务包括图像的旋转运算和对 LCD 的视频控制两个方面。本系统选用了 Xilinx 公司的 Spartan 『系列中的 XC2S150-5FG256 芯片,它是通过复杂可编程逻辑器件(complex programmable logic device,简称CPLD)和可编程只读存储器(programmable readonly memory,简称 PROM)来实现配置或重构的。FPGA 外部输入的时钟频率为 40MHz,经过分频可

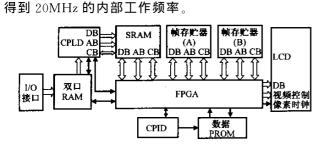


图 5 基于 FPGA 的高速图像旋转系统的原理图

通过采用式(2)旋转矩阵来分解图像旋转的过程可以看到,当旋转角度较大时(如旋转角接近180°时),中间过程产生的图像变得很大,这可能大大加大存贮容量,从而可能降低数据处理的速度。事实上,对于一幅图像任意角度的旋转均可分解为一次90°或180°或270°的旋转,再加上一次45°以内的旋转。由于90°或180°或270°的旋转变换后图像的像素点坐标仍然为整数,无须进行灰度变换和尺度变换,因此只需进行一次简单的坐标变换即可,例如若图像要旋转80°,可先对各像素点进行x、y 坐标的坐标变换,即将像素点的(x,y) 坐标变换成

(-y,x),然后对坐标变换后的图像旋转 -10° 。由于经过坐标变换可将图像的旋转运算控制在 45° 以内,因此就保证了图像在旋转过程中图像大小的变化范围有限,例如 256×256 的图像旋转 45° 后图像大小变为 362×362 ,这不仅有效地控制了存贮容量的增加,也提高了数据运算的速度。为此,系统中专门设置了一片 CPLD 用于图像的坐标变换,本系统选用的是 Xilinx 公司的 XC9572XL 芯片。

FPGA 在实现图像旋转时,由于图像旋转运算被分解为 3 次一维空间的平移,因此本系统中采用了两片静态随机存取存储器(static random access memory,简称 SRAM)来交替地存放每次插值后的图像像素灰度值。两组 SRAM 是按"乒乓"模式工作,即 FPGA 从一组 SRAM 中依次读取数据先进行平移和插值运算,并将计算结果存放到另一组SRAM 中,然后反之。其工作过程分为以下几部分:

- ① CPLD 负责对图像进行坐标变换,并将变换 后的图像存入 SRAM;
- ② FPGA 从 SRAM 中逐行读取图像各像素点的灰度值,并进行平移和插值运算,然后将计算出的各个新像素灰度值存入帧存贮器 A:
- ③ FPGA 从帧存贮器 A 中逐列读取图像各像素点的灰度值,并进行平移和插值运算。然后将计算出的各个新像素灰度值存入 SRAM。
- ④ FPGA 从 SRAM 中逐行读取图像各像素点的灰度值,并进行平移和插值运算,然后将计算出图像的各个新像素灰度值存入帧存贮器 A,此时得到的数据即为图像旋转的最终结果。

需要注意的是,由于图像同一行(或列)中各像素点的平移量是相同的,因此在每一行(或列)插值运算前,只要计算一次该行(或列)的平移量,并计算插值运算中的 FIR 滤波运算时 4 个乘系数的值即可。对于图像不同行(或列)像素点,由于其平移量是不相同,所以处理图像不同行(或列)像素点时,平移量和 FIR 滤波运算时的 4 个乘系数的值要重新计

算。由图 4 可见,对于每个像素点,其 3 阶 B-样条的插值运算需要 7 次乘法运算和 5 次加法运算,而在利用 FPGA 实现插值运算时,则可以并行地执行运算过程。

以上是实现对帧存贮器 A 写图像旋转结果的过程。当 FPGA 对帧存 A 写数据时,FPGA 从 B 帧存中读取数据(上次旋转运算的结果)并送至 LCD 进行显示,然后反之,即可完成 LCD 的连续显示。FPGA 的逻辑实现采用硬件描述语言 VHDL (hardware description language)进行设计^[9]。

5 结 论

本文将图像的旋转过程分解成 3 次一维空间的 平移和插值,从而简化了系统的复杂程度,使图像旋 转功能得以硬件化实现。这种设计思路在开发小型 化、便携式图像仪器技术领域中具有极其重要的意 义。本系统的实践表明,这种基于 FPGA 的图像旋 转硬件系统,不仅显著地提高了图像的旋转运算速 度,而且通过3阶B-样条插值还有效地提高了图像 旋转的质量。本系统对一幅 256×256 像素点的图像 旋转 45°需要的时间为 17.6 ms,这是采用软件方案 无法达到的。此外,对于大角度的图像旋转,通过坐 标变换也可确保其运算时间和存贮空间不会明显增 大;对于显示分辩率更高的图像(如 512×512 以上 的图像),本系统也同样适用,当然系统中的部分芯 片(如帧存贮器)可根据需要调整,此外,还可采用提 高时钟频率的方法来提高运算速率,或采用单帧双 扫技术为系统提供更多的运算时间。总之,本系统可 以满足任意角度、实时、高质量图像旋转的要求。

参考文献

- 1 Unser M, Thevenaz P, Yaroslavsky L. Convolution-based interpolation for fast, high-quality rotation of images[J]. IEEE Transactions on Image Processing, 1995,4(10):1371~1381.
- 2 Schoenberg I J. Cardinal interpolation and spline functions [J]. Approximation Theory, 1969,2:167~206.

- 3 Unser M, Aldroubi A, Eden M. B-Spline signal processing: Part I-Theory [J] IEEE Transactions on Signal Processing, 1993,41(2):821~833.
- 4 Unser M, Aldroubi A, Eden M. B-Spline signal processing: part II-Efficient design and applications[J]. IEEE Transactions on Signal Processing, 1993,41(2):834~848.
- 5 Unser M, Aldroubi A, Eden M. Fast B-spline transforms for continous image representation and interpolation [J]. IEEE Transactions on Pattern Analysis And Machine Intelligence, 1991,13(3):277~285.
- 6 丁玉美,高西全. 数字信号处理(第二版). 西安:西安电子科技 大学出版社,2001,1.
- 7 The programmable Logic Data Book[R]. San Jose, CA, USA, Xilinx, Inc. 1999.
- 8 Xilinx, Inc. Configuring Spartan-II FPGAs from Parallel EPROM [DB/OL] 1999, 12. http://www.xilinx.com/xapp/xapp178.pdf
- 9 侯伯亨,顾新. VHDL 硬件描述语言与数字逻辑电路设计(第二版)[M]. 西安:西安电子科技大学出版社,1999,1.



李开宇 1969 年生,2000 年获东南大学计算机科学与工程系计算机工学硕士学位,目前为南京航空航天大学自动化学院博士研究生。研究方向为信号处理、数字图像处理、数据采集。



张焕春 1940 年生,教授,博士生导师,1963 年毕业于南京航空学院自动控制系。研究方向为测试信号分析与处理、数字图像处理、数据采集。发表论文及专著 20 余篇部,获部级科技进步奖 5 项。



经亚枝 1942 年生,副教授,1965 年 毕业于南京航空学院自动控制系。研究方 向为计算机测控、传感器技术、数据采集、 多媒体技术。

基于FPGA的高速高质量图像旋转



作者: 李开宇, 张焕春, 经亚枝

作者单位: 南京航空航天大学自动化学院,南京,210016

刊名:
中国图象图形学报A辑 ISTIC PKU 英文刊名:

JOURNAL OF IMAGE AND GRAPHICS

年,卷(期): 2004,9(3)

被引用次数: 9次

参考文献(9条)

1. <u>Unser M. Thevenaz P. Yaroslavsky L Convolution-based interpolation for fast, high-quality rotation</u> of images 1995(10)

- 2. Schoenberg I J Cardinal interpolation and spline functions 1969
- 3. Unser M. Aldroubi A. Eden M B-Spline signal processing: Part I-Theory 1993(02)
- 4. <u>Unser M. Aldroubi A. Eden M B-Spline signal processing: part II-Efficient design and applications</u>
 1993 (02)
- 5. <u>Unser M. Aldroubi A. Eden M Fast B-spline transforms for continuous image representation and interpolation 1991(03)</u>
- 6. 丁玉美. 高西全 数字信号处理(第二版) 2001
- 7. The programmable Logic Data Book 1999
- 8. Xilinx Inc Configuring Spartan-II FPGAs from Parallel EPROM 1999
- 9. 侯伯亨. 顾新 VHDL硬件描述语言与数字逻辑电路设计(第二版) 1999

相似文献(4条)

1. 学位论文 李杰明 基于FPGA的数字图像旋转引擎设计 2009

数字图像旋转和缩放,是数字图像处理中对图像信号相对显示几何位置和大小变换的技术,广泛应用于电子消旋系统、数码相框、医学显示系统、投影显示系统等产品。本文将设计一种基于FPGA的图像旋转引擎,它能实现图像的旋转和缩放功能,并能满足上述应用场合的实时性的要求。

图像旋转的算法包括两方面:坐标旋转算法和图像插值算法。坐标旋转算法的实现电路是图像旋转引擎的设计重点和难点。坐标旋转算法中包括了sin、cos的计算,而sin、cos属于超越函数,无法在电路上直接实现。本文在研究各种间接实现坐标旋转算法的电路方案的基础上,对现有的CORDIC坐标算法电路作了两点改进。其一是提出增加两个K因子乘法器以实现图像的缩放功能。与传统的CORDIC算法电路相比,改进后的电路仅用两个乘法器就解决CORDIC算法的K去模问题,并增加了图像缩放功能。其二是电路采用流水线结构。与传统的迭代结构的电路相比,流水线结构的电路有较高运算速度,能满足实时图像处理的速度要求。〈br〉

图像插值电路是图像旋转引擎的另一设计重点。常用的图像插值算法包括最近邻域插值、双线性插值、双三次插值。本文采用主观评介和PSNR客观评介相结合的方法对三种算法的图像质量进了比较。在此基础上,比较了三种插值算法电路实现复杂度。结果表明,双线性插值算法有较优的图像质量和较低的电路规模。因此采用双线性插值算法设计了插值器电路。〈br〉

图像旋转引擎的另一个设计难点是图像的帧存储。通常的图像处理系统都采用DDRSDRAM作为数据存储器。由于图像旋转对帧存数据的读取是不连续的,DDR SDRAM存储器在读取图像数据的时候要频繁地切换行地址。这使得存储器的读操作效率低下。本文提出一种分区间帧存结构,大大减少了读取数据时DDR SDRAM的行切换次数,提高了存储器的读操作效率,使数据的读取速度能满足处理速度的要求。〈br〉

设计以Altera Cyclone II EP2C35F672C8为目标器件,对算法的实现电路进行功能和时序仿真。仿真结果表明,算法电路有较高的转换精度和较高的运算速度,其中坐标转换模块的时钟频率达到130MHz,信号处理模块的时钟频率达到140MHz。最后,在FPGA硬件平台上对数字图像旋转引擎进行了整体验证。图像的输入信号取自 PC机的 VGA信号接口,处理后的图像输出液晶显示器的VGA信号接口。验证的结果显示,数字图像旋转引擎所处理的图像清晰稳定,能设定旋转角度、旋转方向和缩放比例,实现自如流畅的动态画面旋转和缩放。

2. 期刊论文 <u>李开宇</u>. 张焕春. 经亚枝 <u>基于数字滤波的B-样条插值法在图像旋转中的应用</u> -南京航空航天大学学报 2004, 36(5)

提出一种基于无限脉冲响应和有限脉冲响应数字滤波技术的快速B-样条插值法,并将其应用于实时图像旋转处理中.为了优化旋转后的图像质量,本文采用3次B-样条对图像旋转后的像素点灰度值进行插值运算.另外,通过对传统图像旋转矩阵的分解,将图像在二维空间中的旋转运算分解成为三步在一维空间内平移运算,使插值运算在一维空间中完成,从而简化了图像旋转数据处理中的插值运算.最后,还提出了一种以硬件方法完成高阶图像插值运算实现图像旋转的新方法,并针对256灰度级,256×256像素的图像,设计出一个以FPGA为核心的实时、高质量的硬件图像旋转系统.

3. 学位论文 滕达 嵌入式机器视觉系统中的IP核设计与实现 2009

SOPC (片上可编程系统) 是一种新的软、硬件协同开发的系统设计技术,而能够实现专用功能的IP (知识产权) 核的设计则是SOPC系统开发的核心。

本文主要介绍了基于Avalon总线的标准IIC总线主端口、专用IIC总线从端口和高速图像旋转等三个IP核的设计与实现。全部设计使用verilog语言在Altera公司的FPGA(现场可编程门阵列)芯片上完成。其中两个IIC总线工P核可以实现标准的IIC总线传输协议,专用的从端口IP核还可以通过IIC总线

发送预存的数据,或者将接收到的数据自动保存在存储器中,从而实现直接存储器访问(DMA)。高速图像旋转IP核的性能可以达到:在50毫秒以内完成旋转一幅分辨率为1024*1024的图像,并对旋转后的图像进行插值处理的工作。图像旋转IP核中所有相关算法均采用流水线结构实现。同时文中还探讨了SDPC系统的构建、调试和验证,并提出了一种新颖的控制信号生成方式,有效地弥补了FPGA设计不善于实现控制功能的问题。

4. 学位论文 曾祥萍 实时图像的电子消旋技术 2006

针对图像旋转对准确进行目标的自动识别和跟踪所带来的影响,一般的光学消旋方法存在加工困难、功耗大、角度分辨率低、体积大等严重不足。本论文提出了一种基于FPGA(现场可编程门阵列)的电子学消旋方法。该方法利用旋转算法将原图像反向旋转相应的角度,再用双线性插值方法进行重采样,从而得到消旋后的图像。并在此基础上构建了以XC2S300E-6FT256器件为核心处理器的实时图像消旋系统。

根据实时图像消旋系统的具体要求,本文对基于FPGA的实时图像消旋系统的基本工作原理、硬件结构和软件框架,进行了深入分析,归纳出适合于实时图像消旋处理的方法,并针对这些方法的特点,提出了该系统的具体实现方案。通过对大规模可编程逻辑器件的使用和可编程专用集成电路技术的研究开发,实现了实时图像消旋系统的硬件与软件设计。硬件设计部分,完成了系统的电路原理图以及6层PCB板的设计与调试;软件设计部分,给出了FPGA的VHDL语言算法实现。实验结果表明,该系统能够成功地对256×256×8bit的灰度图像进行实时消旋处理,其消旋角的分辨率最小可达到3′,最大像素误差小于一个像素。

引证文献(9条)

- 1. 高成敏. 陈良. 林永和 双三次卷积模板算法[期刊论文]-计算机工程与应用 2009(17)
- 2. 李少芳. 陈德礼 数字图像旋转实现的探讨[期刊论文]-计算机与现代化 2007(9)
- 3. 李开字 基于B-样条插值的图像边缘检测[期刊论文]-南京航空航天大学学报 2007(2)
- 4. 李开宇 基于B样条插值的图像边缘检测的硬件实现[期刊论文] 光电工程 2007(2)
- 5. 郑广. 秦敏. 付冬. 吕秀鉴 基于图像识别的客观题阅卷研究[期刊论文]-仪器仪表学报 2006(z1)
- 6. 周万珍. 郑广. 王建霞. 付冬 数字图像处理技术在客观题阅卷中的应用[期刊论文]-数学的实践与认识 2006(8)
- 7. <u>李洪伟</u>. <u>黄自力</u>. <u>袁斯华</u>. <u>冯淑云</u> 基于FPGA/DSP的数字视频消像旋系统设计[期刊论文]-红外与激光工程 2006(2)
- 8. <u>李开宇. 张焕春. 经亚枝</u> 基于FPGA动态可重构的高速、高质量的图像放大[期刊论文]-中国图象图形学报 2005(1)
- 9. 韩维维 基于统计特征与小波变换的医学图像插值研究[学位论文]硕士 2005

本文链接: http://d.g.wanfangdata.com.cn/Periodical_zgtxtxxb-a200403005.aspx 授权使用: 陕西理工学院(sxlgxy),授权号: 5384bab5-bc66-476d-ba43-9df2010dd9d7

下载时间: 2010年9月15日