

基于 ARM7 与 FPGA 架构的面阵 CCD 图像采集系统的设计

Design of Array CCD Image Acquisition System Based On ARM7 And FPGA Architecture

庄聪聪 王大明

Zhuang Congcong Wang Daming

(西安工业大学电子信息工程学院, 陕西 西安 710032)

(School of Electronic Information Engineering, Xi'an Technological University, Shaanxi Xi'an 710032)

摘要: 针对用于铁路、公路等行业移动检测的面阵 CCD 图像采集系统对于小型化与低功耗的需求, 设计了一种基于 ARM7 与 FPGA 架构的面阵 CCD 图像采集系统。本文介绍了系统设计的基本原理, 并着重阐述了图像 A/D 转换单元、图像缓冲单元、图像处理单元等系统主要组成部分的软、硬件设计。本系统利用 FPGA 控制视频信号的采集、ARM7 微控制器作为图像处理单元, 并利用 $\mu\text{C}/\text{OS-II}$ 实时操作系统对多任务进行管理, 系统扩展灵活, 满足小型化与低功耗的要求。

关键词: 面阵 CCD; 图像采集; FPGA; 乒乓缓存

中图分类号: TP391.41

文献标识码: A

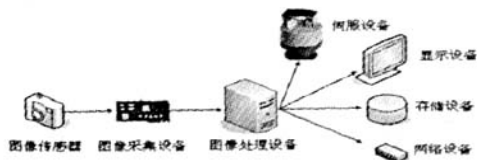
文章编号: 1671-4792-(2010)1-0103-04

Abstract: This paper design a area-array CCD image acquisition system based on ARM7 and FPGA architecture, which is targeted for the area-array CCD image acquisition system's requirements of miniaturization and low power used in the railway, highway and other industries moving detection. This article describes the basic principle of system design, and focuses on the the system software and hardware design such as the image A/D conversion unit, image buffer unit and the image processing unit and other major components. This system uses FPGA to control the video signal acquisition, takes the ARM7 as an image processing unit, and uses $\mu\text{C}/\text{OS-II}$ real time operating system for multi-task management. This system expands flexibly and can meet the miniaturization and low power consumption requirements.

Keywords: Array CCD; Image Acquisition; FPGA; Ping-pong Buffer

0 引言

随着图像处理技术的不断发展与国民生活质量的不断提高, 图像处理系统已经被广泛应用于军事、工农业自动化生产等各个领域。目前, 常见的图像处理系统主要由图像传感器、图像采集设备、图像处理设备与相关外设组成, 图像处理系统组成示意图由图一所示。



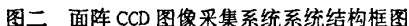
图一 图像处理系统组成示意图

常用的图像传感器主要有线阵 CCD 传感器、面阵 CCD 传感器和 CMOS 传感器; 图像采集、处理平台的组成主要有 PC+图像采集卡、DSP+CPLD 等架构, 它们在性能、价格、功耗等方

面各有优缺点。目前, 应用于铁路、公路等行业的移动检测设备当中, 仍以面阵 CCD 图像传感器居多, 这类设备不仅需要采集视频图像, 还需对外部各种传感器的数据进行采集, 并且对系统的体积与功耗有一定的要求。本文针对移动检测设备的特点设计了一种基于 ARM7 与 FPGA 架构的面阵 CCD 图像采集系统, 系统利用 FPGA 的灵活性与 ARM 微控制器丰富的外设接口, 不仅可以满足各种数据采集的需要, 同时满足低功耗、小型化的要求。

1 系统设计

系统由图像采集单元与图像处理单元两部分组成, 系统结构框图由图二所示。系统图像采集单元由图像 A/D 转换芯片、FPGA 与两片 SRAM 组成, 主要完成对 CCD 输出的视频信号进行模数转换、解码、视频信号预处理和视频图像数据的缓存等功能; 图像处理单元由 ARM7 微控制器以及相关外设组成, 主要完成从视频采集单元中读取视频信号数据并能够对视频数据进行显示、转储、控制其它外部设备等功能。



2 系统主要单元硬件设计

本系统中使用图像 A/D

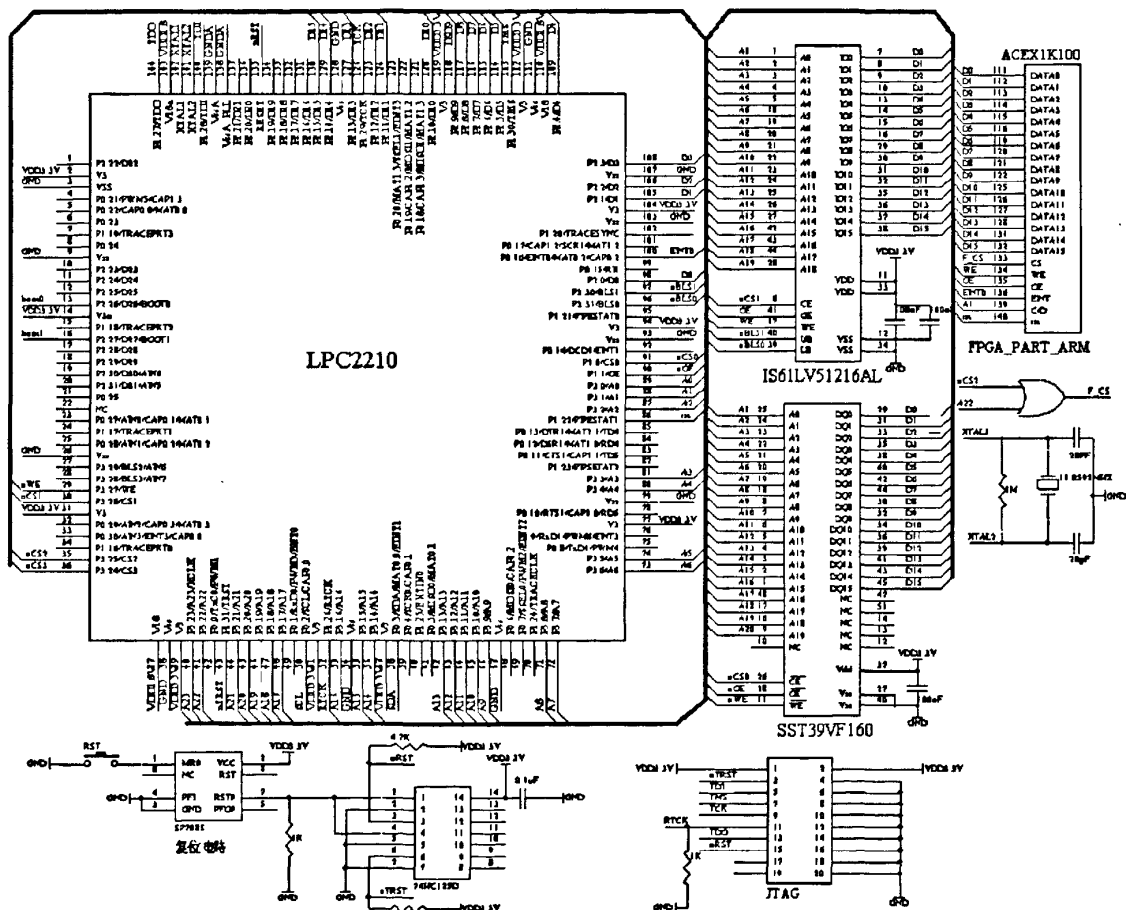
在 IIC 总线控制下完成配置,系统中使用 LPC2210 的 IIC 总线接口完成对 SAA7111A 芯片的配置。主要配置的寄存器:a. 模拟输入控制寄存器 (02H),该寄存器低三位用于设置 SAA7111 的信号输入方式,共 8 种输入方式可供选择,本系统中使用的为输入通道 1 输入格式为 CVBS,故该寄存器低三位设置为 000;b. 输出格式控制寄存器(10H),寄存器中的最高两位 OFTS1、OFTS0 为输出格式选择位,用于决定四种输出格式,系统中设置为 00,即输出 RGB565 格式图像。

系统中采用的 FPGA 芯片为 Alteral 公司 ACEX 系列的 EP1K100QC208, 该芯片是 Alteral 公司着眼于通信、多媒体处理及类似场合的应用推出的一款芯片。该器件采用查找表 (LUT) 和 EAB 结合的结构, 提供了高效低耗的优良性能。基于 LUT 的结构适用于实现高效的数据通道、增强型寄存器、数学运算及数字信号处理设计, EP1K100QC208 适用于实现复杂逻辑功能和存储器功能, 采用 2.5V 内核, 器件功耗低, 可以满足嵌入式应用。视频解码芯片的视频数据的输出与 ARM 的视频图像采集是一个异步过程, 为了使系统能够连续的工作, 需要在视频解码芯片与 ARM 之间增加数据缓冲单元。常用的缓冲电路有双口 RAM 结构、FIFO 结构和乒乓缓存结构。系统采用 FPGA 控制两块 SRAM 构成乒乓缓存电路, 更有利于高速数据的采集以及 ARM 对图像数据读取的控制。LLC2 为 SAA7111A 输出 RGB565 的像素时钟信号, HREF 为行同步信号, VREF 为场同步信号, RTS0 为奇、偶场标志信号。在 RGB565 格式数据输出下, 像素时钟信号为 13.5MHz, 因此两次写数据的间隔约为 74ns, 系统采用 IS61LV51216AL SRAM 作为图像缓存, 读写速度为 10ns, 可以满足系统速度要求, 使用时将 SRAM 控制总线与数据总线连接在 FPGA 的 IO 引脚上, SRAM 的数据读、写时序由 FPGA 产生。SAA7111A 与 FPGA 数据接口电路图如图 3 所示。

图三 SAA7111A 与 FPGA 数据接口电路图

图像处理单元中采用 PHILIPS 公司提供的 LPC2210 作为主控芯片, LPC2210 是一个基于实时仿真和跟踪的 16/32 位 ARMTDMI-S CPU 的微处理器, 通过片内 PLL 可实现最大为 60MHz 的 CPU 操作频率, LPC2210 芯片内集成丰富外设, 而且具有非常低的功率消耗。LPC2210 微控制器带有外部存储控制器 (EMC), EMC 模块为 AHB 系统总线和外部存储器件之间提供了一个接口。EMC 模块支持 4 个独立配置的存储器组, 每个存储器组的总线宽度可设置为 8、16 或者 32 位, 但是同一个存储器组的器件必须宽度相同, 每个存储器组最大

支持 16MB 寻址空间。系统中, 将在 BANK1 配置一块 SRAM 用于图像数据处理存储, 为减少 FPGA 的 IO 管脚的使用, 在系统设计中将 FPGA 映射在 LPC2210 BANK2 空间, 器件映射地址为 0x82000001-0x82000002, FPGA 与 LPC2210 接口设计与相关电路如图四所示。FPGA 采集完一帧图像后向 ARM 发送外部中断信号, FPGA 检测到 ARM 读视频数据的控制信号时, 自动产生地址信号读取当前存满的 SRAM 中的数据, 并在 LPC2210 读时序周期内将 16bit 数据送至 LPC2210 数据端口。



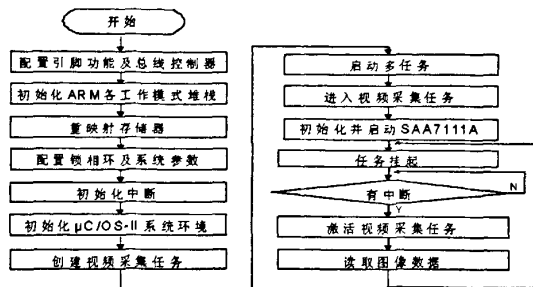
图四 FPGA 与 LPC2210 接口设计与相关电路

3 软件设计

系统采用 $\mu C/OS-II$ 实时操作系统对系统中各个任务进行管理。 $\mu C/OS-II$ 是一个源码公开、可移植、可固化、可裁剪、占先式的实时多任务操作系统。其绝大部分源码是用 ANSI C 写的, 使其可以方便的移植并支持大多数类型的处

理器。 $\mu C/OS-II$ 在 LPC2210 中启动代码及主任务流程图如图五所示, 系统中图像采集数据量大且对时序要求严格, 因此将视频采集任务设置为最高优先级任务。程序采用静态数组的方法申请一块与一帧图像大小相同的存储区域, 数组中的每一个元素代表一个像素的数据, 系统中为图像采集任务

创建了一个信号量,用于在中断激活任务。为提高系统的效率减少系统的切换时间,系统中尽量把与视频处理有关的程序都放在视频采集任务中且每一帧图像的处理时间不应超过 30ms。 $\mu C/OS-II$ 要求系统函数具有可重入性,因此任务在访问图像存储数组时应关闭中断,这在 $\mu C/OS-II$ 中由 `OS_ENTER_CRITICAL()` 宏完成,图像存储数组访问完后应调用 `OS_EXIT_CRITICAL()` 重新开启中断,视频采集任务任意性代码如下所示:



图五 $\mu C/OS-II$ 在 LPC2210 中启动代码及主任务流程图

```
#define VEDIO_BUFFER_SIZE
#define TASK_STK_SIZE
OS_STK TaskVedioStk[TASK_STK_SIZE];
INT16U VedioBuffer[VEDIO_BUFFER_SIZE];
```

```
OS_EVENT *RecVedioFlag;
void TaskVedio (void *pdata)
{
    pdata = pdata;
    INT8U err;
    Init_Saa7111a(); // 初始化 SAA7111A
    RecVedioFlag = OSSemCreate(0); // 创建视频采集信
```

号量

```
    创建其它任务;
    Start_saa7111a(); // 启动 SAA7111A
    While(1)
    {
        OSSemPend (RecVedioFlag, 0, &err); // 任务挂起,
```

等待中断

```
        OS_ENTER_CRITICAL(); // 关闭中断
        在 0x82000001 地址处读取一帧图像数据;
        OS_EXIT_CRITICAL(); // 开启中断
        其它处理操作;
        OS_ENTER_CRITICAL(); // 关闭中断
        处理图像数据;
        OS_EXIT_CRITICAL(); // 开启中断
    }
```

4 结束语

本文采用 ARM7 微控制器与 FPGA 架构实现了一种便于小型化与低功耗的面阵 CCD 图像采集系统,最终可完成数字视频的帧和连续帧的采集。系统使用接口丰富的 ARM7 微控制器,可扩展显示、通信、存储以及连接各种传感器等外部设备;采用 $\mu C/OS-II$ 实时操作系统管理多任务,提高软件的可移植性与开发效率。系统通过扩展 GPS 模块、距离传感器、角度传感器、LCD 显示电路与存储电路在移动检测设备中取得良好的效果。除此之外,还可在 FPGA 内部实现灰度变换、动态目标检测等图像处理算法,使系统更加灵活。

参考文献

- [1]周立功.ARM 嵌入式系统基础教程[M].广州周立功单片机发展有限公司,2005.
- [2]JENAJ.LABROSSE.邵贝贝等译.嵌入式实时操作系统 $\mu C/OS-II$ [M].北京:北京航空航天大学出版社,2003.
- [3]Philips Semiconductors. SAA7111A PAL/NTSC/SECAM video decoder with adaptive PAL/NTSC comb filter, VBI-data slicer and high performance scaler [DB/OL].<http://www.semiconductors.philips.com> 2000.
- [4]丁宝明.高速数字视频实时采集系统研究[D].南京:南京理工大学,2006.

作者简介

庄聪聪(1983—),女,河南省洛阳市,西安工业大学电子信息工程学院信息与通信专业,在读硕士研究生,主要从事嵌入式系统与液晶显示方向的研究。

基于ARM7与FPGA架构的面阵CCD图像采集系统的设计

作者: [庄聪聪](#), [王大明](#), [Zhuang Congcong](#), [Wang Daming](#)
作者单位: [西安工业大学电子信息工程学院, 陕西, 西安, 710032](#)
刊名: [科技广场](#)
英文刊名: [SCIENCE MOSAIC](#)
年, 卷(期): 2010, ""(1)
被引用次数: 0次

参考文献(4条)

1. 周立功 [ARM嵌入式系统基础教程](#) 2005
2. JENAJ. LABROSSE. 邵贝贝 [嵌入式实时操作系统μC/OS-II](#) 2003
3. Philips Semiconductors [SAA7111A PAL/NTSC/SECAM video decoder with adaptive PAL/NTSC comb filter, VBI-data slicer and high performance scaler](#) 2000
4. 丁宝明 [高速数字视频实时采集系统研究](#) 2006

相似文献(10条)

1. 学位论文 [廖红华](#) [基于高分辨率面阵CCD的图像采集系统研究](#) 2006

本文主要研究了面向高分辨率面阵CCD的一种新型信号采集系统的软硬件设计和实现。该系统可用于数码相机以及对分辨率要求较高的图像处理场合, 其研究平台为NiosII SOPC嵌入式系统。

因为NiosII处理器是一个嵌入的软核, 有利于构建自己的专用嵌入式系统, 能以较低的成本开发出高性价比的专用系统。所以在系统设计时, 以NiosII软核处理器为核心, 外加单片机实现低速外设的配置及控制, 使该采集控制系统具有较强的扩展性, 较高的灵活性。

本文的主要工作有:

对面阵CCD—RJ21P3AHOPT传感器、可编程芯片EP1C6、Nios II处理器、SDRAM存储器以及变焦镜头等相关资料进行了整理和消化, 设计了以116脚BGA封装的LR38642为核心的采集控制PCB, 该PCB为4层电路板。并对所设计的各个功能模块分别进行了调试和测试。

研究了面阵CCD—RJ21P3AHOPT及其驱动控制芯片LR38642在单片机+基于FPGA实现的NiosII软核处理器控制下实现图像采集、保存、处理以及相关功能。其中重点以SOPC技术为基础, 实现了SDRAM与IR3Y48A1之间以Avalon数据流模式的DMA传输控制, 同时对采集后的数据存储到CF卡及在LCD上显示也进行了一定研究, 并最终实现了采集后的图像数据在LCD显示屏上显示。

在充分考虑面阵CCD—RJ21P3AHOPT传感器的相关参数的前提下, 设计了在CPLD+单片机的控制下的多路可控电源, 保证了面阵CCD的上、掉电时序。

研究了CPLD+单片机实现F2.8镜头的手动变焦、聚焦、快门及光圈的控制, 探讨了自动镜头控制的相关技术。实际控制时, 采用了两种方法, 一是手动控制方式, 一是基于PC机控制方式, 其中手动控制方式通过在CPLD中用VHDL编程实现相应控制。PC机控制方式通过C++ Builder、Keil C以及VHDL编程实现PC机对镜头的控制, 采用两种方法其主要目的是为了今后实现全自动镜头控制积累了一定的调试经验。

2. 期刊论文 [冉峰](#). [杨辉](#). [黄舒平](#). [RAN Feng](#). [YANG Hui](#). [HUANG Shu-ping](#) [面阵CCD彩色视频图像实时采集系统的设计 - 光学精密工程](#)2010, 18(1)

为了实现面阵CCD实时采集彩色视频图像, 设计了一种彩色视频图像实时采集系统。在分析SONY面阵CCD器件ICX424AQ的结构参数和彩色视频图像采集原理的基础上, 实现了CCD控制时序的产生和整个采集系统的时序控制逻辑。分析了CCD器件的主要噪声来源, 采用相关双采样技术滤除了视频信号中的复位噪声和1/f等低频噪声, 提高了系统的信噪比。由于采用的面阵CCD芯片表面覆盖有Bayer彩色滤波阵列(CFA), 因此每个像素点只有一个颜色分量。为了获得全彩图像, 采用一种改进的双线性插值算法来获得每个像素点上丢失的色度信息, 较好地兼顾了插值效果和硬件实现复杂程度。该设计采用CCD逐行扫描工作方式, 曝光时间为0.32 ms时, 所有像素信号可依次读出。整个系统采用FPGA作为核心控制器件, 读取的CCD信号经过插值处理, 实时地通过发送芯片SiTI1162以DVI格式发送到TFT-LCD屏上显示。

3. 期刊论文 [冉峰](#). [黄舒平](#). [杨辉](#). [RAN Feng](#). [HUANG Shu Ping](#). [YANG Hui](#) [图像采集系统的面阵CCD驱动电路设计 - 电子技术应用](#)2009, 35(11)

详细介绍了基于面阵CCD器件的图像采集系统的构成, 通过对CCD图像传感器ICX424AQ的驱动时序及数模转换芯片AD9943转换时序的分析, 设计了用于图像采集的CCD驱动电路, 并采用FPGA进行了实现。采用双线性插值算法, 从表面覆盖Bayer彩色滤波阵列的CCD图像传感器获得全彩图像, 图像数据以DVI格式实时发送到LCD屏上显示。

4. 学位论文 [李国宁](#) [基于大面阵CCD的图像采集和压缩技术的研究](#) 2008

面阵CCD相机已经逐步应用到航天和航空摄影测量中, 随着面阵CCD图像传感器的像元数及帧频不断提高, 图像的信息量不断增加, 因此对面阵CCD相机图像采集和压缩的实时性提出了更高的要求, 同时在很多应用中对图像质量的要求也越来越高。针对CCD相机的这些发展方向, 本文以全帧型面阵CCD485作为研究对象, 深入研究了CCD高速信号处理、CCD响应非均匀性校正、实时图像采集和压缩等问题。

详细分析了全帧型面阵CCD485的内部结构和工作原理, 并借助机械快门成功地驱动了面阵CCD485。在此基础上提出了一种高速图像采集方案, 包括CCD视频信号处理、图像缓存、图像传输和显示等。该方案支持最大像素时钟可以达到27MHz, 最大一帧图像数据可以达到32MByte的面阵CCD。

深入分析了全帧型面阵CCD485响应非均匀性产生的原因, 并建立了一种响应非均匀性检测系统。利用该系统分别对面阵CCD485的四个象限之间的非均匀性和每个像元之间的非均匀性进行了检测, 在CCD响应度为线性的基础上, 提出了两点校正算法并对非均匀性进行了校正。通过校正四个象限响应灵敏度的标准偏差降低到校正前的1/13, 所有像元之间的响应非均匀性降低到校正前的1/10, 面阵CCD485的非均匀性得到了明显的改善。

面阵CCD输出图像的数据量比较大, 在很多场合都需要实时传输图像, 由

于传输通道带宽的限制, 必须对图像进行实时压缩。本文在详细阐述JPEG2000标准算法的基础上, 提出了一种基于FPGA嵌入式处理器MicroBlaze和ADV212压缩芯片相结合的高速、实时图像压缩方案。实验表明, 该方案最大可以实现对数据率为520Mbps的图像数据; 进行实时压缩, 当图像压缩比为53:1时, 重建图像的PSNR值可以达到36dB。本系统将图像采集和图像压缩集成在一起, 减少了原来两个独立系统之间繁琐的数据线缆以及高速的数据传输过程, 不仅提高了系统的集成度及可靠性, 同时为实现CCD相机的轻型化提出了一种很好的方法。

关键词: 全帧型面阵CCD, FPGA, 非均匀性校正, JPEG2000, ADV212

5. 学位论文 [刘勇军](#) [面阵CCD数字图像采集与处理系统的研制](#) 1996

6. 期刊论文 [许煜. 叶炜. 顾一. 凌黎. XU Yu. YE Wei. GU Yi. LING Yun](#) 基于USB2.0的面阵CCD图像采集系统设计 -机床

与液压2008, 36(11)

设计了一种基于USB2.0的面阵CCD图像采集系统. 简要介绍了系统的整体设计思路和各主要模块作用. 选用复杂可编程逻辑器件作为硬件设计载体, 使用Verilog HDL语言对驱动时序发生器进行编程. 最后详细阐述了USB的软件框架.

7. 学位论文 [李佳慧](#) 基于线阵CCD像机的车辆检测技术研究 2008

现有的视频检测系统大多采用面阵CCD相机, 然而基于面阵CCD图像的检测技术存在一些难以解决的问题: (1) 视频图像中除了所关心的目标, 存在大量的背景目标, 而从复杂背景中提取出感兴趣的目标在图像处理中是一个很棘手的问题; (2) 面阵CCD图像的帧(场)速率一般都较低, 较难实现高的检测精度; (3) 面阵CCD图像的数据量很大, 为了保证实时性, 较难采用很复杂的算法, 因此其检测性能受到限制. 而基于线阵CCD像机的检测技术具有如下优点: (1) 线阵图像序列构成的图像中仅包含运动目标, 因此在运动目标检测时避免了复杂背景的干扰; (2) 线阵CCD像机的空间分辨率、像素灰度级和采样速度可以较高, 可以实现较高的检测精度; (3) 线阵图像数据量相对较小, 便于实现复杂的图像处理和分析算法.

本论文对基于线阵CCD成像检测系统的几个关键技术进行了研究, 具体说来, 本论文所做的主要研究工作可概括如下:

(1) 在研究常规图像分割算法的基础上, 提出了一种适用于线阵CCD图像的目标分割算法, 该算法主要是基于图像的纹理特征. 首先利用小波变换提取路面的纹理特征, 以此作为二值化的依据, 然后为每个逻辑车道建立若干计数器, 并根据二值化的结果进行车辆分割. 现场实验结果证明, 该算法可有效消除车灯和阴影对车辆分割的干扰, 可以实现对车辆的准确分割.

(2) 在车辆分割的基础上, 提出了标识车辆目标的投影算法, 该算法利用已经建立的若干计数器确定目标的上下边界及左右边界, 该算法可以准确地对目标车辆进行标识.

(3) 用SQL Server开发了车辆管理数据库系统, 该系统主要有车辆数据库管理、车辆数据分析、系统设置、系统容错等功能.

8. 期刊论文 [赵俊奇. 陈安世. 阎洁. 李斌. 郭雁文](#) 人眼光焦度客观式测量的图像采集处理研究 -光学技术2002, 28(4)

描述了人眼光焦度的测量原理. 设计了一套光焦度测量采集处理系统. 该系统是以一束红外脉冲光射入眼底, 由CCD接受反射的眼底图像, 将CCD图像进行数字化处理并存入SRAM. CPU采用重心法计算图像环中心坐标, 以扫描法计算图像环的长、短轴, 最后计算出人眼的光焦度值. 研究结果表明, 光焦度测量采集处理系统工作可靠、实用, 能准确地测量人眼光焦度值.

9. 学位论文 [余雯静](#) 基于CCD和USB的测温摄像机研究与设计 2008

本文主要研究基于近红外增强型CCD的测温摄像机的软硬件设计和实现. 在水泥、玻璃、电力等行业炉窑是最主要的生产设备, 炉膛的温度的控制对产品质量、燃料消耗和温室气体排放有重要的作用, 当前对炉膛温度监控主要由工作人员通过观察工业电视进行经验估计, 主观性强、误差大, 采用红外焦平面的红外热成像测温系统虽然精度高并在国外早已应用, 但由于我国技术尚未成熟及国外对我国的禁运, 我国无法广泛使用, 针对这一现状, 本文提出采用近红外增强型CCD作为探测器和双波段比值测温方法研制测温摄像机, 并用伪彩色显示温度分布图象, 对于工业高温炉窑具有测温准确、抗干扰性能强及成本低廉的特点, 本测温摄像机的使用对以高温炉窑为主要生产设备的企业提高产品质量、降低能源消耗、减少温室气体排放有重要的意义。

本文首先对黑体辐射理论和双波段比值测温理论进行研究, 探讨在近红外区域对高温炉窑进行比值测温的可行性; 针对工业高温炉窑辐射的峰值位置在中红外区域, 近红外区域的辐射仍然比较低, 且普通CCD在近红外区域响应很低的状况, 综合考虑后选择近红外增强型CCD作为探测器; 根据所选CCD本文设计了一套完整的双波段测温系统的硬件框架, 由Sony公司的近红外增强型黑白CCD ICX255AL、10位输出模数转换器AD9991、带有USB接口的可编程增强型8051处理器芯片Cy7c68013和EEPROM存储器等完成功能, 并提出双波段测温摄像机的分束和滤光系统的设计方案; 由于光学分束镜和滤光片都需要定制镀膜, 本文首先设计的硬件系统是单波段系统, 本系统的硬件电路有两块线路板: 以ICX255AL CCD和AD9991为核心的图像采集板和带USB接口的8051处理器芯片Cy7c68013为核心的控制板, 这两块PCB均为2层电路板; 还开发了相应的固件程序、设备驱动程序和应用程序, 对所设计的各个功能模块分别进行了测试和调试, 计算机能通过USB口读取图像并在屏幕上显示, 获得了良好的效果; 由于本文设计的硬件系统实际上是单波段的, 为了验证双波段测温的效果, 本文采用ASD FieldSpec HandHeld型光谱仪测量模拟黑体辐射源(工业炉窑的炉膛也是个近似黑体辐射源)的辐射, 用测得的光谱数据模拟计算, 获得了良好的测温效果。

由于双波段系统的两个以CCD核心的图像采集电路是完全一样的, 因此本文的单波段系统完成后, 可方便地组成双波段电路, 再加上分束镜就可完成真正的测温摄像机。

10. 期刊论文 [孙骏. 黄跃平](#) 基于面阵CCD与CPLD实现的图像采集系统 -现代电子技术2004, 27(21)

介绍了一种基于面阵CCD与CPLD实现的图像采集系统, 该系统能够对图像实时处理并且具有结构简单、测试精度高等特点, 可作为一种便携式仪表在工程实时测量中得到广泛应用.

本文链接: http://d.g.wanfangdata.com.cn/Periodical_kjgc201001034.aspx

授权使用: 陕西理工学院(sxlgxy), 授权号: d39e8ab5-29d8-4c98-884b-9df2010b1a27

下载时间: 2010年9月15日