

Лабораторная работа №3

Реализация типовых комбинационных устройств

1. Цель работы:

Изучить комбинационные устройства – мультиплексор, демультиплексор, шифратор (кодер), дешифратор (декодер). Научиться создавать описание работы этих комбинационных устройств с помощью Verilog и моделировать их работу в среде ModelSim.

2. Теоретические сведения

Комбинационным устройством называется такое устройство, выходные сигналы которого зависят только от текущих значений входных сигналов.

К комбинационным устройствам относятся мультиплексоры, демультиплексоры, шифраторы, дешифраторы и др.

2.1. Мультиплексор

Мультиплексором называется комбинационное логическое устройство, предназначенное для управления передачей данных от нескольких источников одному выходному каналу. В соответствии с определением, мультиплексор должен иметь один выход и две группы входных контактов: информационные и адресные. Код, поступающий на адресные входы, определяет, какой из информационных входов в данный момент подключен к выходному каналу. Если количество адресных входов мультиплексора равно n , то максимально возможное количество его информационных входов будет 2^n .

Логическое уравнение, описывающее работу четырехканального мультиплексора (имеющего 4 информационных сигнала $D0...D3$ и 2 адресных сигнала $A0...A1$) показано ниже:

1	$Q = D0 * A1' * A0' + D1 * A1' * A0 + D2 * A1 * A0' + D3 * A1 * A0$
---	---

Схема простейшего одноразрядного мультиплексора 2-в-1 показана на рисунке:

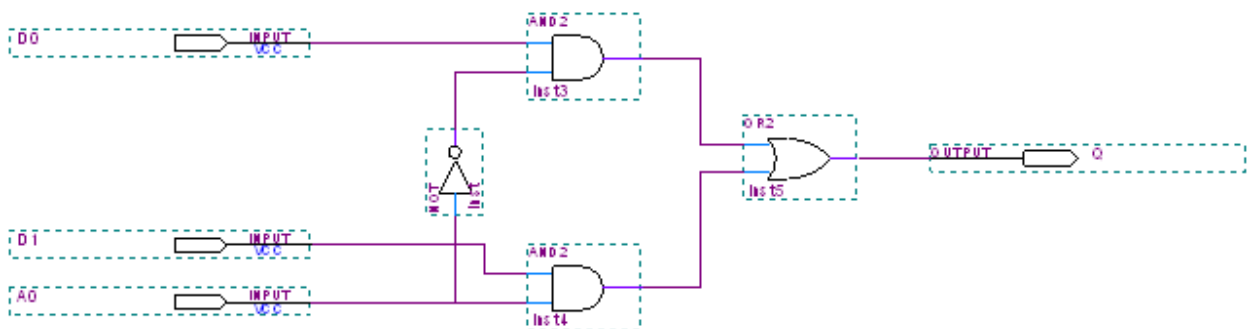


Таблица истинности такого мультиплексора приведена ниже:

A0	Q0
0	D0
1	D1

Такой мультиплексор реализуется на языке Verilog с помощью следующего оператора:

```
assign Q = (~A0 & D0) | (A0 & D1);
```

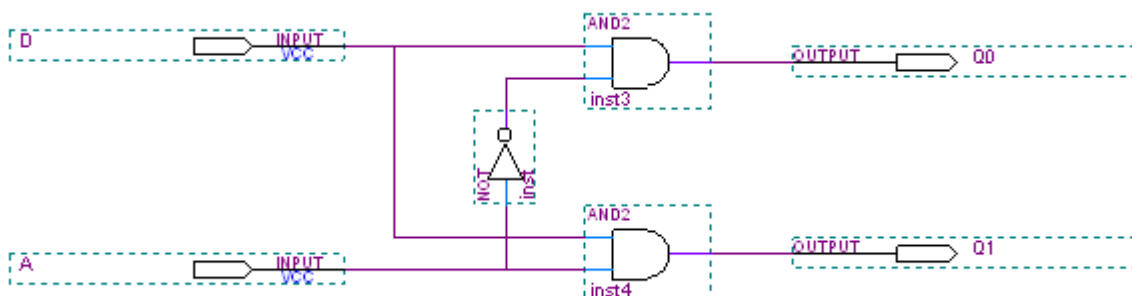
2.2. Демультимплексор

Демультимплексором называется комбинационное логическое устройство, предназначенное для управления передачей данных от одного входного канала на несколько выходных. В соответствии с определением, демультимплексор в общем виде имеет один информационный вход, n адресных входов и 2^n выходов.

Набор логических уравнений, описывающих работу четырехканального демультимплексора (имеющего 1 входной информационный сигнал D , 2 адресных сигнала $A_0...A_1$ и 4 выходных сигнала $Q_0...Q_3$) показан ниже:

1	$Q_0 = D \cdot A_1' \cdot A_0'$
2	$Q_1 = D \cdot A_1' \cdot A_0$
3	$Q_2 = D \cdot A_1 \cdot A_0'$
4	$Q_3 = D \cdot A_1 \cdot A_0$

Схема простейшего одноразрядного демультимплексора 1-в-2 показана на рисунке:



A0	Q0	Q1
0	D	0
1	0	D

Такой демультимплексор реализуется на языке Verilog с помощью набора следующих операторов:

1	<code>assign Q0 = ~A0 & D0;</code>
2	<code>assign Q1 = A0 & D1;</code>

2.3. Шифратор или кодер

Шифратором или **кодером** называется комбинационное логическое устройство, преобразующее входной код из десятичной системы счисления в двоичную. Входам шифратора последовательно присваиваются значения десятичных чисел, а активный логический уровень сигнала на одном из входов воспринимается шифратором как подача соответствующего десятичного числа. На выходе шифратора формируется соответствующий двоичный код. Соответственно, если шифратор имеет n выходов, то количество входных сигналов не должно превышать 2^n . Шифратор, который имеет 2^n входов и n выходов называется **полным**. Если количество входов шифратора меньше 2^n , он называется **неполным**.

Набор логических уравнений, описывающих работу шифратора чисел от 0 до 7 в двоичный код ($x_0...x_7$ – входные сигналы, $Q_0...Q_2$ – выходные сигналы) показан ниже:

1	$Q_0 = x_1 + x_2 + x_3 + x_5 + x_7$
2	$Q_1 = x_2 + x_3 + x_6 + x_7$
3	$Q_2 = x_4 + x_5 + x_6 + x_7$

2.4. Дешифратор или декодер

Дешифратором или **декодером** называется комбинационное логическое устройство для преобразования чисел из двоичной системы счисления в десятичную. Это значит, что каждому входному двоичному числу ставится в соответствие сигнал, формируемый на определенном выходе дешифратора. Дешифратор, который имеет n входов и 2^n выходов называется **полным**. Если количество выходов дешифратора меньше 2^n , он называется **неполным**.

Набор логических уравнений, описывающих работу двухразрядного дешифратора ($Q_0...Q_1$ – входные сигналы, $x_0...x_3$ – выходные сигналы) показан ниже:

1	$x_0 = Q_0 \cdot Q_1$
2	$x_1 = Q_0 \cdot \bar{Q}_1$
3	$x_2 = \bar{Q}_0 \cdot Q_1$
4	$x_3 = \bar{Q}_0 \cdot \bar{Q}_1$

3. Задания

3.1. Задание 1. Реализуйте мультиплексор (демультиплексор) и проверьте его работу в среде ModelSim в соответствии с заданным вариантом:

Вариант 1

Восьмиразрядный мультиплексор 4-в-1 (количество информационных сигналов – 4, разрядность – 8 бит).

Вариант 2

Четырехразрядный мультиплексор 5-в-1 (количество информационных сигналов – 5, разрядность – 4 бит).

Вариант 3

Одноразрядный мультиплексор 8-в-1 со входом разрешения работы EN. Активный уровень сигнала EN – логический «0». При подачи на вход EN сигнала с уровнем логической «1», выходной сигнал мультиплексора должен устанавливаться в высокоимпедансное состояние.

Вариант 4

Восьмиразрядный демультиплексор 1-в-4 (количество выходных сигналов – 4, разрядность – 8 бит).

Вариант 5

Четырехразрядный демультиплексор 1-в-5 (количество выходных сигналов – 5, разрядность – 4 бит).

Вариант 6

Одноразрядный демультиплексор 1-в-8 со входом разрешения работы EN. Активный уровень сигнала EN – логический «0». При подачи на вход EN сигнала с уровнем логической «1», выходные сигналы демультиплексора должны устанавливаться в высокоимпедансное состояние.

3.2. Задание 2. Реализуйте шифратор (дешифратор) и проверьте его работу в среде ModelSim в соответствии с заданным вариантом:

Вариант 1

Шифратор, преобразующий цифры от 0 до 9 в двоично-десятичный код.

Вариант 2

Шифратор, преобразующий цифры от 0 до 15 в двоичный код.

Вариант 3

Шифратор, преобразующий цифры от -5 до 4 в двоичный дополнительный код.

Вариант 4

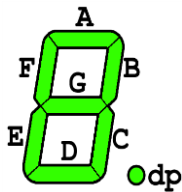
Полный четырехразрядный дешифратор.

Вариант 5

Двоично-десятичный дешифратор.

Вариант 6

Дешифратор для семисегментного индикатора. Преобразует входной 4-разрядный двоичный код в отображаемые на индикаторе шестнадцатеричные цифры от 0 до F. Расположение сегментов индикатора показано на рисунке:



4. Подготовить и представить отчет о выполненной лабораторной работе в электронном виде.