

Tema 1 Introducció

Estructura de Computadors (EC) 2023 - 2024 Q2 Adrià Armejach (adria.armejach@upc.edu)



Mesura del rendiment

Rendiment

Com sabem si un computador A ofereix millor rendiment que un computador B?

Rendiment

- Temps d'execució (o de resposta)
 - Temps transcorregut entre l'inici i el final d'una tasca
 - El rendiment és l'invers d'aquest temps
- Productivitat (throughput)
 - Nombre de tasques completades per unitat de temps
 - Rendiment en servidors web, bases de dades, ...

Exemple rendiment

- Un computador A té 1 CPU que tarda 10 ms en completar una tasca. B té 200 CPUs que tarden cada una 20 ms en completar la mateixa tasca. Quin té més rendiment?
 - A té menor temps d'execució
 - B té major productivitat

Relació entre temps d'execució i productivitat

A menor temps d'execució, més productivitat

 Augmentar la productivitat pot disminuir el temps d'execució, però només en cas de congestió, ja que es redueix el temps d'espera a les cues

Temps d'execució

- Temps de CPU + Temps d'espera d'E/S + Temps d'espera mentre s'executen altres tasques (encuat)
- A EC només tindrem en compte el temps de CPU

• Rendiment = $1/t_{exe}$

Speed-up

- Guany de rendiment o speed-up
 - Quantes vegades més ràpid s'executa una tasca després d'introduir una millora en el programa o en l'arquitectura

- Speed-up = Rendiment / Rendiment original = toriginal / tmillorat
- Exemple:
 - T_{original} = 10s
 - $T_{\text{millorat}} = 5s$
 - Speed-up = 10 / 5 = 2 (vegades més ràpid)

Factors que influeixen en el temps d'execució

- $t_{exe} = n_{cicles} \times t_{c} = n_{cicles} / f_{clock}$
 - o n_{cicles}: número de cicles de rellotge que tarda l'execució
 - t_c: temps de cicle (període)
 - o f_{clock}: freqüència del rellotge

- Dos maneres de reduir el temps d'execució
 - Reduir el número de cicles
 - Augmentar la freqüència del rellotge

Reduir n_{cicles}

•
$$n_{cicles} = n_{ins} \times CPI$$

- 1. Executar un menor número d'instruccions (n_{ins})
- 2. Reduir el número de cicles per instrucció (CPI)
 - o CPI és el promig de cicles per instrucció de tot el programa

Reduir n_{cicles}

- $n_{cicles} = n_{ins} \times CPI$
- Per reduir n_{ins} s'ha de millorar el compilador
- El CPI depend del retard de cada tipus d'instrucció i del número d'instruccions de cada tipus

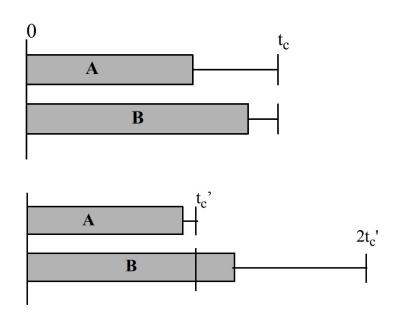
$$\circ \quad CPI = (n_1 \times CPI_1 + n_2 \times CPI_2 + ... + n_m \times CPI_m) / n_{ins}$$

- Per reduir el CPI:
 - Millorar el disseny de la microarquitectura
 - Substituir instruccions costoses per instruccions simples (mult per sll)
- $t_{exe} = n_{ins} \times CPI \times t_{c}$
- $t_{exe} = (n_1 \times CPI_1 + n_2 \times CPI_2 + ... + n_m \times CPI_m) \times t_c$

Exemple

- Volem comparar dues versions d'un programa en un mateix computador, que disposa de 3 tipus d'instruccions A, B i C, amb CPI de 1, 2 i 3 respectivament. El programa 1 consta de: 2 instruccions d'A, 1 de B i 2 de C. El programa 2 consta de: 4 instruccions d'A, 1 de B i 1 de C.
 - Quin és més ràpid?
 - Quins són els CPI promig de les dos versions?

Augmentar la frequència de rellotge (reduir el temps de cicle)



- Es redueix la latencia per les instruccions de tipus A
- Les instruccions de tipus B passen a requerir 2 cicles

- El benefici depèn del número d'instruccions de tipus A i B
- No sempre millora el rendiment

Exemple

- El processador A té t_{cA} = 500ps i CPI_A = 2. Suposem que el redissenyem per tal que usi un temps de cicle menor: el nou processador B té t_{cB} = 250ps. Però això comporta augmentar el nombre de cicles del programa de test, és a dir que augmenta el CPI promig: CPI_B = 3
 - Serà més ràpid el nou disseny?

Exemple

- Suposem un computador A, amb $f_A = 2GHz$, que executa un programa en $t_{exe} = 10s$. Amb certes millores al circuit, s'executa en 6s, però augmenta el número de cicles en un factor 1,2.
 - Quina freqüència de rellotge té el nou disseny?

Llei d'Amdahl

Llei d'Amdahl

- "El màxim guany (speed-up) que es pot aconseguir minimitzant el retard d'una part està limitat per la fracció de temps que representa aquesta part sobre el temps total"
- Speed-up total al millorar una part P en un factor S: $S_t = \frac{1}{(1-P) + \frac{P}{S}}$
- Màxim speed-up possible al millorar una part P: $S_{max} = rac{1}{1-P}$

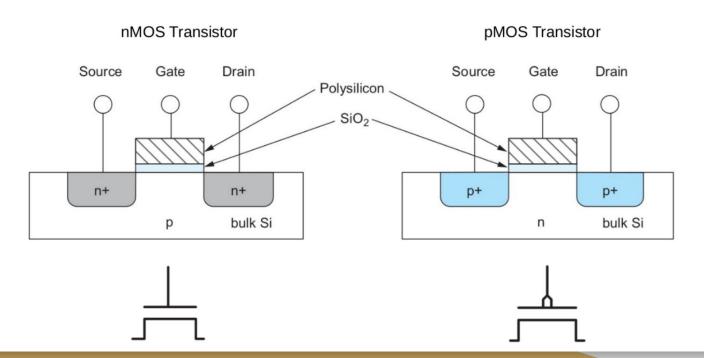
- Si millorem una part del programa que abarca un 80% del temps:
 - Quin és el guany màxim que podem tenir?

Mesures de dissipació de potència

"Llei" de Moore

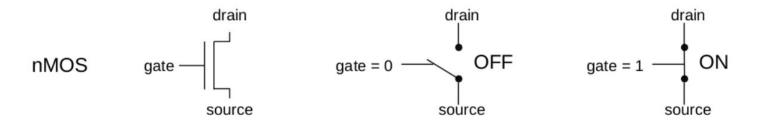
- "La densitat de transistors en un chip es duplica cada 2 anys"
 - o Gordon Moore, cofundador de Intel, 1965

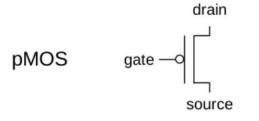
Transistors de la familia CMOS: nMOS i pMOS

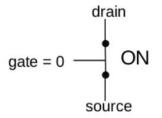


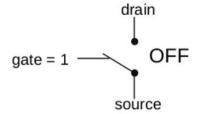
Transistors nMOS i pMOS

MOS: Metal-Oxide-Semiconductor

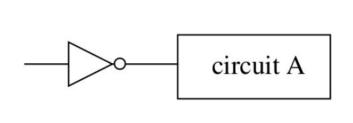


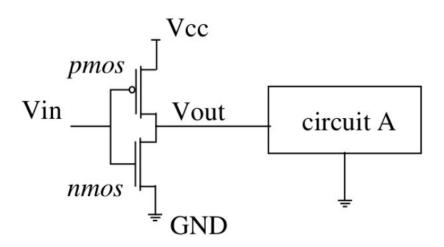




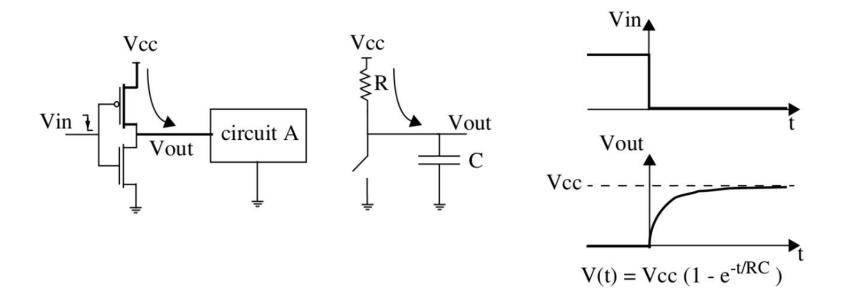


Tecnología CMOS

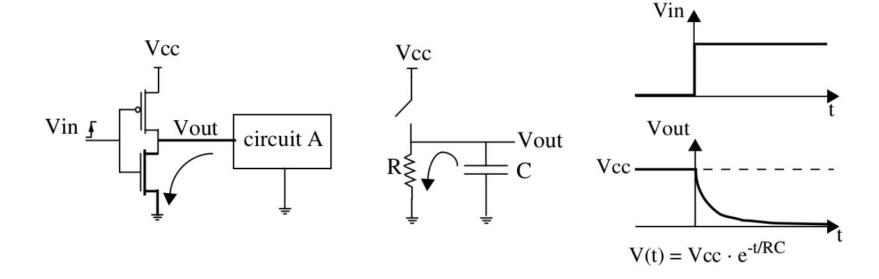




Tecnología CMOS - Càrrega

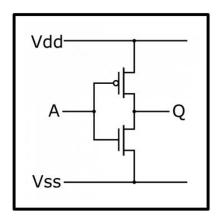


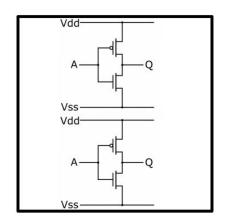
Tecnología CMOS - Descàrrega

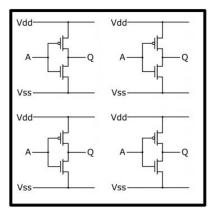


"Llei" de Moore

- "La densitat de transistors en un chip es duplica cada 2 anys"
 - Gordon Moore, cofundador de Intel, 1965



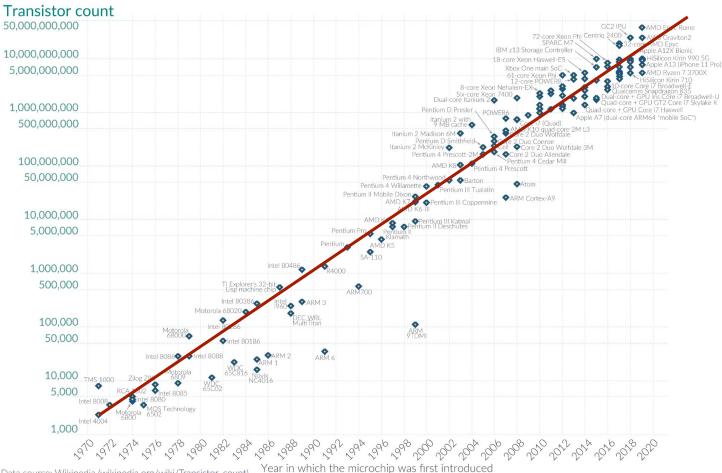




Moore's Law: The number of transistors on microchips doubles every two years Our World



Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important for other aspects of technological progress in computing – such as processing speed or the price of computers.



Consequencies de la "llei" de Moore

- Transistors més petits
- Reducció del temps de commutació dels transistors
- Ha permès augmentar la freqüència de rellotge (f)
- Major dissipació i consum energètic

Potència dinàmica

- Consum d'energia produït pels corrents de càrrega i descàrrega dels transistors (commutació) per unitat de temps
 - P: Potència dinàmica (Watts)
 - α: Factor d'activitat fracció de transistors que commuten per cicle
 - C: Capacitancia (Farads)
 - V: Voltatge (Volts)
 - o f_{clk}: Freqüència de rellotge

$$P_{\text{din\'amica}} = \alpha \cdot C \cdot V^2 \cdot f_{\text{clk}}$$

Potència estàtica

- Consum d'energia produït per corrents de fuga en els transistors en circuit-obert
 - o I_{leak}: corrent de fuga que circula per transistors en circuit obert

$$P_{estatica} = I_{leak} \cdot V$$

Potència total i energia dissipada

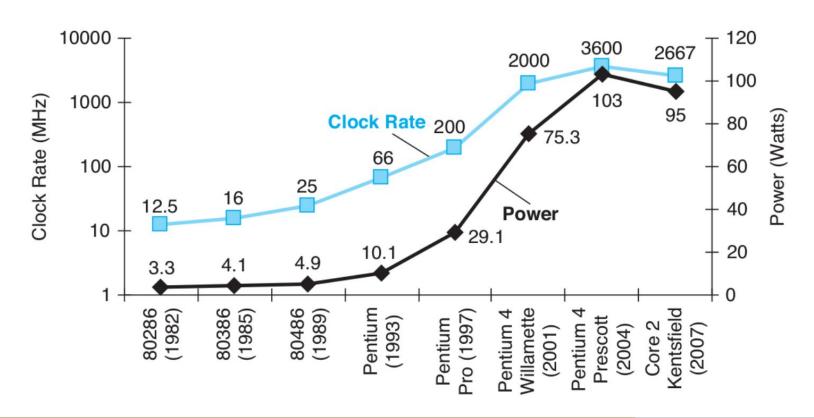
• Potència total: P = P_{dinàmica} + P_{estàtica}

$$P_{total} = \alpha \cdot C \cdot V^2 \cdot f_{clk} + I_{leak} \cdot V$$

Energia dissipada en un temps t, en Joules:

$$E = t \cdot P$$

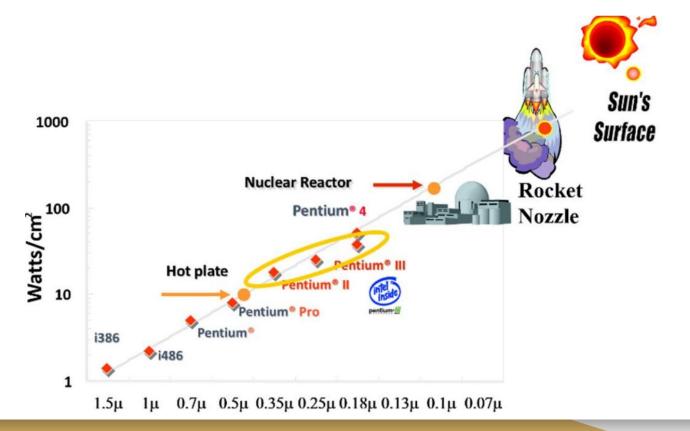
Frecuencia vs. potència



Potència, Energia i Temperatura

- L'energia consumida en converteix en calor
 - Sistema de refrigeració per evitar excés de temperatura
 - Thermal Design Power (TDP)
- Dispositius mòbils
 - Alimentats per bateries
 - Espai reduït per el sistema de refrigeració
- Hem arribat a un punt on la potència no es pot dissipar
 - La freqüència de rellotge maxima s'ha estancat

Power Density



Tècniques de reducció de consum

- Clock gating
 - \circ Permet reduir α
 - Inhabilitar selectivament certs circuits
- Dynamic Voltage and Frequency Scaling (DVFS)
 - Permet reduir temporalment voltatge i freqüència
 - Més lent pero consumeix molt menys
- Power gating
 - Talla temporalment l'alimentació de certs circuits

Essentials	(Export specifications
Product Collection	11th Generation Intel® Core™ i7 Processors
Code Name	Products formerly Rocket Lake
Vertical Segment	Desktop
Processor Number ?	i7-11700K
Status	Launched
Launch Date 🔞	Q1'21
Lithography ?	14 nm
Use Conditions ?	PC/Client/Tablet
Recommended Customer Price ?	\$399.00 - \$409.00
CPU Specifications	
Total Cores ②	8
Total Threads ?	16
Max Turbo Frequency 🕐	5.00 GHz
Intel® Turbo Boost Max Technology 3.0 Frequency‡ 🍞	5.00 GHz
Intel® Turbo Boost Technology 2.0 Frequency‡ 🕡	4.90 GHz
Processor Base Frequency 🔞	3.60 GHz
Cache ?	16 MB Intel® Smart Cache
Bus Speed 😨	8 GT/s
TDP ?	125 W