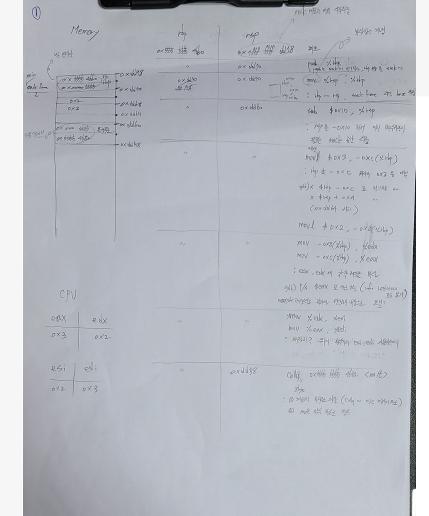
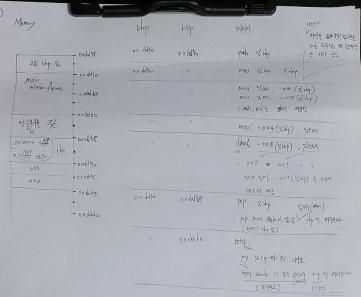


에디로봇아카데미 임베디드 마스터 Lv# 과정

제 #기 2021. 00. 00 OOO



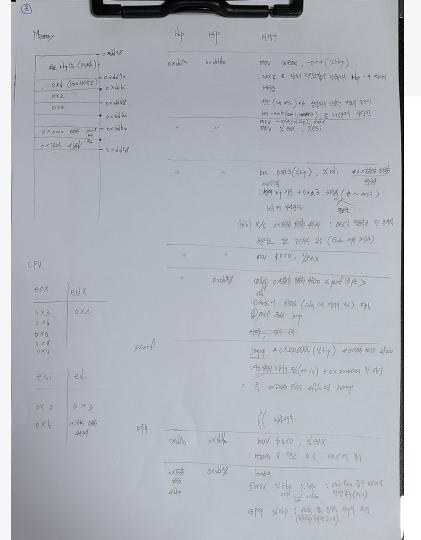




CPI

eax \	e gX
ox3	UX2
ox b	







CONTENTS



메모리 연산 관점에서 RISC vs CISC

RISC(Load & Store 아키텍쳐)

- -. 메모리 2 메모리 연산 불가능 (레지스터 끼리만 가능)
- -. Load Store 통해서 Register 로 불러와 연산하고 저장함
- -. 레지스터 를 많이 두려 하고 있고 레지스터 사이의 연산만해서 불필요한 메모리 접근 줄임

CISC(Register Memory 아키텍쳐)

- -. 메모리 2 메모리 연산 가능 (레지스터 당연히 가능)
- -. 그렇기에 mov 가 처리할 수 있는 케이스가 여러가지가 됨 (Reg to Mem, Mem to Reg, Reg to Reg, Mem to Mem)

CONTENTS



가상메모리 사용 이유

RISC(Load & Store 아키텍쳐)

- -. 메모리 2 메모리 연산 불가능 (레지스터 끼리만 가능)
- -. Load Store 통해서 Register 로 불러와 연산하고 저장함
- -. 레지스터 를 많이 두려 하고 있고 레지스터 사이의 연산만해서 불필요한 메모리 접근 줄임

CISC(Register Memory 아키텍쳐)

- -. 메모리 2 메모리 연산 가능 (레지스터 당연히 가능)
- -. 그렇기에 mov 가 처리할 수 있는 케이스가 여러가지가 됨 (Reg to Mem, Mem to Reg, Reg to Reg, Mem to Mem)