4. Описание команд:

4.1. Команда ADD:

1. Добавить значение в аккумулятор  
 2. Выполняет сложение содержимого аккумулятора с содержимым адресуемой ячейки памяти  
 3. Команда адресная  
 4. Прямая или косвенная адресация  
 5. Если прямая адресация, то выборка команды и исполнение команды, выборка адреса не производится. Если косвенная, то все три.  
6. Выполнение по тактам для прямой адресации: Выборка команды: содержимое счетчика команд переписывается в буферный регистр, на следующем такте содержимое восьми младших разрядов буферного регистра переписывается в регистр адреса, на следующем такте содержимое ячейки памяти, адрес которой содержится в регистре адреса, переписывается в регистр данных, на этом же такте содержимое счетчика команд поступает в АЛУ, где наращивается на единицу, полученное значение записывается в буферный регистр, на следующем такте содержимое восьми младших разрядов буферного регистра переписывается в счетчик команд, на следующем такте содержимое регистра данных переписывается в буферный регистр, на следующем такте содержимое буферного регистра переписывается в регистр команд. Далее происходит частичное декодирование команды. Определяется, адресная или безадресная команда была выбрана. В данном случае выбрана адресная команда. Поскольку команда адресная, дальше определяется тип адресации, в данном случае адресация прямая, поэтому цикл выборки адреса пропускается и начинается цикл исполнения. Исполнение команды: Содержимое регистра данных переписывается в буферный регистр, на следующе такте содержимое восьми младших разрядов буферного регистра переписывается в регистр адреса, на следующем такте содержимое ячейки памяти, адрес которой содержится в регистре адреса, переписывается в регистр данных, на следующем такте содержимое аккумулятора поступает на один вход АЛУ, содержимое регистра данных поступает на другой вход АЛУ. Два значения складываются и результат записывается в буферный регистр, на следующем такте содержимое буферного регистра переписывается в аккумулятор, а также устанавливаются признаки результата N и Z.  
При косвенной адресации дополнительно выполняется еще цикл выборки адреса: содержимое регистра данных переписывается в буферный регистр, на следующем такте содержимое восьми младших разрядов буферного регистра переписывается в регистр адреса, на следующем такте содержимое ячейки памяти, адрес которой содержится в регистре адреса, переписывается в регистр данных, далее проверяется, является ли ячейка, адрес которой записан в регистре адреса, индексной, если да, то цикл выборки адреса продолжается: содержимое регистра данных поступает в АЛУ, где наращивается на единицу, а результат переписывается в буферный регистр, на следующем такте содержимое буферного регистра переписывается в регистр данных, на следующем такте содержимое регистра данных переписывается в ячейку памяти, адрес которой содержится в регистре адреса. На следующем такте содержимое регистра данных поступает в АЛУ, где к нему прибавляется обратный код числа 0, а результат записывается в буферный регистр, на следующем такте содержимое буферного регистра переписывается в регистр данных.