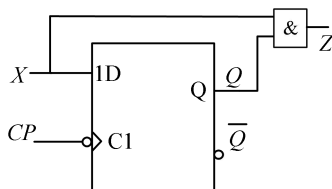


《数字电路与逻辑设计》期末考试样卷及评分标准

一、单项选择题(每小题 2 分, 共 20 分)

- 1、余 3 码 10010111.0110 对应的十进制数为()。
A. $(97.6)_{10}$ B. $(97.3)_{10}$ C. $(94.6)_{10}$ D. $(64.3)_{10}$
- 2、若 $\overline{A}BCDE$ 是函数的最小项, 则该最小项的相邻最小项的总数目为()。
A. 1 个 B. 5 个 C. 10 个 D. 32 个
- 3、以下描述一个逻辑函数的方法中, ()只能唯一表示。
A. 逻辑代数式 B. 逻辑图 C. 真值表 D. 波形图
- 4、VHDL 语句中, 能够并行执行的语句的是 ()。
A. IF 语句 B. CASE 语句 C. PROCESS 语句 D. LOOP 语句
- 5、8 路数据分配器有()个数据输入线。
A. 2 B. 3 C. 8 D. 1
- 6、存在约束条件的触发器是()。
A. 基本 RS 触发器 B. D 触发器 C. JK 触发器 D. T 触发器
- 7、由 3 级触发器构成的环形和扭环计数器的最大计数模值依次为()。
A. 3 和 6 B. 6 和 3 C. 8 和 8 D. 6 和 8
- 8、下列中规模逻辑器件中, 可以实现并/串转换和串/并转换的是()。
A. 计数器 B. 存储器 C. 全加器 D. 移位寄存器
- 9、存储容量为 2048×16 的 RAM 有()根地址输入线。
A. 8 B. 10 C. 11 D. 2048
- 10、下图所示的电路中, 若 $Q^n=0$ 、 $X=1$ 时, 触发器的次态和输出是()



- A. $Q^{n+1}=0, Z=0$
- B. $Q^{n+1}=0, Z=1$
- C. $Q^{n+1}=1, Z=0$
- D. $Q^{n+1}=1, Z=1$

二、判断题 (每小题 2 分, 共 10 分, 正确的选 T, 错误的选 F)

- 1、奇偶校验码不但能发现错误, 而且能纠正错误。()
- 2、由逻辑门构成的电路是组合逻辑电路。()
- 3、一个完整的 VHDL 程序中, 可以包含多个结构体。()
- 4、同步时序逻辑电路中存在无效状态是由于状态转换真值表没有达到最简导致的。()
- 5、通常, FPGA 掉电后其内部数据丢失。()

三、(6 分) 用公式法化简下列逻辑函数为最简与-或式。

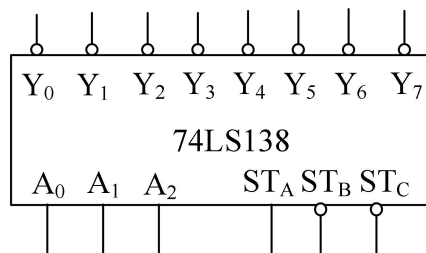
$$F(A, B, C, D, E) = AC + \overline{B}C + \overline{B}D + C\overline{D} + A(B + \overline{C}) + \overline{A}BC\overline{D} + \overline{A}BDE$$

四、(6 分) 用卡诺图化简法将下面的逻辑函数化简为最简与-或表达式。

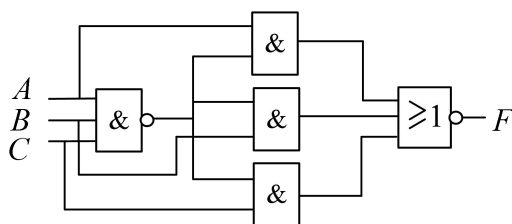
$$F(A, B, C, D) = \sum m(2, 3, 5, 6, 7, 8, 9, 12, 13) + \sum d(1, 11, 14, 15)$$

五、(12 分) 试用 3 线-8 线译码器 74LS138 和适当的门电路设计下面的多输出组合逻辑电路, 写出 F_1 、 F_2 的最小项表达式, 并画出完整的逻辑电路图。

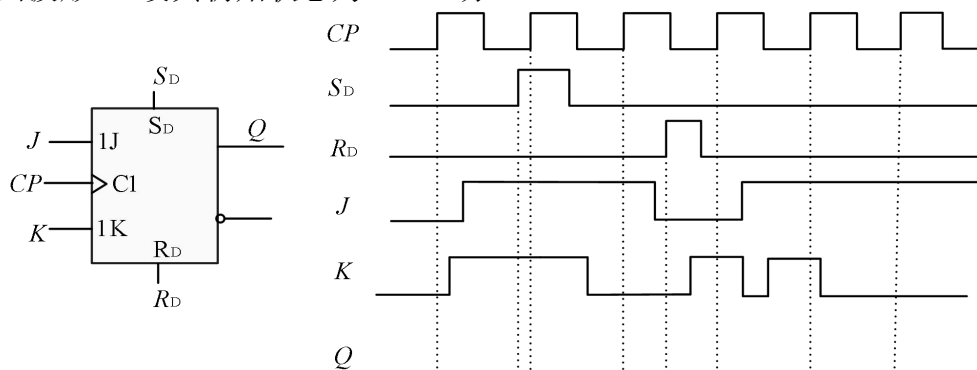
$$\begin{cases} F_1(A, B, C) = \overline{A}BC + B\overline{C} + \overline{A}B\overline{C} \\ F_2(A, B, C) = A\overline{B}C + ABC\overline{C} + \overline{A}C \end{cases}$$



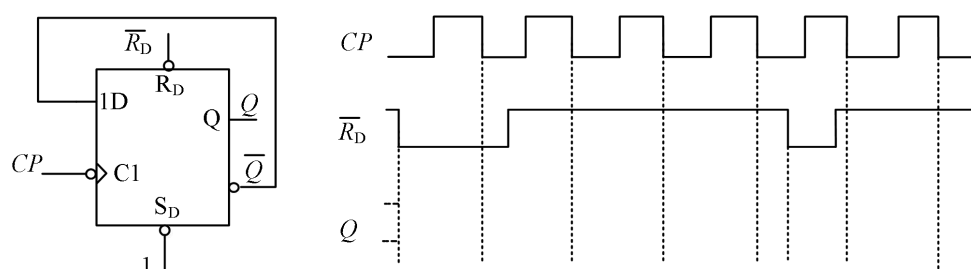
六、(10 分) 分析下图所示的组合逻辑电路, 请 (1) 写出逻辑表达式; (2) 列出真值表; (3) 说明电路逻辑功能。



七、(1) 上升沿触发的 JK 触发器, 其输入波形如图所示, 试画出 JK 触发器的输出波形。(设其初始状态为 0) (5 分)

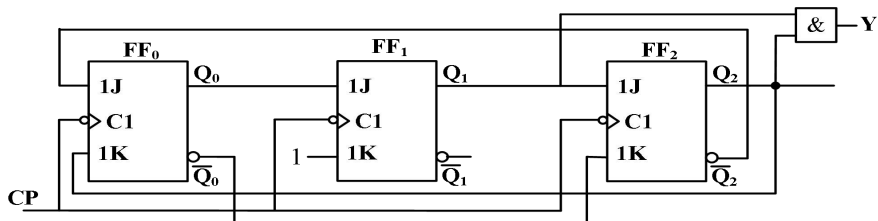


(2) 在下降沿触发的 D 触发器信号输入端 D 和异步置零端 $\overline{R_D}$ 加上如图所示的信号, 试画出触发器 Q 端的输出波形。(5 分)



八、(14 分) 分析下图所示时序逻辑电路

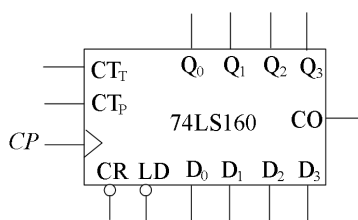
要求: (1) 写出电路的输出方程、驱动方程、状态方程; (2) 画出状态转换真值表;
(3) 画出完整的状态转移图; (4) 说明电路的逻辑功能及自启动特性。



九、(6分) 74LS160 的功能表和逻辑符号如图所示，试用 74LS160 和必要的门电路构成一个 12 进制计数器。要求初态为 3。

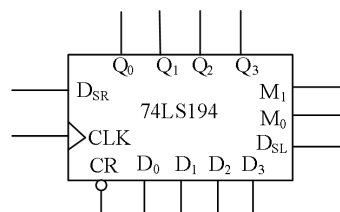
要求：(1) 写出反馈状态代码及反馈置数函数；(2) 画出电路图。

输				入					输 出				
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0	
0	×	×	×	×	×	×	×	×	0	0	0	0	
1	0	×	×	↑	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0	
1	1	1	1	↑	×	×	×	×	计数 $CO = Q_3Q_0$				
1	1	0	×	×	×	×	×	×			保 持		
1	1	×	0	×	×	×	×	×			保 持		



十、(6分) 74LS194 的功能表和逻辑符号如图所示，试用 74LS194 和必要的门电路设计一个左移模 6 的扭环型计数器，要求写出反馈函数，画出电路图和有效状态转移图。

输 入										输 出				说 明
\overline{CR}	M_1	M_0	CP	D_{SL}	D_{SR}	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3	
0	×	×	×	×	×	×	×	×	×	0	0	0	0	清 零
1	×	×	0	×	×	×	×	×	×	保 持				
1	1	1	↑	×	×	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3	并行置数
1	0	1	↑	×	1	×	×	×	×	1	Q_0	Q_1	Q_2	右移输入1
1	0	1	↑	×	0	×	×	×	×	0	Q_0	Q_1	Q_2	右移输入0
1	1	0	↑	1	×	×	×	×	×	Q_1	Q_2	Q_3	1	左移输入1
1	1	0	↑	0	×	×	×	×	×	Q_1	Q_2	Q_3	0	左移输入0
1	0	0	×	×	×	×	×	×	×	保 持				



答案及评分标准

一、 选择题 (共 20 分，每题 2 分)

1、 D 2、 B 3、 C 4、 C 5、 D 6、 A 7、 A 8、 D 9、 C 10、 C

二、 判断题 (共 10 分、每小题 2 分)

1、 F 2、 F 3、 T 4、 F 5、 T

三、 用公式法化简下列逻辑函数为最简与-或式 (6 分)。

评分标准：化简过程 4 分，最后结果 2 分。

$$\begin{aligned}
 F(A,B,C,D,E) &= AC + \overline{BC} + B\overline{D} + C\overline{D} + A(B + \overline{C}) + \overline{ABC}\overline{D} + \overline{ABDE} \\
 &= AC + \overline{BC} + B\overline{D} + C\overline{D} + \overline{\overline{ABC}} + \overline{ABC}\overline{D} + \overline{ABDE} \\
 &= A + \overline{BC} + B\overline{D} + C\overline{D} \\
 &= A + \overline{BC} + B\overline{D}
 \end{aligned}$$

四、 用卡诺图化简法将下面的逻辑函数化简为最简与-或表达式 (6 分)。

评分标准：卡诺图表示正确 2 分、画圈正确 2 分，最后的化简结果正确 2 分。

CD \ AB	00	01	11	10
	00	×	1	1
01		1	1	1
11	1	1	×	×
10	1	1	×	

F

$$F = D + \overline{A}\overline{C} + \overline{A}C$$

五、 试用 3 线-8 线译码器 74LS138 和适当的门电路设计下面的多输出组合逻辑电路，写出 F_1 、 F_2 的最小项表达式，并画出完整的逻辑电路图。（12 分）

$$\begin{cases} F_1(A, B, C) = \overline{A}BC + B\overline{C} + \overline{A}B\overline{C} \\ F_2(A, B, C) = A\overline{B}C + AB\overline{C} + \overline{A}C \end{cases}$$

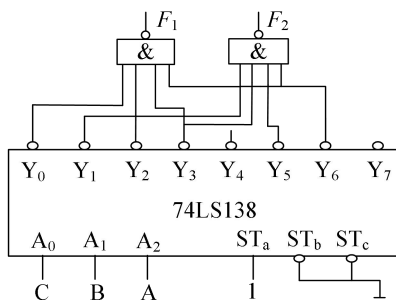
解：评分标准：最小项表达式 4 分，设计过程 4 分，电路图 4 分

$$(1) \begin{cases} F_1(A, B, C) = \overline{A}BC + B\overline{C} + \overline{A}B\overline{C} = m_0 + m_2 + m_3 + m_6 = \overline{m_0} \cdot \overline{m_2} \cdot \overline{m_3} \cdot \overline{m_6} \\ F_2(A, B, C) = A\overline{B}C + AB\overline{C} + \overline{A}C = m_1 + m_3 + m_5 + m_6 = \overline{m_1} \cdot \overline{m_3} \cdot \overline{m_5} \cdot \overline{m_6} \end{cases}$$

(2) 将函数和 74LS138 的输出表达式 ($\overline{Y}_i = \overline{m_i}$) 比较，并设 $A=A_2$, $B=A_1$, $C=A_0$ ，则

$$\begin{cases} F_1 = \overline{Y_0} \cdot \overline{Y_2} \cdot \overline{Y_3} \cdot \overline{Y_6} \\ F_2 = \overline{Y_1} \cdot \overline{Y_3} \cdot \overline{Y_5} \cdot \overline{Y_6} \end{cases}$$

(3) 画出逻辑图。



六、 分析下图所示的组合逻辑电路，请（1）写出逻辑表达式（2）列出真值表；（3）说明电路逻辑功能。（10 分）

评分标准：正确写出逻辑表达式 4 分，正确列出真值表 4 分，正确说明逻辑功能 2 分。

（1）逻辑表达式：

$$\begin{aligned} F(A, B, C) &= \overline{A}\overline{A}BC + \overline{B}\overline{A}BC + \overline{C}\overline{A}BC \\ &= \overline{ABC}(A + B + C) \\ &= \overline{ABC} + \overline{A} + \overline{B} + \overline{C} \\ &= \overline{ABC} + \overline{ABC} \end{aligned}$$

(2)真值表：

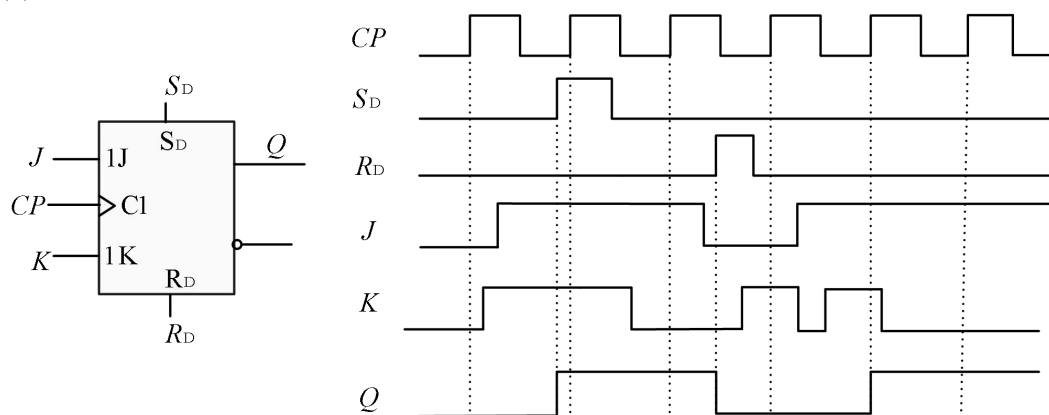
A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

(3)逻辑功能:该电路为“一致性”电路。当三输入变量 A 、 B 、 C 的值相同时，输出 1，否则为 0。

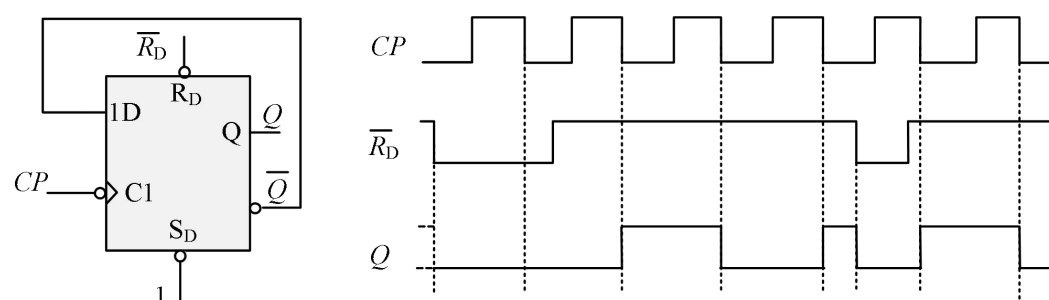
七、 触发器波形题

评分标准：画错一个周期扣 1 分，扣完 5 分为止。

(1)



(2)



八、 试分析下图中所示时序逻辑电路(14 分)

答案及评分标准：

(1) 写出电路的输出方程(2 分)、驱动方程(2 分)和状态方程(2 分)：

输出方程： $Y = Q_2^n Q_1^n$

驱动方程：
$$\begin{cases} J_2 = Q_1^n, K_2 = \overline{Q_0^n} \\ J_1 = Q_0^n, K_1 = 1 \\ J_0 = \overline{Q_2^n}, K_0 = Q_2^n \end{cases}$$

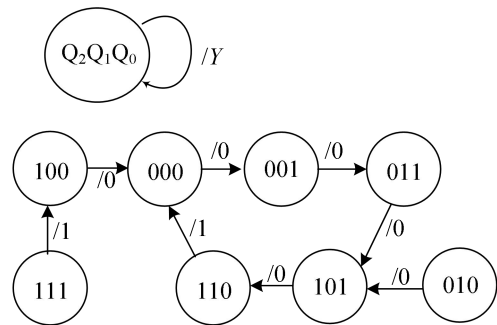
状态方程：

$$\begin{cases} Q_2^{n+1} = \overline{Q_2^n} Q_1^n + Q_2^n Q_0^n \\ Q_1^{n+1} = \overline{Q_1^n} Q_0^n \\ Q_0^{n+1} = \overline{Q_2^n} Q_0^n + \overline{Q_2^n} Q_0^n = \overline{Q_2^n} \end{cases}$$

(2) 列出状态转换真值表 (4 分)：

CP脉冲 顺序	现 态			次 态			输 出 Y
	Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	
0	0	0	0	0	0	1	0
1	0	0	1	0	1	1	0
2	0	1	1	1	0	1	0
3	1	0	1	1	1	0	0
4	1	1	0	0	0	0	1
无效态	0	1	0	1	0	1	0
	1	0	0	0	0	0	0
	1	1	1	1	0	0	1

(3) 画出完整的状态转换图 (2 分)：



(4) 说明电路的逻辑功能 (1 分) 及自启动特性 (1 分)。

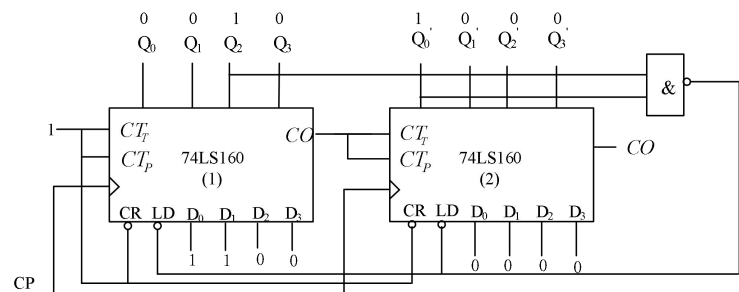
该电路为同步五进制 (或模 5) 计数器，可以自启动。

九、 答案及评分标准：

(1) 计数器反馈状态代码 $S_{14}=00010100$ (2 分)

(2) 反馈函数 $\overline{LD} = \overline{Q_0' Q_2}$ (2 分)

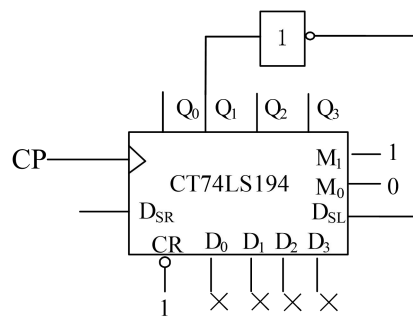
(3) 电路图 (2 分)



十、 答案及评分标准：

解：(1) 反馈函数： $D_{SL} = \overline{Q_1}$ (2 分)

(2) 逻辑电路图 (2 分)



(4) 有效状态转移图：(2 分)

