

第1章计算机组成与体系结构

1.1 计算机系统组成。

1.1.3 复杂指令集系统与精简指令集系统

- 1. 【2011年题 5】以下关于 CISC(Complex Instruction Set Computer, 复杂指令集计算机)和 RISC(Reduced Instruction Set Computer, 精简指令集计算机)的叙述中,错误的是
 - A. 在 CISC 中, 其复杂指令都采用硬布线逻辑来执行
 - B. 采用 CISC 技术的 CPU, 其芯片设计复杂度更高
 - C. 在 RISC 中,更适合采用硬布线逻辑执行指令
 - D. 采用 RISC 技术,指令系统中的指令种类和寻址方式更少
- 2. 【2017年题 3】RISC(精简指令系统计算机)的特点不包括: ()。
 - A.指令长度固定,指令种类尽量少
 - B.寻址方式尽量丰富,指令功能尽可能强
 - C.增加寄存器数目,以减少访存次数
 - D.用硬布线电路实现指令解码,以尽快完成指令译码

1.2 存储器系统

- 1. 【2014年题 5】计算机采用分级存储体系的主要目的是为了()。
 - A. 解决主存容量不足的问题
 - B. 提高存储器读写可靠性
 - C. 提高外设访问效率
 - D. 解决存储的容量、价格和速度之间的矛盾

1.2.1 主存储器

- 1. 【2010 年题 9】内存按字节编址,利用 8K×4bit 的存储器芯片构成 84000H 到 8FFFFH 的内存,共需()片。
 - A. 6
 - B. 8
 - C. 12
 - D. 24

1.2.2 辅助存储器

- 1. 【2010年题 10】某磁盘磁头从一个磁道移至另一个磁道需要 10ms。文件在磁盘上非连续存放,逻辑上相邻数据块的平均移动距离为 10 个磁道,每块的旋转延迟时间及传输时间分别为 100ms 和 2ms,则读取一个 100 块的文件需要()ms 的时间。
 - A. 10200
 - B. 11000

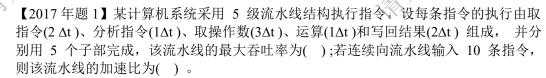


- C. 11200
- D. 20200

1.2.3 Cache 存储器

- 【2011 年题 6】以下关于 cache 的叙述中, 正确的是()。
 - A. 在容量确定的情况下,替换算法的时间复杂度是影响 cache 命中率的关键因素
 - B. cache 的设计思想是在合理成本下提高命中率
 - C. cache 的设计目标是容量尽可能与主存容量相等
 - D. CPU 中的 cache 容量应大于 CPU 之外的 cache 容量

流水线



- (1)A. <u>1</u>
 - $B_{\cdot -}^{-1}$ 3/1t
 - C._1
 - D. _1 1*∆t*
- (2)A. 1:10
 - B. 2:1
 - C. 5:2
 - D. 3:1

1.4 其他

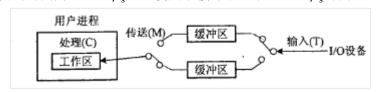
中①②③分别表示(一)。



- A. 操作系统、应用软件和其他系统软件
- B. 操作系统、其他系统软件和应用软件
- C. 其他系统软件、操作系统和应用软件
- D. 应该软件、其他系统软件和操作系统



- 2. 【2010年题 8】计算机执行程序时,在一个指令周期的过程中,为了能够从内存中读指令操作码,首先是将()的内容送到地址总线上。
 - A. 程序计数器 PC
 - B. 指令寄存器 IR
 - C. 状态寄存器 SR
 - D. 通用寄存器 GR
- 3. 【2010年题 11】计算机系统中,在()的情况下一般应采用异步传输方式。
 - A. CPU 访问内存
 - B. CPU 与 I/O 接口交换信息
 - C. CPU 与 PCI 总线交换信息
 - D I/O 接口与打印机交换信息
- 4. 【2016 年题 4】某计算机系统输入/输出采用双缓冲工作方式,其工作过程如下图所示,假设磁盘块与缓冲区大小相同,每个盘块读入缓冲区的时间 Γ 为 Γ 10 Γ %。缓冲区送用户区的时间 Γ 为 Γ 6 Γ 6 Γ 8 Γ 6 Γ 6 Γ 7 Γ 8 Γ 8 Γ 7 Γ 8 Γ 8 Γ 9 Γ



- A. 100
- B. 108
- C. 162
- D. 180

- A. 0
- B. 8
- C. 54
- D. 62
- 5. 【2018 年题 7】目前处理器市场中存在 CPU 和 DSP 两种类型处理器,分别用于不同场景,这两种处理器具有不同的体系结构, DSP 采用()。
 - A. 冯.诺伊曼结构
 - B. 哈佛结构
 - C. FPGA 结构
 - D. 与 GPU 相同结构



