

# 南京邮电大学 2016 /2017 学年 第二学期

## 《数字电路与逻辑设计 A》期末试卷 ( 答案/评分标准 )

院(系)\_\_\_\_\_ 班级\_\_\_\_\_ 学号\_\_\_\_\_ 姓名\_\_\_\_\_

题号	一	二	三	四	五	六	七	八	总分
得分									

得分

### 一、填空和选择题 (每空 1 分, 共计 25 分)

- 当逻辑函数有  $n$  个变量时, 共有 D 个变量取值组合?  
A、 $n$       B、 $2n$       C、 $n^2$       D、 $2^n$
- $(0111\ 1000)_{8421BCD} = ( \underline{1001110} )_2 = ( \underline{0100\ 1100} )_{\text{格雷码}}$
- 逻辑函数  $F = A \oplus (A \oplus B) = \underline{A}$ 。  
A、 $B$       B、 $A$       C、 $A \oplus B$       D、 $\overline{A \oplus B}$
- 建立 ASM 图时, 必须用 D 分开不能在同一个时钟周期内完成的寄存器操作。  
A、传输框    B、判断框    C、条件框    D、状态框
- 当二输入与非门输入为 A 变化时, 输出可能有竞争冒险。  
A、 $01 \rightarrow 10$       B、 $00 \rightarrow 10$       C、 $10 \rightarrow 11$       D、 $11 \rightarrow 01$
- 已知函数  $F = (\overline{A \oplus D})\overline{B} + C$ , 则其反函数  $\overline{F} = \underline{(\overline{A \oplus D}) + \overline{BC}}$ 。
- 若某 ADC 取量化单位  $\Delta = V_{REF}/8$ , 并规定当: 输入电压  $u_I$  在  $0 \leq u_I < V_{REF}/8$  时, 认为输入的模拟电压为 0V, 输出的二进制编码为 000, 则  $5V_{REF}/8 \leq u_I < 6V_{REF}/8$  时, 输出的二进制编码为 B。  
A、100      B、101      C、110      D、111
- 某移位寄存器的时钟脉冲频率为 100KHz, 欲将存放在该寄存器中的数左移 8 位, 完成该操作需要 B 时间。  
A、 $10\mu s$       B、 $80\mu s$       C、 $100\mu s$       D、 $800ms$
- 将一个时间上连续变化的模拟量转换为时间上离散的模拟量的过程称 A。  
A、采样      B、量化      C、保持      D、编码
- 要构成容量为  $4K \times 8$  的 RAM, 需要 D 片容量为  $256 \times 4$  的 RAM。  
A、2      B、4      C、8      D、32
- 随机存取存储器 RAM 中的内容, 当电源断掉后又接通, 存储器中的内容 C。  
A、全部改变      B、全部为 1      C、不确定      D、保持不变

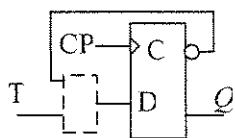
12. 三级触发器构成的环型和扭环型计数器的计数模值依次为 D。

A、8 和 8      B、6 和 3      C、6 和 8      D、3 和 6

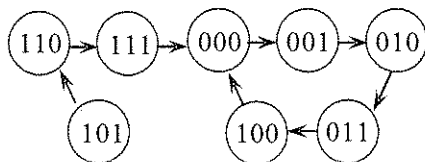
13. 将 D 触发器改造成 T 触发器，题图所示电路中的虚线框内应是 D。

A、或非门      B、与非门      C、异或门      D、同或门

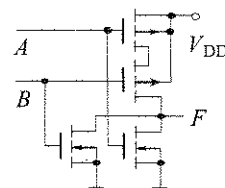
14. 分析题图所示电路的状态转换图，可知它是 8421BCD 编码的 5 进制计数器。



题 13 图



题 14 图



题 15 图

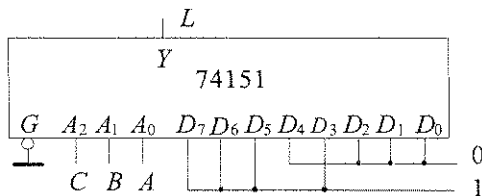
15. 题图所示电路是 A。

A、CMOS 或非门      B、CMOS 与非门      C、NMOS 与非门      D、NMOS 或非门

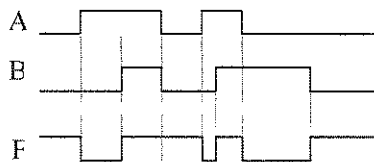
16. 一位 8421BCD 码计数器至少需要 B 个触发器。

A、3      B、4      C、5      D、10

17. 题图所示数据选择器可实现逻辑函数  $L(A,B,C) = \sum m(3, 5, 6, 7)$ 。



题 17 图



题 18 图

18. 两输入变量 A, B 的逻辑门，根据题图所示输出波形 F，应该属于 C。

A、与非门      B、或非门      C、同或门      D、与门。

19. m 序列码是指序列长度  $M = \underline{B}$  (n 为触发器级数) 的序列信号，也称最长线性序列信号。

A、 $2^n$       B、 $2^n - 1$       C、 $2^n + 1$       D、 $2n$

20. 用 PLA 设计时序逻辑电路时，还需备有 D。

A、晶体管      B、逻辑门      C、与非门      D、触发器

21. 已知 74LS138 译码器的输入三个使能端  $E_1 = 1$ ,  $\bar{E}_{2A} = \bar{E}_{2B} = 0$  时，地址码  $A_2 A_1 A_0 = 011$ ，则输出  $Y_7 \sim Y_0$  是 C。

A、11111101      B、10111111      C、11110111      D、11111111

22. 一个 8 位 D/A 转换器，当输入为 10000001 时输出电压为 5 伏，则输入为 01010000 时，输出电压为 3.125 伏。

23. 在 ASM 图中，状态框内的寄存器用来指明 C 应该完成的操作。

A、寄存器      B、控制器      C、数据处理器

得分

二、简答题(仅要求写出结论。每小题 4 分，共计 16 分)

(1) 公式法逻辑化简。求下面表达式的最简“与或”表达式：

$$F = (A \oplus B)C + ABC + A \overline{B}C$$

(2) 卡诺图逻辑化简。求下面表达式的最简“与或”表达式：

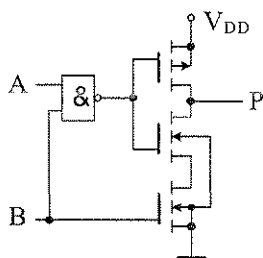
$$F = \sum m(0,2,3,6,9,10,15) + \sum \phi(7,8,11)$$

(3) 逻辑电路结构。试分析题图所示逻辑电路，写出电路的逻辑表达式。

(4) 状态化简。原始状态转移表如题表所示，画出其最简状态转移图。

CD \ AB	00	01	11	10
00	1		1	1
01			$\phi$	1
11			1	
10	$\phi$	1	$\phi$	1

题 (2) 图



题 (3) 图

S(t)	N(t)/Z(t)	
	X=0	X=1
A	A/0	B/0
B	C/0	A/1
C	B/0	D/1
D	D/0	C/0

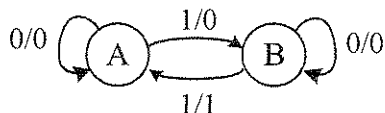
题 (4) 表

解：(1)  $F = C$

$$(2) F = A\overline{B} + \overline{A}C + \overline{B}\overline{D} + CD$$

(3) 逻辑表达式：  $P = \begin{cases} \text{高阻态, 当 } B=0 \text{ 时;} \\ A, & \text{当 } B=1 \text{ 时;} \end{cases}$

(4) 最简状态转移图：(未画出状态转移图，但写出状态转移表，则-1分)



得分

三、(计 8 分) 设计一个组合电路，其输入 X 及输出 Y 均为三位二进制数。要求：当  $0 \leq X \leq 3$  时， $Y = X$ ；当  $4 \leq X \leq 6$  时， $Y = X + 1$ ，且  $X > 6$ 。要求：完成真值表，并得到最简与非逻辑 (不要求画出电路)。

解：设 X 为  $x_2x_1x_0$ ，Y 为  $y_2y_1y_0$ ，

得真值表 (计 5 分)。

化简后得到  $y_2y_1y_0$  分别为：(各 1 分，共计 3 分)

$$y_2 = x_2$$

$$y_1 = x_1 + x_2x_0 = \overline{\overline{x_1} \cdot x_2x_0}$$

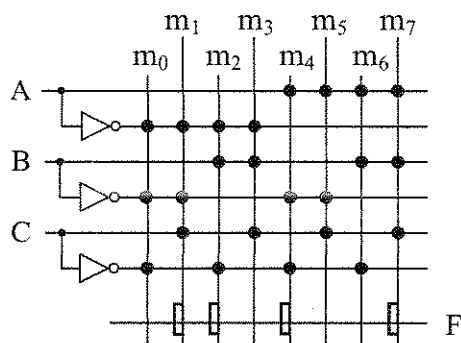
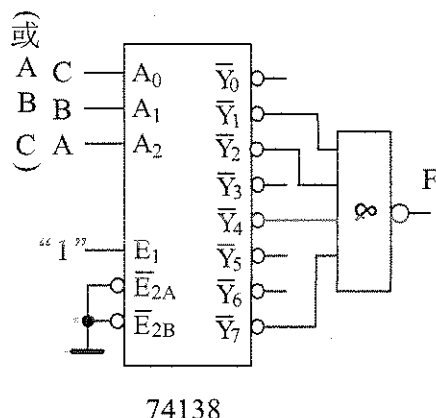
$$y_0 = \overline{x_2}x_0 + x_2\overline{x_0} = \overline{\overline{x_2}x_0 \cdot x_2\overline{x_0}}$$

$x_2$	$x_1$	$x_0$	$y_2$	$y_1$	$y_0$
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	1	1
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	$\phi$	$\phi$	$\phi$

得分

四、(15分) 若  $F = (A \oplus B) \cdot \overline{C} + \overline{A \oplus B} \cdot C$ , 用如下方法实现该函数:

- (1) 用 3 线-8 线译码器 74138 和与非门; (计 5 分)
- (2) 用 ROM 阵列, 并正确标出与阵列和或阵列图; (计 5 分)
- (3) 用八选一数据选择器 74151. (计 5 分)



ROM编程结构

解:  $F = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$

- (1) 取  $ABC = A_2A_1A_0$  (或  $CBA = A_2A_1A_0$ ),

$$F(A, B, C) = F(C, B, A) = \sum m(1, 2, 4, 7)$$

$$= \overline{m_1} \cdot \overline{m_2} \cdot \overline{m_4} \cdot \overline{m_7} = \overline{Y_1} \cdot \overline{Y_2} \cdot \overline{Y_4} \cdot \overline{Y_7}$$

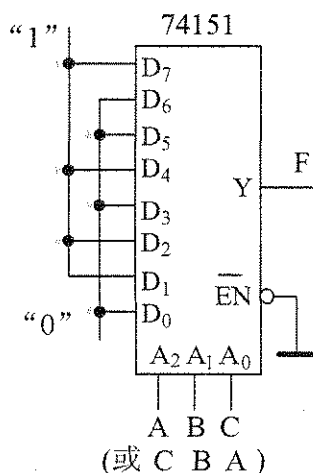
- (2) ROM 与阵列固定、或阵列可编程。

( $m_7 - m_0$  时, 输出编程阵列应与之对应)

- (3)  $Y(A, B, C) = Y(C, B, A) = m_7 + m_4 + m_2 + m_1$

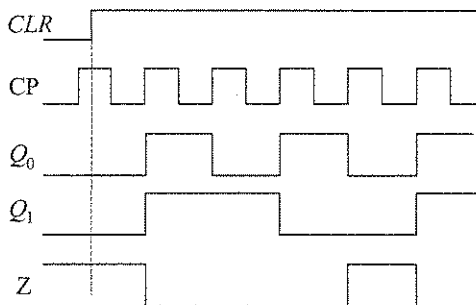
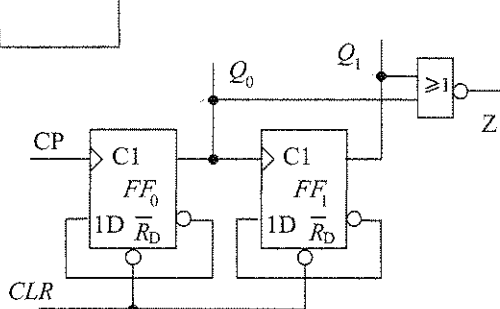
取  $ABC = A_2A_1A_0$  (或  $CBA = A_2A_1A_0$ ),

则有  $D_7 = D_4 = D_2 = D_1 = 1$ ,  $D_6 = D_5 = D_3 = D_0 = 0$



得分

五、(计 8 分) 试绘出题图所示电路中  $Q_0$ 、 $Q_1$  端和 Z 端的波形。假设  $Q_0$ 、 $Q_1$  的初始状态均为 0。



( $Q_0, Q_1, Z$  波形分别为 3 分, 3 分, 2 分, 若 CLR 时序错, 则 -8 分。)



得分

八、(计 10 分) 某数字系统的 ASM 图如题图所示。用每态一触发器的方法设计控制器(不需画电路图)。

要求:

- (1) 在 ASM 图上标注出每个状态的编码。
- (2) 选用 DFF 实现系统时, 各触发器的激励方程和 4 个变量的表达式。

解: (1) 编码如图示(或 0001, 0010, 0100, 1000, 4 个都对计 2 分, 错一个扣 1 分, 扣完为止)

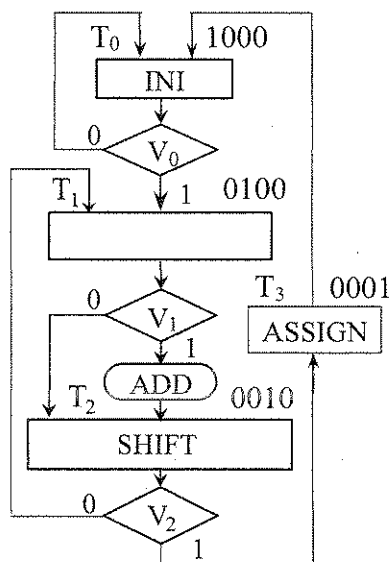
(2) (各表达式分别计 1 分, 共计 8 分)

激励方程:

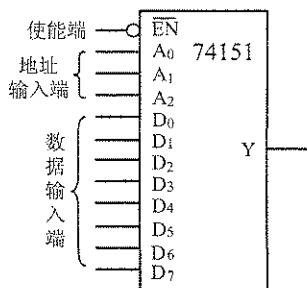
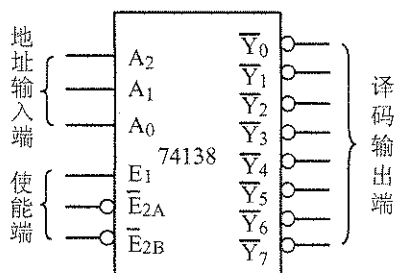
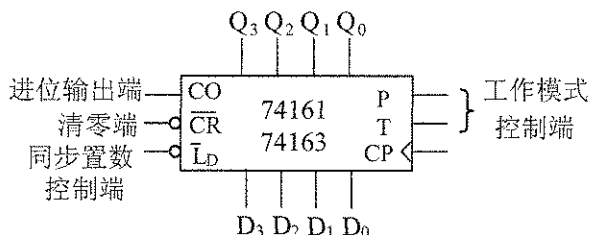
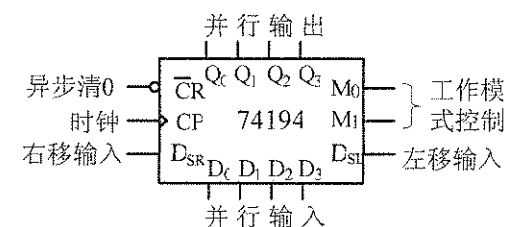
$$\begin{aligned} D_0 &= T_0 \bar{V}_0 + T_3 \\ D_1 &= T_0 V_0 + T_2 \bar{V}_2 \\ D_2 &= T_1 \bar{V}_1 + T_1 V_1 = T_1 \\ D_3 &= T_2 V_2 \end{aligned}$$

输出方程:

$$\begin{aligned} INI &= T_0 \\ ADD &= T_1 V_1 \\ SHIFT &= T_2 \\ ASSIGN &= T_3 \end{aligned}$$



## 【附录】



16.元

# 《数字电路与逻辑设计 A》

院(系) \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	总分
得分									

自觉遵守考场规则，诚信考试，绝不作弊

## 一、填空和选择题 (每空 1 分，共计 25 分)

得分

- 以下表达式中符合逻辑运算法则是 D。  
A.  $C \cdot C = C^2$  B.  $1+1=10$  C.  $0 < 1$  D.  $A+1=1$
- $(11101.1)_2 = (29.5)_{10} = (0010\ 1001.0101)_{8421BCD}$
- JK 触发器的激励取 11 组合时，触发器不按  $Q^{n+1} = Q^n$  工作。  
A.  $J=K=0$  B.  $J=Q, K=\bar{Q}$  C.  $J=\bar{Q}, K=Q$  D.  $J=Q, K=0$  E.  $J=0, K=\bar{Q}$
- 函数  $F = \bar{A}C + AB + \bar{B}\bar{C}$ ，当变量的取值为 A 时，将不会出现冒险现象。  
A.  $A=B=C=0$  B.  $B=C=1$  C.  $A=1, C=0$  D.  $A=B=1$
- 用 3-8 线译码器 74LS138 和辅助逻辑门实现逻辑函数  $Y = A_2 + A_2A_1$ ，可用 A。  
A. 与非门， $Y = \bar{Y}_0\bar{Y}_1\bar{Y}_4\bar{Y}_5\bar{Y}_6\bar{Y}_7$  B. 与门， $Y = \bar{Y}_2\bar{Y}_2$   
C. 或门， $Y = \bar{Y}_2 + \bar{Y}_3$  D. 或门， $Y = \bar{Y}_0 + \bar{Y}_1 + \bar{Y}_4 + \bar{Y}_5 + \bar{Y}_6 + \bar{Y}_7$

6. 选择一个正确的描述。 A

- ROM 作为存储器，由若干位存储单元组成，每个存储单元可存放一位二进制信息。  
RAM 作为存储器，由若干位存储单元组成，每个存储单元可存放一位二进制信息。  
A. 采用位扩展，可将 2 片容量为  $16K \times 8$  的 RAM 构成容量为  $32K \times 8$  的 RAM。  
B. ROM 和 RAM 中存入的信息在电源断掉后都不会丢失。  
C. RAM 中的信息，当电源断掉后又接通，则原存的信息不会改变。

7. 已知某触发器特性表 (A, B 为触发器输入)，其输出信号的逻辑表达式为 C。

- A.  $Q^{n+1} = \bar{A}Q^n + BQ^n$  B.  $Q^{n+1} = \bar{A}Q^n + \bar{B}Q^n$   
C.  $Q^{n+1} = \bar{A}Q^n + BQ^n$  D.  $Q^{n+1} = \bar{A}Q^n + \bar{B}Q^n$

题 7 表

A	B	$Q^{n+1}$
0	0	$Q^n$
0	1	0
1	1	$\bar{Q}^n$

8. 组合逻辑电路中的冒险是由于 C 引起的。

- A. 电路未化最简 B. 有多个输出  
C. 电路中的时延 D. 逻辑门类型不同

9. 函数  $F = A \oplus B \oplus C$  与  $P = \bar{A} \oplus \bar{B} \oplus \bar{C}$  B。

- A. 相等 B. 互为反函数 C. 互为对偶式 D. 答案都不对

《数字电路与逻辑设计 A》试卷答案 第 1 页 共 6 页

$F = \bar{A} \oplus \bar{B} \oplus \bar{C} = \bar{A} \oplus \bar{B} \oplus \bar{C}$

$F = \bar{A} \oplus \bar{B} \oplus \bar{C} = \bar{A} \oplus \bar{B} \oplus \bar{C}$

$F = \bar{A} \oplus \bar{B} \oplus \bar{C} = \bar{A} \oplus \bar{B} \oplus \bar{C}$

$F = \bar{A} \oplus \bar{B} \oplus \bar{C} = \bar{A} \oplus \bar{B} \oplus \bar{C}$

$F = \bar{A} \oplus \bar{B} \oplus \bar{C} = \bar{A} \oplus \bar{B} \oplus \bar{C}$

10.  $N$  个触发器可以构成最大计数长度（进制数）为 D 的计数器。D

A.  $N$  B.  $2N$  C.  $N^2$  D.  $2^N$

11. 一个无符号 10 位数字输入的 DAC，其输出电平的级数为 C。C

A. 4 B. 10 C. 1024 D. 2048

12. 或非门构成的基本 RS 触发器的约束条件为 A。A

A.  $RS=0$  B.  $R+S=1$  C.  $RS=1$  D.  $R+S=0$

13. 某存储器具有 8 根地址线和 8 根双向数据线，则该存储器的容量为 C。C

A.  $8 \times 3$  B.  $8K \times 8$  C.  $256 \times 8$  D.  $256 \times 256$

14. 将具有约束条件  $AB + A\bar{D} = 0$  的逻辑函数  $F = \sum m(0, 2, 3, 4, 6, 7, 9)$  化为最简“与或”式的结果应为 C。C

A.  $AB + AC + CD$  B.  $AC + AD + C$  C.  $\bar{A}\bar{C} + \bar{A}C + \bar{D}$  D.  $\bar{A}\bar{C} + \bar{A}B + \bar{C}D$

15. 构成模值为 256 的二进制计数器，需要 C 级触发器。C

A. 2 B.  $2^8 = 256$  C. 8 D. 256

16. DAC0808 为 8 位单片并行 DAC，其结构为 T 型 R-2R 电阻网络，参考电压  $V_{REF} = 10V$ 。当输入数字量在全 0 和全 1 之间变化时，输出模拟电压的变化范围为 0 ~ 9.96 V。

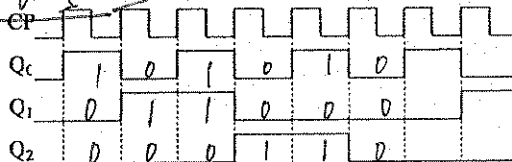
17. 根据输出波形 C，两输入变量 A、B 的逻辑应该属于 A。A

A. 异或关系 B. 与关系 C. 同或关系 D. 无法判断

18. 某计数器的输出波形如题图所示，该计数器是 6 进制计数器。(6)



题 17 图



题 18 图

19. 存储器的 存储容量 和 存取时间 是反映系统性能的两个重要指标。

20. 环型计数器和扭环型计数器均为典型的移存型计数器。由 4 个触发器组成的这类计数器最多分别有 C 个有效状态。C

A. 4 和 4 B. 8 和 8 C. 4 和 8 D. 8 和 16

21. 在算法状态机 (ASM) 图中，B 内的变量是处理器发给控制器的状态信号，或者是从输入接口发给控制器的命令信号。B

A. 状态框 B. 判断框 C. 条件框 D. 任意

22. 已知  $f$  为  $m$  序列码的反馈函数，为设计一个长度  $M=15$  且具备自启动性的序列码发生器，其第一级触发器的激励函数应为 B。B

A.  $f$  B.  $f + \bar{Q}_4 \bar{Q}_3 \bar{Q}_2 \bar{Q}_1$  C.  $f \oplus \bar{Q}_4 \bar{Q}_3 \bar{Q}_2 \bar{Q}_1$  D.  $f \oplus$  起跳状态  $+ \bar{Q}_4 \bar{Q}_3 \bar{Q}_2 \bar{Q}_1$

23. 一个四位二进制加法计数器正常工作时，由 0000 状态开始，则经过 43 个输入计数脉冲后，此计数器的状态应是 D。D

A. 0011 B. 1110 C. 1101 D. 1011



得分

二、简答题(仅要求写出结论。每小题4分,共计16分)

(1) 公式法逻辑化简。求下面逻辑函数的最简“与或”表达式。

$$F = ABCD + \overline{A}BD + BCD + \overline{A}BC + BD + \overline{B}C$$

(2) 卡诺图逻辑化简。求下面逻辑函数的最简“与或”表达式。

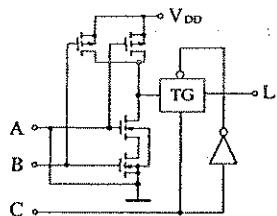
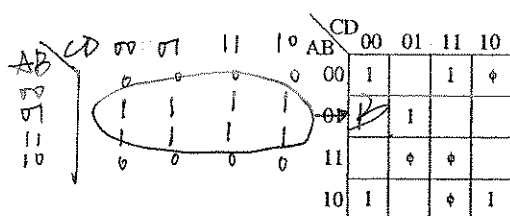
$$F = \sum m(0,3,5,8,10) + \sum \phi(2,11,13,15)$$

(3) 逻辑电路结构。试分析题图所示逻辑电路,写出电路的逻辑表达式。

(4) 状态化简。原始状态转移表如题表所示,画出其最简状态转移图。

$B \times 1 = B$   
 $B(\overline{C} + \overline{D} + \overline{A}C)$   
 $B(\overline{C} + \overline{D} + \overline{A} + \overline{C})$   
 $\overline{C} + \overline{A} + \overline{D}$

~~$\overline{A}BC + \overline{A}B\overline{C}$~~   
 $\overline{A}B\overline{C} + \overline{A}B\overline{C}$



S(t)	N(t)/Z(t)	
	X=0	X=1
S <sub>0</sub>	S <sub>0</sub> /0	S <sub>1</sub> /0
S <sub>1</sub>	S <sub>2</sub> /0	S <sub>0</sub> /1
S <sub>2</sub>	S <sub>1</sub> /0	S <sub>3</sub> /1
S <sub>3</sub>	S <sub>3</sub> /0	S <sub>2</sub> /0

题(2)图

题(3)图

题(4)表

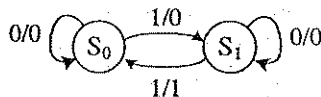
$\overline{A}B$   
 $\overline{A}B$   
 $\overline{A}B$   
 $\overline{A}B$   
 $\overline{A}B$

(1) 最简“与或”式:  $F = B$

(2) K图化简得:  $F = \overline{B}C + \overline{B}D + \overline{B}C\overline{D}$

(3) 逻辑表达式:  $L = \begin{cases} \overline{A}B, & \text{当 } C=1 \text{ 时;} \\ \text{高阻,} & \text{当 } C=0 \text{ 时;} \end{cases}$

(4) 最简状态转移图如右图所示。(未画出状态转移图,但写出状态转移表,则-1分)



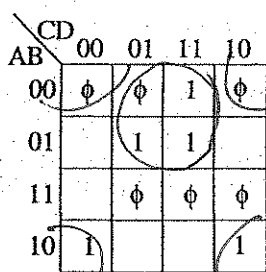
得分

三、(计8分)设计一个组合电路,

输入端A、B、C、D输入余3BCD码时,输出为F。当输入十进制数码0、2、4、5、7所对应的余3BCD码时,输出F=1;输入其它余3BCD码时,输出F=0。要求:完成真值表和卡诺图,并写出电路最简与非逻辑(不要求画出电路)。

根据题意可以列写真值表如下:

A	B	C	D	F	A	B	C	D	F
0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	1	0	0	1	0
0	0	1	0	0	1	0	1	0	1
0	0	1	1	1	1	0	1	1	0
0	1	0	0	0	1	1	0	0	0
0	1	0	1	1	1	1	0	1	0
0	1	1	0	0	1	1	1	0	0
0	1	1	1	1	1	1	1	1	0



K图化简后得到:  $F = \overline{B}\overline{D} + \overline{A}D$  (真值表,K图,表达式分别计3,3,2分)

十进制

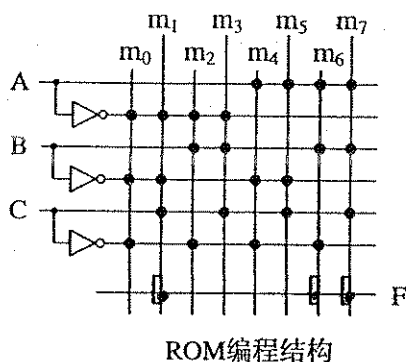
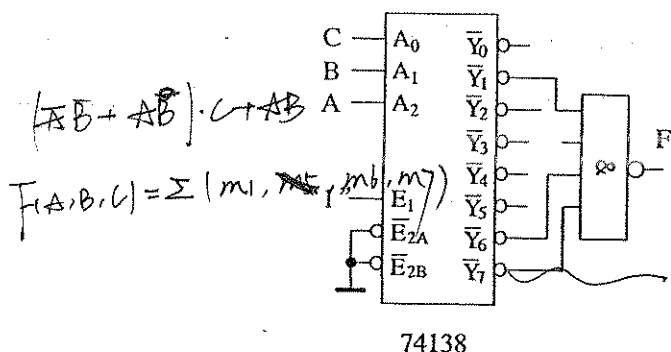
0	0011
1	0100
2	0101
3	0110
4	0111
5	1000
6	1001
7	1010
8	1011
9	1100

$\overline{B}D + \overline{A}D$

得分

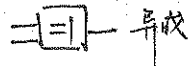
四、(15分) 已知函数  $F = (\bar{A} \oplus B) \cdot C + AB$ ，用下列方法实现该函数：

- (1) 用 3 线-8 线译码器 74138 和与非门；(计 5 分)
- (2) 用 ROM 阵列，并正确标出与阵列和或阵列图；(计 5 分)
- (3) 用八选一数据选择器 74151。(计 5 分)



解：(1) 取  $A=A_2$ ,  $B=A_1$ ,  $C=A_0$ ，则

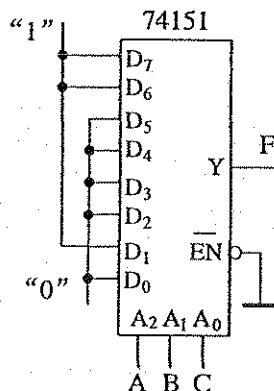
$$F = \bar{A}BC + ABC + AB\bar{C} = \bar{A}BC + ABC + AB\bar{C} + ABC = \sum m(1, 6, 7) = m_1 \cdot m_6 \cdot m_7 = \bar{Y}_1 \cdot \bar{Y}_6 \cdot \bar{Y}_7$$



(2) ROM 编程结构：或阵列可编程，与阵列固定（逻辑函数为最小项和）。

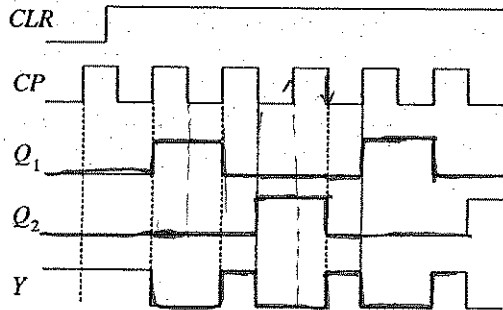
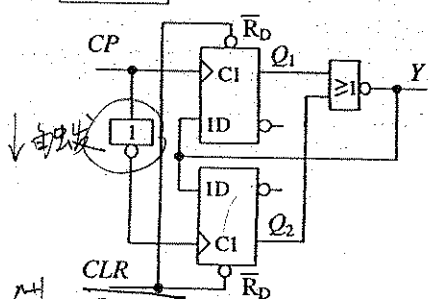
(3) 取  $A=A_2$ ,  $B=A_1$ ,  $C=A_0$ ，则

$$D_1=D_6=D_7=1, D_0=D_2=D_3=D_4=D_5=D_6=0$$



得分

(计 8 分) 试画出题图所示电路中  $Q_1$ 、 $Q_2$  和  $Y$  端的波形。假设  $Q_1$ 、 $Q_2$  的初始值均为 0。



$$Q_1^{n+1} = Q_2^{n+1} = \bar{Q}_1 + \bar{Q}_2$$

( $Q_1, Q_2, Y$  波形分别计 3、3、2 分，若 CLR 时序错，则 4 分。)

$$Q_1^{n+1} = (\bar{Q}_1 + \bar{Q}_2) \cdot \text{CP} \uparrow = \bar{Q}_1 \cdot \bar{Q}_2 \cdot \text{CP} \uparrow$$

$$Q_2^{n+1} = (\bar{Q}_1 + \bar{Q}_2) \cdot \text{CP} \downarrow = \bar{Q}_1 \cdot \bar{Q}_2 \cdot \text{CP} \downarrow$$

$Q_1, Q_2$  分别保持一个 CP 周期  
 只有  $Y$  半个 CP 周期就要判断是否改变。



得分

八、(计 10 分) 某数字系统的 ASM 图如题图所示。用每态一触发器的方法设计控制器 (不需画电路图)。要求:

- (1) 在 ASM 图上标注出每个状态的编码。
- (2) 选用 DFF 实现系统时, 各触发器的激励方程。

解: 由五个 D 触发器实现控制器, 设五个 DFF 的输入分别用  $D_0$ 、 $D_1$ 、 $D_2$ 、 $D_3$ 、 $D_4$  表示, 输出分别用  $T_0$ 、 $T_1$ 、 $T_2$ 、 $T_3$ 、 $T_4$  表示。

(编码如图所示, 各 1 分, 共计 5 分。或 0001, 00010, 00100, 01000, 10000)

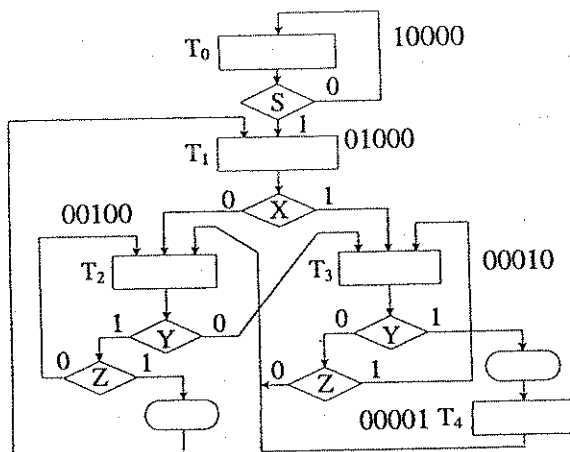
激励函数为:

$$D_0 = T_0 \bar{S}$$

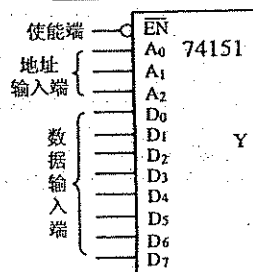
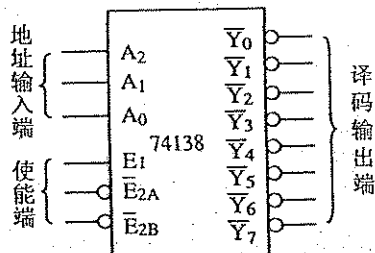
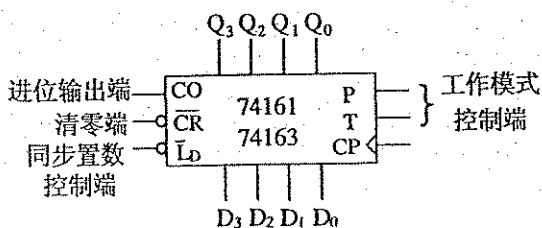
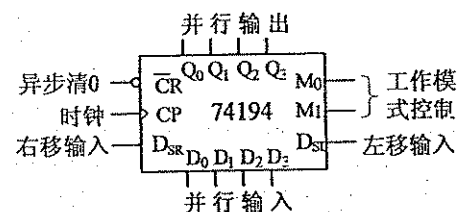
$$D_1 = T_0 S + T_2 Y Z$$

$$D_2 = T_1 \bar{S} + T_2 X \bar{Z} + T_2 Y Z + T_4 \quad D_3 = T_1 X + T_2 \bar{Y} + T_3 \bar{Y} Z$$

$$D_4 = T_3 Y \quad (\text{各表达式分别计 1 分, 共计 5 分})$$



【附录】



# 《数字电路与逻辑设计 A》

院(系)

班级

姓名

题号	一	二	三	四	五	六	七	八	九	总分

## 一、填空选择题

1. 4个不同进制的数(376.125)<sub>D</sub>、(576.1)<sub>O</sub>、(110000000)<sub>B</sub>、(17A.2)<sub>H</sub>，按大小排列的顺序，写成十进制为 4521 > 384 > 382.125 > 376.125。

2. 逻辑函数  $F = ABC + (\overline{A} + \overline{BC}) \cdot (A + C)$  的

反函数  $\overline{F} = (\overline{A} + \overline{B} + \overline{C}) \cdot [A \cdot (B + C) + \overline{AC}]$ ,

对偶函数  $F' = (A + B + \overline{C}) \cdot [\overline{A} \cdot (\overline{B} + \overline{C}) + AC]$ 。

3.  $F = ABC + \overline{A} + \overline{B} + \overline{C}$  的最简与或表达式为  $\overline{A} + \overline{B} + \overline{C}$ 。

4. 任意两个最小项的乘积恒等于 0，全部最小项之和恒等于 1。

两个1位二进制数相加叫做 半加器；两个同位的数字和来自低位的进位三者相加叫做 全加器。

6. JK 触发器的特征方程为  $Q^{n+1} = JQ^n + \overline{K}Q^n$ 。

7. 由与非门构成的基本 RS 触发器的约束条件是  $R + S = 1$ 。

8. 若一个8位二进制 D/A 转换器的满刻度输出电压为 10.20V，当输入为 (10100110)<sub>2</sub> 时，输出电压为 7.12 V。

A. 2.56 B. 7.12 C. 7.08 D. 6.64

9. ADC 的功能是 (A)。

A. 把模拟信号转换为数字信号

B. 把数字信号转换为模拟信号

C. 把二进制转换为十进制

D. 把格雷码转换为二进制

10. 在 A/D 转换器中，已知  $\Delta$  是量化单位，若采用“四舍五入”划分量化电平，则最大量化误差为  $\pm \frac{\Delta}{2}$ 。

A.  $\frac{\Delta}{4}$  B.  $\frac{\Delta}{2}$  C.  $\Delta$  D.  $\frac{\Delta}{2}$

11. 在逐次渐近型 A/D 转换器的组成部分中 (C)。

A. 不包含 D/A 转换器

B. 不包含比较器

C. 包含 D/A 转换器

D. 不包含参考电源

12. 只读存储器 ROM 的功能是 (A)。

A. 只能读出存储器的内容，且掉电后仍保持

B. 只能将信息写入存储器中

C. 可以随机读出或存入信息

D. 只能读出存储器的内容，且掉电后信息全丢失

13. 将  $1K \times 4ROM$  扩展为  $8K \times 8ROM$  需用  $1K \times 4ROM$  (C)。

A. 4片 B. 8片 C. 16片 D. 32片

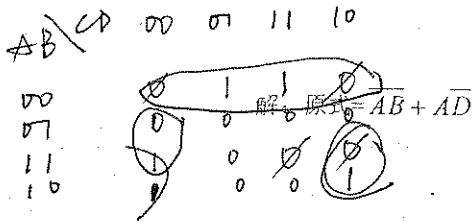
14. 已知 Intel 2732 是 4KB 的 ROM 集成电路芯片，它有地址线 12 条，数据线 8 条。

15. 一种只能被编程一次但能被多次读出的存储器件是 A。

A. PROM B. PLA C. PAL D. CPLD E. FPGA

二、试用卡诺图法将下列逻辑函数化简为最简与或表达式（要有图解过程）。

$$F(A, B, C, D) = \sum_m(1, 3, 8, 10, 12) + \sum_d(0, 2, 14, 15)$$



CD \ AB	00	01	11	10
00	0	1	1	0
01				
11	1		0	0
10	1			1

三、试用74138设计一个多输出组合网络，它的输入是4位二进制码ABCD，输出为： $F_1$ ：ABCD是3的倍数。 $F_2$ ：ABCD比5大。 $F_3$ ：ABCD在7~10之间。

解：由题意得：

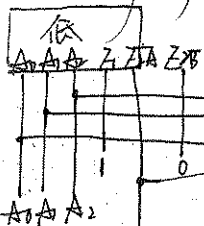
$$F_1 = \overline{ABCD} + \overline{ABCD} + \overline{ABCD} + \overline{ABCD} + \overline{ABCD}$$

$$= \overline{Y_3 Y_6 Y_9 Y_{12} Y_{15}}$$

$$F_2 = \overline{ABCD} + \overline{ABCD} + \overline{ABCD} + \overline{ABCD} + \overline{ABCD} + \overline{ABCD}$$

$$= \overline{Y_0 Y_1 Y_2 Y_3 Y_4 Y_5}$$

$$F_3 = \overline{ABCD} + \overline{ABCD} + \overline{ABCD} + \overline{ABCD} = \overline{Y_7 Y_8 Y_9 Y_{10}}$$



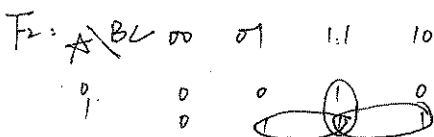
可用两片74138扩展为16线译码器后加上5输入与非门实现  $F_1$ ，6输入与门实现  $F_2$ ，4输入与非门实现  $F_3$ 。

四、A、B、C分别表示被加数、加数、来自低位的进位， $F_1$ 、 $F_2$ 分别表示本位和、本位向高位的进位。请在双轨输入条件下，用最少的与非门设计一个一位全加器。（要求采用卡诺图化简法进行化简）

解：列真值表

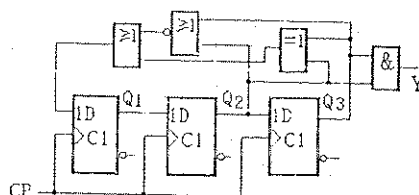
A	B	C	$F_1$	$F_2$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$F_1 = \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + ABC$$



$$F_2 = \overline{BC} + \overline{AC} + \overline{AB} = \overline{BC \cdot AC \cdot AB}$$

六、如图所示时序逻辑电路，写出各触发器的状态方程，画出电路的状态转换图。



解:  $Q_1^{n+1} = (\overline{Q_2^n + Q_3^n} + Q_2^n \oplus Q_3^n) \cdot CP \uparrow$

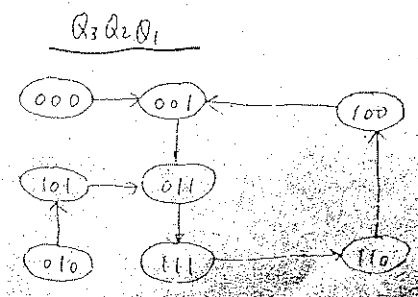
$Q_2^{n+1} = Q_1^n CP \uparrow$      $Q_3^{n+1} = Q_2^n CP \uparrow$

$Q_1^{n+1} = Q_1^n \cdot CP \uparrow$

$Q_2^{n+1} = Q_2^n \cdot CP \uparrow$

$Q_3^{n+1} = [\overline{Q_1^n + Q_2^n} + Q_1^n \oplus Q_2^n] \cdot CP \uparrow$

$Y = Q_1^n \cdot Q_2^n$



$Q_1$	$Q_2$	$Q_3$
0	0	0
1	0	0
1	1	0
1	1	1
0	1	1
0	0	1
0	0	0

七、分析下图所示计数器电路，说明是多少进制计数器，并列出现态转移表。

解:  $M=7$

画关于 F1 和 F2 的卡诺图

		F1				
		B	0	0	1	1
C	A	0	0	1	1	0
	0			1		1
	1	1	1		1	

$$F_1 = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC = \overline{\overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC}$$

$$= \overline{\overline{A}\overline{B}C \cdot \overline{A}B\overline{C} \cdot A\overline{B}\overline{C} \cdot ABC}$$

		F2				
		B	0	0	1	1
C \ A		0	0	1	1	0
	0				1	
	1	1		1	1	1

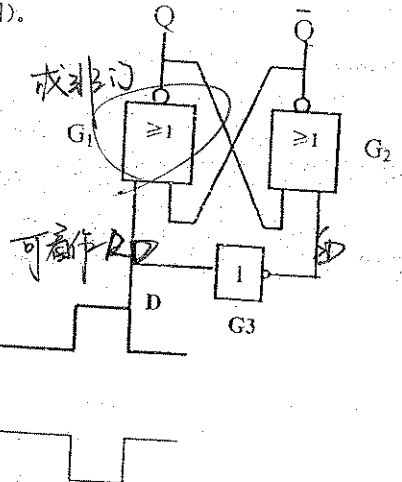
$$F_2 = AB + BC + AC = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{AC}}$$

根据以上得到的 F1 和 F2 的表达式，在双轨输入的条件下，使用具有 2-4 输入端的与非门即可实现一位全加器。  
 五已知某触发器输入端 D 信号波形如下图所示，  
 试画出 Q 端波形（要求对应已知信号的时序作图）。

$$Q^{n+1} = \overline{D + \overline{Q}^n} = \overline{D} \cdot Q^n$$

$$Q^{n+1} = (S_D + \overline{D}Q^n)$$

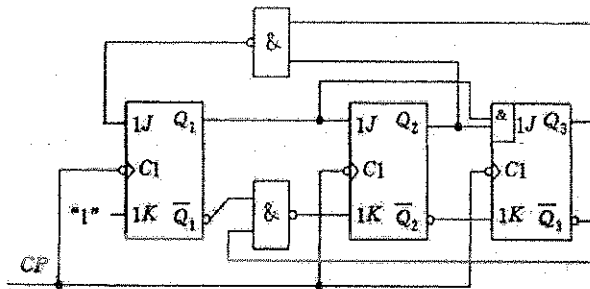
$$= \overline{D} + \overline{D}Q^n = \overline{D}$$





得分

十一、分析下图所示电路是几进制计数器，能否自启动？写出驱动方程，状态方程，画出状态转换表，状态图。（10分）



解：驱动方程：（2分）

$$\begin{aligned} J_1 &= \overline{Q_2} \overline{Q_3} & J_2 &= Q_1 & J_3 &= Q_1 Q_2 \\ K_1 &= 1 & K_2 &= \overline{Q_1} \overline{Q_3} & K_3 &= \overline{Q_2} \end{aligned}$$

状态方程为：（2分）

注意高低位！

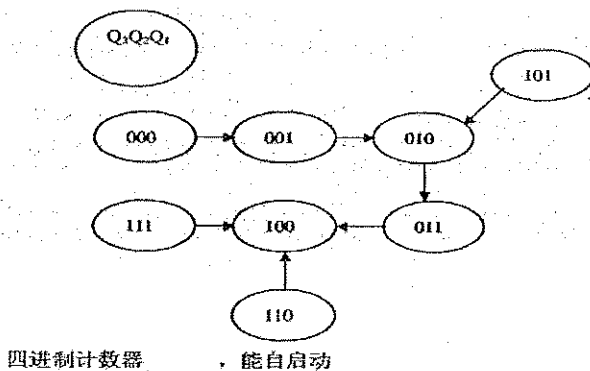
$$\begin{aligned} Q_1^{n+1} &= \overline{Q_2} \overline{Q_3} \cdot Q_1 + Q_2 Q_3 \cdot \overline{Q_1} \\ Q_2^{n+1} &= Q_1 \overline{Q_2} + \overline{Q_1} \overline{Q_3} Q_2 \\ Q_3^{n+1} &= Q_1 Q_2 \overline{Q_3} + \overline{Q_1} Q_2 Q_3 \end{aligned}$$

4进制计数器，能自启动。（2分）

$$\begin{aligned} J_1 &= \overline{Q_2} \overline{Q_3} & J_2 &= Q_1 & J_3 &= Q_1 Q_2 \\ K_1 &= 1 & K_2 &= \overline{Q_1} \overline{Q_3} & K_3 &= \overline{Q_2} \end{aligned}$$

$$\begin{aligned} Q_1^{n+1} &= \overline{Q_2} \overline{Q_3} \cdot Q_1 + Q_2 Q_3 \cdot \overline{Q_1} \\ Q_2^{n+1} &= Q_1 \overline{Q_2} + \overline{Q_1} \overline{Q_3} Q_2 \\ Q_3^{n+1} &= Q_1 Q_2 \overline{Q_3} + \overline{Q_1} Q_2 Q_3 \end{aligned}$$

状态转换图



状态转换表

CP	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	0	0	1
6	1	0	1
7	0	1	0
8	0	1	1
9	1	1	0
10	0	1	1
11	1	1	0
12	1	0	0

（2分）

（2分）

## 附录

### 2. 4 位数值比较器

输 入					输 出		
$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	$(A>B)_i, (A<B)_i, (A=B)_i$	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$
$A_3>B_3$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3<B_3$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2>B_2$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3=B_3$	$A_2<B_2$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1>B_1$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3=B_3$	$A_2=B_2$	$A_1<B_1$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0>B_0$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0<B_0$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1    0    0	1	0	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0    1    0	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0    0    1	0	0	1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0    0    0	1	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0    1    1	0	0	1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1    0    1	0	0	1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1    1    0	0	0	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1    1    1	0	0	1

### 2. 四位全加器 74283 的功能

$$\begin{array}{r}
 A_3 A_2 A_1 A_0 \\
 B_3 B_2 B_1 B_0 \\
 + \quad \quad \quad CI \\
 \hline
 CO \ S_3 S_2 S_1 S_0
 \end{array}$$

### 3. 二进制计数器 74161 的功能表

$\overline{CR}$	$\overline{LD}$	$P(S_1)T(S_2)$	$CP$	$D_3 \ D_2 \ D_1 \ D_0$	$Q_3^{n+1} \ Q_2^{n+1} \ Q_1^{n+1} \ Q_0^{n+1}$	功能
0	$\emptyset$	$\emptyset \ \emptyset$	$\emptyset$	$\emptyset \ \emptyset \ \emptyset \ \emptyset$	0   0   0   0	异步清除
1	0	$\emptyset \ \emptyset$	$\uparrow$	$d_3 \ d_2 \ d_1 \ d_0$	$d_3 \ d_2 \ d_1 \ d_0$	同步并入
1	1	1   1	$\uparrow$	$\emptyset \ \emptyset \ \emptyset \ \emptyset$	0000 ~ 1111	计数
1	1	0   1	$\emptyset$	$\emptyset \ \emptyset \ \emptyset \ \emptyset$	$Q_3^n \ Q_2^n \ Q_1^n \ Q_0^n$ $Q_{CC}^n$	保持
1	1	$\emptyset \ 0$	$\emptyset$	$\emptyset \ \emptyset \ \emptyset \ \emptyset$	$Q_3^n \ Q_2^n \ Q_1^n \ Q_0^n$ $Q_{CC}^n = 0$	

# 《 数字电路与逻辑设计 》

院(系) \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

自觉遵守考场规则，诚信考试，绝不作弊。

## 一、单项选择题（每题1分，共10分）

- 表示任意两位无符号十进制数需要 (B) 二进制数。  
A. 6 B. 7 C. 8 D. 9  $2^6=64$
- 余3码 10001000 对应的 2421 码为 (C)。  
A. 01010101 B. 10000101 C. 10111011 D. 11101011
- 补码 1.1000 的真值是 (D)。  
A. +1.0111 B. -1.11 C. -0.1001 D. -0.1000
- 标准或-与式是由 (C) 的逻辑表达式。  
A. 与项相或 B. 最小项相或 C. 最大项相与 D. 或项相与
- 根据反演规则， $F = (A+C) \cdot (C+DE) + \bar{E}$  的反函数为 (A)。  
A.  $\bar{F} = [\overline{AC + \overline{C(D+E)}}] \cdot E$  B.  $\bar{F} = \overline{AC + \overline{C(D+E)}} \cdot E$   
C.  $\bar{F} = (\overline{AC + \overline{C(D+E)}}) \cdot E$  D.  $\bar{F} = \overline{AC + C(D+E)} \cdot \bar{E}$   
 $[AC + C(\overline{D+E})] \cdot E$
- 下列四种类型的逻辑门中，可以用 (D) 实现三种基本运算。  
A. 与门 B. 或门 C. 非门 D. 与非门
- 将 D 触发器改造成 T 触发器，图 1 所示电路中的虚线框内应是 (D)。

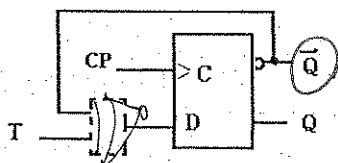


图 1

- 或与非门 B. 与非门 C. 异或门 D. 同或门
- 实现两个四位二进制数相乘的组合电路，应有 (A) 个输出函数。  
A. 8 B. 9 C. 10 D. 11  $1 \text{ 进位} + 7 \text{ 位数据}$
- 要使 JK 触发器在时钟作用下的次态与现态相反，JK 端取值应为 (D)。  
A. JK=00 B. JK=01 C. JK=10 D. JK=11  $J\bar{Q} + KQ$
- 设计一个四位二进制码的奇偶位发生器（假定采用偶检验码），需要 (B) 个异或门。  
A. 2 B. 3 C. 4 D. 5

二. 判断题 (判断各题正误, 正确的在括号内记“√”, 错误的在括号内记“×”, 并在划线处改正。每题 2 分, 共 10 分)

1. 原码和补码均可实现将减法运算转化为加法运算。 (×)
2. 逻辑函数  $F(A,B,C) = \prod M(1,3,4,6,7)$ , 则  $\bar{F}(A,B,C) = \sum m(0,2,5)$ 。 (×)
3. 化简完全确定状态表时, 最大等效类的数目即最简状态表中的状态数目。 (√)
4. 并行加法器采用先行进位 (并行进位) 的目的是 提高运算速度。 (×)
5. 图 2 所示是一个 具有两条反馈回路 的电平异步时序逻辑电路。 (×)

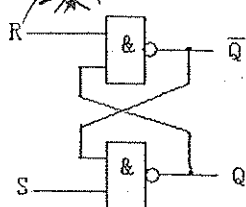


图 2

三. 多项选择题 (从各题的四个备选答案中选出两个或两个以上正确答案, 并将其代号填写在题后的括号内, 每题 2 分, 共 10 分)

1. 小数“0”的反码形式有 (AD)。  
A. 0. 0……0 ; B. 1. 0……0 ;  
C. 0. 1……1 ; D. 1. 1……1
2. 逻辑函数  $F=A \oplus B$  和  $G=A \odot B$  满足关系 (ABD)。  
A.  $F = \bar{G}$  B.  $F' = G$  C.  $F' = \bar{G}$  D.  $F = G \oplus 1$
3. 若逻辑函数  $F(A,B,C) = \sum m(1,2,3,6)$ ,  $G(A,B,C) = \sum m(0,2,3,4,5,7)$ , 则 F 和 G 相“与”的结果是 (AC)。  
A.  $m_2 + m_3$  B. 1 C.  $\bar{A}\bar{B}$  D.  $AB$
4. 设两输入或非门的输入为 x 和 y, 输出为 z, 当 z 为低电平时, 有 (ABC)。  
A. x 和 y 同为高电平 ; B. x 为高电平, y 为低电平 ;  
C. x 为低电平, y 为高电平 ; D. x 和 y 同为低电平
5. 组合逻辑电路的输出与输入的关系可用 (AC) 描述。  
A. 真值表 B. 流程表  
C. 逻辑表达式 D. 状态图

四. 函数化简题 (10 分)

1. 用代数法求函数  $F(A,B,C) = AB + AC + \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B}$  的最简“与-或”表达式。(4 分)

## 2. 用卡诺图化简逻辑函数

$$F(A, B, C, D) = \sum m(2, 3, 9, 11, 12) + \sum d(5, 6, 7, 8, 10, 13)$$

求出最简“与-或”表达式和最简“或-与”表达式。(6分)

	00	01	11	10
00	0	0	1	1
01	0	0	0	0
11	1	0	0	0
10	0	1	1	0

$$\begin{aligned} \overline{BC} + A\overline{C} &= \overline{BC} + A\overline{C} \\ &= \overline{BC} \cdot A\overline{C} \\ &= (B + \overline{C}) \cdot (A + \overline{C}) \end{aligned}$$

五. 设计一个将一位十进制数的余3码转换成二进制数的组合电路，电路框图如图3所示。(15分)

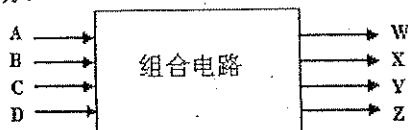


图3

要求:

1. 填写表1所示真值表;

表1

ABCD	WXYZ	ABCD	WXYZ
0000	0	1000	0101
0001	0	1001	0110
0010	0	1010	0111
0011	0000	1011	1000
0100	0001	1100	1001
0101	0010	1101	0
0110	0011	1110	0
0111	0100	1111	0

2. 利用图4所示卡诺图，求出输出函数最简与-或表达式;

	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	0	0	0
10	0	0	1	0

	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	0	0	0
10	1	1	0	1

	00	01	11	10
00	0	0	0	0
01	0	1	0	1
11	0	0	0	0
10	0	1	0	0

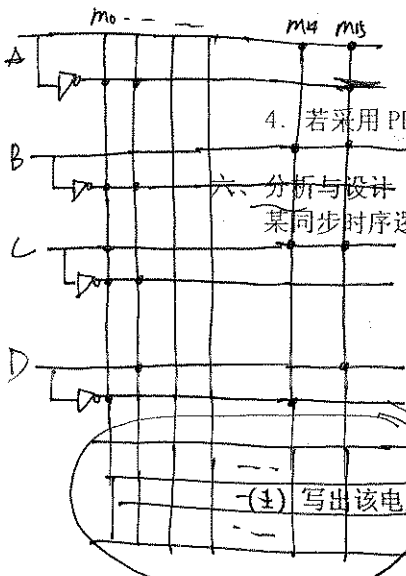
  

	00	01	11	10
00	0	0	0	0
01	1	0	0	1
11	1	0	0	0
10	1	0	0	1

图4

$$\begin{aligned} W &= AB + ACD \\ X &= BCD + \overline{BC} + \overline{BF} \\ Y &= CD + \overline{CD} \\ Z &= \overline{D} \end{aligned}$$

3. 画出用 PLA 实现给定功能的阵列逻辑图。



4. 若采用 PROM 实现给定功能, 要求 PROM 的容量为多大?

六、分析与设计 (15 分)

某同步时序逻辑电路如图 5 所示。

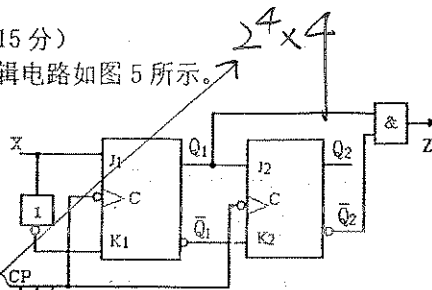


图 5

(1) 写出该电路激励函数和输出函数;

(2) 填写表 2 所示次态真值表;

表 2

输入 X	现态 $Q_2 Q_1$	激励函数 $J_2 K_2 J_1 K_1$	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$	输出 Z
0	00	0   0	0 0	0
0	01	1   0	1 0	1
0	10	0   0	0 0	0
0	11	1   0	1 0	0
1	00	0   1	0 1	0
1	01	1   1	1 1	1
1	10	0   1	0 1	0
1	11	1   1	1 1	0

$$J_1 = X$$

$$K_1 = \overline{X}$$

$$J_2 = Q_1$$

$$K_2 = \overline{Q_1}$$

$$Q_1^{n+1} = X\overline{Q_1} + XQ_1 = X \cdot \text{CP}$$

$$Q_2^{n+1} = Q_1\overline{Q_2} + \overline{Q_1}Q_2 = Q_1 \oplus Q_2$$

$$Z = Q_1 \overline{Q_2}$$

(3) 填写表 3 所示电路状态表;

表 3

现态 $Q_2 Q_1$	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$		输出 Z
	X=0	X=1	
00	0 0	0 1	0
01	1 0	1 1	1
10	0 0	0 1	0
11	1 0	1 1	0

(4) 设各触发器的初态均为 0, 试画出图 6 中  $Q_1$ 、 $Q_2$  和 Z 的输出波形。

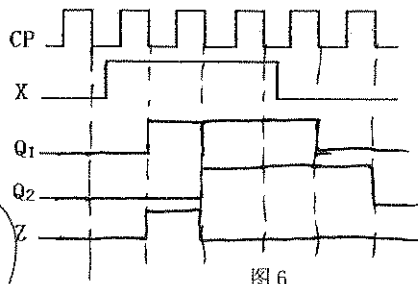


图 6

(8) 改用 T 触发器作为存储元件，填写图 7 中激励函数  $T_2$ 、 $T_1$  卡诺图，求出最简表达式。

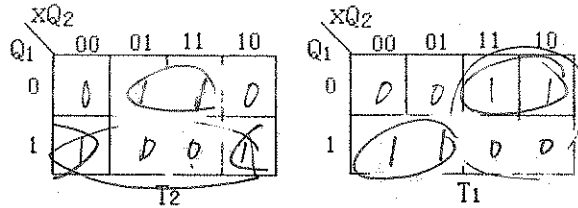


图 7

#### 七. 分析与设计 (15 分)

某电平异步时序逻辑电路的结构框图如图 8 所示。图中：

$$Y_2 = \bar{x}_1 y_2 + x_2 y_2 + x_2 \bar{x}_1 y_1$$

$$Y_1 = x_1 y_2 \bar{y}_1 + x_2 x_1 + \bar{x}_2 \bar{x}_1 y_2$$

$$Z = x_2 x_1 y_2$$

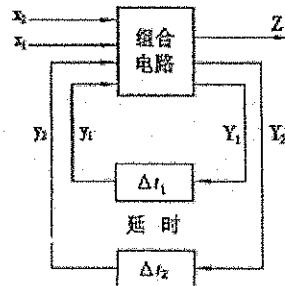


图 8

要求：

1. 根据给出的激励函数和输出函数表，画出该电路的激励函数表和输出函数表。

表 4

二次状态 $y_2 y_1$	激励状态 $Y_2 Y_1$ / 输出 $Z$			
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0 0	0			
0 1				
1 1				
1 0				

2. 判断以下结论是否正确，并说明理由。

① 该电路中存在非临界竞争；

② 该电路中存在临界竞争；

3. 将所得流程表 4 中的 00 和 01 互换，填写出新的流程表 5，试问新流程表对应的电路是否存在非临界竞争或临界竞争？

表 5

二次状态 $y_2 y_1$	激励状态 $Y_2 Y_1$ / 输出 $Z$			
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0 0				
0 1				
1 1				
1 0				

#### 八. 分析与设计 (15 分)

某组合逻辑电路的芯片引脚图如图 9 所示。

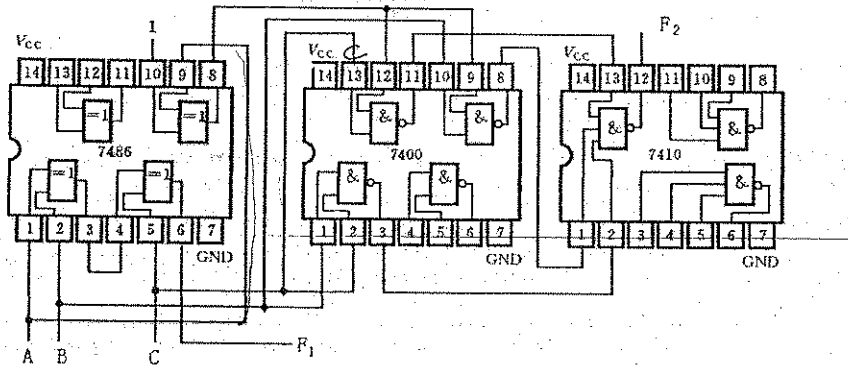


图 9

1. 分析图 9 所示电路，写出输出函数  $F_1$ 、 $F_2$  的逻辑表达式，并说明该电路功能。



2. 假定用四路数据选择器实现图 9 所示电路的逻辑功能，请确定图 10 所示逻辑电路中各数据输入端的值，完善逻辑电路。

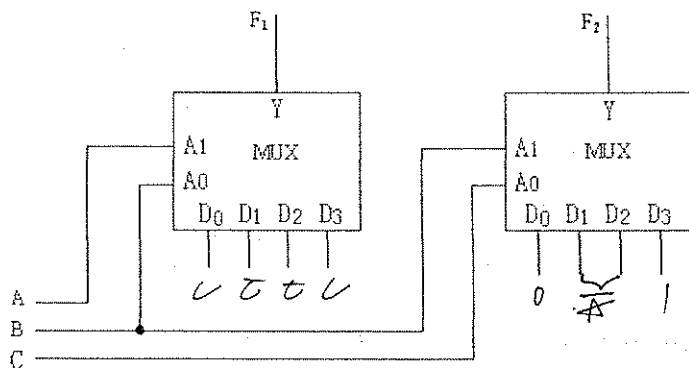


图 10

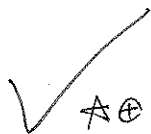
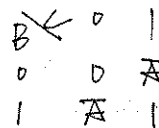
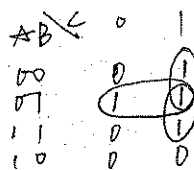
3. 假定用 EPROM 实现图 9 所示电路的逻辑功能，请画出阵列逻辑图。

$$C \cdot \overline{AB} = (A+B)C \quad (\overline{A}+B)C$$

$$F_1 = A \oplus B \oplus C = (\overline{AB} + \overline{AB}) \oplus C = \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC}$$

$$F_1 = \overline{AC} \cdot \overline{BA} \cdot \overline{BC}$$

$$= \overline{AC} + \overline{BA} + \overline{BC}$$



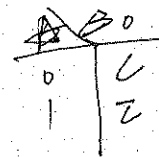
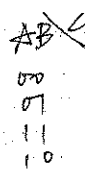
$$A \oplus B \oplus C$$

$$(\overline{AB} + \overline{AB}) \oplus C$$

$$= (\overline{AB} + \overline{AB}) \cdot C + (\overline{AB} + \overline{AB}) \cdot \overline{C}$$

$$= \overline{ABC} + \overline{ABC} + (\overline{A}+B)(A+B) \cdot C$$

$$= \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC}$$





# 《数字电路与逻辑设计》

# 答案

## 一. 单项选择题 (每题 1 分, 共 10 分)

1. B;      2. C;      3. D;      4. B;      5. A;  
6. D;      7. D;      8. A;      9. D;      10. B。

## 二. 判断题 (判断各题正误, 正确的在括号内记“√”, 错误的在括号内记“×”, 并在划线处改正。

每题 2 分, 共 10 分)

1. 反码和补码均可实现将减法运算转化为加法运算。 (×)  
2. 逻辑函数  $F(A,B,C) = \prod M(1,3,4,6,7)$ , 则  $F(A,B,C) = \sum m(1,3,4,6,7)$ 。 (×)  
3. 化简完全确定状态表时, 最大等效类的数目即最简状态表中的状态数目。 (√)  
4. 并行加法器采用先行进位 (并行进位) 的目的是 提高运算速度。 (×)  
5. 图 2 所示是一个 具有一条反馈回路的电平异步时序逻辑电路。 (×)

## 三. 多项选择题 (从各题的四个备选答案中选出两个或两个以上正确答案, 并将其代号填写在题后的括号内, 每题 2 分, 共 10 分)

1. AD;      2. ABD;      3. AC;      4. ABC;      5. AC。

## 四. 函数化简题 (10 分)

### 1. 代数化简 (4 分)

$$\begin{aligned} F(A,B,C) &= AB + AC + B\bar{C} + A\bar{B} \\ &= AB + AC + B(C + \bar{A}) \\ &= AB + AC + BAC \\ &= AB + AC + B \\ &= A + AC + B \\ &= A + B \end{aligned}$$

### 2. 卡诺图化简 (共 6 分)

AB \ CD	00	01	11	10
00			1	d
01		d	d	1
11	1	d		1
10	1	d		d

最简“与-或”表达式为:  $F = AC + BC$  (3 分)

最简“或-与”表达式为:  $F = (A + C) \cdot (\bar{B} + \bar{C})$  (3 分)

## 五. 设计 (共 15 分)

### 1. 填写表 1 所示真值表; (4 分)

表 1 真值表

ABCD	WXYZ	ABCD	WXYZ
------	------	------	------

0000	dddd	1000	0101
0001	dddd	1001	0110
0010	dddd	1010	0111
0011	0000	1011	1000
0100	0001	1100	1001
0101	0010	1101	dddd
0110	0011	1110	dddd
0111	0100	1111	dddd

2. 利用卡诺图, 求出输出函数最简与-或表达式如下: (4 分)

CD \ AB	00	01	11	10
00	d		1	
01	d		d	
11			d	1
10	d		d	

W

CD \ AB	00	01	11	10
00	d			1
01	d		d	1
11		1	d	
10	d		d	1

X

CD \ AB	00	01	11	10
00	d			
01	d	1	d	1
11			d	
10	d	1	d	1

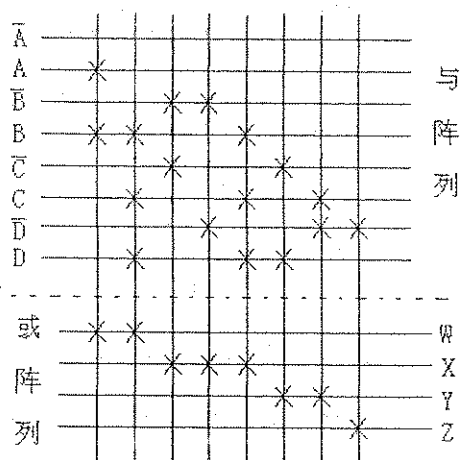
Y

CD \ AB	00	01	11	10
00	d	1	1	1
01	d		d	
11			d	
10	d	1	d	1

Z

$$\begin{aligned}
 W &= AB + BCD \\
 X &= \overline{BC} + \overline{BD} + BCD \\
 Y &= CD + \overline{CD} \\
 Z &= D
 \end{aligned}$$

3. 画出用 PLA 实现给定功能的阵列逻辑图如下: (5 分)



4. 若采用 PROM 实现给定功能, 要求 PROM 的容量为: (2 分)

$$2^4 \times 4(\text{bit})$$

## 六、分析与设计 (15 分)

(1) 写出该电路激励函数和输出函数; (3 分)

$$J_1 = X, K_1 = \bar{X}, J_2 = Q_1, K_2 = Q_1, Z = Q_2 Q_1$$

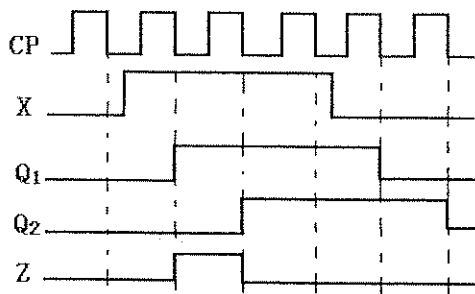
(2) 填写次态真值表; (3 分)

输入 X	现态 $Q_2 Q_1$	激励函数 $J_2 K_2 J_1 K_1$	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$	输出 Z
0	00	0 1 0 1	0 0	0
0	01	1 0 0 1	1 0	1
0	10	0 1 0 1	0 0	0
0	11	1 0 0 1	1 0	0
1	00	0 1 1 0	0 1	0
1	01	1 0 1 0	1 1	1
1	10	0 1 1 0	0 1	0
1	11	1 0 1 0	1 1	0

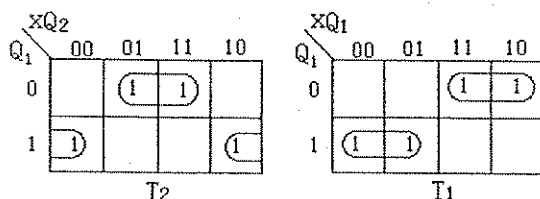
(3) 填写如下所示电路状态表; (3 分)

现态	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$		输出
$Q_2 Q_1$	X=0	X=1	Z
00	00	01	0
01	10	11	1
10	00	01	0
11	10	11	0

- (4) 设各触发器的初态均为 0, 根据给定波形画出  $Q_1$ 、 $Q_2$  和  $Z$  的输出波形。(3 分)



- (5) 改用 T 触发器作为存储元件, 填写激励函数  $T_2$ 、 $T_1$  卡诺图, 求出最简表达式。(3 分)



最简表达式为:

$$T_2 = Q_2 \oplus Q_1 \oplus Q_2 \oplus Q_1 = Q_2 \oplus Q_1$$

$$T_1 = XQ_1 + XQ_2 = X(Q_1 \oplus Q_2)$$

## 七. 分析与设计 (15 分)

1. 根据给出的激励函数和输出函数表达式, 填流程表: (5 分)

二次状态 $y_2 y_1$	激励状态 $y_2 y_1$ / 输出 $Z$			
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0 0	00/0	00/0	01/0	00/0
0 1	00/0	00/0	01/0	10/0
1 1	11/0	00/0	11/1	10/0
1 0	11/0	01/0	11/1	10/0

2. 判断以下结论是否正确, 并说明理由。(6 分)

① 该电路中存在非临界竞争;

正确。因为处在稳定总态 (00, 11), 输入由 00 变为 01 或者处在稳定总态 (11, 11), 输入由 11 变为 01 时, 均引起两个状态变量同时改变, 会发生反馈回路间的竞争, 但由于所到达的列只有一个稳定总态, 所以属于非临界竞争。

② 该电路中存在临界竞争;

正确。因为处在稳定总态 (11, 01), 输入由 11 变为 10 时, 引起两个状态

变量同时改变，会发生反馈回路间的竞争，且由于所到达的列有两个稳定总态，所以属于非临界竞争。

3. 将所得流程表 3 中的 00 和 01 互换，填写出新的流程表，试问新流程表对应的电路是否存在非临界竞争或临界竞争？（4 分）

新的流程表如下：

二次状态 $y_2 \ y_1$	激励状态 $Y_2Y_1$ /输出 $Z$			
	$x_2x_1=00$	$x_2x_1=01$	$x_2x_1=11$	$x_2x_1=10$
0 0	01/0	01/0	00/0	10/0
0 1	01/0	01/0	00/0	01/0
1 1	11/0	01/0	11/1	10/0
1 0	11/0	00/0	11/1	10/0

新流程表对应的电路不存在非临界竞争或临界竞争。

#### 八. 分析与设计（15 分）

1. 写出电路输出函数  $F_1$ 、 $F_2$  的逻辑表达式，并说明该电路功能。（4 分）

$$F_1 = A \oplus B \oplus C = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

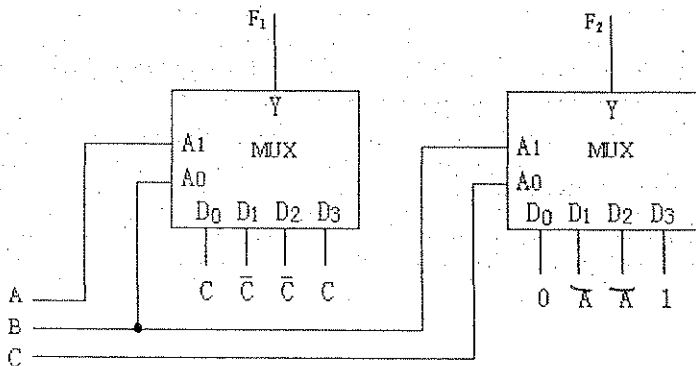
$$F_2 = \overline{A}C + \overline{A}B + BC = \overline{A}C + \overline{A}B + BC$$

该电路实现全减器的功能。（1 分）

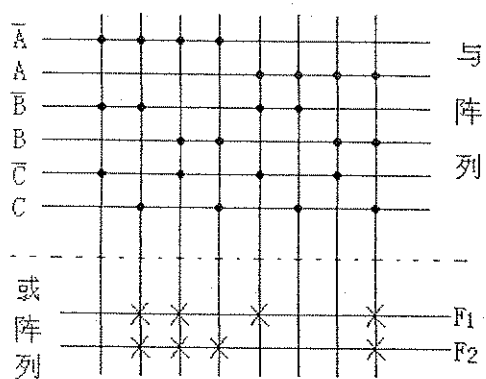
2. 假定用四路数据选择器实现该电路的逻辑功能，请确定给定逻辑电路中各数据输入端的值，完善逻辑电路。（5 分）

$$F_1: D_0 = C, D_1 = \overline{C}, D_2 = \overline{C}, D_3 = C$$

$$F_2: D_0 = 0, D_1 = \overline{A}, D_2 = \overline{A}, D_3 = 1$$



3. 假定用 EPROM 实现原电路的逻辑功能，可画出阵列逻辑图如下：（5 分）





# 《 数字电路与逻辑设计 》

院(系) \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	总分
得分										

得分 \_\_\_\_\_ 填空题(23分, 每空1分)  $4 \times 5 = 20$   
 JK:  $2+2+1=5$   
 计算  $(10011)_2 + (100110.0111)_2 + (24)_5 = (59.6)_{10}$

2. 逻辑函数  $F = \bar{A} + B + \bar{C}D$  的反函数  $\bar{F} = \underline{\bar{A} \cdot \bar{B} \cdot (C + \bar{D})}$ , 对偶函数  $F' = \underline{\bar{A} \cdot B \cdot (\bar{C} + D)}$ ,  $\bar{F} = \underline{\bar{A} \cdot \bar{B} \cdot (C + \bar{D})}$

3.  $F(A, B, C, D, E) = A + \bar{A}BC + \bar{A}CD$  的最简与或表达式为:  $\underline{A + CD}$

4. 由3个触发器构成的3位二进制同步加法计数器的基本结构是: 各级触发器的时钟均接CP; 各级触发器均接成 TFF 形式, 其中  $T_1 = \underline{1}$ ,  $T_2 = Q_1$ ,  $T_3 = Q_1 Q_2 \dots T_n = Q_1 Q_2 \dots Q_{n-1}$

5. 若一个8位二进制D/A转换器的满刻度输出电压为10.20V, 当输入为  $(10110100)_2$  时, 输出电压为 6.7 V.  $\frac{U_0}{U_{om}} = \frac{180}{2^8 - 1}$

A. 2.56 B. 7.12 C. 7.2 D. 5.12

6. 在A/D转换器中, 已知 $\Delta$ 是量化单位, 若采用“四舍五入”方法划分量化电平, 则最大量化误差为  $\frac{1}{2} \Delta$

A.  $\frac{1}{4}$  B. 2 C. 1 D.  $\frac{1}{2}$

7. 信息可随时读出或写入, 断电后信息立即全部消失的存储器是 B

A. ROM B. RAM C. PROM D. Flash Memory

8. 存储器容量的扩展有 字 扩展和 位 扩展两种方式。如把  $1K \times 4$  容量的RAM 16k 扩展为  $16K \times 16$  的RAM, 则需 4 片RAM2114 和一个 4 线译码器。

9. 在四变量卡诺图中, 逻辑上不相邻的一组最小项为 B, D

A.  $m_1, m_3$  B.  $m_4, m_6$  C.  $m_5, m_{13}$  D.  $m_0, m_{10}$

10. 逻辑函数  $F = A \oplus (A \oplus B) = \underline{B}$

11. 在以下单元电路中, 具有“记忆”功能的单元电路是 B

A. 运算放大器 B. 触发器 C. TTL门电路 D. 译码器

12. 寻址  $16K \times 8$  容量的RAM需要 14 根地址线, 可访问 16k 个地址单元, 若用十六进制书写它们, 应从 0000 H 至 3FFF H。

13. GAL16V8 的与阵列总共可实现 16 个乘积项, 每个与门有 8 个输入端。

14. 把2片计数器74161通过级联连接成的计数器, 其最大模值是 256

得分

二、用卡诺图法化简  $F_1(A,B,C,D) = \sum m(0,1,4,6,9,13) + \sum \phi(2,3,5,7,11,15)$ ;  
 $F_2(A,B,C,D) = ABCD + \bar{A}\bar{B} + \bar{A}D$  为最简与或表达式。(12分)

AB \ CD	00	01	11	10
00	1	1	0	0
01	1	0	0	1
11	0	1	0	0
10	0	1	0	0

$\bar{A} + D$

AB \ CD	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	0	1
10	1	1	1	1

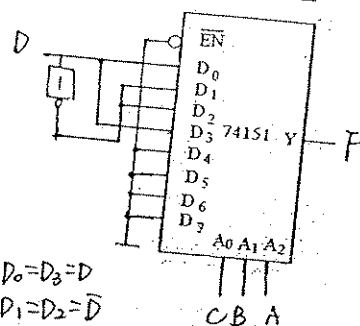
$F_2 = \bar{A}\bar{B} + \bar{A}D + \bar{A}D$

$F_1 = \bar{A} + D$   
 $\bar{A}\bar{B} + \bar{A}C + \bar{A}D$

三、在图1所示电路中，只用1片74151  
 实现函数  $F(A,B,C,D) = \sum m(1,2,4,7)$

AB \ CD	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	0	0	0	0
10	0	0	0	0

AB \ C	0	1
00	D	$\bar{D}$
01	$\bar{D}$	D
11	0	0
10	0	0



$$D_0 = D_3 = D$$

$$D_1 = D_2 = \bar{D}$$

$$D_4 = D_5 = D_6 = D_7 = 0$$

图1

四、用最少的与非门设计一组组合逻辑电路，输入为四位二进制数，当数  $N \geq 9$  时，输出  $L = 1$ ，其余情况  $L = 0$ 。(10分)

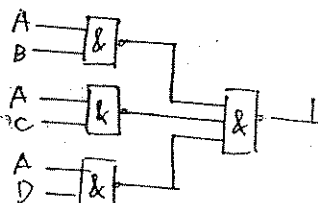
A	B	C	D	L
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

AB \ CD	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	0	1	1	1

$$L = AB + AD + AC$$

$$= \overline{\overline{AB + AD + AC}}$$

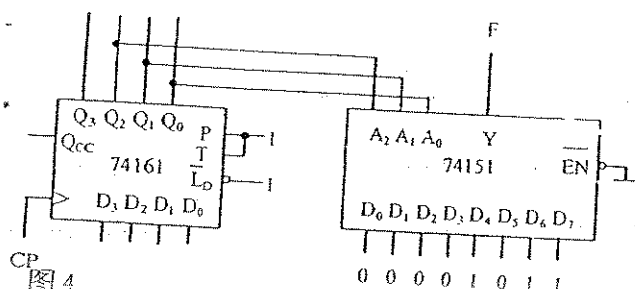
$$= \overline{\bar{A}\bar{B} \cdot \bar{A}\bar{D} \cdot \bar{A}\bar{C}}$$



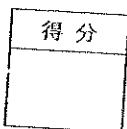




七、分析图 4 所示电路，填写下表（设初态为  $Q_3Q_2Q_1Q_0=0000$ ）。（10 分）



$Q_3$	$Q_2$	$Q_1$	$Q_0$	F
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	0	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	1
1	1	1	0	1



八、试分析图 5 所示电路，画出它的状态转移图，说明它是几进制计数器。（8 分）

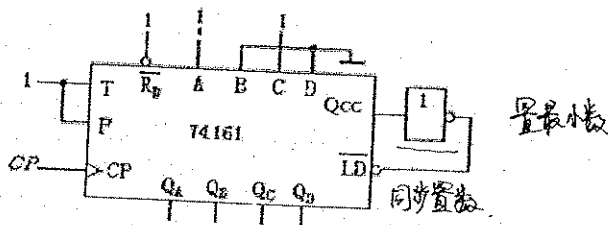
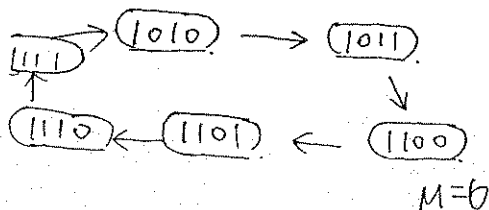
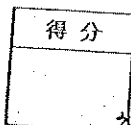


图 5



九、ROM 的阵列如图 6 所示，试列出真值表，并说明其功能。（10 分）

①该阵列的真值表为：

A	B	C	$F_1$	$F_2$
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

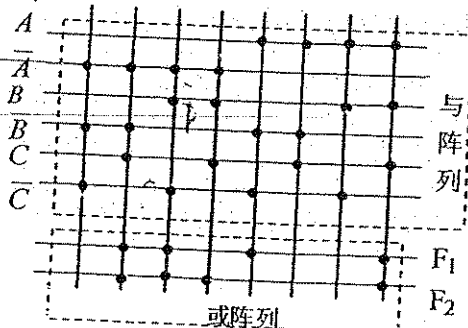


图 6

②该阵列实现的逻辑功能是 全加器。

$$F_1 = A\bar{B}C + A\bar{B}\bar{C} + AB\bar{C} + ABC$$

$$F_2 = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

自觉遵守考场规则，诚信考试，绝不要作弊。

# 《 数字电路与逻辑设计 》

院(系) \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分	
----	--

8.12 填空题 (20 分, 每空 1 分)

1.  $(17)_{10} = (21)_8 = (0001\ 0111)_{8421BCD}$

2. 转换下列数, 要求转换后保持原精度:  $(7.25)_{10} = (111.01)_2$

3. 直接写出对偶式和反演式的最小项表达式,  $F = [(AB + C)D + E]B$ ,

$F' = [(A+B) \cdot C + D] \cdot \bar{E} + \bar{B} = [(A+B) \cdot C + D] \cdot \bar{E} + \bar{B}$ 。2013 个“1”异或的结果为 1; 而 2014 个“1”异或的结果为 0。D 触发器中, 有异步置 1 和同步置 1, 若同时发生, 异步置 1 的优先级别高。

4. 两个 1 位二进制数相加叫做 半加器。两个同位的数字和来自低位的进位三者相加叫做 全加器。

5. 写出 CMOS 电路如图 1 所示逻辑表达式

$P = \bar{A} \cdot B$

6. 表示一个最大的 2 位十进制数, 至少需要 7 位二进制数。

7. 若一个 10 位二进制 D/A 转换器的满刻度输出电压为 10.23V, 当输入为  $(11000001)_2$  时, 输出电压为 2.1 V。

8. 在 A/D 转换器中, 已知  $\Delta$  是量化单位, 若采用“四舍五入”方法划分, 则最大量化误差为  $\pm \frac{1}{2} \Delta$ 。

9. 已知 Intel 2114 是  $1K \times 4$  位的 RAM 集成电路芯片, 它有地址线 10 条, 数据线 4 条。

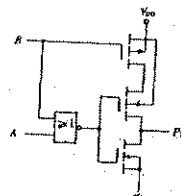
10. 将  $1K \times 4$  ROM 扩展为  $8K \times 8$  ROM 需用  $1K \times 4$  ROM 16 片。

11. 在下列器件中, 不属于 PLD 的器件是 C。

A. PROM B. EPROM C. SRAM D. PLA

12. 数字系统设计过程中, 涉及三个阶段, a 电路设计、b 系统设计、c 逻辑设计, 按设计先后进行的排序为 c b a。

13. 在 ADC 电路中, 为保证转换精度, 其采样信号的频率  $f_s$  与输入信号中的最高频率

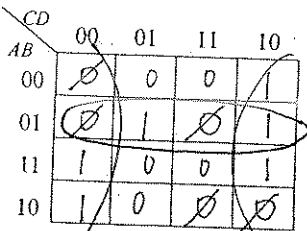


分量  $f_{imax}$  应满足( )。

- A.  $f_s \geq f_{imax}$       B.  $f_{imax} \geq 2f_s$       C.  $f_s \leq 2f_{imax}$       D.  $f_s \geq 2f_{imax}$

得分

二、用卡诺图法化简  $F(A,B,C,D)=\sum_m(2,5,6,8,12,14)+\sum_\phi(0,4,7,10,11)$  为最简与或表达式 (8分, 没有过程不给分)



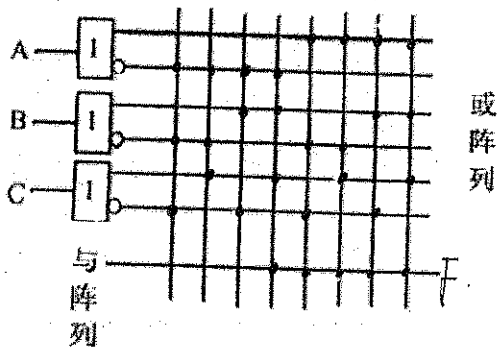
$F = \underline{\overline{D} + AB}$

得分

三、某汽车驾驶培训班进行结业考试, 有三名评判员, 其中 A 为主评判员, B 和 C 为副评判员, 在评判时按照少数服从多数原则通过, 但主裁判 A 认为合格就认为通过, 试用 ROM 阵列实现该逻辑电路, 要写出过程, 并画出 ROM 阵列图。(12分)

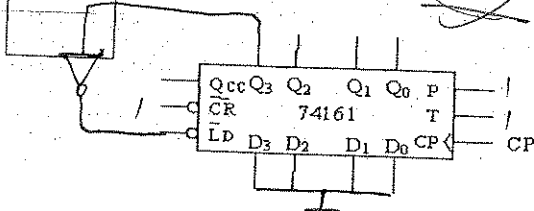
合格为 1, 不合格为 0。

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1



得分

四、试添加若干器件, 通过置零法设计一个模长为 9 的计数器。(8分)



1001  
起始 0000  
起跳 1000

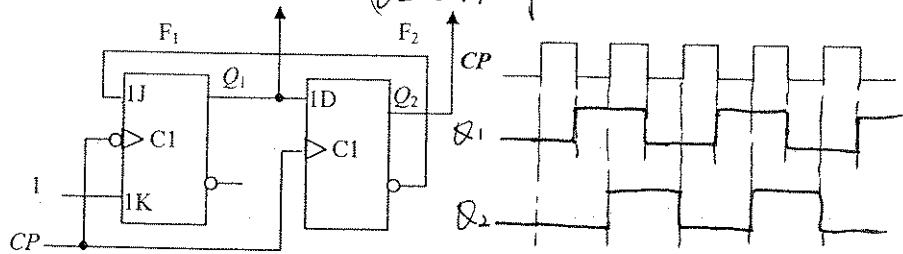
得分

五、在图 3 所示电路中,  $F_1$  是 JK 触发器,  $F_2$  是 D 触发器, 起始态均为 0, 试画出在 CP 操作下  $Q_1$ 、 $Q_2$  的波形。(6分)

$$\begin{cases} J_1 = \overline{Q_2}^{\wedge} & D = Q_1^{\wedge} \\ K_1 = 1 \end{cases}$$

$$Q_1^{n+1} = J_1 \overline{Q_1}^{\wedge} + K_1 Q_1^{\wedge} = (\overline{Q_2}^{\wedge} \overline{Q_1}^{\wedge}) \cdot \text{CP} \downarrow = \overline{Q_2}^{\wedge} \overline{Q_1}^{\wedge}$$

$$Q_2^{n+1} = D \cdot \text{CP} \uparrow = Q_1^{\wedge}$$



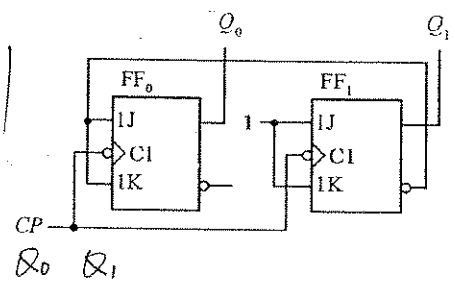
得分

六、已知时序电路如图所示。写出各触发器的激励方程和状态方程，画出电路的状态转换图。(12分)

$$J_0 = K_0 = \overline{Q_1}^{\wedge} \quad J_1 = K_1 = 1$$

$$Q_0^{n+1} = J_0 \overline{Q_0}^{\wedge} + K_0 Q_0^{\wedge} = \overline{Q_1}^{\wedge} \overline{Q_0}^{\wedge} + Q_1^{\wedge} Q_0^{\wedge} = Q_1^{\wedge} \oplus Q_0^{\wedge}$$

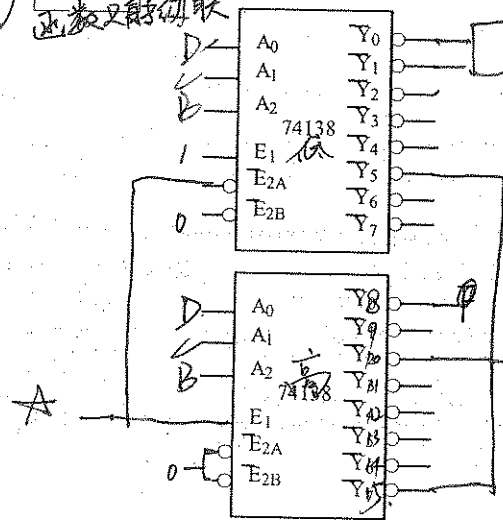
$$Q_1^{n+1} = \overline{Q_1}^{\wedge}$$



得分

七、试用 74138 设计一个多输出组合网络，输入为 4 位二进制码 ABCD，输出为 F1: ABCD 为 5 的倍数，F2: ABCD 比 1 大。(12分)

74138 实现 4 输入 函数又能级联



	m5	m10	m15
00	0	0	0
01	0	1	0
11	0	0	1
10	1	0	0

	00	01	11	10
00	0	0	1	1
01	1	1	1	1
11	1	1	1	1
10	1	1	1	1

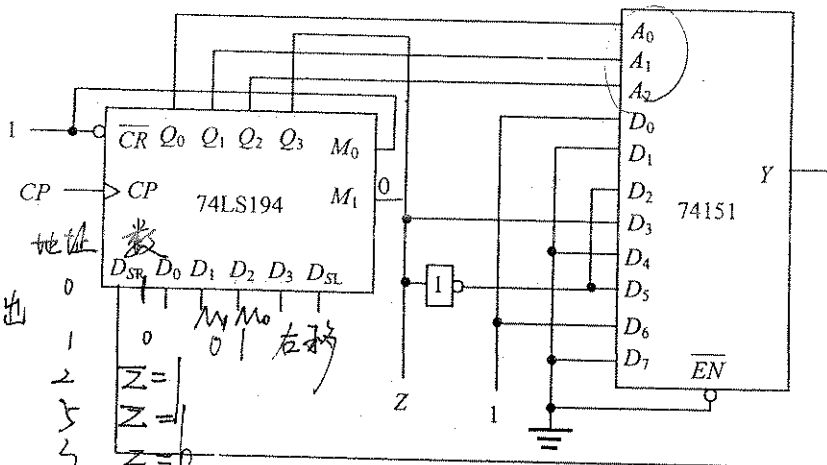
AB	00	01	11	10
00	0	0	1	1
01	1	1	1	1
11	1	1	1	1
10	1	1	1	1

自觉遵守考试规则，诚信考试，绝不作弊

0000  
0000  
0100  
1001  
1101  
1110  
0111  
0111  
0110

得分

八、电路如图所示。(1) 列出状态转移表；(2) 写出输出 Y 端的序列。(10 分)



入  
A0 A1 A2 A3  
Q0 Q1 Q2 Q3  
0 0 0 0

出  
1 0 0 0  
0 1 0 0  
1 0 1 0  
1 1 0 1  
0 1 1 0  
1 0 1 1  
1 1 0 1  
1 1 1 0  
0 1 1 1  
1 0 1 1  
0 1 0 1  
0 0 0 0

地址  
0  
1  
2  
3  
4  
5  
6  
7  
8  
9  
10  
11  
12  
13  
14  
15  
16  
17  
18  
19  
20  
21  
22  
23  
24  
25  
26  
27  
28  
29  
30  
31  
32  
33  
34  
35  
36  
37  
38  
39  
40  
41  
42  
43  
44  
45  
46  
47  
48  
49  
50  
51  
52  
53  
54  
55  
56  
57  
58  
59  
60  
61  
62  
63  
64  
65  
66  
67  
68  
69  
70  
71  
72  
73  
74  
75  
76  
77  
78  
79  
80  
81  
82  
83  
84  
85  
86  
87  
88  
89  
90  
91  
92  
93  
94  
95  
96  
97  
98  
99  
100  
101  
102  
103  
104  
105  
106  
107  
108  
109  
110  
111  
112  
113  
114  
115  
116  
117  
118  
119  
120  
121  
122  
123  
124  
125  
126  
127  
128  
129  
130  
131  
132  
133  
134  
135  
136  
137  
138  
139  
140  
141  
142  
143  
144  
145  
146  
147  
148  
149  
150  
151  
152  
153  
154  
155  
156  
157  
158  
159  
160  
161  
162  
163  
164  
165  
166  
167  
168  
169  
170  
171  
172  
173  
174  
175  
176  
177  
178  
179  
180  
181  
182  
183  
184  
185  
186  
187  
188  
189  
190  
191  
192  
193  
194  
195  
196  
197  
198  
199  
200  
201  
202  
203  
204  
205  
206  
207  
208  
209  
210  
211  
212  
213  
214  
215  
216  
217  
218  
219  
220  
221  
222  
223  
224  
225  
226  
227  
228  
229  
230  
231  
232  
233  
234  
235  
236  
237  
238  
239  
240  
241  
242  
243  
244  
245  
246  
247  
248  
249  
250  
251  
252  
253  
254  
255  
256  
257  
258  
259  
260  
261  
262  
263  
264  
265  
266  
267  
268  
269  
270  
271  
272  
273  
274  
275  
276  
277  
278  
279  
280  
281  
282  
283  
284  
285  
286  
287  
288  
289  
290  
291  
292  
293  
294  
295  
296  
297  
298  
299  
300  
301  
302  
303  
304  
305  
306  
307  
308  
309  
310  
311  
312  
313  
314  
315  
316  
317  
318  
319  
320  
321  
322  
323  
324  
325  
326  
327  
328  
329  
330  
331  
332  
333  
334  
335  
336  
337  
338  
339  
340  
341  
342  
343  
344  
345  
346  
347  
348  
349  
350  
351  
352  
353  
354  
355  
356  
357  
358  
359  
360  
361  
362  
363  
364  
365  
366  
367  
368  
369  
370  
371  
372  
373  
374  
375  
376  
377  
378  
379  
380  
381  
382  
383  
384  
385  
386  
387  
388  
389  
390  
391  
392  
393  
394  
395  
396  
397  
398  
399  
400  
401  
402  
403  
404  
405  
406  
407  
408  
409  
410  
411  
412  
413  
414  
415  
416  
417  
418  
419  
420  
421  
422  
423  
424  
425  
426  
427  
428  
429  
430  
431  
432  
433  
434  
435  
436  
437  
438  
439  
440  
441  
442  
443  
444  
445  
446  
447  
448  
449  
450  
451  
452  
453  
454  
455  
456  
457  
458  
459  
460  
461  
462  
463  
464  
465  
466  
467  
468  
469  
470  
471  
472  
473  
474  
475  
476  
477  
478  
479  
480  
481  
482  
483  
484  
485  
486  
487  
488  
489  
490  
491  
492  
493  
494  
495  
496  
497  
498  
499  
500  
501  
502  
503  
504  
505  
506  
507  
508  
509  
510  
511  
512  
513  
514  
515  
516  
517  
518  
519  
520  
521  
522  
523  
524  
525  
526  
527  
528  
529  
530  
531  
532  
533  
534  
535  
536  
537  
538  
539  
540  
541  
542  
543  
544  
545  
546  
547  
548  
549  
550  
551  
552  
553  
554  
555  
556  
557  
558  
559  
560  
561  
562  
563  
564  
565  
566  
567  
568  
569  
570  
571  
572  
573  
574  
575  
576  
577  
578  
579  
580  
581  
582  
583  
584  
585  
586  
587  
588  
589  
590  
591  
592  
593  
594  
595  
596  
597  
598  
599  
600  
601  
602  
603  
604  
605  
606  
607  
608  
609  
610  
611  
612  
613  
614  
615  
616  
617  
618  
619  
620  
621  
622  
623  
624  
625  
626  
627  
628  
629  
630  
631  
632  
633  
634  
635  
636  
637  
638  
639  
640  
641  
642  
643  
644  
645  
646  
647  
648  
649  
650  
651  
652  
653  
654  
655  
656  
657  
658  
659  
660  
661  
662  
663  
664  
665  
666  
667  
668  
669  
670  
671  
672  
673  
674  
675  
676  
677  
678  
679  
680  
681  
682  
683  
684  
685  
686  
687  
688  
689  
690  
691  
692  
693  
694  
695  
696  
697  
698  
699  
700  
701  
702  
703  
704  
705  
706  
707  
708  
709  
710  
711  
712  
713  
714  
715  
716  
717  
718  
719  
720  
721  
722  
723  
724  
725  
726  
727  
728  
729  
730  
731  
732  
733  
734  
735  
736  
737  
738  
739  
740  
741  
742  
743  
744  
745  
746  
747  
748  
749  
750  
751  
752  
753  
754  
755  
756  
757  
758  
759  
760  
761  
762  
763  
764  
765  
766  
767  
768  
769  
770  
771  
772  
773  
774  
775  
776  
777  
778  
779  
780  
781  
782  
783  
784  
785  
786  
787  
788  
789  
790  
791  
792  
793  
794  
795  
796  
797  
798  
799  
800  
801  
802  
803  
804  
805  
806  
807  
808  
809  
810  
811  
812  
813  
814  
815  
816  
817  
818  
819  
820  
821  
822  
823  
824  
825  
826  
827  
828  
829  
830  
831  
832  
833  
834  
835  
836  
837  
838  
839  
840  
841  
842  
843  
844  
845  
846  
847  
848  
849  
850  
851  
852  
853  
854  
855  
856  
857  
858  
859  
860  
861  
862  
863  
864  
865  
866  
867  
868  
869  
870  
871  
872  
873  
874  
875  
876  
877  
878  
879  
880  
881  
882  
883  
884  
885  
886  
887  
888  
889  
890  
891  
892  
893  
894  
895  
896  
897  
898  
899  
900  
901  
902  
903  
904  
905  
906  
907  
908  
909  
910  
911  
912  
913  
914  
915  
916  
917  
918  
919  
920  
921  
922  
923  
924  
925  
926  
927  
928  
929  
930  
931  
932  
933  
934  
935  
936  
937  
938  
939  
940  
941  
942  
943  
944  
945  
946  
947  
948  
949  
950  
951  
952  
953  
954  
955  
956  
957  
958  
959  
960  
961  
962  
963  
964  
965  
966  
967  
968  
969  
970  
971  
972  
973  
974  
975  
976  
977  
978  
979  
980  
981  
982  
983  
984  
985  
986  
987  
988  
989  
990  
991  
992  
993  
994  
995  
996  
997  
998  
999  
1000

1011011101001

得分
0 0

九、(42 分)串行数据序列是每个时钟周期 T 传送一个数据 0 或 1 的数据流。设 X 为输入的串行数据序列，当检测到数据流中出现 011 数据时，使检测器的输出 Z 为 1，试画出

- (1) 状态转移图 (2) 算法流程图 (3) ASM 图



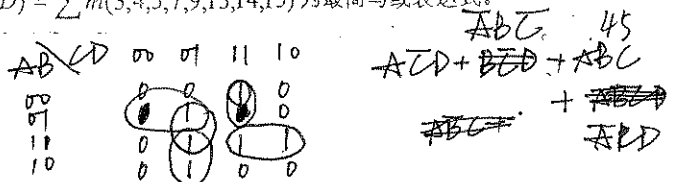
# 《 数字电路与逻辑设计 》

院(系)	班级				学号				姓名		
题号	一	二	三	四	五	六	七	八	九	总分	
得分											

## 一、填空题

1.  $(11011101)_{10} = (675.52)_8, (100)_{10} = (144)_8$   
用 8421BCD 码表示二进制数  $(110111)_2 = (0101\ 0101)_{8421BCD} = (55)_{10}$
2. 逻辑函数  $F = A + B + \bar{C} + D + E$  的反函数  $\bar{F} = \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D} \cdot \bar{E}$ , 对偶函数  $F' = \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D} \cdot \bar{E}$ ,  $\bar{F} = \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D} \cdot \bar{E}$
3.  $F = \overline{ABC + \bar{A} + \bar{B} + \bar{C}}$  的最简与或表达式为:  $\bar{A} + \bar{B}$
4. 任意两个最小项的乘积恒等于 0, 全部最小项之和恒等于 1
5. 在几个信号同时输入时, 只对优先级最高的进行编码叫 优先编码器; 两个同位的数字信号自低位到高位三者相加叫做 全加器
6. 由与非门构成的基本 RS 触发器的约束条件是  $R + S = 0$
7. 为了使由与非门构成的钟控 RS 触发器的次态为 1, RS 的取值应为 (B)  
A. RS=00 B. RS=01 C. RS=10 D. RS=11
8. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V, 当输入为 (10100110)<sub>2</sub> 时, 输出电压为 DV.  
 $\frac{2^7 + 2^5 + 2^2}{2^8} \times 10.2$
9. 在 A/D 转换器电路中, 若输入信号的最大频率为 10kHz, 则取样脉冲的频率至少应大于 C KHz.  
A. 5 B. 10 C. 20 D. 30
10. 在 A/D 转换器中, 已知  $\Delta$  是量化单位, 若采用“舍尾法”划分量化电平, 则最大量化误差为 C  $\Delta$   
A. 1/4 B. 2 C. 1 D. 1/2
11. 衡量 A/D 和 D/A 转换器性能优劣的主要指标是 D  
A. 分解度 B. 线性度 C. 功率消耗 D. 转换精度和转换速度
12. 一种只能被编程一次但能被多次读出的存储器件是 A  
A. PROM B. PLA C. PAL D. CPLD E. FPGA
13. 在下列电路中, 不属于时序逻辑电路的器件是 D  
A. 计数器 B. 移位寄存器 C. 半导体随机存储器 RAM D. 半导体只读存储器 ROM
14. 一片 8K×8 位的 ROM 存储器有 8K 个字, 字长为 8 位。

二、用卡诺图法化简  $F(A, B, C, D) = \sum m(3, 4, 5, 7, 9, 13, 14, 15)$  为最简与或表达式。



解:  $F = \overline{A}CD + \overline{A}BC + A\overline{C}D + ABC$

AB \ CD	00	01	11	10
00			1	
01	1	1	1	
11		1	1	1
10		1		

三、试用 74138 设计一个多输出组合网络, 它的输入是 4 位二进制码 ABCD, 输出为:

$F_1$ : ABCD 是 4 的倍数。  $F_2$ : ABCD 比 2 大。

解: 由题意,  $F_1$  是 4 变量函数, 故须将 74138 扩展为 4-16 线译码器, 让 A、B、C、D 分别接 4-16 线译码器的地址端 A3、A2、A1、A0, 可写出各函数的表达式如下:

$$F_1(A, B, C, D) = \sum m(0, 4, 8, 12) = \overline{m_0} + m_4 + m_8 + m_{12}$$

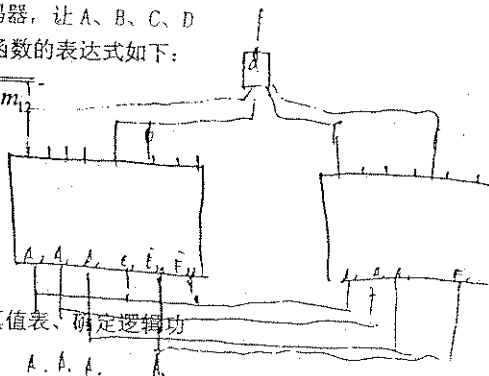
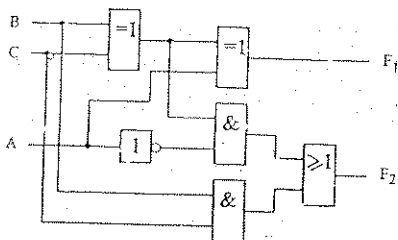
$$= \overline{m_0} \cdot \overline{m_4} \cdot \overline{m_8} \cdot \overline{m_{12}} = \overline{Y_0} \cdot \overline{Y_4} \cdot \overline{Y_8} \cdot \overline{Y_{12}}$$

可用两片 74138 和一片 4 输入的与非门实现。

$$F_2 = \sum (m_0, m_1, m_2) = \overline{m_0} \cdot \overline{m_1} \cdot \overline{m_2} = \overline{Y_0} \cdot \overline{Y_1} \cdot \overline{Y_2}$$

可用一片 74138 和一片三输入的与门实现。

四、分析如图所示电路的逻辑功能。(要求写出函数表达式、画出真值表、确定逻辑功能)



$$(B+C)(B+Z) =$$

$$A \oplus (B \oplus C)$$

$$(BC + \overline{B}C) \oplus A = \overline{A}(BC + \overline{B}C) + A(\overline{BC} + \overline{\overline{B}C})$$

$$F_1 = \overline{A}BC + \overline{A}\overline{B}C + A(\overline{B}C + \overline{\overline{B}C}) + ABC + A\overline{B}C$$

解: (1) 从输入端开始, 逐级推导出函数表达式

$$F_1 = A \oplus B \oplus C$$

$$F_2 = \overline{A}(B \oplus C) + BC$$

A	B	C	F1	F2
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

$$F_2 = \overline{A}(B \oplus C) + BC$$

$$= \overline{A}(BC + \overline{B}C) + BC$$

在减数 减数 借位

0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

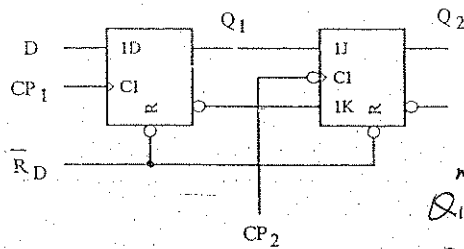
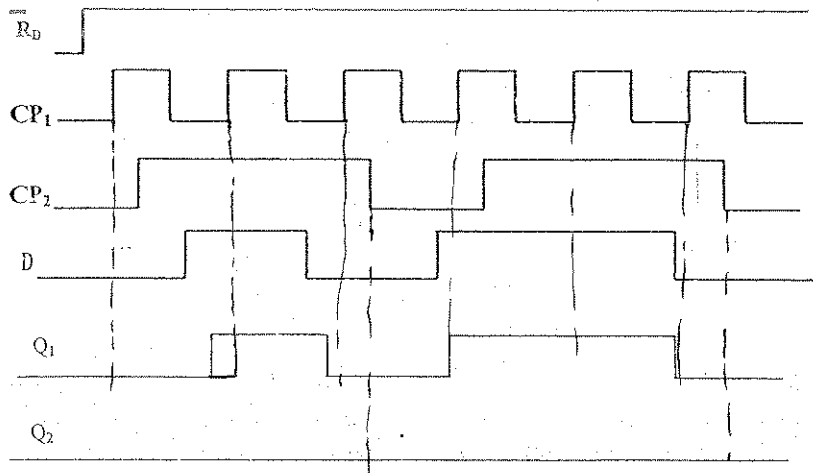
0	0
1	1
1	1
0	1
1	0
0	0
0	0
1	1

$F_1$ : 结果  
 $F_2$ : 借位

实现了二位二进制全减器的功能

假设变量 A、B、C 和函数 F1、F2 均表示一位二进制数，那么，由真值表可知，该电路实现了全减器的功能。

五试画出所示电路中 Q1、Q2 的波形（要求对应已知信号的时序作图）。



$$Q_1^{n+1} = D \cdot CP_1 \uparrow$$

$$Q_2^{n+1} = Q_1^n \cdot CP_2 \downarrow$$

六、图示时序逻辑电路，写出各触发器的状态方程，画出电路的状态转换图。  
A 为输入逻辑变量。

$$D_1 = A \bar{Q}_2^n$$

$$D_2 = \bar{Q}_1^n \bar{Q}_2^n$$

$$Y = Q_2^n \bar{Q}_1^n A$$

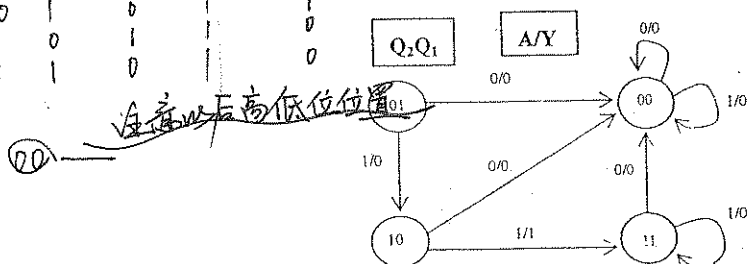
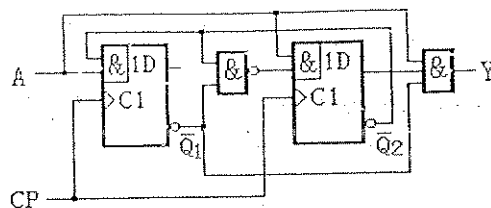
$$Q_2^{n+1} = A \bar{Q}_2^n \cdot CP \uparrow$$

$$Q_1^{n+1} = \bar{Q}_1^n \bar{Q}_2^n \cdot CP \uparrow$$

$$= \bar{Q}_1^n \cdot \bar{Q}_2^n \cdot A$$

$$= (Q_2^n + Q_1^n) \cdot A$$

	$Q_2^n$	$Q_1^n$	$Q_2^{n+1}$	$Q_1^{n+1}$	Y
0	0	0	0	0	0
1	0	1	0	0	0
2	1	0	0	0	0
3	1	1	0	0	0
4	0	0	1	0	0
5	0	1	1	0	1
6	1	0	1	1	0
7	1	1	1	1	0



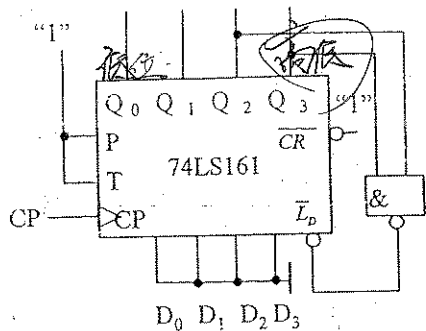
$$Q_2^{n+1} = A \bar{Q}_2^n \cdot CP \uparrow$$

$$Q_1^{n+1} = (A \cdot \bar{Q}_2^n) \cdot CP \uparrow$$

七、74LS161 电路如图所示 (1)列出状态转移关系; (2)指出其模值。

CP ↑	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	0	0	0	0

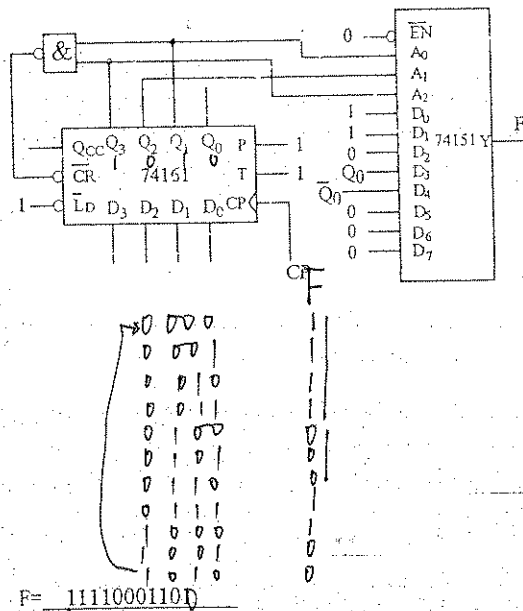
答: M=13



0000 → 1100 跳转  
0~12 M=12

八、写出下图中 74161 输出端的状态编码表及 74151 输出端产生的序列信号

CP ↓	Q <sub>3</sub> Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub> (A <sub>3</sub> A <sub>2</sub> A <sub>1</sub> A <sub>0</sub> )
0	000 0
1	000 1
2	001 0
3	001 1
4	010 0
5	010 1
6	011 0
7	011 1
8	100 0
9	100 1
10	101 0

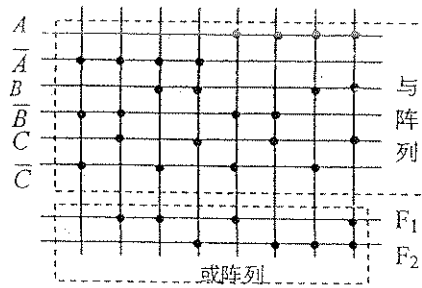


F = 11110001100

九、ROM 的阵列如图所示，试列出真值表，并说明其功能。

①该阵列的真值表为：

A	B	C	F <sub>1</sub>	F <sub>2</sub>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



②该阵列实现的逻辑功能是 一位全加器。

一位全加器

# 《 数字电路与逻辑设计 》

院(系) \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	总分
得分										

$$2 \times 16 + 6 = 32 + 6 = 38$$

得分

一、填空题(22分 每空4分)

1. 计算  $(11010)_2 + (100100.0010)_{8421BCD} + (26)_{16} = ( \underline{88.2} )_{10}$

2. 逻辑函数  $F = \bar{A} + B + \bar{C}D$  的反函数  $\bar{F} = \underline{A \cdot \bar{B} \cdot (C + \bar{D})}$  , 对偶函数  $F' = \underline{\bar{A} \cdot \bar{B} \cdot (C + D)}$

3.  $F(A, B, C, D, E) = A + \bar{A}B + ACD + (\bar{C} + D)E$  的最简与或表达式为:  $\underline{A + CD + DE}$

4. 以下各电路中属于组合逻辑电路是 B

A. 触发器 B. 数据选择器 C. 寄存器 D. 计数器

5. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V, 当输入为  $(10100110)_2$  时, 输出电压为 D V.

A. 2.56 B. 7.12 C. 7.08 D. 6.64

6. 在 A/D 转换器中, 已知  $\Delta$  是量化单位, 若采用“舍尾法”划分量化电平, 则最大量化误差为 C  $\Delta$

A. 1/4 B. 2 C. 1 D. 1/2

7. 信息可随时读出或写入, 断电后信息立即全部消失的存储器是 B

A. ROM B. RAM C. PROM D. Flash Memory

8. 已知某存储器芯片有地址线 12 条, 数据线 4 条, 则该存储器的存储容量是 B 位。

A.  $1024 \times 8$  B.  $4096 \times 4$  C.  $2048 \times 8$  D.  $4096 \times 8$

9. 在四变量卡诺图中, 逻辑上不相邻的一组最小项为 C

A.  $m_1, m_3$  B.  $m_4, m_{12}$  C.  $m_5, m_9$  D.  $m_0, m_2$

10. 逻辑函数  $F = A \oplus (\bar{A} \oplus B) = \underline{\bar{B}}$

11. 在以下单元电路中, 具有“记忆”功能的是 BB

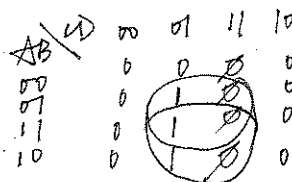
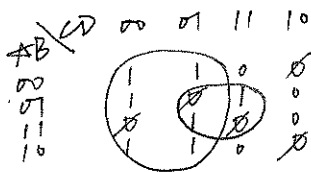
A. 运算放大器 B. 触发器 C. TTL 门电路 D. 译码器

12. 逻辑代数的三个重要规则是 代入规则, 反演规则, 对偶规则

13. 消除竞争冒险的方法有 加冗余项, 加缓冲器, 加滤波电容, 加取模电路等

14. 时序逻辑电路由 组合电路 和 存储电路 两大部分组成。

15. GAL16V8 的与阵列总共可实现 64 个乘积项, 每个与门有 16 个输入端。



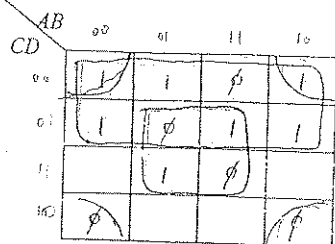
得分

$$Z + BD$$

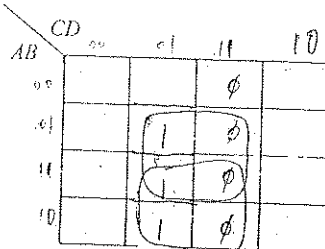
二、用卡诺图法化简  $F_1(A,B,C,D) = \sum m(0,1,4,7,8,9,13) + \sum \phi(2,5,10,12,15)$ ;

$$F_2(A,B,C,D) = \overline{A}CD + \overline{A}B\overline{C}D, \text{ 且 } CD=0 \text{ 为最简与或表达式。 (12分)}$$

$$\overline{A}C\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD$$



$$\overline{A}D + BD$$



$$F_1 = \overline{C} + BD + \overline{B}\overline{D}$$

$$F_2 = BD + AD$$

得分

三、在图 1 所示电路中用 74153 实现函

数  $F(A,B,C,D) = \sum m(1,2,4,7,15)$ 。(8分)

$$F = \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD$$

$$= \overline{A}\overline{B}(C\oplus D) + \overline{A}B(C\oplus D) + \overline{A}BCD$$

将  $\overline{A}$  看作地址线

①  $\overline{A}B=00$  输出  $C\oplus D$

②  $\overline{A}B=10$  输出 0

③  $\overline{A}B=11$  输出  $C\oplus D$

④  $\overline{A}B=01$  输出  $C\oplus D$

⑤  $\overline{A}B=11$  输出  $C\oplus D$

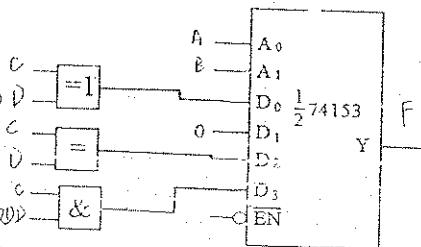
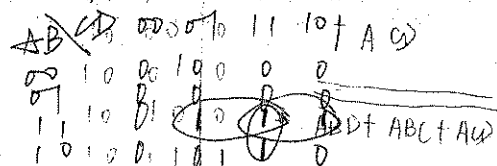


图 1

四、某产品有 A、B、C、D 四项质量指标，A 为主要指标。检验合格品时，每件产品如果有包含主要指标 A 在内的二项或三项以上质量指标合格则为正品，否则即为次品。试用与非门设计一个最简的正品检验机。(10分)

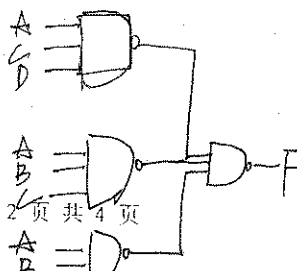
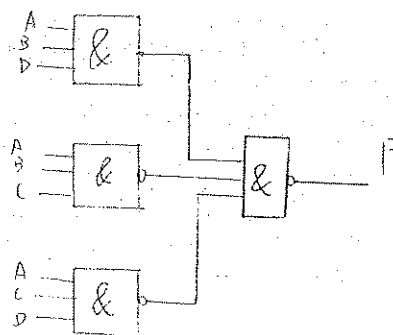
A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

$$F = ABD + ABC$$



$$\overline{A}D + \overline{A}B\overline{D} + \overline{A}BC$$

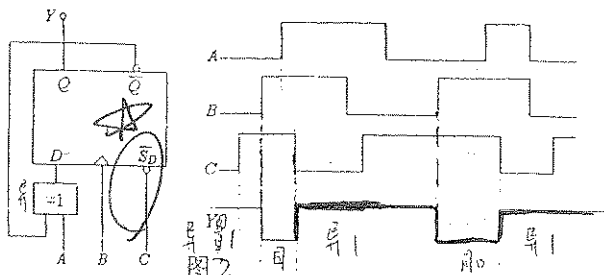
$$= \overline{A}D + \overline{A}B\overline{D} + \overline{A}BC$$





得分

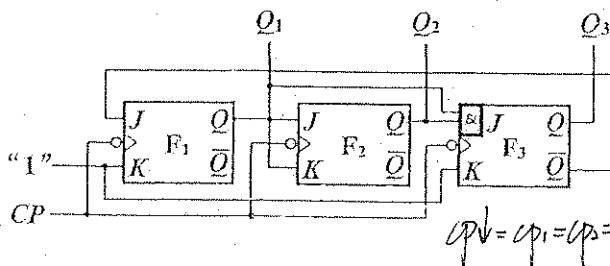
五、如图 2 所示电路和波形，试根据 A、B、C 的波形画出 Y 的波形。(6 分)

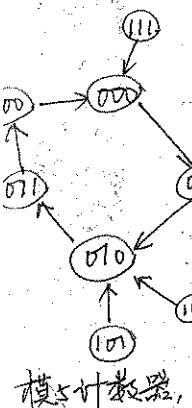


$Q_m = 00A$   
 $Y = Q^{n+1} = (\bar{Q}^n \oplus A) B$   
 注意以 0 为 0 时置 1，为 1 时不置数 (保持)

得分

六、分析图 3 所示的时序电路。写出电路的激励方程和状态方程；画出完整的状态转移图；画出时序图(至少画 6 个时钟周期)。

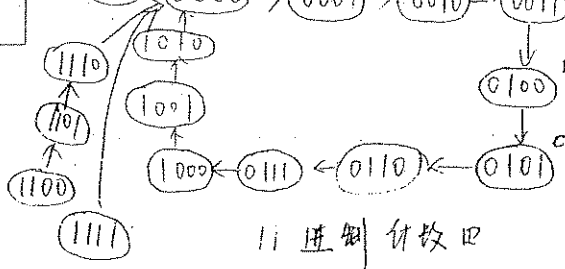
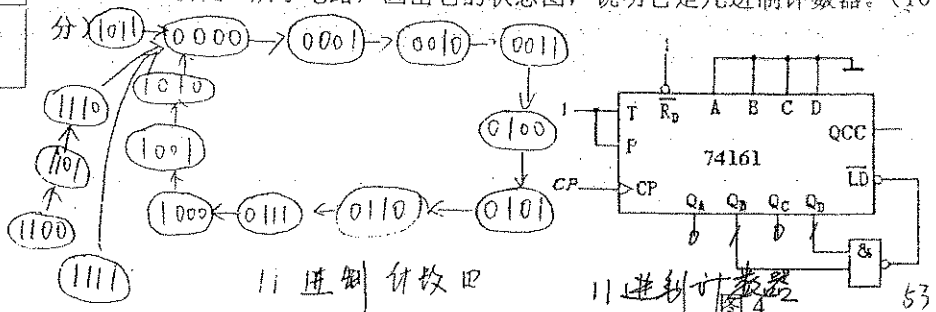


$$\begin{matrix} Q_2^n & Q_1^n & Q_0^n \\ 0 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 1 & 0 \\ 0 & 1 & 1 \\ 1 & 0 & 0 \\ 1 & 0 & 1 \\ 1 & 1 & 0 \\ 1 & 1 & 1 \end{matrix}$$


模 5 计数器，具有自启动性。

得分

七、试分析图 4 所示电路，画出它的状态图，说明它是几进制计数器。(10 分)

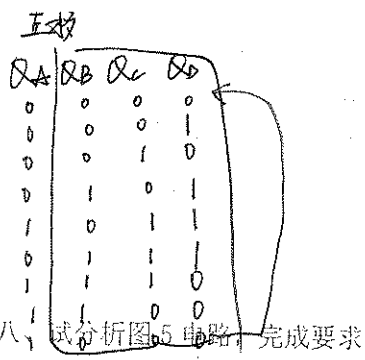


11 进制计数器

11 进制计数器

自觉遵守考试规则，诚信考试，绝不作弊

得分



八、试分析图 5 电路，完成要求 1 和要求 2。(10 分)

1、74194 的状态转移表为：

$Q_D = F = 10111000$

Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>
0	0	0
1	0	0
0	1	0
1	0	1
1	1	0
1	1	1
0	1	1
0	0	1

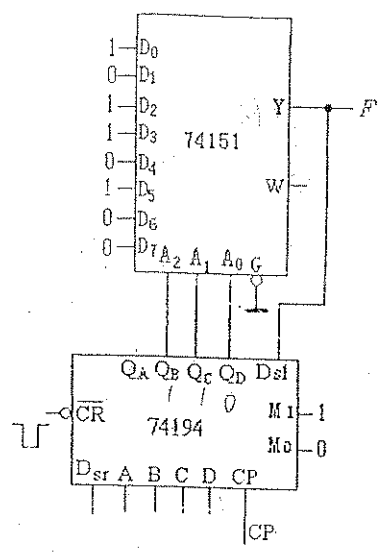


图 5

2、F 端输出的序列信号为：

$F = 10111000$

得分

九、ROM 的阵列如图 6 所示，试列出真值表，并说明其功能。

①该阵列的真值表为：

A	B	C	F <sub>1</sub>	F <sub>2</sub>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

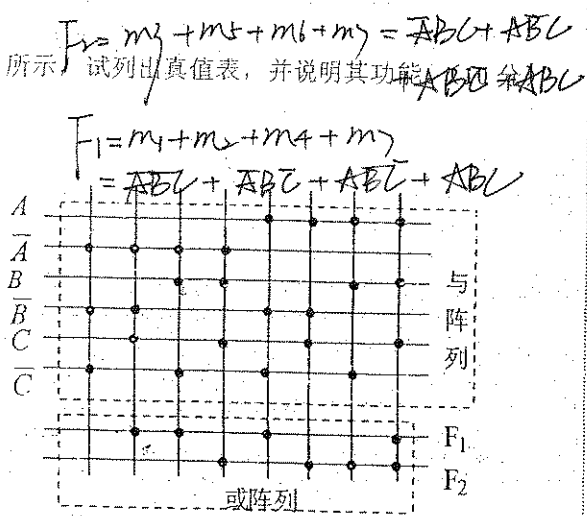


图 6

②该阵列实现的逻辑功能是 一位全加器

AB 为 加数 被加数  
C 为 低位 进位  
F<sub>1</sub> 为 本位 和  
F<sub>2</sub> 为 本位 进位

# 《 数字电路与逻辑设计 》

学院 \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	十	十一	总分
得分												

得分
----

## 一、填空题 (10 分, 每空 1 分)

- 表示一个最大的 3 位十进制数, 至少需要 10 位二进制数。  
 $2^4 = 16 > 10$
- 十进制数  $10.1199 = (2.C)_{16}$ 。
- 逻辑变量和函数只有 0、1 两种取值, 而且它们只是表示两种不同的逻辑状态。

- $n$  位二进制译码器有  $n$  个输入, 有 2<sup>n</sup> 个输出。
- 已知 Intel 2114 是 1K × 4 位的 RAM 集成芯片, 它有地址线 10 条, 数据线 4 条。
- 半导体存储器中一个字包含的二进制码元的位数称为 字长。
- 数据源的具体操作过程可用处理器明细表来说明, 它包括 操作表 和 状态变量表。

得分
----

## 二、选择题 (10 分, 每题 2 分)

- 下列码制中, 属于无权码的有 C。  
 A. 8421 码 B. 2421 码 C. 余 3 码 D. 631-1 码
- 若已知  $XY + YZ + XZ = XY + Z$ , 判断等式 恒成立。  
 $(X+Y)(Y+Z)(X+Z) = (X+Y)Z$  成立的最简单方法是依据以下规则 B。  
 A. 代入规则 B. 对偶规则 C. 反演规则 D. 互补规则
- 八位 DAC 电路可分辨的最小输出电压为 10mV, 则输入数字量为 (10000000)<sub>10</sub> 时, 输出电压为 B。  
 $10 \times 10^{-3} \times 10 = 0.1V = 100mV$   
 A. 2.56V B. 1.28V C. 1.27V D. 2.55V
- 衡量 A/D 和 D/A 转换器性能优劣的主要指标是 D。  
 A. 分辨率 B. 线性度 C. 功率消耗 D. 转换精度和转换速度
- 在 A/D 转换器中, 已知  $\Delta$  是量化单位, 若采用“四舍五入”方法划分量化电平, 则最大量化误差为 B  $\Delta$ 。  
 A. 1/4 B. 1/2 C. 1 D. 2

AB \ CD	00	01	11	10
00	0	0	0	1
01	0	0	0	1
11	0	0	0	0
10	0	0	0	0

$$A\bar{C}\bar{D} + B\bar{C}\bar{D}$$

得分
----

三、(5分)用卡诺图法化简  $F(A,B,C,D) = \sum m(0,2,6,8) + \sum \phi(9,15)$  为最简与或表达式。

CD \ AB	00	01	11	10
00	1			1
01				1
11			1	
10	1	1		

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D}$$

得分
----

四、(5分)写出图1中  $F(A,B,C,D)$  的最简与或表达式。

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = D = BC + BD$$

$$AB=00 \quad F=D$$

$$AB=01 \quad F=C$$

$$AB=10 \quad F=D$$

$$AB=11 \quad F=C$$

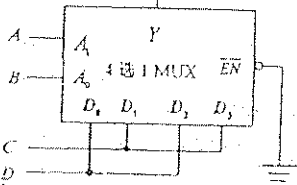


图1

$$EN=0$$

$$F = \bar{A}\bar{A}\bar{D} + \bar{A}\bar{A}\bar{D} + \bar{A}\bar{A}\bar{D} + \bar{A}\bar{A}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

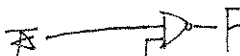
$$F = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}\bar{D}$$

AB \ CD	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	0
10	0	0	0	0

2. (5分) 某汽车驾驶员培训班进行结业考试，有三名评判员，其中A为主评判员，B和C为副评判员。在评判时按照少数服从多数原则通过，但只要主评判员认为合格就算通过。在双轨输入条件下，试用最少与非门实现该逻辑电路。

$$\bar{B}\bar{D} + \bar{B}\bar{C}$$

$$F = \bar{A} + \bar{B}\bar{C} = \bar{A} \cdot \bar{B}\bar{C}$$



得分

五 (6分) 在图2所示电路中,  $F_1$  是 JK 触发器,  $F_2$  是 D 触发器, 起始态均为 0, 试画出在 CP 操作下  $Q_1$ 、 $Q_2$  的波形。

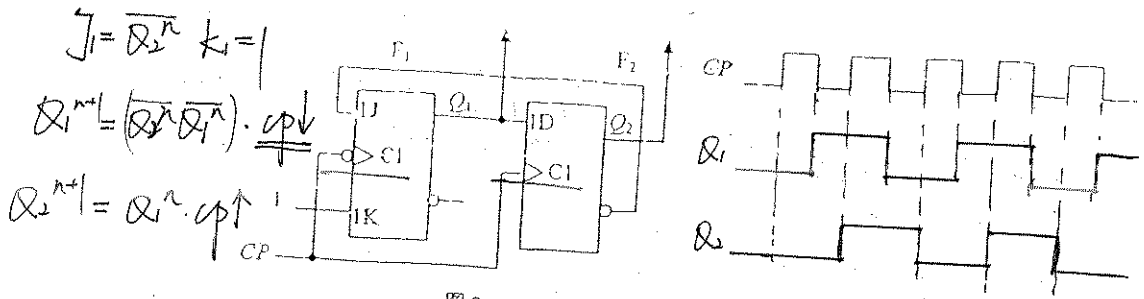


图2

得分

六、(10分) 用 74161 组成的电路如图3所示, 画出状态转移表并判断计数器的模值。

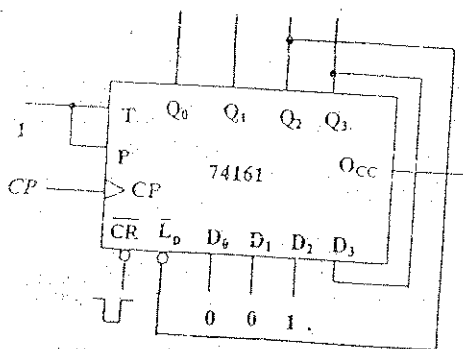


图3

	$Q_3$	$Q_2$	$Q_1$	$Q_0$
→ 0	0	0	0	0
1	0	1	0	0
2	0	1	0	1
3	0	1	1	0
4	0	1	1	1
5	1	0	0	0
6	1	1	0	0
7	1	1	0	1
8	1	1	1	0
9	1	1	1	1

模10计数器

得分

七、(10分) 电路如图4所示。

- (1) 列出状态转移表;
- (2) 写出输出 z 端的序列。

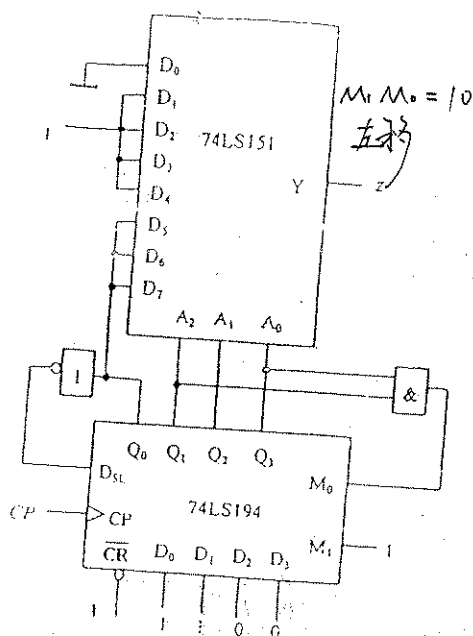


图 4

$Q_0$	$Q_1$	$Q_2$	$Q_3$	$Z$
0	0	0	0	0
0	0	0	1	1
0	0	1	1	1
0	1	1	1	0
1	1	0	0	1
1	0	0	0	0
0	0	0	0	0

$M_1 M_0 = 10$  左移  $\rightarrow M_1 M_0 = 11$  右移

$Z = 0110$

自觉遵守考场规则，诚信考试，绝不作弊。

得分

八、(10分) 试设计一电动机控制电路。要求该电路有两个控制输入端  $X_1$  和  $X_2$ ，只有在连续两个或两个以上的时钟脉冲作用期间，两个输入都一致时，电动机才转动。画出状态转移图。

格雷码：一组数的编码中，任意两个相邻的数只有1位二进制数不同。

## 《数字电路与系统 A》

院(系)	班级	学号	姓名		
题号	一	二	三	四	总分
得分					

得分
----

一、填空题 (20分) (每空1分)

1. (0010 0100 1000)  $_{8421BCD}$  = (24.5)  $_{10}$ 。(算2空)

2. 一个四位二进制的初始状态为0011，经过7个计数脉冲后，若该计数器按格雷码变化。则其状态为0100；按余3BCD码变换时状态为1010。

3. 逻辑函数通常有真值表、代数表达式、卡诺图、等描述形式。

4. 函数  $F(A, B, C, D) = \sum_m(0, 1, 2, 3, 4, 5, 6)$  的反演式为  $\sum_m(7, 8, 9, 10, 11, 12, 13, 14, 15)$ 。对偶式为  $\sum_m(0, 1, 2, 3, 4, 5, 6, 7, 8)$ 。

5. 函数  $F(A, B, C) = 1 \oplus A \oplus BC$  的最小项表达式为  $F = \sum_m(0, 1, 2, 7)$ 。

6. 冒险是由于一个输入信号级数不同而引起的冒险。冒险是由多个输入信号同时变化的瞬间由于变化的快慢不同引起的。这两种冒险都可以通过加取样脉冲方法很好地消除。

7. 由4个DFF构成的最基本的扭环形计数器的结构特点是反码反馈，且预置在全0状态，电路有2个循环。

8. 8位D/A转换器当输入数字量10000000为5V，若输入数字量只有最低位为1，则输出电压为  $5/2^7$  V；当输入为10001000，则输出电压为  $(2^7 + 2^3)/2^7 \times 5$  V。

9. 74LS161、74LS160和74LS163均为常用的加法计数器。与74LS161之功能相比，不同之处在于74LS160为同步清零，74LS163为十进制计数器。

得分
----

二、选择题 (10分) (每题2分)

1. 关于半导体存储器的描述，下列哪种说法是错误的？(D)

- A. RAM 读写方便，但一旦掉电，所存储的内容就会全部丢失 B. ROM 掉电以后数据不会丢失 C. RAM 可分为静态 RAM 和动态 RAM D. 动态 RAM 不必定时刷新

2. 已知某存储器芯片有地址线 12 条, 数据线 8 条, 则该存储器的存储容量是 (D) 位。

- A.  $1024 \times 8$  B.  $4096 \times 4$  C.  $2048 \times 8$  D.  $4096 \times 8$

3. 有一个 DAC 电路,  $n=8$ , 其分辨率是多少? (A)

- A. 0.392% B. 0.392 C. 0.5% D. 0.5

4. 一个 8 位逐次逼近式 ADC 电路, 转换时间小于 200ns, 则时钟周期  $T_{CP}$  应为多少? (C)

- A. 80ns B. 40ns C. 20ns D. 10ns

(n+1)  $T_{CP} = 200$  ns ASM 图中每个 ASM 块必须包含的项是 (B)

- A. 传输框 B. 状态框 C. 条件框 D. 判断框

$T_{CP} = 200$  ns

得分

### 三、电路分析 (50 分)

1. (14 分) 已知下图的时序逻辑电路, 假设触发器的初始状态均为 "0", 试分析: (1) 写出驱动方程、状态方程、输出方程。 (2) 画出状态转换图, 指出是几进制计数器。 (3) 说明该计数器能否自启动。

$$J_1 = \overline{Q_2} \overline{Q_3} \quad K_1 = 1$$

$$Q_1^{n+1} = \overline{Q_2} \overline{Q_3} \overline{Q_1} \cdot \uparrow \text{CP}$$

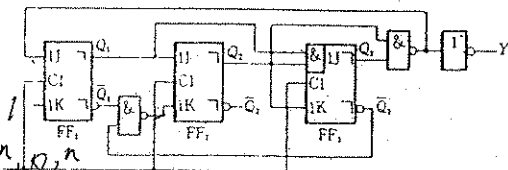
$$J_2 = Q_1 \quad K_2 = \overline{Q_1} \overline{Q_2} = \overline{Q_1 + Q_2}$$

$$Q_2^{n+1} = (Q_1 \overline{Q_2} + \overline{Q_1} \overline{Q_2} Q_2) \cdot \uparrow \text{CP}$$

$$J_3 = Q_1 \overline{Q_2} \quad K_3 = Q_2$$

$$Q_3^{n+1} = Q_1 \overline{Q_2} \overline{Q_3} + \overline{Q_1} \overline{Q_2} Q_3$$

$$Y = Q_1 \overline{Q_2} Q_3$$



$$J_1 = 1 \quad K_1 = 1$$

$$J_2 = Q_1 \quad K_2 = \overline{Q_1} \overline{Q_2}$$

$$J_3 = Q_1 \overline{Q_2} \quad K_3 = Q_2$$

$$Q_1^{n+1} = \overline{Q_2} \overline{Q_3} \overline{Q_1}$$

$$Q_2^{n+1} = Q_1 \overline{Q_2} + \overline{Q_1} \overline{Q_2} Q_2$$

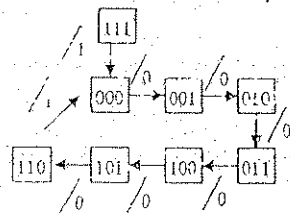
$$Q_3^{n+1} = Q_1 \overline{Q_2} \overline{Q_3} + \overline{Q_1} \overline{Q_2} Q_3$$

$$Y = Q_1 \overline{Q_2} Q_3$$

$Q_3$	$Q_2$	$Q_1$	$Y$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

(2)

3. 分  
(有效循环 2 分)  
(无效状态 0.5 分)  
(输入条件 0.5 分)



能自启动 7 进制

2 分 七进制计数器。

(3) 1 分 能自启动。

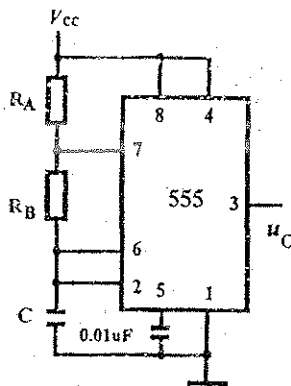
2. (16 分) 下图所示是 555 定时器、16\*4 位 ROM 和同步十六进制加法计数器 74LS161 组成的脉冲分频电路, ROM 中的数据见表所示。要求: (1) 说明 555 定时器构成多谐振荡器电路; (2) 说明 74161 构成多少进制计数器是采用了置 "0" 法 (置最小数法、置



$$T = T_H + T_L = 0.7(R_A + 2R_B)C$$

得分

九、(7分) 在图5所示555定时器构成的多谐振荡器中, 设  $R_A = R_B = 5k\Omega$ ,  $C = 960pF$ . 试求输出波形的振荡频率  $f$  及占空比  $q$ .



$$f = \frac{1}{T} = \frac{1.43}{(R_A + 2R_B)C}$$

$$q = \frac{T_H}{T} = \frac{R_A + R_B}{R_A + 2R_B}$$

图5

得分

十、(10分) 用 PLA 设计一个一位二进制数的比较电路。

- (1) 列出真值表;
- (2) 写出函数式;
- (3) 画出与、或阵列图。

Pro

自觉遵守考试规则, 诚信考试, 绝不作弊

得分

十一、(12分) 已知一个数字系统，它的 ASM 图如图 6 所示，请导出控制器的状态转移图。

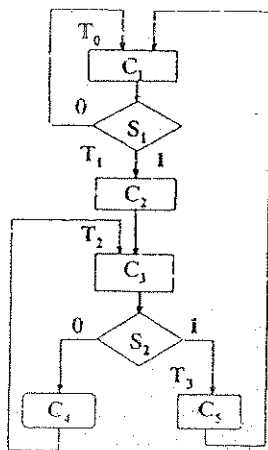
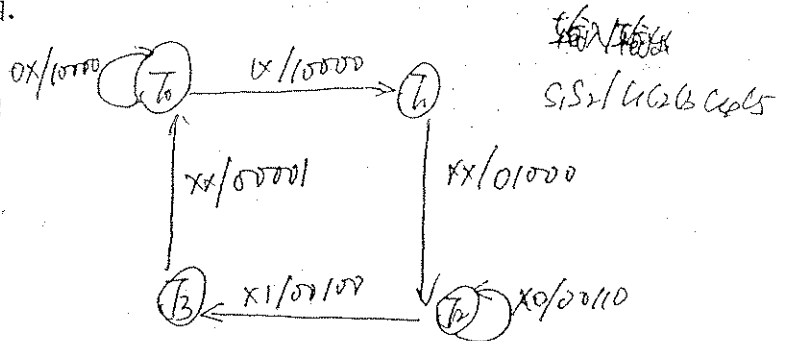
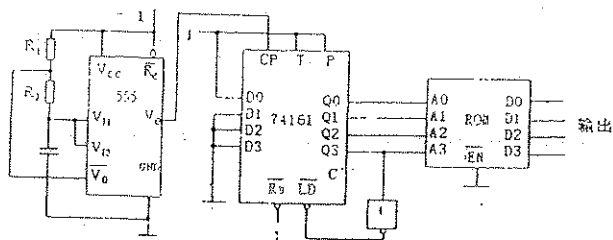


图 6

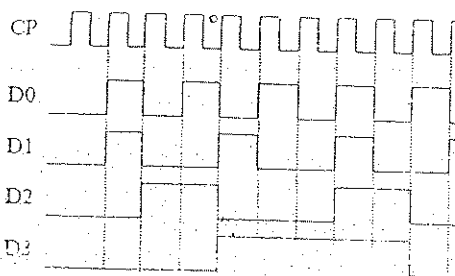
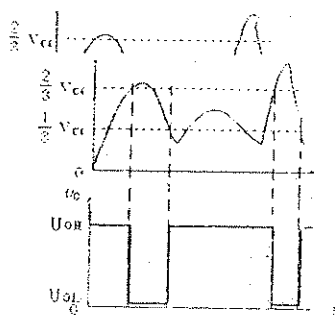
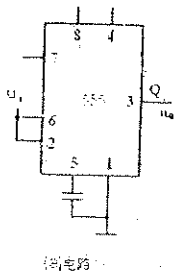


"0"法、置最大数法), 反馈状态分别为 (1000)<sub>2</sub>, 实现的模长为 9; (3) 试画出一个循环周期内信号连续作用下的  $D_3$ 、 $D_2$ 、 $D_1$ 、 $D_0$  输出的电压波形; (4) 若 555 定时器应用电路如图 1(a) 所示, 若输入信号  $u_i$  如图 2(b) 所示, 请画出  $u_o$  的波形。(保留作图痕迹)

地址输入				数据输出			
$A_3$	$A_2$	$A_1$	$A_0$	$D_3$	$D_2$	$D_1$	$D_0$
0	0	0	0	1	1	1	1
0	0	0	1	0	0	0	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	1	0	1	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	0	0
1	0	0	0	1	1	1	1
1	0	0	1	1	1	0	0
1	0	1	0	0	0	0	1
1	0	1	1	0	0	1	0
1	1	0	0	0	0	0	1
1	1	0	1	0	1	0	0
1	1	1	0	0	1	1	1
1	1	1	1	0	0	0	0



答: (3) (4).



#### 四、设计题 (40 分)

1. (10 分) 已知原始状态转移表如下表所示, 填隐含表, 列出等价对及最大等价类。

等价对: AC、AD、BE、CD。

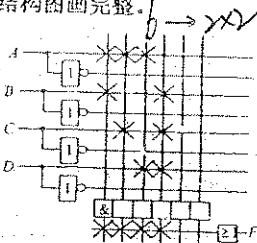
最大等价类:

ACD、BE、F。

B	X				
C	AC ✓	X			
D	BE ✓ AC ✓	X	AC ✓		
E	X	CD ✓	X	X	
F	X	AD ✓ AF X	X	X	AC ✓ AF X
	A	B	C	D	E

S(t)	N(t)/Z(t)	
	X=0	X=1
A	B/0	C/1
B	D/1	A/0
C	E/0	C/1
D	E/0	A/1
E	C/1	A/0
F	A/1	F/0

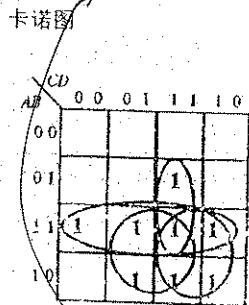
2. (12 分) 在一个射击游戏中, 射手可以打四枪: 一枪打鸟 (A), 一枪打鸡 (B), 一枪打鸭 (C), 一枪打兔子 (D)。规则是命中不少于两枪 (其中有一枪必须是鸟) 或命中不少于三枪者得奖。假设: 命中和得奖均用“1”表示。列真值表, 写出表示得奖的最小项函数表达式。并用 PLA 实现该电路, 且要求电路最简 (用卡诺图法化简), 并将图中 PLA 的阵列结构图画完整。



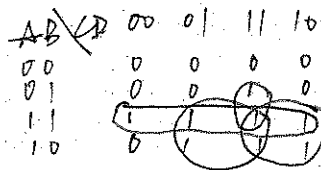
答: 真值表

ABCD	F
0000	0
0001	0
0010	0
0011	0
0100	0
0101	0
0110	0
0111	1
1000	0
1001	1
1010	1
1011	1
1100	1
1101	1
1110	1
1111	1

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



$$F = AB + AC + AD + BCD$$



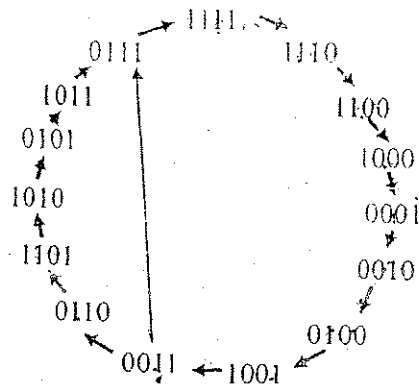
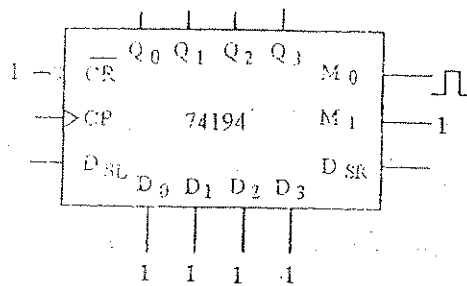
$$F = AB + AC + AD + BCD$$

AB	C	D	F
00	0	0	0
01	0	0	0
11	0	0	0
10	0	0	0

3. (8 分) 试用 74194 设计一个 M=10 的序列码发生器, 要求: 写出反馈函数  $f$ , 作状态转移图 (设初态为 1111), 确定起跳状态, 写出  $D_{SL}$  的能自启动的表达式, 并完成 74194 的连线 ( $D_{SL}$  端口除外)。

答:  $f = Q_3 \oplus Q_2$

111100010011010



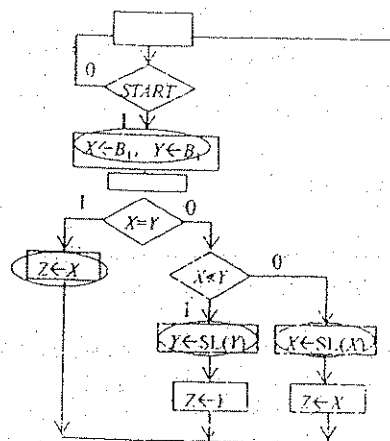
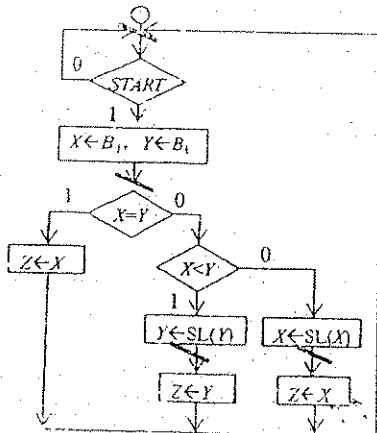
起跳状态为: 0011,

$15 - 10 = 5$

$D_{SL} = \overline{Q_3} \oplus \overline{Q_2} \oplus \overline{Q_3} \overline{Q_2} Q_1 Q_0 \oplus \overline{Q_3} \overline{Q_2} \overline{Q_1} \overline{Q_0}$

1111000100  
010011110  
1101011010

4. (10分) 已知一个数字系统, 它有三个寄存器 X、Y、Z, 它的算法流程图如图所示, 请导出状态数最少的 ASM 图。





# 《数字电路与逻辑设计》

学院 \_\_\_\_\_ 班级 011001 学号 1101010101 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	总分
得分										

得分	
----	--

一、填空题 (每空 1 分)

1.  $(000100000111)_{8421BCD} = (153)_{10} = (9B)_{16}$

2. 函数  $F = AD + (C + D)AB$ , 其反函数和对偶函数分别为 (不必化简):

$$F' = (A + \bar{D})(\bar{C} + \bar{D} + \bar{A} + \bar{B})$$

$$F = (A + \bar{D})(\bar{C} + \bar{D} + \bar{A} + \bar{B})$$

3. 在组合电路中, 逻辑冒险产生的原因是由于 输入信号经过的路径不同 而引起的, 判别逻辑冒险的主要方法有 卡诺图判别 和 代数法判别, 消除逻辑冒险的措施是 加冗余项。

4. 若时序电路的当前输出既和电路的当前输入有关, 又与电路的当前状态有关, 这种电路称之为 米利型 时序电路; 另一种仅与当前状态有关, 而与当前输入信号无直接关系的电路称之为 摩尔型 时序电路。

5. 现欲构成一个  $2K \times 8$  的静态存储器, 需要用 4 片  $1K \times 4$  的 RAM2114 芯片, 应采用 并联扩展 方式, 该静态存储器有 11 根地址线。

6. 方波信号的占空比是 50%。

7. PLD 基本结构中除输入、输出电路外, 主要包括 与门阵列 和 或门阵列。

8. 控制器的构成主要包括 组合电路 和 存储电路 (或 组合逻辑电路 和 存储电路)。

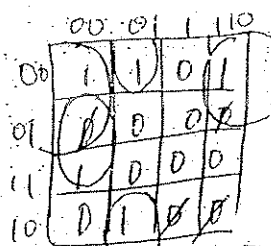
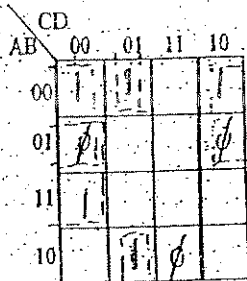
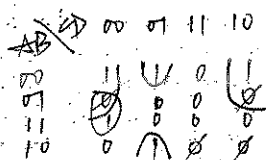
得分

二、函数  $F(A,B,C,D) = \sum_m(0,1,2,9,12) + \sum_d(4,6,10,11)$ ，试用卡诺图求其最

简与或式，并用两级与非门电路实现之。

(10分)

卡诺图：



$$\bar{A}\bar{B} + \bar{B}\bar{C} + \bar{B}\bar{C}D$$

$$F = \bar{B}\bar{C}D + \bar{A}\bar{B} + \bar{B}\bar{C}D$$

$$F = \bar{B}\bar{C}D + \bar{A}\bar{B} + \bar{B}\bar{C}D$$

最简与或式：

两级与非门逻辑电路图：

$$F = \bar{A}\bar{B} + \bar{B}\bar{C} + \bar{B}\bar{C}D$$

$$F = (A+D) \cdot (B+C+D) \cdot (B+C+\bar{D})$$

$$= \bar{A}\bar{B} \cdot \bar{B}\bar{C} \cdot \bar{B}\bar{C}D$$

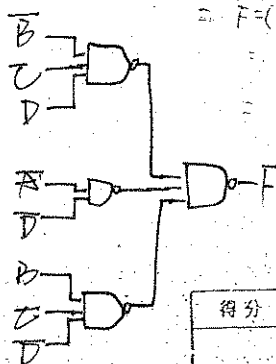
$$= \bar{A}\bar{B} \cdot \bar{B}\bar{C} \cdot \bar{B}\bar{C}D$$

$$= \bar{A}\bar{B} \cdot \bar{B}\bar{C} \cdot \bar{B}\bar{C}D$$

$$F = \bar{A}\bar{B} + \bar{B}\bar{C} + \bar{B}\bar{C}D$$

$$= (A+D) \cdot (B+C+D) \cdot (B+C+\bar{D})$$

$$= (\bar{A} \cdot \bar{D}) + (\bar{B} \cdot \bar{C} \cdot \bar{D}) + (\bar{B}\bar{C}D)$$



得分

三、计算机的各外部设备均分配有一个地址，中央处理器地址总线给出地址

码并通过地址译码器对这些外部设备进行管理。图1中的  $U_1$ 、 $U_2$  是受管理

的两个设备，当  $\overline{CS}_1$  (或  $\overline{CS}_2$ ) 为 0 时，设备  $U_1$  (或  $U_2$ ) 占据数据总线。

图中设备  $U_1$  和  $U_2$  的地址各为多少？

(10分)

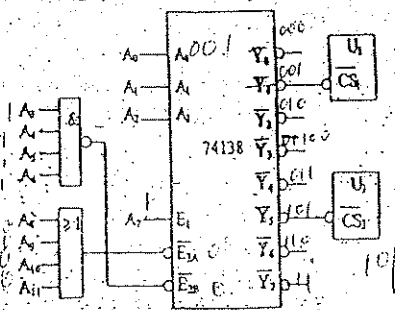
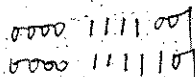


图1



解: 由题所述正常工作,

要就有  $A_4-A_6$  为 0,  $A_7$  为 1,  $A_0-A_3$  为 1

当选中  $U_1$  时,  $A_4-A_6$  为 001, 当选中  $U_2$  时,  $A_4-A_6$  为 101

$U_1$  地址为 0000 1111 001

$U_2$  地址为 0000 1111 101

得分

四、由移位寄存器 74194 和 3 位 DAC 组成的电路如图 2 所示, 3 位 DAC 的

输出为:  $u_o = \frac{U_{REF}}{2^3} \sum_{i=0}^2 D_i 2^i$ ; 其中  $U_{REF} = 8V$ , 试画出:

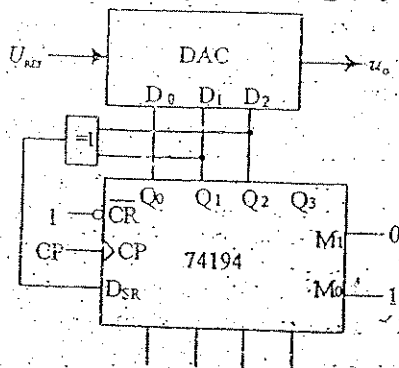
(1) 电路的  $Q_0 Q_1 Q_2$  状态转移图, 并讨论其自启动性;

(2) 当  $Q_0 Q_1 Q_2$  的初始状态为 111 时,  $Q_0$ 、 $Q_1$ 、 $Q_2$  和  $u_o$  的波形图。

(12分)

解: )

cp	$Q_2$	$Q_1$	$Q_0$
0	1	1	1
1	0	1	1
2	0	0	1
3	1	0	0
4	0	1	0
5	1	0	1
6	1	1	0
7	1	1	1



当  $Q_0 Q_1 Q_2$  为 000 时, 初始为 000

电路无自启动性

状态转移图如下:

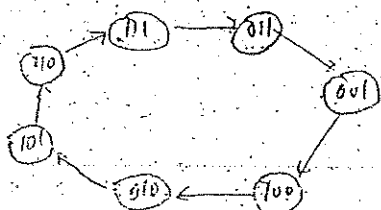
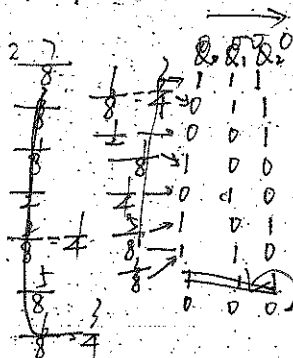


图 2

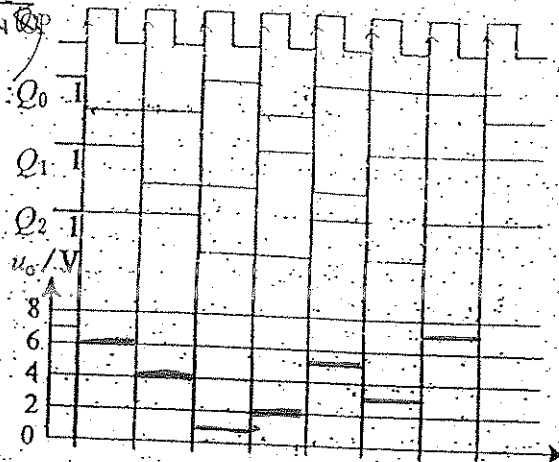


不存在自启动性

$Q_0$ 、 $Q_1$ 、 $Q_2$  和  $u_o$  的波形图

$X=0$  时,  $Y=F_1 = \overline{Q_0 Q_2}$

$Q_3$	$Q_2$	$Q_1$	$Q_0$
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1



得分

五、由一片集成计数器 74161 与一片 4 选 1 的数据选择器 74153 构成的一个可控计数器, 如图 3 所示,  $X$  是输入控制信号, 试分析电路的逻辑功能。

(12 分)

当  $X=0$  时,  $Y=F_1$ , 则  $\overline{L_b}=F_1$

$F_1 = \overline{Q_3 Q_2}$ ,  $\therefore \overline{L_b} = \overline{Q_3 Q_2}$

$Q_3$	$Q_2$	$Q_1$	$Q_0$	$\overline{L_b}$
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

此时 74161 为模为 8 的计数器

当  $X=1$  时,  $Y=F_2$ ,  $\overline{L_b}=F_2 = \overline{Q_3 Q_0}$

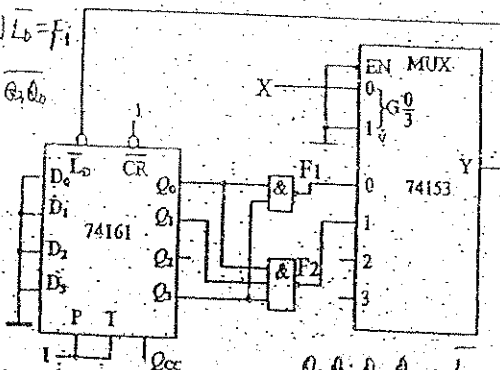


图 3

$Q_3$	$Q_2$	$Q_1$	$Q_0$	$\overline{L_b}$
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

此时 74161 为

模为 12 的计数器

$X=0$  时, 计数模为 8

$X=1$  时, 计数模为 12

# 《 数字电路与逻辑设计 》

院(系)\_\_\_\_\_ 班级\_\_\_\_\_ 学号\_\_\_\_\_ 姓名\_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分

## 一、填空选择题 (20 分, 每空 1 分)

1、触发器输出有 2 个, 互为 反函数 关系。触发器有 2 个稳态, 存储 8 位二进制信息要 8 个触发器。

2、完成数制转换,  $(10101111)_2 = \underline{15F}_{16} = \underline{(011010001)}_{8421BCD} = \underline{351}_{10}$

3、试直接写出对偶式和反演式,  $F = [(AB+C)D+E]B$ ,  $F' = [(A+B) \cdot C + D] \cdot \bar{E} + \bar{B}$   
 $[(A+\bar{B}) \cdot C + D] \cdot E + B$ ,  $\bar{F} = [(\bar{A}+B) \cdot \bar{C} + \bar{D}] \cdot \bar{E} + \bar{B}$

冒险按短暂尖峰极性的不同可分为 0 型冒险 和 1 型冒险, 按产生短暂尖峰的原因可分为 逻辑冒险 和 功能冒险, 消除竞争冒险的方法有 接入滤波电容, 增加多余项 和 加取样脉冲。

5、三极管作为开关时工作区域为 饱和区 和 截止区。

6、串行加法器的进位信号采用 逐位 (超前, 逐位) 传递, 并行加法器的进位信号采用 超前 (超前, 逐位) 传递。

得分

## 二、试先用卡诺图化简为最简与或式, 并完全用与非门实现该函数

$$F(A,B,C,D) = \sum m(0,3,6,7,11,12)。(10 分)$$

解:

AB \ CD	00	01	11	10
00	1	0	0	0
01	0	0	0	0
11	0	0	1	0
10	0	0	0	1

$$F = \overline{ABC} + \overline{BCD} + \overline{ABCD} + \overline{ABCD}$$

$$= \overline{ABC} \cdot \overline{BCD} \cdot \overline{ABCD} + \overline{ABCD}$$

	CD			
	00	01	11	10
00	1		1	
01			1	1
11	1			
10			1	

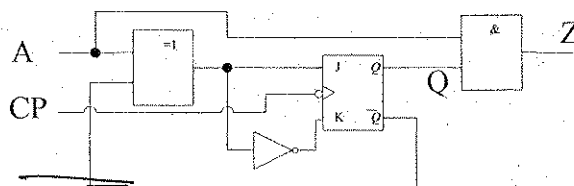
(3分)

$$F = \overline{A}BCD + A\overline{B}CD + \overline{A}CD + \overline{A}BC + \overline{B}CD \quad (3分)$$

$$F = \overline{\overline{A}BCD} \cdot \overline{\overline{A}BCD} \cdot \overline{\overline{A}CD} \cdot \overline{\overline{A}BC} \cdot \overline{\overline{B}CD} \quad (4分)$$

得分

三、试作出图中 Q 端和 Z 端的波形。设 Q 的初态为“0”。(8分)

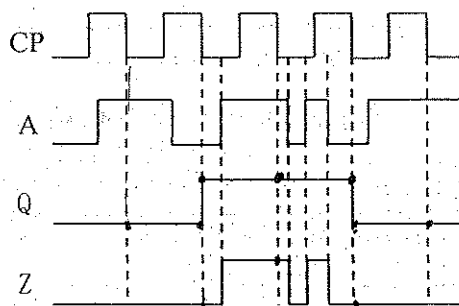


解:  $J = A \oplus Q^n$   $K = A \oplus Q^n$

$$Q^{n+1} = JQ^n + KQ^n$$

$$= (A \oplus Q^n) \cdot Q^n$$

$$Z = A \cdot Q^n$$



每个图形各 4 分。

得分

四、A/D 转换通常要经过哪几个步骤来完成, 并说明每个步骤含义。有一个 DAC 电路,  $n=8$ , 其分辨率是多少? (4分)

解: A/D 转换过程通常包括采样、保持、量化和编码四个步骤。(1分)

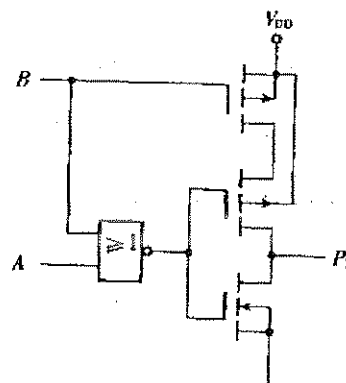
采样就是周期性地抽取模拟信号的瞬间值; 保持指在非采样点仍维持不变的模拟量输入; 量化就是将连续的模拟量离散为量化电平; 编码指为每一个量化电平进行二

进制“编号”。(2分)

分辨率 =  $1/(2^n - 1) = 1/(2^8 - 1) = 0.392\%$  (1分)

得分

五、写出 CMOS 电路的逻辑表达式。(4分)



解:

$$P_2 = \begin{cases} A & \text{当 } B = 0 \text{ 时;} \\ \text{高阻态} & \text{当 } B = 1 \text{ 时;} \end{cases} \quad (4 \text{ 分})$$

得分

六、GAL16V8 每个输出最多可有多少个乘积项? 如要求用 GAL16V8 来实现包含 9 个乘积项的函数  $F = PT1 + PT2 + PT3 + PT4 + PT5 + PT6 + PT7 + PT8 + PT9$ , 怎么办? (8分)

解:

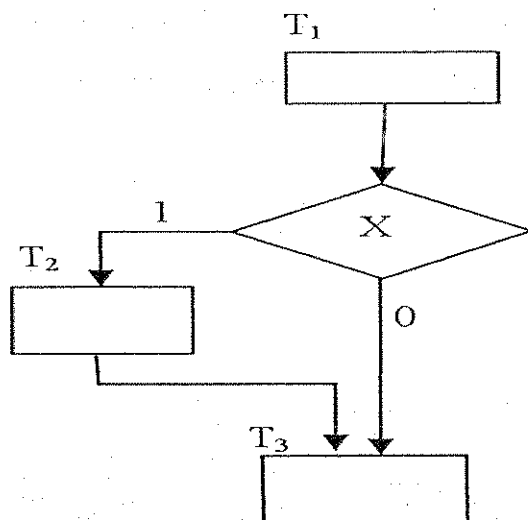
GAL16V8 每个输出最多可有 8 个乘积项。令  $F1 = PT1 + PT2 + PT3 + PT4 + PT5 + PT6 + PT7$ , 用 2 个 OLMC 来实现函数 F (此时 GAL16V8 的 OLMC 工作在反馈组合输出模式, 最多能实现 7 个乘积项相加), 一个 OLMC 实现 7 个乘积项相加 (即函数 F1), 从相应的芯片引脚输出并反馈到与阵列, 使 F1 作为一个输入项, 另一个 OLMC 实现 F1 和 PT8、PT9 相加, 从相应的芯片引脚输出, 从而实现函数 F。(8分)

自觉遵守考试规则，诚信考试，绝不作弊

得分

七、如果  $X=1$ ，控制器从状态  $T_1$  变到状态  $T_2$ ，然后变到状态  $T_3$ ；如果  $X=0$ ，控制器从状态  $T_1$  变到状态  $T_3$ 。试画出满足上述状态转换要求的数字系统的 ASM 图。（10 分）

解：



(10 分)

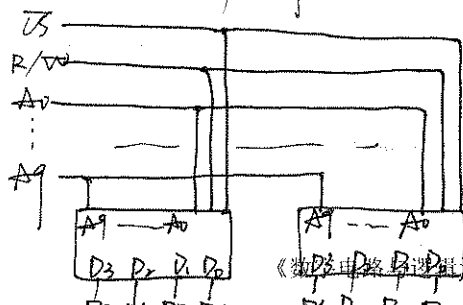
得分

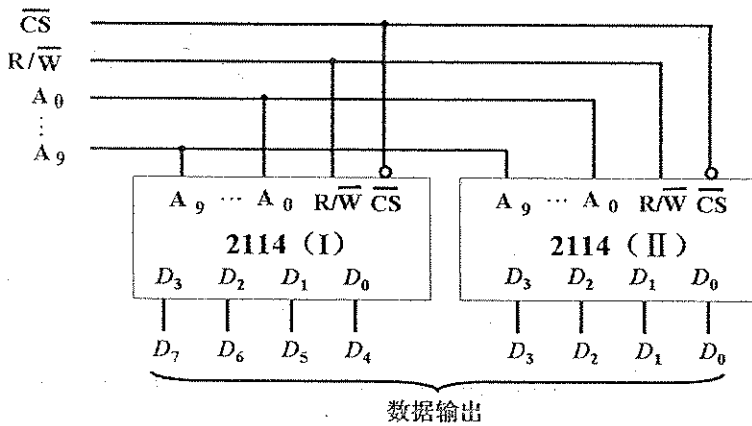
八、2114RAM ( $1024 \times 4$  位) 的存储器为  $64 \times 64$  矩阵，它的地址输入线，行地址输入线，列地址输入线，输入/输出线各是多少条？每条列选择输出线同时接几位？用 2114 构成  $1K \times 8$  的静态存储器，画出逻辑图。（6 分）

解：

- 地址输入线 10 条； (1 分)
- 行地址输入线 6 条； (1 分)
- 列地址输入线 4 条； (1 分)
- 输入输出线 4 条； (1 分)
- 每条列选输出线同时接四位。 (1 分)

给定 10 位地址线即会有 4 位输出  
因为每列选择线连 4 位





(1 分)

得分

九、试用 74194 设计序列信号发生器产生 1110010, .....序列码, 且能自启动。(10 分)

解: 列状态转移表:

输出序列码

$Q_1$	$Q_2$	$Q_3$	$D_{SL}$
1	1	1	0
1	1	0	0
1	0	0	1
0	0	1	0
0	1	0	1
1	0	1	1
0	1	1	1

	$Q_2 Q_3$	00	01	11	10
$Q_1$	0	$\phi$	0	1	1
	1	1	1	0	0

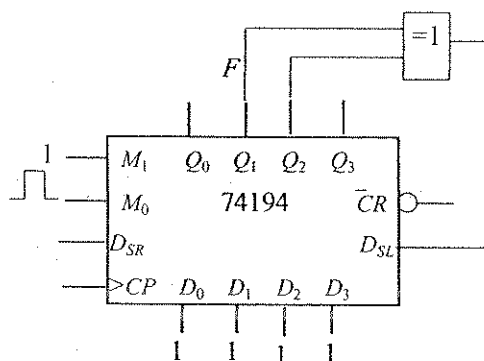
$D_{SL}$  的卡诺图

(3 分)

$$D_{SL} = \bar{Q}_1 Q_2 + Q_1 \bar{Q}_2 = Q_1 \oplus Q_2$$

$$D_{SL} = Q_1 \bar{Q}_2 + \bar{Q}_1 Q_2 = Q_1 \oplus Q_2$$

(3 分)



(4 分)

得 分

十、试用 74138 设计一个多输出组合网络，输入为 4 位二进制码 ABCD，输出为  $F_1$ ：ABCD 为 4 的倍数， $F_2$ ：ABCD 比 2 大。(10 分)

解：

由题意，各函数是 4 变量函数，故须将 74138 扩展为 4-16 线译码器，让 A、B、C、D 分别接 4-16 线译码器的地址端  $A_3$ 、 $A_2$ 、 $A_1$ 、 $A_0$ ，可写出各函数的表达式如下：

$$F_1(A, B, C, D) = \sum m(0, 4, 8, 12)$$

$$= \bar{m}_0 \bar{m}_4 \bar{m}_8 \bar{m}_{12}$$

$$= \bar{Y}_0 \bar{Y}_4 \bar{Y}_8 \bar{Y}_{12}$$

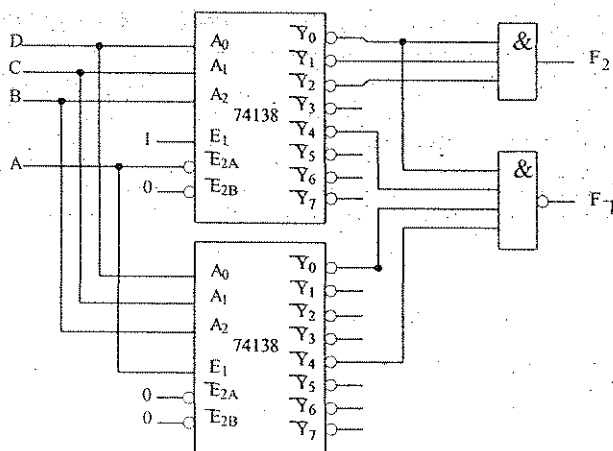
(3 分)

$$F_2(A, B, C, D) = \sum m(0, 1, 2)$$

$$= \bar{m}_0 \bar{m}_1 \bar{m}_2$$

$$= \bar{Y}_0 \bar{Y}_1 \bar{Y}_2$$

(3 分)



(4 分)

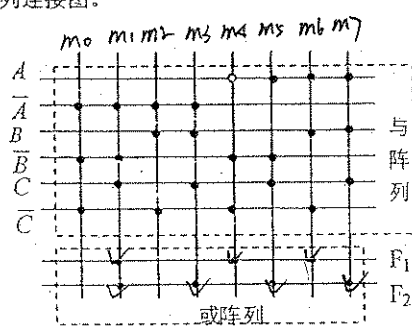


$$F_2 = \overline{A}BC + A\overline{B}C + \overline{A}\overline{B}C + ABC,$$

，列出真值表，并正确标出与阵列和或阵列连接图。

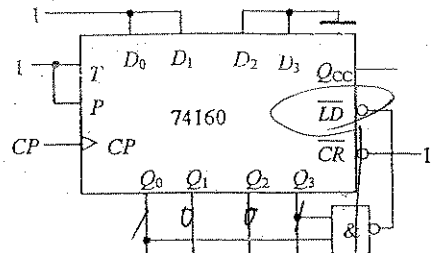
该阵列的真值表为：

A	B	C	F <sub>1</sub>	F <sub>2</sub>
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	1	0
1	1	1	0	1



任意高低位

CP ↑	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	0	0	1	1
1	0	1	0	0
2	0	1	0	1
3	0	1	1	0
4	0	1	1	1
5	1	0	0	0
6	1	0	0	1
7	0	0	1	1



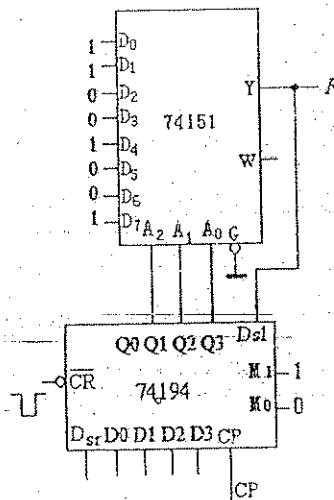
00 11  
01 00  
01 01  
01 10  
01 11  
10 00  
10 01

74160 异步清零  
N=6

置数法 M=7

八、试写出图示电路中 74194 输出端 Q<sub>0</sub> 处的序列信号

Q<sub>0</sub> Q<sub>1</sub> Q<sub>2</sub> Q<sub>3</sub>  
0 0 0 0  
0 0 1 1  
0 1 1 0  
1 1 0 0  
1 0 0 1  
0 0 1 1



经过 1 个 CP ↑ 启动之后 Q<sub>0</sub>=001100110011.....

九、十二、ROM 的阵列如图所示，试设计  $F_1 = \overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C$

自  
此  
至  
中  
考  
考  
试  
期  
间  
内  
不  
要  
答  
题  
装  
订  
线  
内  
不  
要  
答  
题

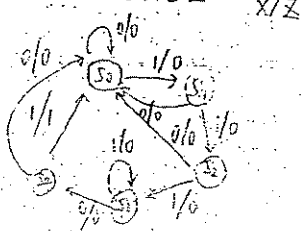
得分
----

六、画出 11101 序列检测器的原始状态转移图和原始状态转移表。设该串行序列检测器的输入序列为 X，输出序列为 Z，仅当输入 X 连续送进 11101 时，输出 Z 才出现 1，其它情况下都输出 0，序列不可重叠。（10 分）

例如：

X: 1 0 1 1 1 0 1 1 0 0 1  
Z: 0 0 0 0 0 0 0 1 0 0 0

原始状态转移图



原始状态转移表

S(i)	N(i) / Z(i)	
	X=0	X=1
S <sub>0</sub>	S <sub>0</sub> /0	S <sub>1</sub> /0
S <sub>1</sub>	S <sub>0</sub> /0	S <sub>2</sub> /0
S <sub>2</sub>	S <sub>0</sub> /0	S <sub>3</sub> /0
S <sub>3</sub>	S <sub>0</sub> /0	S <sub>4</sub> /1
S <sub>4</sub>	S <sub>0</sub> /0	S <sub>0</sub> /1

得分
----

七、由 555 定时器构成施密特反相器（除滤波电容外，不附加任何元件），只有 5V 和 6V 两路电源可供选择。问：（8 分）

- 若需要回差  $\Delta U_T = 2V$ ，则控制电压应从第几脚加入？电压值是多大？
- 若需要回差  $\Delta U_T = 2.5V$ ，则控制电压应从第几脚加入？电压值是多大？

(1) 同程差  $\Delta U_T = 2V$  时，控制电压从第 8 脚加入，电压值为 6V。

(2) 同程差  $\Delta U_T = 2.5V$  时，控制电压从第 5 脚加入，电压值为 5V。

得分
----

八、试用 PLA 实现一位全加器。输入为被加数 A、加数 B、进位输入 C，输出为本位和 X、进位输出 Y。请写出设计过程并将 PLA 阵列图画完整。（10 分）

A	B	C	X	Y
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

由真值表

Y卡诺图

A\BC	00	01	11	10
0			1	1
1	1	1	1	1

$$Y = BC + AC + AB$$

行

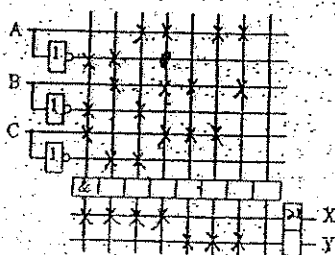
A	B	C	X	Y
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

X卡诺图

A\BC	00	01	11	10
0			1	1
1	1	1	1	1

X卡诺图

$$X = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$



得分
----

九、将图 4 所示的 ASM 图转换为等效的状态转换图。图中 S0-S3 为状态，X1、X2 为输入（略去了输出）。

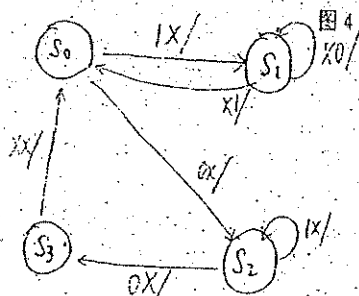
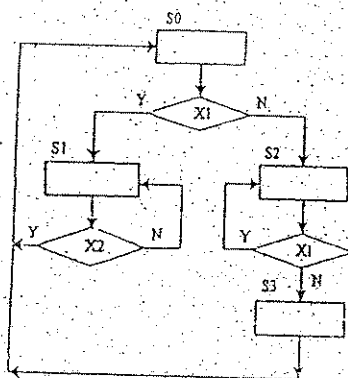
(8 分)

解：

以 1 代表 Y，0 代表 N

图如下

X1 X2 /



# 《数字电路与系统》

院(系) \_\_\_\_\_ 班级 \_\_\_\_\_ 学号 \_\_\_\_\_ 姓名 \_\_\_\_\_

题号	一	二	三	四	五	六	七	八	九	总分
分数										

得分

一、填空题 (每空 2 分 共 20 分)

1.  $(110101.1011)_2 = (55.54)_{10} = (35.B)_{16}$

2.  $(95)_{10} = (10010101)_{210} = (5A)_{16}$

3.  $(11001000)_{210} = (95)_{10}$

4. 逻辑函数常用的描述方法有: 真值表, 逻辑表达式, 逻辑图, 波形图, 卡诺图

5. 设两个 OC 门的输出函数分别为  $F_1$  和  $F_2$ , 并联后总输出  $F = F_1 \cdot F_2$ , 并称这种连接的逻辑关系是 与 逻辑。

得分

二、逻辑代数及逻辑函数的化简 (每小题 2 分 共 8 分)

1. 用逻辑代数公式将下列函数化简成最简的“与或”式。

$$Y = (A+B)(A+B+C)(\bar{A}+C)(B+C+D)$$

$$Y' = AB + ABC + \bar{A}C + BCD$$

$$= AB + \bar{A}C + BCD + BC$$

$$= AB + \bar{A}C$$

$$Y = (A+B)(\bar{A}+C) = \bar{A}B + AC + AB$$

$$(A+B)(\bar{A}+C)(B+C+D)$$

$$= \bar{A}B + AC$$

$$= (\bar{A}B + AC)(B+C+D)$$

$$= \bar{A}B + AC + \bar{A}BD + \bar{A}CD + ABC + ACD$$

$$= \bar{A}B + AC$$

2. 直接写出下列各函数的对偶式  $Y'$  和反演式了。

$$Y = (A+B)(B+C)(\bar{C}+AD)$$

$$Y' = AB + BC + \bar{C}(A+D)$$

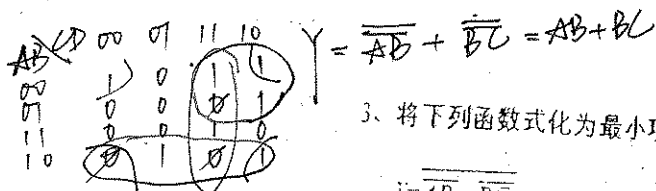
$$Y' = (\bar{A}+B)(\bar{B}+C)(\bar{C}+AD)$$

$$Y = \overline{AB + BC + \bar{C}(A+D)} = (\bar{A} + \bar{B})(\bar{B} + \bar{C})(\bar{C} + \bar{A} + \bar{D})$$

$$Y = (\bar{A} + \bar{B})(\bar{B} + \bar{C})(\bar{C} + \bar{A} + \bar{D})$$

(数字电路与系统) 试卷 (B) 第 1 页 共 6 页

$$\overline{A}B + \overline{B}\overline{C} + \overline{A}C + CD$$



3. 将下列函数式化为最小项表达式:

$$Y = \overline{A}B + \overline{B}C = AB + BC = ABC + AB\overline{C} + \overline{A}BC = \sum_m(3, 6, 7)$$

4. 用卡诺图将下列函数化简

$$Y = \sum (0, 2, 3, 6, 9, 10, 15) \text{ 任意项为 } m_7 + m_8 + m_{11} = 0$$

$$Y = (\overline{A}B)(\overline{B} + \overline{C})$$

$$= \overline{A}B + \overline{B} + \overline{C}$$

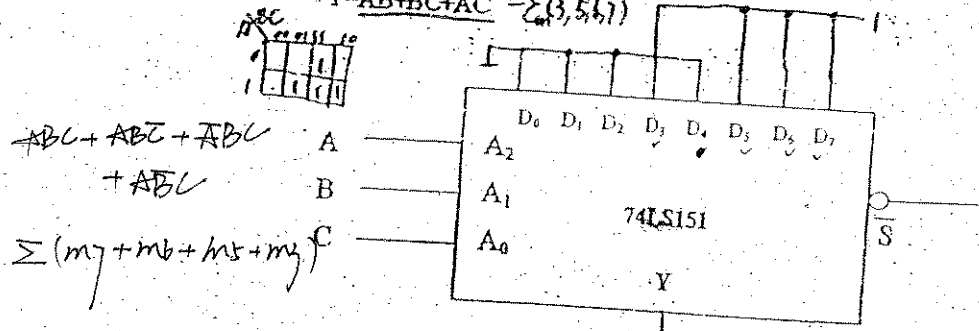
$$= \overline{A}B + BC$$

$$= ABC + AB\overline{C} + \overline{A}BC$$

得分 = 三、组合逻辑电路的分析和设计。(每小题 8 分 共 32 分)

1. 用 8 选 1 数据选择器 74LS151 实现逻辑函数。

$$Y = \overline{A}B + BC + AC = \sum_m(3, 5, 6, 7)$$



$$Y = \overline{A}B + BC + AC$$

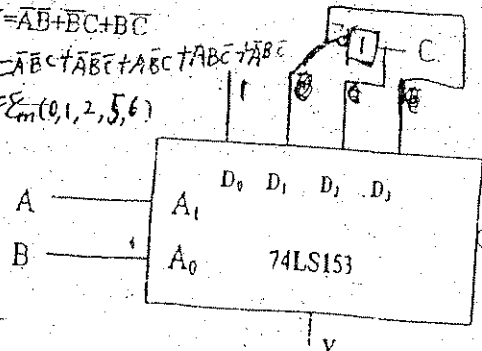
$$= \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + ABC + \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + ABC$$

2. 用 4 选 1 数据选择器 74LS153 实现逻辑函数。

$$Y = \overline{A}B + BC + AC$$

$$= \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + ABC + \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + ABC$$

$$= \sum_m(0, 1, 2, 5, 6)$$



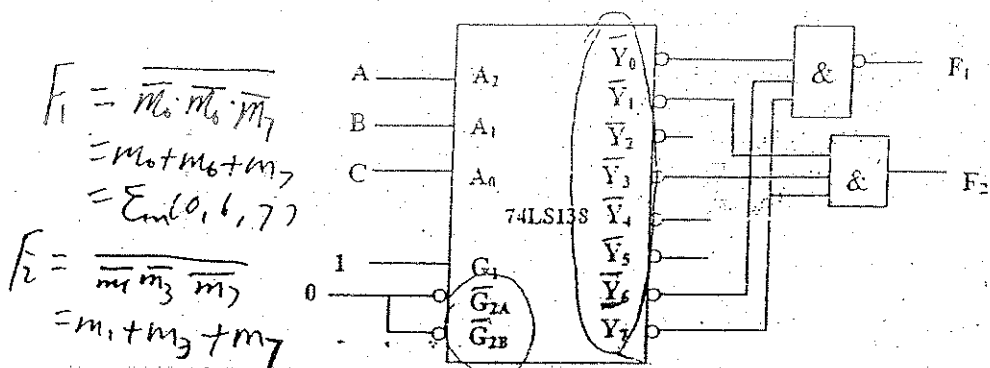
BC	00	01	11	10
A	0	1	0	1
1	0	1	0	1

B	0	1
A	0	1
0	1	$\overline{C}$
1	$\overline{C}$	$\overline{C}$

$$D_0 = 1, D_1 = D_2 = \overline{C}$$

$$D_3 = C$$

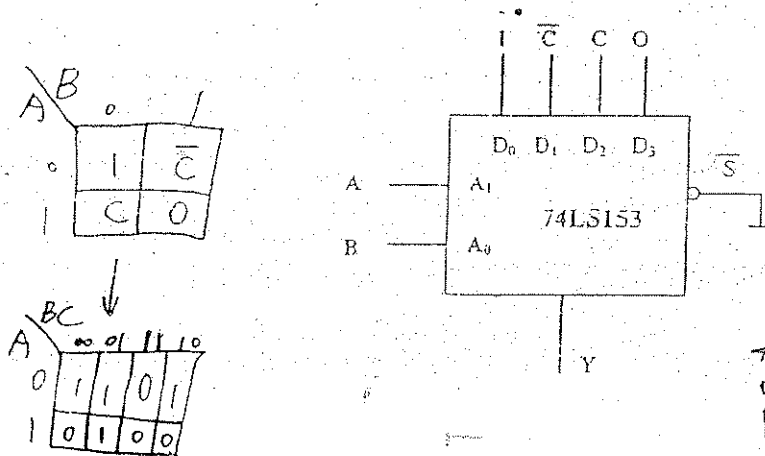
- ✓ 3、用 74LS138 和逻辑门组成的电路如图所示写出  $F_1$  和  $F_2$  最简表达式。



$$F_1 = \overline{A} \overline{B} \overline{C} + \overline{A} B \overline{C} + \overline{A} B C$$

$$F_2 = \overline{A} B \overline{C} + \overline{A} B C + \overline{A} \overline{B} C$$

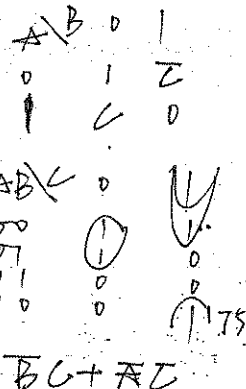
- ✓ 4、用 4 选 1 数据选择器 74LS153 构成的电路如图所示，写出输出函数  $Y$  的最简与或式。



$$Y = \sum m(m_0, m_1, m_2, m_3)$$

$$Y = \overline{A} \overline{B} \overline{C} + \overline{A} \overline{B} C + \overline{A} B \overline{C} + \overline{A} B C$$

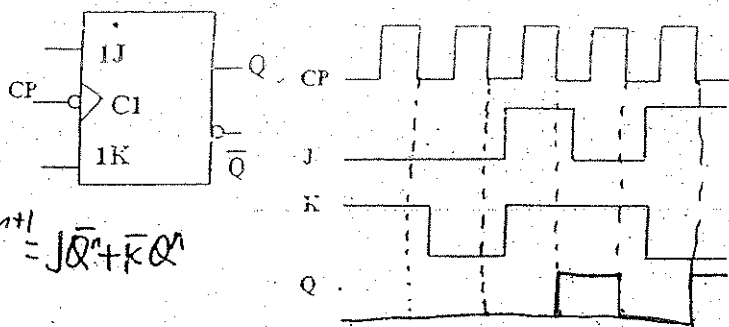
(数字电路与系统) 试卷 (B) 第 3 页 共 6 页



得分

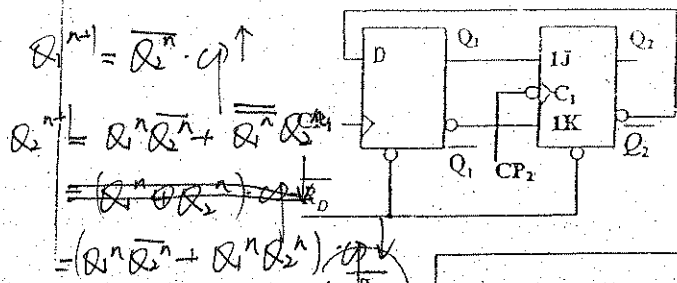
#### 四、集成触发器状态分析。(每小题 5 分, 共 10 分)

1. 主从 JK 触发器的初始状态为“1”, 已知 CP、J、K 波形如图所示, 试画出 Q 端的波形。

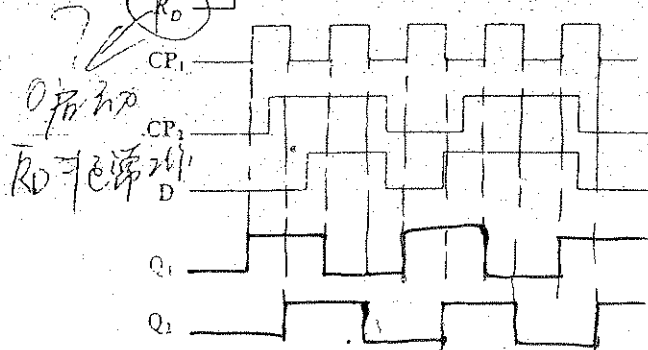


CP 触发  
 $Q^{n+1} = J\bar{Q}^n + KQ^n$

2. 写出如图所示的电路中两个触发器的特征方程, 并作出两个触发器输出端的波形。



$Q_1^{n+1} = \bar{Q}_1^n \cdot CP \uparrow$   
 $Q_2^{n+1} = Q_1^n \bar{Q}_2^n + \bar{Q}_1^n Q_2^n$   
 $= (Q_1^n \bar{Q}_2^n + \bar{Q}_1^n Q_2^n) \cdot CP \uparrow$



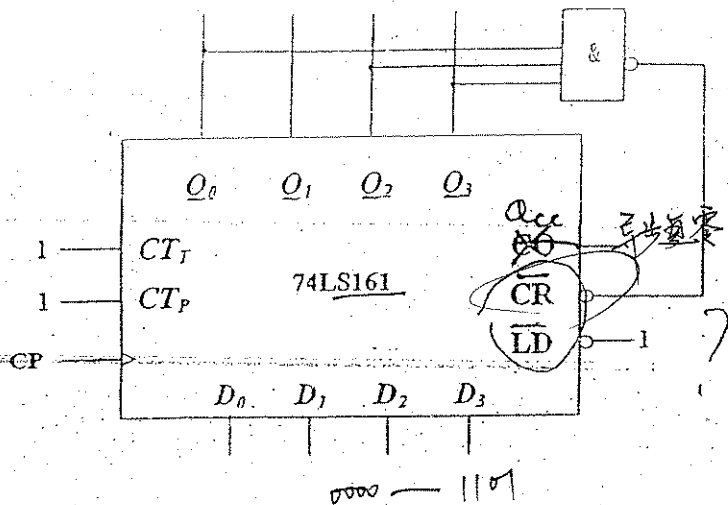
自觉遵守考场规则，诚信考试，绝不作弊。



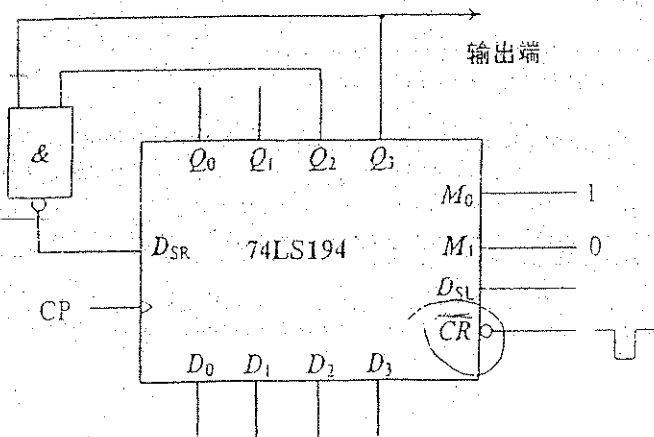
自觉遵守考场规则，诚信考试，绝不作弊。

### 五、时序电路的分析和设计。（每小题 10 分，共 20 分）

1、由 74LS161 构成的计数器如图所示，试指出为多少进制。



2、74LS194 电路如图所示，列出该电路的状态图 ( $Q_0, Q_1, Q_2, Q_3$ )，并指出其功能。（ $Q_3$  为输出端）



状态表

$Q_3$	$Q_2$	$Q_1$	$Q_0$
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

