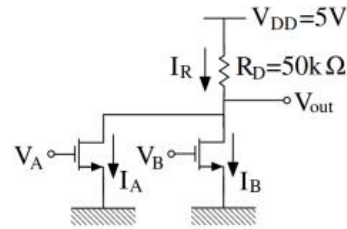


**Examen de Física - Electrònica i ones**  
**10 de gener de 2022**

**Problema: 50% de l'examen**

Els dos transistors de la figura són idèntics i de característiques,  $\beta = 2.5 \cdot 10^{-4} \text{ A/V}^2$  i  $V_T = 1 \text{ V}$ . Si les entrades  $V_A$  i  $V_B$  poden prendre els valors  $0 \text{ V}$  i  $5 \text{ V}$ :



- Calculeu els valors de  $I_A$ ,  $I_B$ ,  $I_R$  i de  $V_{out}$  pel cas  $V_A = V_B = 0 \text{ V}$ . Indiqueu en quin règim treballa cada transistor. (2.5p)
- Calculeu els valors de  $I_A$ ,  $I_B$ ,  $I_R$  i de  $V_{out}$  pel cas  $V_A = 0, V_B = 5 \text{ V}$ . Indiqueu en quin règim treballa ara cada transistor. (5p)
- Quina funció lògica implementa el circuit? Feu la taula de la veritat corresponent a les quatre possibles entrades lògiques. (2.5p)

**COMENCEU LA RESOLUCIÓ DEL PROBLEMA EN AQUEST MATEIX FULL**

- Tots dos transistors tenen la font connectada a terra, i per tant el seu valor de tensió es  $V_S = 0 \text{ V}$  pels dos. Tanmateix, les tensions de porta són precisament les d'entrada  $V_A$  i  $V_B$ . Quan posem aquestes dues tensions a  $0 \text{ V}$ , obtenim  $V_{GS} = V_G - V_S = 0 - 0 = 0 \text{ V}$  en tots dos transistors, i per tant tots dos treballen en regió de tall. Al treballar en tall, els dos corrents són nuls  $I_A = I_B = 0 \text{ A}$ , i per tant el corrent total també ho és  $I_R = I_A + I_B = 0 \text{ A}$ . Amb un corrent total  $I_R$  nul, la diferència de potencial  $V_{DD} - V_{out} = 0$  ja que és igual a la tensió que cau a la resistència  $R_D$  (nul·la ja que no circula corrent a través seu). Per tant,  $V_{out} = V_{DD} = 5 \text{ V}$ .
- Amb  $V_A = 5 \text{ V}$ , el transistor de l'esquerra sabem que està en tall. Per al transistor de la dreta tenim  $V_{GS} = 5 - 0 = 0 \text{ V}$ , de forma que  $V_{GS} - V_T = 5 - 1 = 4 > 0$ , indicant que aquest transistor no treballa en tall. Ixí doncs, cal decidir si es troba en règim òhmic o de saturació.

Si suposem que treballa en saturació, podem determinar fàcilment el corrent de la forma

$$I_B = \frac{1}{2} \beta (V_{GS} - V_T)^2 = \frac{1}{2} 2.5 \cdot 10^{-4} (5 - 1)^2 = 0.002 \text{ A} ,$$

però llavors cal comprovar que també se satisfà l'equació de l'etapa de sortida

$$V_{DS} + R_D I_D = V_{DD} .$$

A partir d'aquesta expressió trobem

$$V_{DS} = V_{DD} - R_D I_D = 5 - (50 \cdot 10^3)(0.002) = -95 \text{ V}$$

que obviament no pot ser. Així doncs, concluïm que la suposició de que el transistor treballa en règim de saturació era errònia, i per tant ara sabem que treballa en regió òhmica.

El corrent és doncs

$$I_B = \beta \left[ (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] = 2.5 \cdot 10^{-4} \left[ 4 V_{DS} - \frac{V_{DS}^2}{2} \right]$$

que, insertat a l'equació de l'etapa de sortida que hem escrit abans, ens porta a

$$V_{DS} + 50 \cdot 10^3 2.5 \cdot 10^{-4} \left[ 4 V_{DS} - \frac{V_{DS}^2}{2} \right] = 5 .$$

Simplificant, arribem doncs a

$$6.25 V_{DS}^2 - 51 V_{DS} + 5 = 0 ,$$

que té dues solucions:  $V_{DS} = 8.06 \text{ V}$  i  $V_{DS} = 0.10 \text{ V}$

Observem que la primera és inadmissible ( $8.06 \text{ V} > V_{DD}$ ), de forma que la solució correcta és  $V_{DS} = 0.10 \text{ V}$ . Així doncs,  $V_{out} = V_{DS} = 0.10 \text{ V}$ .

Amb aquest valor i amb l'equació del corrent  $I_B$  en règim òhmico escrita a dalt, obtenim

$$I_B = \beta \left[ (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] = 2.5 \cdot 10^{-4} \left[ 4 \cdot 0.10 - \frac{0.10^2}{2} \right] = 98 \mu\text{A}$$

Amb tota aquesta informació concluïm que  $I_A = 0$ ,  $I_B = 98 \mu\text{A}$ , i per tant el corrent total és  $I_R = I_A + I_B = 98 \mu\text{A}$ .

Els dos casos analitzats als apartats anteriors ens diuen que, identificant un 0 i un 1 lògics amb tensions  $\approx 0 \text{ V}$  i  $\approx 5 \text{ V}$  respectivament, l'entrada  $A=B=0$  té per sortida un 1, mentre que  $A=0$  amb  $B=1$  dona un 0 lògic a la sortida. Tal com veiem de la figura, el circuit és simètric sota l'intercanvi  $A \leftrightarrow B$ , la qual cosa ens diu que el tercer estat  $A=1$  amb  $B=0$  també dona un 0 lògic a la sortida.

El cas en que tant A com B estan a 1 lògic no s'ha analitzat explícitament, però veiem que amb una tensió d'entrada de 5 V tots dos transistors treballaran al mateix règim, que no pot ser de tall ja que  $V_{GS} - V_T > 0$ .

També sabem que el règim de saturació està exclòs (per l'anàlisi del punt anterior, que no es veu modificat en el present cas). Amb una extrada de valor 1 lògic, corresponent a 5 V, cap dels dos transistors es troba en tall, de forma que treballaran en règim òhmico. Això implica que la seva tensió de sortida  $V_{DS}$  serà baixa, i com tots dos tenen la font connectada a terra,  $V_{out} = V_{DS}$ , que identifiquem amb un 0 lògic. Recollint tota la informació anterior, a taula de la veritat que en resulta és, llavors

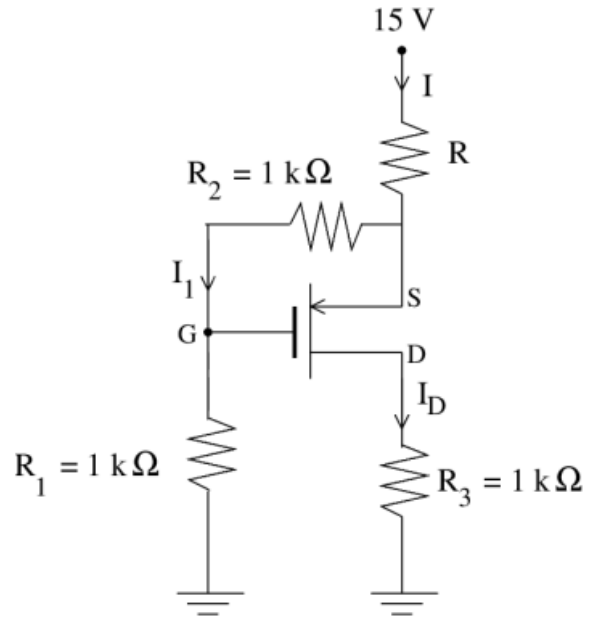
A	B	OUT
0	0	1
1	0	0
0	1	0
1	1	0

corresponent a una porta NOR.

**Problema: 50% de l'examen**

Considereu el circuit PMOS de la figura, amb característiques  $\beta = 1.5 \text{ mA/V}^2$  i  $V_T = -2 \text{ V}$ .

- Sabent que  $V_{GS} = -4 \text{ V}$ , calculeu els valors de  $V_D$ ,  $V_G$ ,  $V_S$ ,  $I_D$ ,  $I_1$ ,  $I$  i  $R$ , suposant que el transistor està en saturació. Demostreu que aquest règim de treball és el correcte.
- Si en el mateix circuit fixem  $R = 1 \text{ k}\Omega$  i modifiquem la resistència  $R_3$ , trobeu quin és el valor de  $R_3$  que farà que el transistor treballi amb  $V_{GS} = -4.5 \text{ V}$ , tot conduint en règim òhmic amb  $I_D = 1.5 \text{ mA}$ . Determineu els valors de  $V_G$  i  $V_S$ .



**Resolució del Problema**

- Suposarem que el PMOS treballa en règim de saturació. En tal cas, es satisfà que:

$$I_D = \beta \frac{(V_{GS} - V_T)^2}{2} = \frac{\beta}{2}(-4 + 2)^2 = 3 \text{ mA}.$$

Tenim que  $V_D = R_3 I_D = 3 \text{ V}$  i també sabem que

$$V_{GS} = -4 = -R_2 I_1 \rightarrow I_1 = 4 \text{ mA}.$$

Així, resulta  $I = I_D + I_1 = 7 \text{ mA}$ . A més,  $V_G = R_1 I_1 = 4 \text{ V}$  i  $V_S = V_G - V_{GS} = 8 \text{ V}$ . Finalment, tenim que  $15 - V_S = IR$ , per la qual cosa  $R = 1000 \Omega$ .

Comprovació del règim de treball:  $V_{DS} = -5 \text{ V} < V_{GS} - V_T = -2 \text{ V}$ .

- La doble condició  $V_{GS} = -4.5 \text{ V}$  i  $I_D = 1.5 \text{ mA}$ , amb el transistor treballant en zona òhmica, implica que

$$I_D = 1.5 \text{ mA/V}^2 \left( (V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right) = 1.5 \text{ mA} \left( (-2.5)V_{DS} - \frac{V_{DS}^2}{2} \right) = 1.5 \text{ mA}$$

Aquesta equació ens porta a  $2 = (-5V_{DS} - V_{DS}^2)$  que té la doble solució  $V_{DS} = -4.56 \text{ V}$ ,  $V_{DS} = -0.44 \text{ V}$ . Donat que la condició de regió òhmica per a un PMOS és  $V_{GS} - V_T < V_{DS}$ , només es acceptable  $-2.5 \text{ V} < V_{DS}$ , per tant descartem la primera i concloem que  $V_{DS} = -0.44 \text{ V}$ , i  $I_D = 1.5 \text{ mA}$  en règim òhmic.

D'altra banda,  $V_{GS} = -4.5 \text{ V}$  implica que  $I_1 = 4.5 \text{ V}/1 \text{ k}\Omega = 4.5 \text{ mA}$ , que juntament amb  $I_D = 1.5 \text{ mA}$ , estableix que  $I = 6 \text{ mA}$ . Així, trobem  $V_S = 15 - IR = 15 - 6 = 9 \text{ V}$  i  $V_G = I_1 R_1 = 4.5 \text{ V}$ , en concordança amb la condició  $V_{GS} = -4.5 \text{ V}$ .

Finalment, trobarem el valor de  $R_3$  a partir de  $R_3 = V_D/I_D$  amb  $V_D = V_S + V_{DS} = 9 \text{ V} - 0.44 \text{ V} = 8.56 \text{ V}$ , i per tant  $R_3 = 8.56 \text{ V}/1.5 \text{ mA} = 5.71 \text{ k}\Omega$ .