

《计算机组成原理》试卷 B

一、选择（单选题，每题 1 分，共 20 分）

1. 提出“存储程序”概念并用于工程实践的科学家是（ ）。
A 图灵 B 布尔 C 冯·诺依曼 D 爱因斯坦
2. 至今为止，计算机中的所有信息仍以二进制方式表示的理由是（ ）。
A 节约元件 B 运算速度快 C 物理器件的性能决定 D 信息处理方便；
3. 计算机中表示地址时使用（ ）。
A 无符号数 B 原码 C 反码 D 补码
4. 设寄存器中的数据为 98H，经过（ ）一位操作后，就变成 CCH。
A 算数左移 B 算数右移 C 逻辑左移 D 逻辑右移
5. 浮点加减中的对阶是（ ）。
A 将较小的一个阶码调整到与较大的一个阶码相同 B 将较大的一个阶码调整到与较小的一个阶码相同
C 将被加数的阶码调整到与加数的阶码相同 D 将加数的阶码调整到与被加数的阶码相同
6. 有关高速缓冲存储器的说法正确的是（ ）。
A 只能在 CPU 以外 B CPU 内外都可以设置 C 只能在 CPU 以内 D 若存在 cache，CPU 就不能再访问主存
7. 若 RAM 中每个单元为 16 位，则下面所述正确的是（ ）。
A 地址线也是 16 位 B 地址线与 16 位无关 C 地址线与 16 位有关 D 地址线不得少于 16 位
8. 和外存相比，内存的特点是（ ）。
A 容量大，速度快，成本低 B 容量大，速度慢，成本高 C 容量小，速度快，成本高 D 容量小，速度快，成本低
9. 某存储空间起始地址为 4000H，终止地址为 47FFH，那么它共占（ ）字节的存储空间。
A 1K B 2K C 3K D 4K
10. 假定用若干个 2k*4 位芯片组成一个 8*8 位存储器，则地址 0B1FH 所在芯片的最小地址是（ ）。
A 0000H B 0600H C 0700H D 0800H
11. 堆栈寻址方式中，设 A 为累加器，SP 为堆栈指示器，Msp 为 SP 指向的栈顶单元，如果入栈操作的动作是：(A) → Msp, (SP) - 1 → SP，那么出栈操作的动作应为（ ）。
A (Msp) → A, (SP) + 1 → SP B (SP) + 1 → SP, (Msp) → A C (SP) - 1 → sp, (Msp) → A D (Msp) → A, (SP) - 1 → SP
12. 加法指令，其中源操作数在寄存器中，目的操作数在存储器中，目的操作数采用寄存器间接寻址方式，和放在目的操作数中，该指令取出后，执行该指令需要（ ）次访问内存。
A 1 B 2 C 3 D 4
13. 某指令字长 16 位，地址码占 6 位，假设系统只有单地址与双地址两类指令，其中双地址指令有 14 条，如果采用扩展操作码进行编码，那么它可最多拥有的单地址指令有（ ）条。
A 128 B 64 C 22 D 16
14. 条件转移指令执行时所依据的条件来自（ ）。
A 指令寄存器 B 标志寄存器 C 程序计数器 D 地址寄存器
15. 与垂直型微指令相比，以下（ ）不是水平型微指令的优点。
A 并行操作能力强 B 执行一条指令的时间短 C 可用较少的微指令数实现一条指令的功能 D 微指令中由微操作码规定微指令的功能
16. 同步控制是（ ）。
A 所有指令执行时间都相同的方式 B 由统一时序信号控制的方式
C 只适用于外围设备控制的方式 D 只适用于 CPU 控制的方式

17. 总线结构的主要优点是便于实现系统的模块化,其缺点是()。
- A 传输的地址和控制信息不能同时出现 B 传输的地址和数据信息不能同时出现
C 不能同时具有两个总线主设备 D 不能同时使用多于两个总线设备
18. 在统一编址方式下,说法正确的是()。
- A 一个具体地址只能对应输入输出设备 B 一个具体地址只能对应内存单元
C 一个具体地址既可对应输入输出设备也可对应内存单元 D 只对应 I/O 设备或者只对应内存单元
19. 在程序中断处理过程中,最后一步必须执行()。
- A 恢复断点 B 恢复现场 C 开中断 D 关中断
20. 采用 DMA 方式传送数据时,每传送一个数据就要占用()的时间。
- A 一个指令周期 B 一个存储周期 C 一个机器周期 D 一个时钟周期

二、填空(每空 1 分,共 20 分)

1. 存储_____并按_____顺序执行,这是冯·诺依曼型计算机的工作原理。
2. 已知十进制数 $X=-125/256$,则 $[X]_{补} =$ _____。(结果写成 16 进制,否则不得分)
3. 假设某计算机的存储系统由 Cache 和主存组成,某程序执行过程中访存 2000 次,其中访问 Cache 缺失(未命中)100 次,则 Cache 的命中率是_____。
4. 若某浮点数的 754 标准存储格式为 $(41340000)_{16}$,则该浮点数表示的十进制数值为_____。
5. 动态 MOS 的存储器采用“读出”方式进行刷新,常用的刷新方式有_____、_____和异步式三种。
6. 广泛使用的 _____ 和 _____ 都是半导体随机读写存储器。前者的速度比后者快,但集成度不如后者高。
7. 某一计算机指令中 D 为形式地址,PC 为程序计数器,R 为基址寄存器,R1 为变址寄存器,下列有效地址 E 所表示的寻址方式依次为:①_____,②_____,③_____,④_____。
- ① $E=(D)$ ② $E=(PC)+D$ ③ $E=(R)+D$ ④ $E=D$
8. CPU 有四个主要功能,分别是_____,_____、操作控制和数据加工。
9. 微指令中的微操作控制字段的编码,通常采用的表示方法有直接表示法、_____表示法和_____表示法。
10. 主机与外设不能并行工作的输入输出方式是_____。

11. 一条机器指令的处理过程，宏观上可分作_____和_____过程。

三、判断题（判断下列各题的正误，对的打“√”，错的打“×”，每题 1 分，共 10 分）

- ☐ 1. CPU 以外的设备都称外部设备。
- ☐ 2. 一个数的原码，补码，反码互不相同。
- ☐ 3. 补码数所对应的真值范围在数轴上完全对称于零点。
- ☐ 4. 因为半导体存储器加电后才能存储数据，断电后数据就丢失了，因此 EPROM 做成的存储器，加电后必须重写原来的内容。
- ☐ 5. 主存储器中采用双译码结构的主要目的是提高存取速度。
- ☐ 6. 扩展操作码是一种优化技术，它使操作码的长度随地址码的减少而增加，不同地址的指令可以具有不同长度的操作码。
- ☐ 7. 时序电路用来产生各种时序信号，以保证整个计算机协调地工作。
- ☐ 8. CPU 访问内存后一定改变 PC 的值。
- ☐ 9. 大多数微型机的总线由地址总线，数据总线和控制总线组成，因此，它们是三总线结构的。
- ☐ 10. 中断向量就是中断服务程序的入口地址。

四、问答题（每题 4 分，共 20 分）

1. 已知 $X = -0.1011$ 和 $Y = -0.1110$ ，用补码计算 $X+Y$ ，同时指出结果是否溢出。

2. 用 $4K \times 8$ 位 / 片的存储芯片构成 32KB 存储器，CPU 地址线为 A15(高)~A0(低)。

- (1)需要几片这种存储芯片?
- (2)32KB 存储器共需要几位地址?是哪几位地址线?
- (3)加至各芯片的地址线有几位?是哪几位地址线?
- (4)用于产生片选信号的地址线是哪几位(译码法)?

3. 简要说明总线结构对计算机系统性能的影响。

4. 何谓 DMA? DMA 操作可以分几个主要步骤?

5. 设有计算机的 CPU 数据通路及其与存储器的连接结构如下图所示, 其中, R0~R3 为通用寄存器, IR 为指令寄存器, PC 为程序计数器, SP 为堆栈指针, C 和 D 为暂存器, MAR 为存储器地址寄存器, MDR 为存储器数据缓冲寄存器。

试写出指令 ADD (R2), R0 的执行流程。指令功能为加法操作, 其中 R0 为采用寄存器寻址源操作数, (R2)为采用寄存器间接寻址的目的操作数。

