## 重庆大学2018年硕士研究生入学考试试题

科目代码: 917
科目名称: 计算机学科专业基础综合(自命题)
总分:150 分
18.73 * 200 73
特别提醒:
1、所有答案一律写在答题纸上,写在试题和草稿纸上无效,不给分。
2、该科目考生需携带的特殊文具:
对文具无特殊要求,并在横线处填写"无"。
3、如有选做题,考生须按要求选答,如果多选,则评卷时以答题顺序先
者为有效。
一、单选题 (每题 1.5分, 共 60 分)
1、在下列选项中,使用顺序表比链表好的运算是()。
A. 插入 B. 删除 C. 根据序号查找 D. 根据元素值查找
2、栈和队列的共同点是(
A. 都是先进先出 B. 都是先进后出
C. 只允许在端点处插入和删除元素 D. 没有共同点
3、在一个单链表中,已知 q 所指结点是 p 所指结点的前驱结点,若在 q 和 p 之
间插入a结点,则执行( )。
A. p->next=a; a->next=q; B. p->next=a>next; a->next=p;
C. q->next=a; a->next=p; D. a->next=p->next; p->next=a;
C. q->next=a; a->next=p; D. a->next=p->next=p->next=n; 4、二叉树第 i 层上最多有() 介語点。
A. 2' B. 2-1
5、某二义树中序序列为 ABCDEFG,沿行行列,
A. EGFACDB B. EACBDGF C. EAGCFBD D. EGAFCDB
6、以中序遍历-棵二叉排序树,得到的序列是 ( )。 A. 升序 B. 降序 C. 分块有序 D. 无序
A. 升序 B. 降序 C. 为实行为
7、一个无向连通图的生成树是含有该连通图的全部顶点的( )。
A. 极小连通子图 B. 极小子图 C. 极大连通子图 D. 极大子图
C. 极大连进于图 D. 极人,图 8、一个有 n 个顶点的有向图最多有 ( )条弧。
C. n(n-1)/2 D. 2n
A. n B. n(n-1)
9、已知一个有所农为(3,5,5,5)。
需的比较次数为 ( )。 A 2 B.3 C.4 D.5
A. 2 B. 3
# . 五 (# 8 而)

10、下列排序算法中, ( ) 算法可能会出现下面情况: 初始数据有序时, 花 费时间反而最多。 A. 堆排序
 B. 冒泡排序
 C. 快速排序
 D. SHELL 排序 11、一个序列中有 10000 个元素, 若只想得到其中前 10 个最小元素, 最好采用 ( )方法。 B. 堆排序 C. 插入排序 D. 二路归并排序 A. 快速排序 12、将一棵有 100 个结点的完全二叉树从根这一层开始,每一层从左到右依次对 结点进行编号,根结点编号为1。则编号为49的结点的左孩子的编号为()。 C. 50 D. 48 A. 98 B. 99 13、若存储周期 250ns, 每次读出 16 位,则该存储器的数据传送率为()。 B. 4M 字节/秒 A. 250 字节/秒 D. 16M 字节/秒 C. 8×10<sup>6</sup> 字节/秒 14、字长相同但各式不同的两种浮点数,假设前者阶码长、尾数短,后者阶码短、 尾数长,其他规定均相同,则它们可表示的数的范围和精度为()。 A. 两者可表示的数的范围和精度相同 B. 前者可表示的数的范围大但精度低 C. 后者可表示的数的范围大具精度高 D. 前者可表示的数的范围大具精度高 15、在定点数运算中产生溢出的原因是 A. 运算的结果的超出了机器的表示范围 B. 运算过程中最高位产生了进位或借位 C. 参加运算的操作数超出了机器的表示范围 D. 寄存器太少,不得不舍弃部分数据 16、十进制数 0.75 的 IEEE 754 单精度浮点数的二进制形 17、MIPS 指令集中 LW 指令的寻址方式是()。 D. PC 相对寻址 B. 寄存器寻址 C. 基址寻址 A. 立即数寻址 18、假设一个实现 MIPS 指令集的单周期 CPU,以下哪条指令对应的数据通路执 行的时间最长()。 C. ADD D. BEQ A. LW B. SW 19、DMA 的电路中有程序中断部件,其作用是( )。 B. 通知 CPU 传输结束 A. 用于发出 DMA 请求 D. 实现数据传送 C. 向 CPU 提出总线使用权

第2页 (共8页)

20、假定某计算机的指令流水线由四个功能段组成,指令流经各功能段的时间(忽略各功能段之间的缓存时间)分别是 90ns、80ns、70ns 和 60ns,则该流水线的操作周期长度应设置为( )。
A. 60ns B. 70ns C. 80ns D. 90ns 21、下列寄存器中,程序员可以使用的是( )。 A. 指令寄存器(IR) B. 通用寄存器 C. 存储器的数据寄存器(MDR) D. 存储器中地址寄存器(MAR) 22、以下有关微程序控制计算机正确的是( )。 A. 每条机器指令对应一条微指令 B. 微程序通过执行机器指令实现其功能 C. 每条机器指令由一组微指令来解释执行 D. 微程序和程序一样存放在主存中 23、32位 MIPS 中条件分支指令 BEQ 的地址范围为( )。 A. 在内存地址范围 0 到 64K元之间 B. 在内存地址范围 0 到 128K元之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 54KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是( ) A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期的问存储器两次
21、下列寄存器中,程序员可以使用的是()。 A. 指令寄存器(IR)
21、下列寄存器中,程序员可以使用的是( )。
C. 存储器的数据寄存器(MDR) D. 存储器中地址寄存器(MAR)  22、以下有关微程序控制计算机正确的是( )。 A. 每条机器指令对应一条微指令 B. 微程序通过执行机器指令实现其功能 C. 每条机器指令由一组微指令来解释执行 D. 微程序和程序一样存放在主存中  23、32位 MIPS 中条件分支指令 BEQ 的地址范围为( )。 A. 在内存地址范围 0 到 64K-1之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB  24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是( )。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
A. 每条机器指令对应一条微指令 B. 微程序通过执行机器指令实现其功能 C. 每条机器指令由一组微指令来解释执行 D. 微程序和程序一样存放在主存中 23、32位 MIPS 中条件分支指令 BEQ 的地址范围为()。 A. 在内存地址范围 0 到 64K-1之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是()。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
A. 每条机器指令对应一条微指令 B. 微程序通过执行机器指令实现其功能 C. 每条机器指令由一组微指令来解释执行 D. 微程序和程序一样存放在主存中 23、32位 MIPS 中条件分支指令 BEQ 的地址范围为()。 A. 在内存地址范围 0 到 64K-1之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是()。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
B. 微程序通过执行机器指令实现其功能 C. 每条机器指令由一组微指令来解释执行 D. 微程序和程序一样存放在主存中 23、32 位 MIPS 中条件分支指令 BEQ 的地址范围为 ( )。 A. 在内存地址范围 0 到 64K-1 之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是 ( )。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
C. 每条机器指令由一组微指令来解释执行 D. 微程序和程序一样存放在主存中 23、32 位 MIPS 中条件分支指令 BEQ 的地址范围为 ( )。 A. 在内存地址范围 0 到 64K-1 之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是 ( )。 A. 数据和指令的格式不同 B. 数据和指令的格式不同 C. 不可能在单个周期访问存储器两次
D. 微程序和程序一样存放在主存中 23、32 位 MIPS 中条件分支指令 BEQ 的地址范围为()。 A. 在内存地址范围 0 到 64K-1 之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是()。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
23、32 位 MIPS 中条件分支指令 BEQ 的地址范围为 ( )。 A. 在内存地址范围 0 到 64K-1 之间 B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是 ( )。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
A. 在內存地址范围 0 到 64K-1之间 B. 在內存地址范围 0 到 128K-1之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是(A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
B. 在内存地址范围 0 到 128K-1 之间 C. 分支前后地址范围约 64KB D. 分支前后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是()。 A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
D. 分文則后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是(A. 数据和指令的格式不同B. 数据和指令的容量需求不同C. 不可能在单个周期访问存储器两次
D. 分文則后地址范围约 128KB 24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是(A. 数据和指令的格式不同B. 数据和指令的容量需求不同C. 不可能在单个周期访问存储器两次
24、MIPS 指令集架构中单周期通路中采用独立的指令存储器和数据存储器而不是单一的存储器的原因是 (A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
A. 数据和指令的格式不同 B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
B. 数据和指令的容量需求不同 C. 不可能在单个周期访问存储器两次
C. 不可能在单个周期访问存储器两次
D. 采用独立存储器的速度重构
25、操作系统管理的资源包括()。
A 软件容循 P 压性不足
A. 软件资源 B. 硬件资源 C. 数据资源 D. 以上全对 26、控制内存中进程数量的是 ( )。
A 上和闽庄
A. 长程调度 B. 中程调度 C. 短程调度 D. 磁盘调度
27、( ) 调度算法是非抢占式算法。
A. 短作业优先 B. 轮转 C. 先来先服务 D. 优先级
28、用户线程与内核线程之间的对应关系不包括()。
A.1对1 B. 多对1 C.1对多 D. 多对多
29、解决临界区问题的方案中不包括( )。
A. 互斥执行 B. 有限退出 C. 有限等待 D. 空闲让进
30、基于硬件的逻辑地址到物理地址的映射是通过()实现的。
A. 内存管理单元 B. 内存地址寄存器
C. 重定位寄存器 D. 动态装载寄存器

第3页 (共8页)

51、 按照萬便件由近到	远排序的文件系统层	!次是( )。		
1) I/O 控制系统	2) 逻辑文件系	统 3) 3	基本文件系统	
4) 文件组织模块	5) 设备			
A. 1), 3), 5), 4), 2)	B. 5), 1), 3), 2),	4)		
C. 1), 5), 3), 4), 2)	D. 5), 1), 3), 4),	2)		
32、假设磁盘访问请求	柱面序列是 116,22,	3, 11, 75, 185,	100,87。用 S	CAN 调度
算法服务的柱面顺序是	( )。假设当前码	法头在88柱面	i并向大柱面号	移动。
A. 116, 22, 3, 11, 75,	185, 100, 87 B.	100, 116, 185,	, 87, 75, 22, 11,	, 3
C. 87, 75, 100, 116,	185, 22, 11, 3 D.	100, 116, 185	, 3, 11, 22, 75,	87
33、在电子邮件中传送	中文需要以下哪个t	办议()。		
	MIME C.	IMAP	D. HTTP	
34、如果定义网络接口	-25V~-5V 的电平表	表示1,这是	描述网络接口	的()。
A. 机械特性	B.电气特性	C. 功能特付	生 D.规	程特性
35、T1线路同时支持2	4路语音,它采用的	勺是()。		
A. 时分复用 2000 PRICE OF THE PRIC	B. 频分复用	C. 码分复	用 D.	波分复用
36. PING 202.202.0.33	这个命令使用的协	议是()。		
	JDR C. TC	P D.	. HTTP	
37、与距离矢量算法相关	关的协议是 ( )。	•		
A. OSPF B. T	CP C. BG	P D.	RIP	
38、以下为组播 IP 地址	的是()。			
A. 192.239.243.191	B. 243.19	1.192.239		
C. 239.243.191.192	D. 191.192	2.239.243		
39、关于 UDP 描述不正			•	
A. UDP 支持端口号		TOP = TO	P位于同一层	<u>!</u>
C. UDP 采用尽力交				•
			. /X	
40、以下技术与解决 IP			). X	•
A. NAT B. (	CIDR C. IG	MP D	. IPv6	
- /A- A ES (11.1) 11			4	DX.
二、综合题 (共计90分	•			*
41、(10 分) 假定有 7	个字符的权值分别	为{6,12,	15, 20, 44,	58, 77}, ii
构造一棵赫夫曼树,并	求这7个字符对应	的哈夫曼编	码。	
42、(10分)如图1所	示的无向图,请给	出该图的:		
(1) 邻接矩阵				

- (2) 邻接表
- (3) 最小生成树

第4页 (共8页)

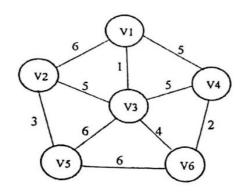
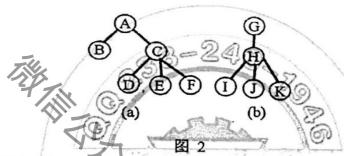


图 1 43、(7分)将图 2 中的森林转换为相应的二叉树。



44、(9分) 假设一个包含 4个数据块的 Cache, 计算机加电启动后 CPU 访问主存块地址的顺序为: 0, 8, 0, 6, 8, 在采用直接映射、两路组相联(组间直接映射方式)、全相联三种不同 Cache 组织方式下,替换策略均采用 LRU。请完成以下分析和计算。

(1) 分别使用表 1 方式给出 Cache 中央的使用情况。

访问的内 存块	的内 Cache					
存块	使用块号	即中间沈	0	1/	2	3
0					7-5%	
8					XIV	
0					415	
6					0.3	X
8					~	X
6						

(2) 分别计算 Cache 的访问命中率。

45、(9分) 某计算机的时钟频率为 2.5G HZ,主存的访问周期为 150ns。当缓存全部命中时 CPI 为 1.5。假设只有一级缓存(L1 Cache)时缓存访问失效率为 2%,如果增加了第二级缓存(L2 Cache), L2 Cache 的访问周期为 10ns,当使用 L2 Cache 访问失效率为 0.2%。

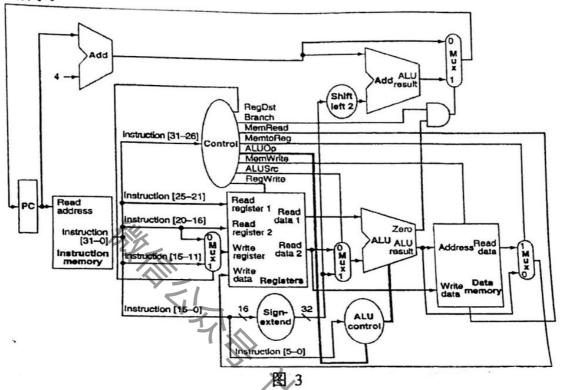
- (1) 计算只有一级缓存时的 CPI。
- (2) 计算增加第二级缓存时 CPU 的 CPI。

第5页 (共8页)

(3) 分析增加二级缓存后计算机速度提升了多少倍。

3

46、(9分) 假设 32 位 MIPS 指令集的一个单周期计算机实现对应数据通路如图 3 所示。



其中: PC 为指令寄存器, Instruction memory 为指令存储器, Data memory 为数据存储器, Register 为寄存器堆, Sign-extend 为符号扩展部件, Shift Left 为无符号左移部件, ADD 为加法器, ALU 为运算器, MUX 为多路选择器。MIPS 指令中的加法指令(Add)、条件分支(Beq)和读内存字指令(Lw)的编码格式如图 4 所示。

Add	0	rs	rt	rd	shamt	funct
	31:26	25:21	20:16	15:11	10:6	5:0
Beq	4	rs	rt		address	X
	31:26	25:21	20:16		15:0	
Lw	35 or 43	rs	rt		address	
	31:26	25:21	20:16		15:0	
			図 4			

请根据指向上述3条指令所需要的控制信号的取值情况在答题纸上以表2的形式解答。多路选择器根据控制信号选通对应的通路, RegWrite 和 MemRead, MemWrite 信号1为有效,0不进行操作。

			表 2			
指令	Branch	AluSrc	MemtoReg	RegWrite	MemWrite	MemRead
Add						
Beq						
Lw						

47、(8分) 请回答以下问题。

- (1) 什么是死锁?
- (2) 设有进程 P1、P2、P3、P4、P5 和三类资源 A、B、C。当前各进程资源占用和请求状况如表 3,且还有待分配资源 A 类 1 个、B 类 0 个、C 类 1 个。

			表 3			
\#. <del>7</del> 77	已分配资源			请求资源		
进程	A	В	С	Α	В	С
PI -	-0	Leer	0	0	0	0
P2	2	0	0	2	0	4
P3	KA	50	-29	0	1	0
P4	2	mis	0	177	0	1
P5	2 /	10	2	3	0	2

问: 系统是安全的吗? 为什么?

(3) 将表 3 中进程 P3 的请求资源修改为 (1, 2, 2), 问系统出现死锁了吗? 如果未出现死锁,请说明理由; 如果系统出现交锁, (a) 写出死锁进程集合, (b) 如何解除该死锁? 理由是什么?

48、(6分) 设有进程 PI、P2、P3、P4和 P5、它们的到达时间和 CPU 区间长度 如表 4。

10	300 ×4 0 8					
进程	到达时间	CPU 区间长度				
P1	0	4				
P2	3	4				
P3	4	7				
P4	5	3				
P5	8	2				

针对三种调度算法 FCFS、SJF 和 RR (假设轮转时间片为 2),请回答:

- (1) 计算每种算法的平均周转时间。
- (2) 上述三种算法中哪种算法可能造成饥饿? 以表 4 为基础举例说明。
- 49、 (9分) 假设有页面引用序列: 1,2,4,3,1,2,5,1,3,2,4,5。请回答:
- (1) 如果给进程分配的页框(帧)数为3,分别计算 OPT, LRU 页面置换算法的缺页数。
- (2) 如果给进程分配的页框(帧)数为4,分别计算 OPT, LRU 页面置换算法的缺页数。

第7页 (共8页)

- (3) 根据你的计算结果,为减少缺页数你有什么建议?理由是什么?
- 50、(5分)请自出网络 5层体系结构模型的层次关系,标注每层的名称以及每个层次传输的数据基本单元名称。
- 51、(8分)某光纤链路距离 100km, 带宽为 1Mbps。现有 5000bit 数据从一端发送到另一端。设信号传播的速率为 2\*10<sup>8</sup>m/s。请回答:
- (1) 如果一次性传输数据,那么从这组数据第1位开始发送到最后1位被接收方接收需要经历多少毫秒?
  - (2) 如果将数据平均分为 2 帧,采用简单停止等待协议,且忽略帧首尾信息和ACK长度,那么从这组数据第 1 位开始发送到最后 1 位被接收方接收需要经历多少毫秒?

计算机/软件工程专业 每个学校的 考研真题/复试资料/考研经验 考研资讯/报录比/分数线 免费分享



微信 扫一扫 关注微信公众号 计算机与软件考研