

计算机组成原理试题

1. 填空题：把正确的答案写进括号内

- (1) $(0.21)_{10} = (0.0011)_2 = (0.14)_8 = (0.3)_{16}$
- (2) $X = -0.1001$ $[X]_{\text{原}} = (1\ 1001)$ $[X]_{\text{补}} = (1\ 0111)$ $[-X]_{\text{补}} = (0\ 1001)$
 $Y = 0.0101$ $[Y]_{\text{原}} = (0\ 0101)$ $[Y]_{\text{补}} = (0\ 0101)$ $[-Y]_{\text{补}} = (1\ 1011)$
 $[X+Y]_{\text{补}} = (1\ 1100)$
- (3) 在一个二进制编码的系统中，如果每个数据同一位上的符号“1”都代表确定的值，则该编码系统属于（**有权码**），该值被称为这个数位的（**位权**），计算一个数据表示的十进制的值时，可以通过把该数据的所有取值为1的（**数位的位权**）累加求和来完成。
- (4) 原码一位乘的实现算法是把相乘二数的（**绝对值**）相乘求得积的（**绝对值**），对相乘二数的符号执行（**异或**）求得积的符号，故上题中的2个数X和Y的乘积等于（**- 0.00101101**）。
- (5) 在完成检错纠错功能的海明码的编码方案中，对8位的数据位，要求它能检查出并改正1位错误，也能发现2位错误，则使用（**5**）位校验码，此时的最小码距为（**4**）。最小码距是指从一个合法码变为另外一个合法码时（**最少**）要改变几个二进制位的状态，最小码距又可以简称为（**码距**）。
- (6) 在计算机系统中，地址总线的位数决定了内存储器（**最大的可寻址**）空间，数据总线的位数与它的工作频率的乘积（**正比于**）该总线最大的输入/输出能力。
- (7) 使用阵列磁盘可以比较容易地增加磁盘系统的（**存储容量**），提高磁盘系统的（**读写**）速度，能方便地实现磁盘系统的（**容错**）功能。
- (8) 对西文输出的字符设备，在计算机的内存储器中存储的是字符数据的每个字符的（**ASCII**）码，输出（包括显示或打印）的则是每个字符的（**字形**），设备中的字符发生器的主要功能是解决从字符的（**ASCII**）和字符的（**字形**）间的对应关系。

2. 选择题：把正确的选择 A B C D 等写在给出的供选择的回答文字之处

- (1) 在教学计算机中，用多片静态存储器芯片构成完整的内存储器部件时，实现 ROM 存储区时，是在相应的器件插座上插上（A）芯片，实现 RAM 存储区时，是在相应的器件插座上插上（B）芯片；实现容量扩展时，是把相关存储器芯片的（C）线每一对应的引脚连接在一起，用（D）信号区分其中每个存储器芯片的所处的地址范围；把地址总线的（E）部分送到地址译码器完成译码以产生内存储器芯片的片选信号，这个地址译码器仅在执行内存（F）期间才允许执行译码功能。地址总线的（G）部分直接连接到内存储器每个芯片的（H）线引脚，用于选择每个芯片内的不同的存储单元。同一个内存储器读写命令（M）接到一个内存储器每个 RAM 芯片的 /WE 管脚。

C□数据 A□ROM H□地址 M□可以 □读 D□片选 □读
B□RAM □不可以 E□高位 G□低位 □控制 F□读/写 □运行

- (2) 在教学计算机中, 串行接口芯片的数据线与内存储器芯片的数据线通过外部数据总线连接在一起, 因此一定不能同时对这两种芯片执行 (A), 否则会造成数据线信号冲突。串行接口与内存储器到底轮到谁运行, 是由程序中的 (B) 和指令执行 (C) 来决定的。

A□读 □读写 □写 B□指令 □数据 □控制
□地址 □次序 C□步骤 □过程 □读/ 写 □状态

- (3) 在计算机硬件系统中, 3 总线的结构比单总线的结构可以提供 (A) 的输入/输出性能, 其中处理机总线的运行脉冲频率 (B), 例如 (C), PCI 总线的脉冲频率 (D), 例如 (E), 而慢速 IO 总线的脉冲频率 (F), 例如 ISA 总线的脉冲频率为 (G)。

A□更高 □不可比 B□最高 □相同 F□最低 D□居中 □更低
C□66MHz 或更高 E□33MHz □1000MHz G□8.33MHz □4.77MHz

- (4) 在计算机硬件系统中, 在指令的操作数地址字段中所表示的内存地址被称为 (A), 用它计算出来的送到内存用以访问一个存储器单元的地址被称为 (B); 在讲解虚拟存储器时, 程序的指令中使用的是存储器的 (C), 经过地址变换后得到的可以用以访问一个存储器单元的地址被称为 (D);

B□有效地址 □内存地址 A□形式地址 □文件地址 D□物理地址
C□逻辑地址 □虚拟地址 □指令地址 □指令地址 □CACHE 地址

3. 回答题

- (1) 在教学计算机中, 设计者只实现了约 30 条指令, 留下另外约 30 条指令, 交由实验人员选择其中若干条自己来设计指令格式、功能和执行流程, 并在教学计算机上调试正确。请回答: 你在设计与实现自己的指令过程中, 是怎样看待和处理你的指令和已经实现的指令的关系的? 至少举例说明 3 点。

例如: □ 在指令格式、指令分组、寻址方式等安排上, 新设计的指令的应该和已有指令基本相同, 至少不能相互冲突;

□ 对新设计的指令, 只实现其流程中具体执行步骤的控制信号, 读取指令、检查中断请求等共用操作部分使用在已有指令中提供的控制信号;

□ 节拍发生器可能需要变化或修改, 例如增加一个节拍状态, 但不能破坏原有指令的执行;

□ 新老指令应该在同一个程序中正常执行;

- (2) 回答读 CACHE 存储器的过程, 与读内存储器的过程有哪些不同的方面? 为什么?

读内存储器, 是给出内存储器的地址, 直接读出选中单元的内容即可;

读 CACHE 存储器, 按一定的地址变换方式给出 CACHE 地址, 并检查地址标志字段部分的内容, 匹配, 则该单元数据的内容就是被读内容;

读 CACHE 存储器读内存储器的速度比快, 是由于二者使用的芯片速度不同造成的; 这是因为两种存储器的组成和工作原理不完全相同, CACHE 是用关联存储器原理运

行的；

读 CACHE 存储器比读内存储器的速度比快，是由于二者使用的芯片速度不同造成的。

- (3) 给出浮点数在计算机内的表示格式。应该按什么原则来分配浮点数的阶码的位数和尾数的位数才比较合理？通常所说的机器零的编码是什么？

浮点数在计算机内的表示格式：1 位尾数符号，后跟 m 位阶码，再跟 n 位尾数数值；其位数分配原则，既要保证足够大的表示范围（由阶码位数决定），又要有足够的数据精度（由尾数位数决定）。通常所说的机器零的编码是浮点数所有各位全是 0。

- (4) 在计算机系统中，使用直接存储器访问的目的是什么？在采用总线周期“挪用”方式把外围设备传送来的一个数据写进内存储器的一个单元的期间，CPU 可能处于何种运行方式？对采用直接存储器访问的外围设备，要给出中断请求功能吗？为什么？

既要提高高速外围设备与计算机主机（内存储器）之间传送数据的速度，又要降低数据出入对 CPU 的时间开销；

在采用总线周期“挪用”方式把外围设备传送来的一个数据写进内存储器的一个单元的期间，CPU 可能处于等待使用总线的状态（与 DMA 竞争使用总线而且未取得总线使用权），或正在正常执行程序（未遇到与 DMA 竞争使用总线的情况）；

对采用直接存储器访问的外围设备，也要给出中断请求功能，因为一次数据传送可能要多次（每次传送一批数据）起动 DMA 传送过程才能完成，没传送完一批数据，DMA 卡要送中断请求信号给 CPU；