## 52#

## 重庆大学2014年硕士研究生入学考试试题

科目代码:917

科目名称: 计算机学科专业基础综合

总分:150 分

特别提醒: 所有答案一律写在答题纸上,直接写在试题或草稿纸上的无效。

- 单项选择题: 1-40 小题,每小题 2 分,共80 分。下列每题给出四个选项 中,只有一个选项是最符合题目要求的。
  - 1. 在含有 n 个结点的顺序存储的线性表中,删除一个结点所需移动结点的平均次数是 ( ).
    - A. n

- C. (n-1)/2
- D. (n+1)/2
- 2. 一个队列的入队序列是 1、2、3、4,则队列的输出序列是(
  - A. 4, 3, 2, 1 B. 1, 2, 3, 4
- D. 3, 2, 4, 1
- 3. 有一顺序栈,元素 S1、S2、S3、S4、S5、S6 依次入栈,如果 6 个元素出栈的顺序是 S2、S3、S4、S6、S5、S1,则栈的容量至少应该是(
  - A. 2
- B. 3

- C. 5
- 4. 下面二叉树中, 一定是完全二叉树的是( ) 。
- A. 平衡二叉树 B. 满二叉树 C. 单枝二叉树 D. 二叉排序树
- 5. 已知某二叉树的后序遍历序列是 deacb,中序遍历序列是 deabc,其前遍历序列是 )。
  - A. acbed
- B. baedc
- C. dceab
- D. cedba

第1页共11页

6. 名	在有 n 个叶子结点的	赫夫曼树中,其结,	点总数是()。	
A	. 不确定	B. 2n	C. 2n+1	B. 2n-1
7.	含有 n 个顶点的连通	图中的任意一条简	单路径,其长度不可	能超过( )。
A	. 1	B. n/2	C. n-1	D. n
8. ì	及哈希表长 m=14, 咍	合希函数 H(key)=key	,% 11,表中已有 4~	个结点,其存放地址分别
£	是 4、5、6、7,其象	余地址为空,如用 <i>二</i>	次探测再散列处理冲	突,现插入关键字为 50
Á	内结点地址应是(	)。		
A	. 3	B. 8	C. 9	D. 10
		47.0		
9. 7	生表长为 n 的顺序	表中,实施顺序查扎	战, 在查找不成功时,	与关键字比较的次数是
(	).	×-		
A	. n+1	B. 1	C. n	D. n-1
10. 🖠	央速排序在最坏情况	下的时间复杂度是(		
Α	$0(\log_2 n)$	B. O(nlog <sub>2</sub> n)	C. 0(n <sup>2</sup> )	D. $0(n^3)$
11.7	有 1000 个无序的元章	素,希望用最快的速	度挑选出其中前 10	个最大的元素,最好的排
J	序方法是( )。			
A	. 冒泡排序	B. 快速排序	C. 堆排序	D. 基数排序
12. (	<b>叚设定点小数采用</b> 双	(符号位补码表示,	如某次运算结果的符	号位为"10",那么表示
	( ).			
A	运算结果为正数,	运算结果存在溢出	1	
В	. 运算结果为正数,	运算结果不存在溢	E出	

第2页共11页

- C. 运算结果为负数,运算结果存在溢出
- D. 运算结果为负数,运算结果不存在溢出
- 13. 假定 3 种不同处理器 P1, P2, P3 执行同样的指令集,其对应的时钟频率分别为 1. 5GHz, 2GHz, 3GHz, 假设其对应的 CPI 值分别为 1, 2, 2. 5, 那么以下关于处理器性能 从高到低排序正确的是( )。
  - A. P1, P2, P3 B. P1, P3, P2 C. P2, P1, P3 D. P3, P2, P1
- 14. 下面有关 RISC 指令系统的描述,其中不正确的表述是 ( )。
  - A. 包含相对较多的通用寄存器
  - B. 指令长度通常采用固定长度
  - C. 由于指令种类较多,采用微程序控制技术来实现
  - D. 数据的寻址方式相对较少
- 15. 假设某计算机采用 IEEE754 标准浮点数进行运算,以下正确的描述为( )。
  - A. 单精度数,加法运算满足结合律
  - B. 双精度数,加法运算满足结合律
  - C. 双精度数, 乘法和加法运算都满足结合律
  - D. 单精度和双精度数,加法和乘法运算的结合律均不成立
- 16. 影响程序性能的因素包括算法、编程语言、编译程序以及指令集架构,以下关于它们 之间关系正确的描述是( )。
  - A. 算法决定源程序指令数量,但不影响程序的 CPI 值
  - B. 不同的指令集架构会影响到指令数量和 CPI 值
  - C. 不同编译器生成的指令数量不相同,但是 CPI 值相同
  - D. 不同的编程语言不影响指令的数量, 但会改变程序的 CPI 值

17.	假定	某彩色显示	器中的	每个像素采用	RGB 三色表	表示,	每种基色用	月8位表示,	假设其分
	辨率	1920*1080	像素,	每秒的刷新率	为 30 帧,	那么	、显示存储器	8的数据带宽	置不应低于
	(	) 。					•• <b>•</b> , •		

- A. 1920K bps B. 1080K bps C. 450M bps D. 1.3G bps

- 18. 在虚拟存储(Virtual Memory)系统中使用快表 TLB (Translation look-aside buffer) 的目的是( ) .
  - A. 用来缓存所有页表 (Page Table) 数据
  - B. 高速缓存部分页表信息,加快虚地址转换为物理地址
  - C. 用来缓存内存分页数据,提高 Cache 的命中率
  - D. 用来临时保存从 Cache 中被替换的数据块
- 19. 外部设备通过 I/0 接口与主机系统连接,通常 I/0 接口中包含三类寄存器,分别为 ( ),
  - A. 地址寄存器、数据寄存器、中断屏蔽寄存器
  - B. 数据寄存器、中断屏蔽寄存器、状态寄存器
  - C. 地址寄存器、数据寄存器、状态寄存器
  - D. 命令寄存器、数据寄存器、状态寄存器
- 20. CPU 判断是否存在 DMA 请求的时机为( ) 。
  - A. 每个机器周期结束时
- B. 在上次中断服务结束后
- C. 每条指令执行结束时
- D. 在程序打开中断允许位之后
- 21. 对于某存储芯片,假定其动态刷新间隔为 2ms,读写周期和刷新周期均为 0.5 μs,该芯 片中包含 128 行,每个刷新周期可以完成 1 行存储单元的刷新,如果该芯片采用异步 刷新方式工作,那么其读写周期和刷新周期可以安排为( )。
  - A. 3999 次读写周期后,安排 1 次刷新操作

第4页共11页

B. 2000 次读写周期后,安排1次刷新操作

	C.	128 次读写周期	期后,安排 1	次刷新操	作				
	D.	30 次读写周期	后,安排1	次刷新操作	Ē		****		
22.	假	定某计算机的指	6今流水线由	4 个功能	33组	成。指念流经	久тhá	能段的时间 (勿	吹欠十
		段之间的缓存时				60ns 和 60ns	,则1	<b>该计算机执行一</b>	段包含
	10	条指令的程序需	需要的 CPU 时	<b> </b>	(	)。			
	A	. 1040ns	B. 800ns	;	C.	700ns	D.	600ns	
23.	搏	操作系统是控制。	<b>应用程序执</b> 征	亍的程序,	它排	用有的 3 个目标	标包扣	舌:方便性、有	效性和
	(	)。							
	Α.	安全性	B. 可靠性	生	c.	扩展性	D.	通用性	
			7 11	<b>&gt;</b>		<i>"</i>		,	
24.	耗	とと とうがく とう とうがく とうがく はいし はい	<b>不</b> 句 括 (	)					
				T.		<del>)                                    </del>	ъ.	H 4- 11, 4-	
	Α.	并行执行	B. 中断护	W17 - W1	U.	并发执行	D.	串行执行	
				,	6,				
25.	圧	户级线程的优点	点不包括(	)。		X.			
	Α.	线程切换不需要	要内核态 (	<b>戈系统态</b> )	特权				
	В.	支持不同的应用	用程序采用不	下同的调度	算法				
	C.	在不同的操作系	系统上不经值	<b>8</b> 改就可直	接运	行	44		
	D.	同一个进程内的	的多个线程可	丁以同时调,	度至	多个处理器执	行		
26.	两	i 个直接知道对力	方存在的进程	是对共享资	源使	i用的关系是(	,	)。	
		相互竞争		共享		协作通信		7。 同步互斥	
		1H 7G <del>T</del>	D. M.14.	<del>// - // - // - // - // - // - // - // </del>	0.	M.I.L.	υ.	門少五八	
77		人工短扣工份力		7 <del>2 4</del> 77 A ML-	đ	A VII			1
		个计算机系统有		l被 K 个进	桯共	字。每个进程	最多	同时使用3台打	印机。
•	一気	定引起死锁的最	小 K 值是(	)。					•
				第 5 页 共	- 11	页		۶	
				•		- •			

A. 2

B. 3

C. 4

D. 5

28. 在一个页面大小为 4KB 的分页系统中,假设一个进程的页表如下。逻辑地址为 9660 的指令对应的物理地址是()。

页号	页框号
0	4
1	6
2	7
3	9

A. 9660

B. 30140

C. 38332

D. 26044

29. 给一个进程分配 4 个页框 其页表如下。在时间 164 产生虚页号 4 缺页。分别按照 FIFO、LRU、CLOCK 策略,被置换出的页框号是()。

		-/-		
虚页号	页框号	加载时间	引用时间	引用位
1	0	60	161	1
2	1	130	160	1
0	2	26	162	0
3	3	20	163	1

A. 0, 1, 2 B. 3, 2, 0 C. 1, 2, 3

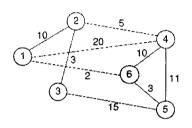
- 30. 为提高磁盘的读取效率,应将一个数据文件放在( )。
- A. 同一柱面 B. 相邻磁道 C. 同一盘面
- D. 相邻盘面
- 31. 当数据频繁修改并以随机顺序频繁访问时,从访问速度、存储空间使用和易于更新这 几方面考虑,利于达到最大效率的文件组织是( )。
  - A. 堆或索引文件

B. 顺序文件或索引顺序文件

第6页共11页

	С.	Hash 文件或索引	文1	牛	D.	A、B、C 全对		
32.					设备	r的时间为 T1,词	亥程	序访问无缓冲区的 I/0
	饺	备的时间为 T2。'	12/1	1 的值( )。				
	Α.	不超过2	В.	不超过 n	С.	不超过 2n	D.	不超过 n/2
33.	以	人下介质抗电磁干	扰聶	<b>是好的是</b> (	)。			
	Α.	光纤	В.	微波传输	С.	双绞线	D.	同轴电缆
34.	Pl	PP 协议是属于哪	个网	络层次的协议(		).		
	Α.	物理层	₿.	数据链路层	С.	网络层	D.	应用层
35.	下	面的 IP 地址属于	F组:	播地址的是(	,	),		
	Α.	191. 241. 0. 1	В.	192. 100. 1. 2	C.	240. 15. 0. 1	D.	238. 100. 0. 1
36.	IF	EEE 802.11 所采) -	用的	MAC 协议是(	)			
	Α.	CSMA/CA	В.	CSMA/CD	С.	CSMA	D.	CDMA
37.	用	于支持电子邮件	传输	(京中文内容的协议)	是(	. ). <b>I</b>		<b>&gt;</b>
	Α.	SMTP	В.	POP	C.	IMAP	D.	MIME
38.	用	于自治系统内部	的链	路状态路由协议。	是(	).		
	Α.	RIP	В.	OSPF	C.	BGP	D.	EGP
39.	UD	P 端口的长度为	(	) bit.				
	Α.	8	В.	24	C.	16	D.	32

- 40. 关于虚电路与数据报的比较,以下哪种是错误的()。)。
  - A. 虚电路需要建立传输连接
- B. 虚电路的包采用同一个路由
- C. 虚电路更容易保证服务质量
- D. 虚电路每个包包含完整的源和目的地址
- 二、 综合应用题: 41-47 小题, 共 70 分。
  - 41. (10分)已知带权图如下:



- (1) 给出上图的邻接矩阵表示。
- (2) 给出上图的邻接表表示。
- (3) 对上图,给出使用普里姆(Prim)算法、从 3 号定点开始产生最小生成树时各条边的访问顺序,并给出最终的最小生成树。
  - 42. (13 分)已知不带头结点的线性链表 List, 链表中结点类型 Node:

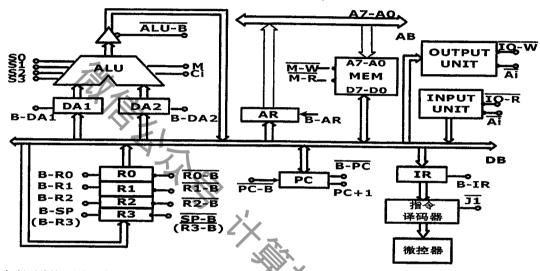
其中 data 为数据域, next 为指针域。请设计一个算法、删除链表中值相同的多余结点, 使链表中各结点的值均不相同。要求:

- (1) 给出算法的基本设计思想。
- (2) 根据设计思想,采用 C 或 C++或 Java 语言描述算法,关键之处给出注释。
- 43. (11 分) CPU 的地址总线 16 根 (A15—A0, A0 为低位); 双向数据总线 8 根 (D7—D0), 读写控制信号 W/R, 以及总线控制信号 MREQ (低电平有效)。假设主存地址空间分配为: 0—8191 为系统程序区,由只读存储芯片组成; 8192—32767 为用户程序区;最后(最大地址)8K 地址空间为系统程序的工作区。现有存储芯片的规格为: 8K×8 位 (片选引脚为 CS,低电平有效)的 EPROM, 8K×8 位的 SRAM (控制端为片选引脚 CS 和读写引脚 W/R),以及一个带控制功能的 3-8 译码器(当控制信号为 1 时其输出为全 1,否则其对应输入编码的引脚为 0,其余引脚为 1)。请从上述芯片中选择芯片设计该计算机主存储器

第8页共11页

- (1) 说明各种存储芯片的数量:
- (2) 各个芯片的引脚与总线和控制信号连接方式:
- (3) 画出主存储器的逻辑框图。

44. (12 分) 如下图所示的一个简单模型机,其数据总线和地址总线均为 8 位,其中 R0, R1, R2, R3 为通用寄存器, AR 为地址寄存器,IR 为指令寄存器,PC 为指令计数器,ALU 为运算器,DA1 和 DA2 为临时寄存器,AB 为地址总线,DB 为数据总线。...



其中各个控制信号的功能如下表所示:

序号	控制信号	功能	序号	控制信号	功能
1	PC-B#	指令地址送总线	8	S3	XX
2	B-AR	总线数据打入AR	9	\$2	S3- S0选择ALU16种
3	PC+1	程序计数器+1	10	S1	运算之一
4	B-PC	总线数据打入PC	11	S0	
5	B-IR	总线数据打入IR	12	М	选择逻辑运算(1)和算 数运算(0)
6	M-W#	存储器写	13	B-DA1	总线数据打入暂存器 DA1
7	M-R#	存储器读	14	B-DA2	总线数据打入暂存器 DA2

序号	控制信号	功能	序号	控制信号	功能
15	ALU-B #	运算器ALU内容送 总线	22	R1-B#	R1内容送总线
16	Ci	ALU进位输入	23	R2-B#	R2内容送总线
17	B-R0	总线数据打入R0	24	R3-B#	R3内容送总线
18	B-R1	总线数据打入R1	25	I/O-W#	写(输出)I/O端口
19	B-R2	总线数据打入R2	26	I/O-R#	读(输入)I/O端口
20	B-R3	总线数据打入R3	27	Ai#	端口地址线
21	R0-B#	R0内容送总线	28	J1#	指令译码器译码

第9页共11页

如果存储器的相应地址中存储了以下两条机器指令,请按照执行顺序写出每条机器指令执行需要的微操作序列(包含取指令的过程),并给出完成微操作需要设置的控制信号。

地址	机器码	助记符	功能、	
10H	0101 0000	CTID D AOL	(D) AQUAD	
11H	0000 1000 (立即数)	SUB R <sub>0</sub> , 08H	$(R_0)$ -08H $\rightarrow R_0$	
12H	1000 0000	JMP 10H	10H→PC	
13H	0000 1010(转移地址)	JIVIFIUM	10H-7PC	

45. (7分)一个计算机系统有 4GB 内存,每个进程分配 4个内存页框,每个页框大小为 4KB。设有如下两个 C 语言程序片段:

程序片段 A:

.....

for (i=0;i<5000;++i)

for (j=0; j<5000; ++j)

A[i,j]=0;

•••••

程序片段 B:

.....

for (j=0; j<5000; ++j)

for (i=0; i<5000; ++i)

A[i,j]=0;

请回答:

计算机/软件工程专业 每个学校的

考研真题/复试资料/考研经验 考研资讯/报录比/分数线 免费分享



微信 扫一扫 关注微信公众号 计算机与软件考研

- 有四台: (1)程序片段 A 与程序片段 B 在执行效率上有无差异?简述你的理由。(4分)
- (2) 为提高程序执行的效率与稳定性,在程序设计时应采取一些什么措施? (3分)
- 46. (8分)设有如下表所示的进程参数

进程	达到时间	服务时间		
A	0	3		
В	2	6		

第 10 页 共 11 页

С	4	4
D	6	5
E	8	2

忽略进程调度和系统的其它开销时间,请回答:

(1) 针对不同的调度算法在答题纸上绘制下表,并进行填写 (4.5分)

进程	FCFS(先	来先服务)	最短进程位	尤先(SPN)	轮转法(RR,时间片 =4)		
	开始时间	结束时间	开始时间	结束时间	开始时间	结束时间	
A	=.						
В							
С							
D		7					
Е		7					

- (2)证明在非抢占调度算法中,对于同时到达的 n 个批处理作业,最短进程优先(SPN)提供了最小的平均响应时间。假设只要有任务就必须立即调度。(3.5 分)
- 47. (9分) 主机 A 与主机 B 建立了 TCP 连接。假设主机 A 向主机 B 连续发送了两个 TCP 报文段,序号分别为 200 和 300。请问:
  - (1) 上述报文段的第一个报文段携带了多少字节的数据?
  - (2) 主机 B 收到第一个报文段后发回的确认中确认号应当是多少?
- (3) 如果主机 B 收到第二个报文段后发回的确认中确认号是 350, 那么主机 A 发送的第二个报文段中的数据有多少个字节?
- (4) 如果主机 A 发送的第一个报文段丢失了,但第二个报文段到达了主机 B。主机 B 在第二个报文段到达后向主机 A 发送确认。请问这个确认号是多少?