

哈尔滨工业大学

第 1 页
共 5 页

二〇〇五年硕士研究生入学考试试题

考试科目：计算机专业基础 考试科目代码：[424]

报考专业：计算机科学与技术

考生注意：答案务必写在答题纸上，并标明题号。答在试题上无效。

题号	一	二	三	四	五	六	七	八	九	十			总分
分数	10	8	8	22	27	30	5	20	8	12			150分

答题注意事项：数据结构的答案必须写在计算机原理答案的前面。

I. 数据结构（含高级语言）部分（75分）

一、填空题（每空 1 分，共 10 分）

1. 设有两个算法在同一机器上运行，其执行时间分别为 $100n^2$ 和 2^n ，要使前者快于后者， n 至少为 ①。
2. 在 AOE (Activity On Edge) 网中，从原点到汇点路径上各个活动的时间总和最长的路径称为 ②。
3. 在等概率情况下，对具有 n 个元素的顺序表进行顺序查找，查找成功（即表中有关键字等于给定值 K 的记录）的平均查找长度为 ③；查找不成功（即表中无关键字等于给定值 K 的记录）的平均查找长度为 ④。
4. 高度为 h 的堆中，最多有 ⑤ 个元素；最少有 ⑥ 个元素。
5. 求具有最小带权外路径长度的扩充二元树的算法称为 ⑦ 算法。
6. 每次使用两个有序表合并成一个有序表，这种排序方法叫做 ⑧ 排序。
7. 若一个具有 n 个顶点， e 条边的无向图是一个森林，则该森林中必有 ⑨ 棵树。
8. 设森林 F 对应的二元树 B ，它有 m 个结点， B 的根为 P ， P 的右子树结点数为 n ，则森林 F 中第一棵树的结点个数是 ⑩。

二、单项选择（每题 1 分，共 8 分）

1. 将长度为 n 的单向链表链接在长度为 m 的单向链表之后的算法的时间复杂性为 (①)。
A. $O(1)$ B. $O(n)$ C. $O(m)$ D. $O(m+n)$
2. 对于一个线性表既要求能够进行较快速的插入和删除，又要求存储结构能反映数据之间的逻辑关系，则应该用 (②)。
A. 顺序存储方式 B. 链式存储方式 C. 散列存储方式 D. 以上均可以
3. 下述编码哪一组不是前缀码 (③)。
A. {00, 01, 10, 11} B. {0, 1, 00, 11} C. {0, 10, 110, 111} D. {000, 001, 010, 101}
4. 当 n 足够大时，下述函数中渐近时间最小的是 (④)。
A. $T(n) = n \log n - 1000 \log n$ B. $T(n) = n \log 3 - 1000 \log n$
C. $T(n) = n^2 - 1000 \log n$ D. $T(n) = 2n \log n - 1000 \log n$
5. 设有一个 n 行 n 列的对称矩阵 A ，将其下三角部分按行存放在一个

一维数组 B 中， $A[0][0]$ 存放在 B[0] 中，那么第 i 行对角元素 $A[i][i]$ 存放于 B 中 (⑤) 处。

A. $(i+3) * i / 2$ B. $(i+1) * i / 2$ C. $(2n-i+1) * i / 2$ D. $(2n-i-1) * i / 2$

6. 已知一个线性表 (1, 13, 12, 34, 38, 33, 27, 22)，假定采用 $h(k) = k \% 11$ 计算散列抵制进行散列存储，若用链地址法处理冲突，则查找成功的平均查找长度为 (⑥)。

A. 1 B. $9/8$ C. $13/11$ D. $13/8$

7. 设有向图 G 是有 10 个顶点的强连通图，则 G 至少有 (⑦) 条边。

A. 45 B. 90 C. 10 D. 9

8. 倒排文件包含有若干个倒排表，倒排表的内容是 (⑧)。

A. 一个关键字值和该关键字的记录地址 B. 一个属性值和该属性的一个记录地址
 C. 一个属性值和该属性的全部记录地址 D. 多个关键字和它们相对应的某个记录的地址

三、判断题（每空 1 分，共 8 分）

1. 有环路的有向图不能进行拓扑分类。(①)
2. 对给定的关键字集合，以不同的次序插入初试为空的二元树中，不可能得到同一棵二元排序树。(②)
3. 在外部排序中，使用选择树法可以减少初试归并段的数量。(③)
4. 若在磁盘上的顺序文件中插入新的记录，不一定要复制整个文件。(④)
5. 顺序存储方式只能用于存储线性结构。(⑤)
6. 折半查找与二元查找树的时间性能在最坏的情况下是相同的。(⑥)
7. 稀疏矩阵压缩存储后，还可以进行随机存取。(⑦)
8. 对一个无向图进行先深搜索时，得到的先深序列是唯一的。(⑧)

四、简答题（共 22 分）

1. 画出对长度为 18 的有序顺序表进行折半查找的判定树，并计算出在等概率时查找成功的平均查找长度，以及查找失败时所需的最多的关键字比较次数。(8 分)
2. 假设以 I 和 O 分别表示入栈和出栈的操作，栈的初态和终态均为空。入栈和出栈的操作序列表示为仅由 I 和 O 组成的序列。

(1) 下面所示的序列中哪些是合法的？(2 分)

A. IOIOIOIO B. IOOIIOIO C. IIIIOIOIO D. IIIIOOIOO

(2) 通过对 (1) 的分析，给出判断一个给定序列是否合法的算法思想。(4 分)

3. 已知某图的邻接表如图 4-1，以 V1 为起点分别给出先深搜索序列和先广搜索序列，并简述先深搜索算法的基本思想。(8 分)

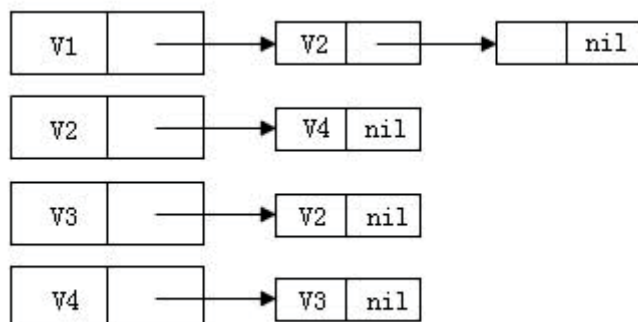


图 4-1

五、算法设计题（共 27 分）

1. 试设计一个 HeapInsert(R, key)算法，将关键字 key 插入到堆 R 中去，并保证插入后 R 仍是堆。并分析你的算法的时间复杂性。（15 分）

2. 结点类型和存储结构如下：

```
typedef struct{
    int key;
    datatype data;
    int count;
}node;
```

node R[n];

试设计一个排序算法，要求不移动结点的存储位置，只在结点的 count 字段记录结点在排序中的序号，并将排序结果按升序输出。（12 分）

II. 计算机组成原理部分（共75分）

六、填空题（30 分，每空 1 分）

1. 总线上信息传送的管理是通过 A 主要包括 B、C 两个方面，前者主要解决总线使用权问题，后者主要解决 D 的问题，其中需增设一条“等待”(WAIT)响应信号线的控制方式是 E。
2. CPU从主存中取出一条指令并执行该指令的时间叫做 A，它通常包含若干个 B，而后者又包含若干个 C。
3. 主机与I/O交换信息时，通常可用 A、B、C、通道和I/O处理机等五种控制方式。
4. 某计算机字长 32 位，存储容量 8MB，若按半字编址，它的寻址范围是 A，若按双字编址，其寻址范围是 B。
5. 假设机器字长为 31 位（不含符号位），若一次移位需 $10\mu S$ ，一次加法需 $10\mu S$ ，则原码一位乘最多需要 A 时间，补码Booth算法最多需要 B 时间。
6. 除了采用高速芯片外，存储器还可以采用 A 提高速度，运算器可采用 B 提高运算速度，控制器可采用 C 提高处理机速度。
7. 设相对寻址的转移指令占 3 个字节，第一字节为操作码，第 2 字节是相对位移量（补码表示）的低 8 位，第 3 字节是相对位移量（补码表示）的高 8 位。
每当 CPU 从存储器中取出一个字节时，即自动完成 $(PC) + 1 \rightarrow PC$ ，第 4 页
若 PC 当前值为 2005H，要求转移到 200CH，依次写出该转移指令共 5 页
第 2、第 3 字节的机器代码为 A H。若 PC 当前值为 200AH，
要求转移到 2003H，则依次写出该转移指令的第 2、第 3 字节的机器代码为 B H。
8. 设浮点数阶码为 8 位（含 1 位阶符），基值为 2，用移码表示，尾数为 24 位（含 1 位数符），用补码规格化表示，则对应其最大正数的机器数形式为 A，真值为 B（十进制表示）；对应其最大负数的机器数形式为 C，真值为 D（十进制表示）。
9. 控制单元CU是提供完成机器全部指令操作的微操作命令序列部件。其形式方法有两种，一种是 A 设计方法，为 B 逻辑；另一种是 C 设计方法，为 D 逻辑。
10. 某机共有 32 个 32 位的通用寄存器，且能完成 130 种操作，假设指令字长等于机器字长。

若采用通用寄存器作为变址寄存器，设计一种变址寻址的“寄存器—寄存器”型指令格式，则指令的形式地址为 A 位，操作数的寻址范围是 B 。

七、选择题（5 分，每题 1 分）

1. 在补码定点加法运算中，若采用 1 位符号位，则当_____时，表示结果溢出。
A. 符号位有进位 B. 符号位进位和最高数位进位异或结果为 0
C. 符号位为 1 D. 符号位进位和最高数位进位异或结果为 1
2. 指令系统中采用不同寻址方式的目的主要是_____。
A. 可直接访问外存 B. 提供扩展操作码并降低指令译码难度
C. 缩短指令长度，扩大寻址空间 D. 实现存储程序和程序控制
3. CPU 内通用寄存器的位数取决于_____。
A. 存储器的容量 B. 机器字长
C. 指令的长度 D. CPU 的管脚数
4. 某计算机有四级中断，优先级从高到低为 1→2→3→4，假定将优先级顺序修改，改后 1 级中断的屏蔽字为 1011，2 级中断的屏蔽字为 1111，3 级中断的屏蔽字为 0011，4 级中断的屏蔽字为 0001，则修改后的优先级顺序从高到低为_____。
A. 3→2→1→4 B. 2→1→3→4
C. 1→3→4→2 D. 4→3→2→1
5. 一个组相联地址映像 Cache 由 64 个存储块构成，每组包含 4 个存储块，主存包含 4096 个存储块，每块由 8 字节组成，每字为 32 位，存储器按字节编址。试问主存地址 18AB9H 映像到 Cache 的_____组的任一字块中。
A. 第一组 B. 第二组
C. 第三组 D. 第四组

八、简答与计算（20 分）

1. 假设计算机 A 和计算机 B 采用相同的操作系统，现用同一基准程序 P 测试这两台机器的速度，如果测得 A 的速度为 MIPS_A，B 的速度为 MIPS_B，且 MIPS_A>MIPS_B，试问是否可以认为，在执行程序 P 时，计算机 A 的速度比计算机 B 的速度快？为什么？（3 分）
2. DMA 接口电路中需有几个寄存器？若主存容量为 1M×16 位，外设的地址空间为 256，传送的最大批量为 512 字节，写出每个寄存器的名称、作用和位数。（4 分）
3. 已知 $x=0.1010$ ， $y=0.1101$ ，按机器运算步骤计算 $x \div y$ 并还原成真值（机器数形式自定）。（5 分）
4. CPU 进入中断响应周期要完成什么操作？这些操作由谁来完成？（4 分）
5. 什么是双重分组跳跃进位链？设机器字长为 32 位，最高位为第 0 位，采用双重分组跳跃进位链，要求大组内按 5、3、5、3 分组，写出每个大组内的全部进位 C_i 。（4 分）

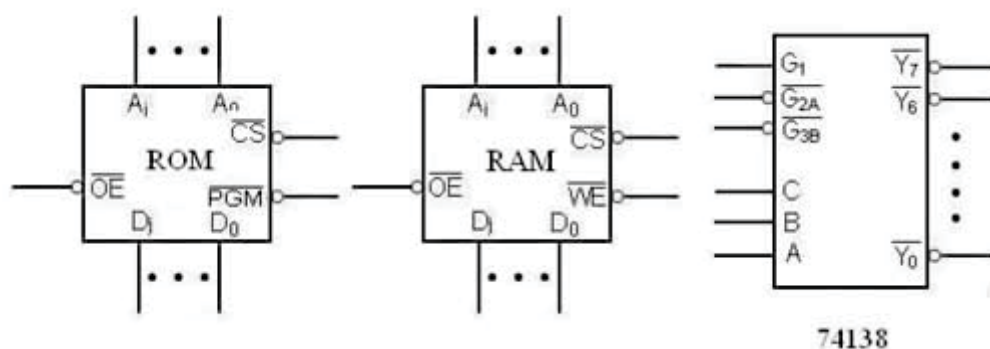
九（8 分）设 CPU 共有 16 根地址线，8 根数据线，并用 \overline{MEMQ} 作访存控制信号，用 \overline{RD} 为读控制信号， \overline{WR} 为写控制信号。要求最大 8K 地址空间为系统程序区，与其相邻的 16K 地址空间为用户程序区，最小 4K 地址空间为系统程序工作区。现有下列芯片：

ROM 芯片：①2K×8 位 ②4K×8 位 ③8K×8 位

RAM 芯片：①4K×8 位 ②8K×8 位 ③16K×8 位

74138

门电路自定



ROM 信号定义： \overline{OE} 允许输出， \overline{CS} 片选， \overline{PGM} 允许编程。

RAM 信号定义： \overline{OE} 允许输出， \overline{CS} 片选， \overline{WE} 允许写

画出 CPU 与存储芯片的连接图，要求：

- (1) 画出每片存储芯片的地址范围（用二进制表示）
- (2) 指出存储芯片的类型和数量
- (3) 详细画出存储芯片的片选逻辑

十、综合题（12 分）

1. 画出执行 ADD @M(@为间接寻址特征)指令的信息流程图（2 分）
2. 假设 CPU 中有 PC、IR、ID、MAR、MDR、ACC、ALU 和 CU，写出完成该指令所需的全部微操作命令及节拍安排。（5 分）
3. 如果 CU 采用微程序设计，画图说明 CU 中应包含哪些硬件，并指出完成上述指令还需增加哪些微操作命令？（4 分）

