

哈尔滨工业大学

第 1 页
共 4 页

二〇〇六年硕士研究生入学考试试题

考试科目：计算机专业基础 考试科目代码：[424]

报考专业：计算机科学与技术

考生注意：答案务必写在答题纸上，并标明题号。答在试题上无效。

题号	一	二	三	四	五	六	七	八	九				总分
分数	9	9	10	20	27	15	30	14	16				150分

答题注意事项：数据结构的答案必须写在计算机原理答案的前面。

I. 数据结构（含高级语言）部分（75分）

一、填空题（每空 1 分，共 9 分）

- 由二元树的前序和后序序列 ① 唯一确定这棵二元树。
- 在一个堆的顺序存储中，若一个结点的下标为 i ($0 < i \leq n-1$)，则它的左儿子的下标为 ②，右儿子的下标为 ③。
- 以折半查找方法从长度为 10 的有序表中查找一个元素时，查找成功的平均长度为 ④。
- 高度为 K 的完全二元树中，结点数 n 和 K 之间的关系是 ⑤。
- 同一棵二元查找树中插入一个元素时，若元素的值小于根结点的元素值，则应把它插入到根结点的 ⑥ 上。
- 举出两种磁带文件的分类方法：⑦ 和 ⑧。
- 按二元树的定义，具有三个结点的二元树共有 ⑨ 种形态。

二、单项选择（每题 1 分，共 9 分）

- 已知一个序列为 {21, 39, 35, 12, 17, 43}，则利用堆分类方法建立的初试堆为（ ① ）。
A. 39, 21, 35, 12, 17, 43 B. 43, 39, 35, 12, 17, 21
C. 43, 39, 35, 21, 17, 12 D. 43, 35, 39, 17, 21, 12
- 算法性能分析的两个主要方面是（ ② ）。
A. 数据复杂性和程序复杂性 B. 可读性和健壮性
C. 时间复杂性和空间复杂性 D. 正确性和简单性
- 已知一个栈的输入序列顺序为 1, 2, 3, 4, ..., n ，输出序列为 $P_1, P_2, P_3, \dots, P_n$ 。若 $P_n = n$ ，则 P_i ($1 < i < n$) 为（ ③ ）。
A. i B. $n-i$ C. $n-i-1$ D. 不确定
- 在（ ④ ）算法中，第一趟排序后，最大的或最小的数一定在其最终位置上。
A. 归并排序 B. 插入排序 C. 快速排序 D. 冒泡排序
- 从二元查找树中查找一个元素时，其平均时间复杂性为（ ⑤ ）。
A. $O(n)$ B. $O(1)$ C. $O(\log n)$ D. $O(n^2)$
- 设结点 X 和结点 Y 的二元树 T 中的两个结点，若在前序序列中 X 在 Y 之前，而在后序序列中 X 在 Y 之后，则 X 与 Y 的关系是（ ⑥ ）。
A. X 是 Y 的左兄弟 B. X 是 Y 的右兄弟

C. Y 是 X 的祖先 D. Y 是 X 的后代

7. 在一个长度为 n 的线性表中的第 i 个元素 ($0 < i \leq n-1$) 之前插入一个新元素时，需向后移动 (⑦) 个元素。

A. $n-1$ B. $n-i+1$ C. $n-i-1$ D. i

8. 对于一组权值都相等的 16 个字母，构造相应的哈夫曼树，这棵哈夫曼树是一棵 (⑧)。

A. 完全二元树 B. 一般二元树 C. 满二元树 D. 以上都不正确

9. 若要尽可能快地完成对实型数组的排序，且要求排序是稳定的，则应选择 (⑨)。

A. 快速排序 B. 堆排序 C. 归并排序 D. 基数排序

三、判断题（每题 1 分，共 10 分）

1. 折半查找只适用于有序表，包括有序的顺序表和有序的连接。(①)

2. 拓扑分类适合于无环路有向图且拓扑序列唯一。(②)

3. 在 n 个结点的无向图中，若边数大于 $n-1$ ，则该图必是连通图。(③)

4. 散列法存储的基本思想是由关键字的值确定关键字的存储地址。(④)

5. 用邻接矩阵存储一个图，所需的存储单元数目与图的边数有关。(⑤)

6. 在磁盘分类中，对于能容纳 P 个记录的缓冲区，不能产生出长度大于 P 的初始归并段。(⑥)

7. 倒排文件与多重链表文件相似，都是用来处理多关键字查找。(⑦)

8. 中序线索二元树的优点是便于在中序遍历时查找任意结点的前驱结点和后继结点。(⑧)

9. 外部排序过程主要分为两个阶段：生成初始归并段和对归并段进行逐趟归并。(⑨)

10. 索引顺序文件是一种特殊的顺序文件，因此通常存放在磁带上。(⑩)

四、简答题（共 20 分）

1. (10 分)

已知一个带权无向图的顶点集 V 和边集 E 分别为：

$V = \{0, 1, 2, 3, 4, 5, 6, 7\}$;

$E = \{(0, 1) 8, (0, 2) 5, (0, 3) 2, (1, 5) 6, (2, 3) 25, (2, 4) 13, (3, 5) 9, (3, 6) 10, (4, 6) 4, (5, 7) 20, (6, 7) 30\}$ 。边集 E 中的一条边表示成 $(x, y) z$ 的形式，其中 x, y 代表边的两个顶点， z 代表该边的权值。

要求 (1) 简述 Kruskal 算法求最小生成树的基本思想；

(2) 按该算法写出构造最小生成树的每一步。

2. (6 分) 简述用循环数组实现队列时队列满与队列空的区别方法，并给出判断队列满和队列空的条件。

3. (4 分) 试举例说明，如果允许带权有向图中某些边的权为负实数，则 Dijkstra 算法不能正确地求出从源点到每个顶点的最短路径。

五、算法设计题（共 27 分）

1. (13 分) 已知 A、B、C 是三个线性表且其元素按递增顺序排列，每个表中元素均无重复。

在表 A 删去既在表 B 中出现又在表 C 中出现的元素。试设计实现上述删除操作的算法 Delete，并分析其时间复杂性。

2. (14 分) 设图中各边的权值都相等，以邻接表为存储结构，试设计求任意两个不同顶点之间最短距离的算法 ShortPath（可以直接使用栈或队列的存储结构和操作）。

II. 计算机组成原理部分（共75分）

六、填空（15分，每空1分）

1. 当机器零用全0表示时，其阶码为 A 码。
2. 设CPU的主频为16MHz，若每个机器周期包含4个时钟周期，该机的平均指令执行速度为0.8MIPS，则该机的时钟周期为 A μ S，平均指令周期为 B μ S，每个指令周期含 C 个机器周期。
3. 一个四路组相联的Cache容量为8KB，主存容量为4MB，每字块有16个字，每个字32位，则主存地址中的主存字块标记为 A 位，组地址为 B 位，字块内地址为 C 位。
4. CPU响应中断后可通过 A 或 B 转至中断服务程序的入口地址，前者需配有 C，后者需配有 D。
5. 某计算机采用微程序控制，微指令字中操作控制字段共20位，若采用直接控制，则可以定义 A 种微操作，此时一条微指令最多可同时启动 B 个微操作。若采用编码控制，并要求一条微指令需同时启动4个微操作，则微指令字中的操作控制字段应分 C 段，若每个字段的微命令数相同，这样的微指令格式最多可包含 D 个微操作命令。

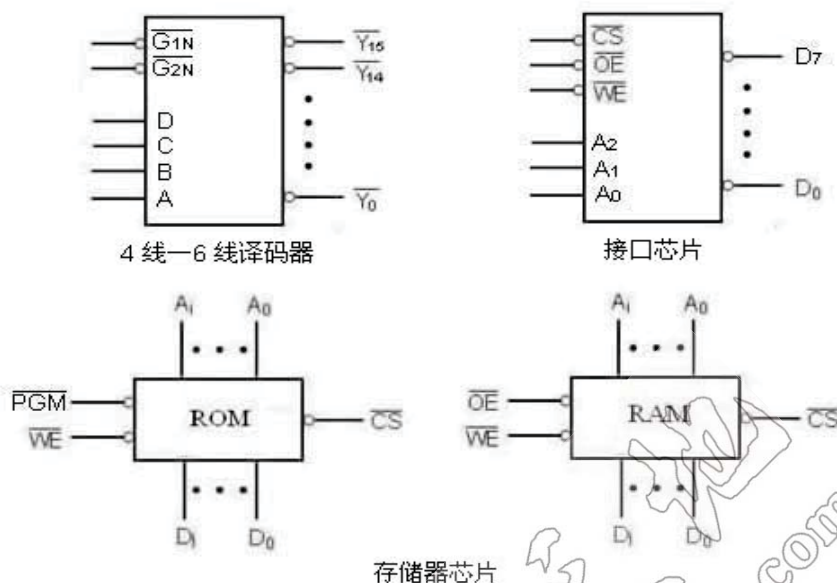
七、简答与计算（30分）

1. 说明总线通信中半同步通信的特点，若想提高总线带宽，可采取什么措施？（5分）
2. 试从五个方面比较程序中断方式和DMA方式。（5分）
3. 假设阶码取3位，尾数取6位（均不包括符号位），按浮点补码运算步骤计算

$$\left[2^5 \times \frac{11}{16}\right] \left[2^4 \times \left(-\frac{9}{16}\right)\right]。如何判断其结果是否溢出。（6分）$$

4. 今有五级流水线，分别完成取指（IF），译码并取数（ID），执行（EX），访存（MEM），写结果（WR）五个阶段。假设完成各个阶段操作的时间依次为90ns，60ns，70ns，100ns，50ns。试问流水线的时钟周期应取何值？若第一和第二条指令发生数据相关，试问第二条指令需推迟多少时间才能不发生错误？若相邻两指令发生数据相关，而不推迟第二条指令的执行，可采取什么措施？（3分）
5. 设某机有四个中断源，优先顺序按1→2→3→4降序排列，若1、2、3、4中断源的服务程序中对应的屏蔽字分别为1110、0100、0110、1111。试写出这四个中断处理次序（按降序排列）。若四个中断源同时有中断请求，画出CPU执行程序的轨迹。（5分）
6. 试比较补码除法和原码除法。设寄存器为16位（含1位符号位），试问两种除法分别作多少次加法和多少次移位？（6分）

- 八（14分）设CPU有16根地址线，8根数据线，并用 \overline{MEMO} 作访存控制信号， \overline{IORO} 作访问I/O端口的控制信号， \overline{RD} 为读命令， \overline{WR} 为写命令，I/O编址采用单独编址，现有下列芯片及各种门电路（自定）。



画出 CPU 和存储芯片及 CPU 的 I/O 接口芯片的连接图，要求：

- (1) 主存除最大地址空间存放系统 BIOS 程序（约 4KB）外，其余地址空间均为用户所用。
- (2) 接口芯片的地址范围为 80H—87H。
- (3) 指出选用的芯片类型、数量及地址范围。
- (4) 详细画出存储器芯片和接口芯片的片选逻辑。

九、（16 分）某模型机共有 64 种操作，操作码位数固定，且具有以下特点：

- (1) 采用一地址或二地址格式；
- (2) 有寄存器寻址，基址寻址（通用寄存器作基址寄存器）和相对寻址（位移量为 -128~+128）；
- (3) 有 16 个通用寄存器，算术运算和逻辑运算的操作数均在寄存器中，结果也在寄存器中；
- (4) 取数/存数指令在通用寄存器和存储器之间传送数据；
- (5) CPU 的数据线为 16 位，存储器按字节编址；
- (6) 有效地址的形成可通过地址加法器及相应的硬件（自定）完成。

要求：

- (1) 设计算术逻辑指令、取数/存数指令和相对转移指令的格式，并简单说明。
- (2) 以基址寻址的取数指令为例，按序画出完成该指令的信息流程（如→）
- (3) 以基址寻址的取数指令为例，写出完成该指令由组合逻辑控制单元所发出的微操作命令及节拍安排。
- (4) 如果采用微程序控制，需增加哪些微操作命令？