

Projeto Final

Máquina automática de fazer pão(Versão 1)

Universidade de Aveiro

Gonçalo Martins, Rafael Marques



Projeto Final

Máquina automática de fazer pão(Versão 1)
Dept. de Eletrónica, Telecomunicações e Informática

Universidade de Aveiro

Gonçalo Martins, Rafael Marques
(112678) goncalobmartins@ua.pt, (112754) rafaelsmarques@ua.pt

4 de junho de 2023

Conteúdo

1	Introdução	1
2	Arquitetura	2
3	Implementação	5
3.1	Máquina de Estado Finitos	5
3.2	Ligação a Periféricos do Kit	6
4	Validação	7
5	Manual de Utilizador	10
6	Conclusão	12

Capítulo 1

Introdução

Neste relatório, apresentamos um trabalho centrado no projeto e implementação de uma Máquina de Cozer Pão, controlada por um sistema eletrônico e simulada numa FPGA. Este projeto incorpora a modelagem em VHDL e permite a interação com o usuário por meio de entradas e saídas especificadas, tais como start/stop, Prog 1, 2 e o status da máquina (on/off).

O principal objetivo deste trabalho é demonstrar o funcionamento de um sistema de máquina de estados aplicado à automação residencial, especificamente na preparação de pão. Para tornar este trabalho tangível e mensurável, adotamos uma escala de tempo reduzida, onde os tempos de execução das ações da máquina (amassar, levedar, cozer) são representados em segundos.

A máquina simulada é capaz de cozer dois tipos de pão, caseiro e rústico, com diferentes tempos para amassar, levedar e cozer. O utilizador é capaz de seleccionar o programa que deseja executar, com o tempo total de fabricação exibido no displays de sete segmentos.

Uma vez escolhido o tipo de pão, o utilizador pode iniciar o processo de fabricação pressionando o botão de start/stop, com a máquina indicando o seu estado de funcionamento por meio de um LEDR. O tempo remanescente para a fabricação é exposto no display e pode ser interrompido a qualquer momento pelo usuário.

Capítulo 2

Arquitetura

A entity PaoTop é o top-level do projeto e incorpora/conecta os seguintes componentes:

- ClkDividerN: Um divisor de clock que divide o sinal de clock de entrada por um fator de 50.000.000 para gerar um sinal de clock de 1 Hz (representado pelo sinal s_clk) para o resto do sistema.
- MaquinaDePao: A parte principal, a máquina de estados finitos que controla o processo de fabricação de pão. Esta maquina de estados consiste em 4 estados principais:
 - TInit (estado inicial que serve principalmente para mostrar o tempo total necessário para fazer o tipo de pão selecionado.
 - Amassar
 - Levedura
 - Cozedura
 - Extra (estado final corresponde aos 2 segundos necessários antes da maquina de estado voltar ao estado inicial)
- TimerAuxFSM: um contador que recebe dois sinais de input e gera dois sinais de output.
 - IN newTime : sinal enviado pela máquina de estados dá sinal ao counter que recebeu um tempo novo e pode começar a contar
 - IN timeVal : sinal que contem o valor que desejamos utilizar na contagem decrescente
 - OUT timeOut : correspondente ao numero que se encontra no contador nesse momento, este sinal é utilizado para indicar o respetivo numero nos displays HEX0 e HEX1

OUT timeExp : este sinal é emitido quando o contador chega ao final da sua contagem decrescente, este sinal é usado para acionar o próximo estado na máquina de estados MáquinaDePao

- Reg: Um registrador que armazena os parâmetros de fabricação do pão, como o tipo de pão (bread_type), e os tempos utilizados em cada parte da fabricação do pão.

- TOTAL_TIME_CASEIRO
- TOTAL_TIME_RUSTICO
- AMASSAR_TIME_CASEIRO
- AMASSAR_TIME_RUSTICO
- LEVEDAR_TIME_CASEIRO
- LEVEDAR_TIME_RUSTICO
- COZEDURA_TIME
- EXTRA_TIME

- Bin2BCD: Um convertor de binário para BCD que converte o sinal de timeOut (bindata) em dois valores BCD (dec_out_l e dec_out_r) que são usados para exibir o tempo em dois displays de sete segmentos (HEX0 e HEX1).
- Bin7SegDecoder: Um decodificador de binário para display de sete segmentos que converte o BCD (binInput) nos valores correspondentes para exibição no display de sete segmentos (HEX0HEX1).

Os sinais de entrada do sistema são CLOCK_50, KEY e SW, que são usados para controlar o sistema da seguinte forma:

- CLOCK_50: O sinal de clock de entrada.
- KEY: Os botões usados para dar reset ao sistema (KEY(3)) e iniciar/parar o processo de produção de pão (KEY(0)).
- SW: O switch utilizado para selecionar o tipo de pão (SW(0)).

Os sinais de saída do sistema são LEDR, LEDG, HEX0 e HEX1, que são usados para exibir o status do sistema e o progresso da fabricação de pão da seguinte forma:

- LEDR: Os LEDs vermelhos usados para indicar o estado do processo de fabricação de pão(on/off).
- LEDG: Os LEDs verdes usados para indicar o progresso do processo de fabricação de pão.
- HEX0 e HEX1: Os dois displays de sete segmentos usados para exibir o tempo restante para cada etapa do processo de fabricação de pão.

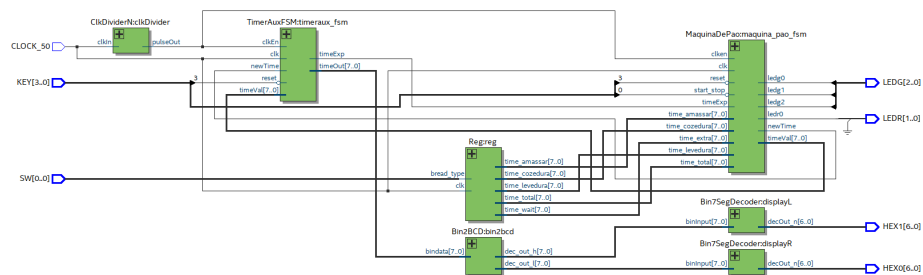


Figura 2.1: Representação gráfica da arquitetura do projeto.

Capítulo 3

Implementação

A implementação deste projeto foi realizada utilizando uma abordagem baseada numa máquina de estados finitos (FSM). Esta abordagem permitiu uma modelação eficiente do comportamento sequencial e automatizado da máquina de fazer pão.

3.1 Máquina de Estado Finitos

A representação gráfica da FSM é apresentada a seguir. Cada estado do FSM corresponde a uma fase específica no processo de produção do pão, e a transição entre os estados é gerida pelas entradas do utilizador e pelos tempos pré-definidos para cada fase.

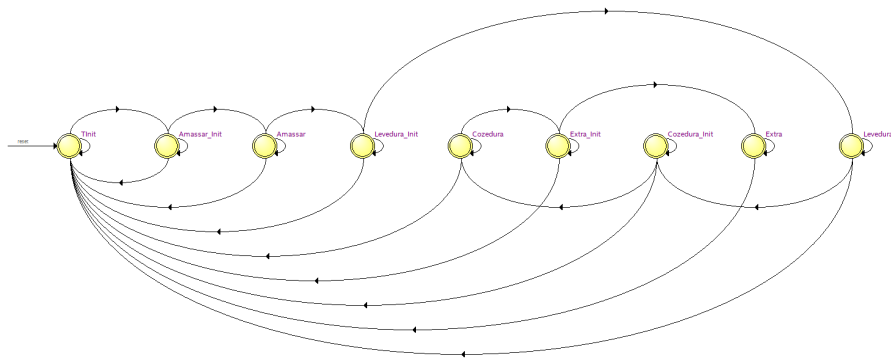


Figura 3.1: Representação gráfica da Máquina de Estados Finitos implementada.

3.2 Ligação a Periféricos do Kit

Decidimos utilizar um conversor de binário para BCD na ligação aos displays HEX, pois o conversor torna extremamente fácil a associação dos valores das casas das unidades e das casas das dezenas aos respetivos displays HEX.

Capítulo 4

Validação

```
stimulus_process : process
begin
    reset      <= '1';
    start_stop <= '0';
    timeExp    <= '0';
    time_amassar <= "00000000";
    time_levedura <= "00000000";
    time_cozedura <= "00000000";
    time_extra  <= "00000000";
    time_total  <= "00000000";
    wait for 10 ns;
    reset <= '0';
    wait for 10 ns;
    start_stop <= '1';
    time_amassar <= "00000010";    -- 2 ns
    wait for 20 ns;
    timeExp <= '1';
    wait for 10 ns;
    timeExp <= '0';
    wait for 10 ns;
    time_levedura <= "00000010";    -- 2 ns
    wait for 20 ns;
    timeExp <= '1';
    wait for 10 ns;
    timeExp <= '0';
    wait for 10 ns;
    time_cozedura <= "00000011";    -- 3 ns
    wait for 30 ns;
    timeExp <= '1';
    wait for 10 ns;
    timeExp <= '0';
    time_extra <= "00000100";    -- 4 ns
    wait for 40 ns;
    timeExp <= '1';
    wait for 10 ns;
    timeExp <= '0';
    wait for 10 ns;
    start_stop <= '0';
    wait for 10 ns;
    reset <= '1';
    wait for 10 ns;
    reset <= '0';
    wait for 10 ns;
    assert false report "Fim" severity failure;
    wait;
end process;
```

Esta testbench inicializa os sinais com os seus valores predefinidos, define o sinal de reset para '1' e espera por 10 ns. Em seguida, o sinal de reset é definido como '0' e 10 ns depois o sinal de start_stop é definido como '1', o que desencadeia a máquina de estados para entrar no estado Amassar_Init. O sinal de time_amassar é definido como 00000010, o que significa que o estado Amassar deve durar 2 ns. Após 20 ns, o sinal de timeExp é definido como '1', o que significa que a máquina de estados deve fazer a transição para o estado Levedura_Init. O sinal de time_levedura é definido como "00000010", o que significa que o estado Levedura deve durar 2 ns. Este processo é repetido para os estados Cozedura e Extra, com os sinais de tempo correspondentes definidos como 00000011 (3 ns) e "00000100 (4 ns), respetivamente.

Após o estado Extra, o sinal de start_stop é definido como '0' e 10 ns depois o sinal de reset é definido como '1'. A simulação é terminada com uma declaração de assertção.

Capítulo 5

Manual de Utilizador

A FPGA está programada para simular a operação de uma Máquina de Cozer Pão com duas configurações distintas para a preparação do pão. Para uma melhor compreensão deste manual, as chaves SW[0] e os botões KEY[0] serão referidos como 'Seletor de Programa' e 'Botão de Início', respetivamente.

1. **Seleção do Programa:** Inicialmente, a FPGA mostra "24" no display de 7 segmentos, que representa o tempo total de preparação do pão na configuração "pão caseiro". Se o 'Seletor de Programa' (SW[0]) for mudado para '1', a FPGA muda para a configuração de "pão rústico", alterando o display para mostrar "33", correspondente ao tempo total para esta configuração. Dependendo da configuração selecionada, os tempos de amassar, levedar e cozer variarão. Certifique-se de selecionar o programa desejado antes de iniciar o processo de cozedura.
2. **Início do Processo de Produção:** Para iniciar o processo de cozedura, pressione o 'Botão de Início' (KEY[0]). A máquina começa a operar, representada por uma contagem decrescente a partir do tempo inicial do estado de amassar. Durante este estado, o LEDG0 acenderá. A duração deste estado depende da configuração escolhida - "10" segundos para pão caseiro e "15" segundos para pão rústico.
3. **Transição entre Estados:** Após a fase de amassar, a máquina transita para o estado de levedar, iniciando outra contagem decrescente e acendendo o LEDG1. A duração desta fase será de "4" segundos para pão caseiro e "8" segundos para pão rústico. Quando a fase de levedar termina, a máquina transita para o estado de cozer, indicado pela contagem decrescente a partir de "10" segundos para ambas as configurações, com o LEDG2 aceso.
4. **Conclusão do Programa:** Após a fase de cozer, a máquina inicia uma contagem decrescente de "2" segundos, durante a qual todos os LEDG se apagam. Durante todo o processo de cozedura, o LEDR0 permanece

aceso. Após os "2" segundos finais, o LEDR0 se apaga e a FPGA retorna ao tempo inicial do programa selecionado.

5. **Reset da Máquina:** A qualquer momento durante o processo, pode-se pressionar o botão de reset (KEY[3]). Este botão interrompe qualquer operação, desliga todos os LEDs e retorna o display ao tempo inicial da configuração atual. A máquina estará então pronta para iniciar um novo ciclo de cozedura.

Capítulo 6

Conclusão

Neste projeto, fomos capazes de projetar e implementar com sucesso uma Máquina de Cozer Pão simulada numa FPGA, controlada por um sistema eletrônico modelado em VHDL. A utilização de uma abordagem baseada em Máquinas de Estado Finitos (FSM) possibilitou a modelação eficaz do comportamento sequencial da máquina, respondendo de forma automática às entradas do usuário e aos timings pré-definidos para cada fase do processo de cozedura do pão.

O resultado final é uma simulação interativa de uma máquina de cozer pão que permite ao utilizador escolher entre dois tipos de pão diferentes, iniciar e parar o processo de cozedura, e visualizar o tempo restante para a fabricação de pão. A máquina também utiliza sinais de LED para indicar o estado de funcionamento da máquina e o progresso do processo de cozedura.

Este projeto contribui para uma melhor compreensão de como as Máquinas de Estado Finitos podem ser aplicadas à automação residencial e ao mesmo tempo demonstra o potencial de utilização das FPGAs para a simulação e prototipagem de sistemas eletrónicos complexos.

Neste contexto, apesar da máquina funcionar conforme as especificações gerais, reconhecemos que a funcionalidade de start/stop não está completamente funcional. Este é um ponto de limitação na interatividade com a máquina. No entanto, a implementação bem-sucedida da visualização do processo no display de segmentos é um marco significativo que foi atingido neste trabalho. Embora tenhamos consciência de que melhorias podem ser realizadas a nossa autoavaliação é de 13 em 20.

Contribuições dos autores

Indicar a percentagem de contribuição de cada autor.

Gonçalo Martins, Rafael Marques: 55%, 45%