

第5章 触发器

前面说过，组合逻辑电路的输出只与输入有关，时序逻辑电路的输出既与当前的输入有关，又与以前的历史状态有关。

那么以前的状态在哪里保存？——存在触发器里面，触发器是逻辑电路的基本记忆单元。

第5章 触发器

- 第1节 基本RS触发器
- 第2节 时钟触发器
- 第3节 主从触发器
- 第4节 边沿触发器
- 第5节 触发器的分类及转换
- 第6节 触发器的典型应用

第5章 触发器

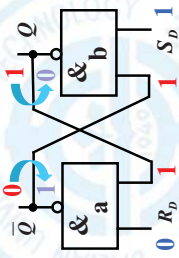
触发器特点

构成组合逻辑电路的基本单元为逻辑门，构成时序逻辑电路的基本单元是触发器。

- 1) 它有两个稳定的状态：0状态和1状态；
- 2) 在不同的输入情况下，它可以被置成0状态或1状态；
- 3) 当输入信号消失后，所置成的状态能够保持不变。

输入 $R_D=0, S_D=1$

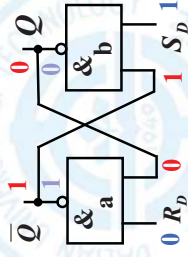
原状态 $Q=1, \bar{Q}=0$



输出 $Q=0, \bar{Q}=1$

输入 $R_D=0, S_D=1$

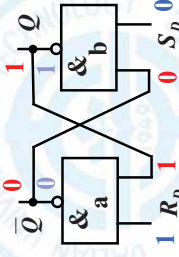
原状态 $Q=0, \bar{Q}=1$



输出 $Q=0, \bar{Q}=1$

输入 $R_D=1, S_D=0$ 时

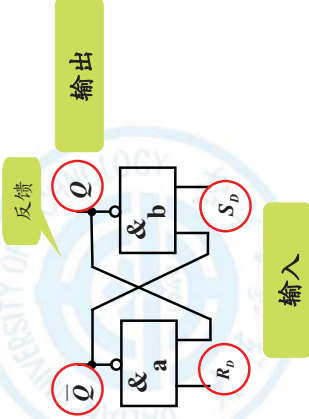
原状态 $Q=1, \bar{Q}=0$



输出 $Q=1, \bar{Q}=0$

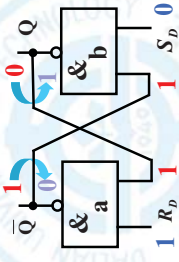
5.1 基本RS触发器

5.1.1 由与非门构成的基本RS触发器



输入 $R_D=1, S_D=0$

原状态 $Q=0, \bar{Q}=1$

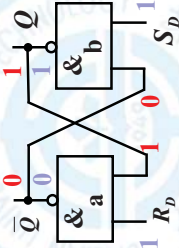


输出 $Q=1, \bar{Q}=0$

输入 $R_D=1, S_D=1$ 时

保持

原状态 $Q=1, \bar{Q}=0$



输出保持原状态: $Q=1, \bar{Q}=0$

基本RS触发器的功能演示

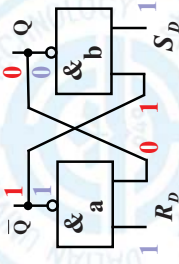
输出端的电压经缓冲器驱动LED灯，关闭开关时，LED灯熄灭。

下一页

输入 $R_D=1, S_D=1$ 时

保持

原状态 $Q=0, \bar{Q}=1$



输出保持原状态: $Q=0, \bar{Q}=1$

5.1.2 基本RS触发器的逻辑功能描述方法

与非门构成的基本RS触发器的真值表

\bar{R}	\bar{S}	Q^{n+1}
0	1	0
1	0	1
1	1	Q^n
0	0	不确定

次态 Q^{n+1} 的卡诺图



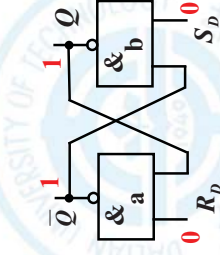
特性方程

$$\begin{cases} Q^{n+1} = (\bar{S}) + RQ^n = S + \bar{R}Q^n \\ \bar{R} + \bar{S} = 1 \end{cases} \text{ 约束条件}$$

触发器的特性方程就是触发器次态 Q^{n+1} 与输入及现态 Q^n 之间的逻辑关系式

输入 $R_D=0, S_D=0$ 时

不定状态



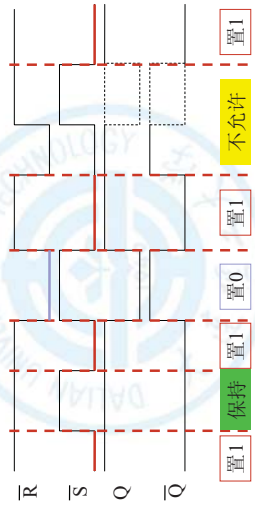
状态表 (真值表)

\bar{R}	\bar{S}	Q^n	Q^{n+1}	功能
0	0	0	不用	不允许
0	0	1	不用	
0	1	0	0	$Q^{n+1} = 0$
0	1	1	0	置0
1	0	0	1	$Q^{n+1} = 1$
1	0	1	1	置1
1	1	0	0	$Q^{n+1} = \bar{Q}^n$
1	1	1	1	保持

现态: 就是触发器原来的稳定状态。状态: 就是触发器接收输入信号之后的新的稳定状态。

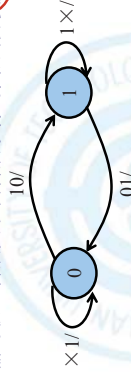
波形图

反映触发器输入信号取值和状态之间对应关系的图形称为波形图



状态图

描述触发器的状态转换关系及转换条件的图形称为状态图



- ① 当触发器处在0状态，即 $Q^n=0$ 时，若输入信号 $\bar{R}\bar{S} = 01$ 或 11 ，触发器仍为0状态；若 $\bar{R}\bar{S} = 10$ ，触发器就会翻转为1状态。
- ② 当触发器处在1状态，即 $Q^n=1$ 时，若输入信号 $\bar{R}\bar{S} = 10$ 或 11 ，触发器仍为1状态；若 $\bar{R}\bar{S} = 01$ ，触发器就会翻转为0状态。

例5.1 请画出与非门构成的基本RS触发器的输出波形

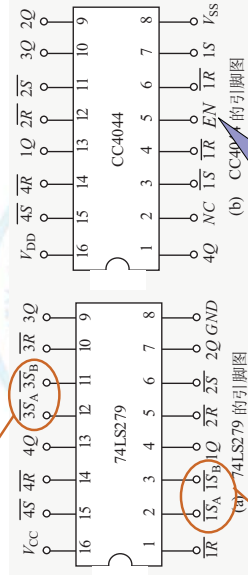


基本RS触发器的特点

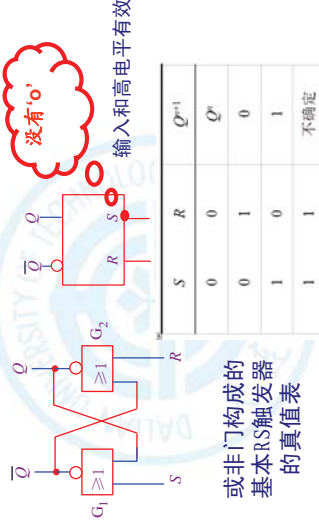
- (1) 触发器的次态不仅与输入信号状态有关，而且与触发器的现态有关。
- (2) 电路具有两个稳定状态，在无外来触发信号作用时，电路将保持原状态不变。
- (3) 在外加触发信号有效时，电路可以触发翻转，实现置0或置1。
- (4) 在稳定状态下两个输出端的状态和必须是互补关系，即有约束条件。

在数字电路中，凡根据输入信号R、S情况的不同，具有置0、置1和保持功能的电路，都称为RS触发器。

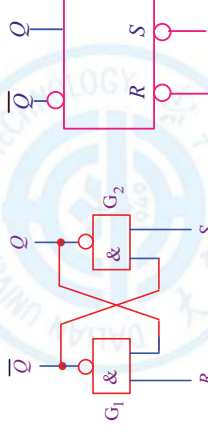
集成基本RS触发器



5.1.3 或非门构成的基本RS触发器



与非门构成的基本RS触发器的逻辑符号



两种不同门构成的基本RS触发器的对照

与非门构成的基本RS触发器 或非门构成的基本RS触发器

\bar{R}	\bar{S}	Q^{n+1}	Q^n
0	1	0	0
1	0	1	0
1	1	Q^n	1
0	0	不确定	不确定

例5.2 请画出或非门构成的基本RS触发器的输出波形



基本触发器的特点总结：

- (1) 有两个互补的输出端，有两个稳定的状态。
- (2) 有复位 ($Q=0$)、置位 ($Q=1$)、保持原状态三种功能。
- (3) R为复位输入端，S为置位输入端，可以是低电平有效，也可以是高电平有效，取决于触发器的结构。
- (4) 由于反馈线的存在，无论是复位还是置位，有效信号只需要作用很短的一段时间，即“一触即发”。

5.2 时钟触发器

为统一多做，需要有一个统一的脉冲信号（时钟脉冲）做控制，是电路在控制信号作用下同时响应输入信号，发生状态变化，即同步工作。因此，在基本RS触发器基础上产生了各种不同逻辑功能的同步触发器。

5.2.1 时钟RS触发器

基本触发器具有保持功能，输出与输入不象组合电路那样一一对应，输入可为1，输出可为状态0，也可状态1。

但基本触发器又与组合电路类似，输入任意时刻发生变化，输出马上跟着改变。

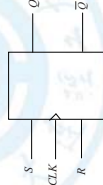
在时序电路中，常常希望输入信号只作为输出变化的条件，何时开始翻转要由节拍器（时钟）来决定。显然基本触发器不具有这样的功能。

时钟触发器具有按时钟节拍工作的特点，下面我们看看几种同步触发器的工作原理。

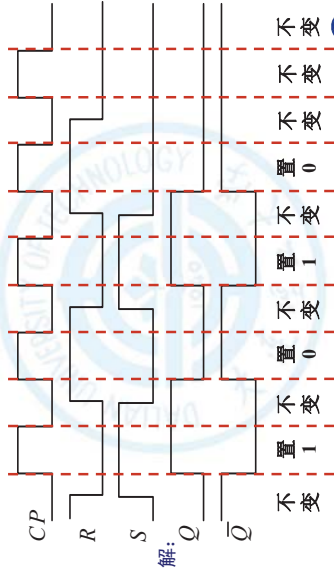
时钟触发器的特点

(1) 时钟电平控制。在CP=1期间接收输入信号，按触发器的逻辑功能进行状态翻转。CP=0时状态保持不变，与基本RS触发器相比，对触发器状态的转变增加了时间控制。

(2) R、S之间有约束。不能允许出现R和S同时为1的情况，否则会使触发器处于不确定的状态。

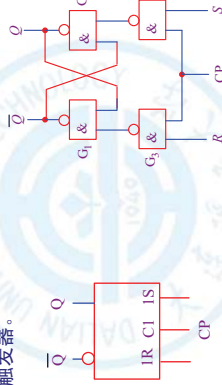


例5.5 请画出时钟RS触发器的输出波形

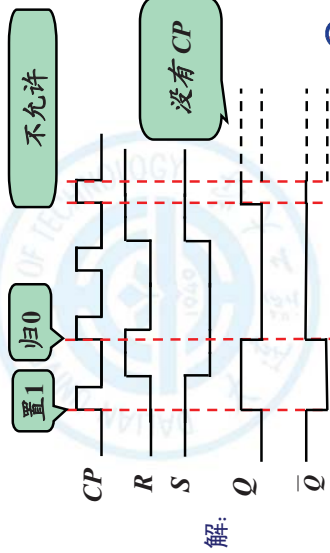


时钟RS触发器的电路结构

给触发器加一个时钟控制端CP，只有在CP端上出现时钟脉冲时，触发器的状态才能变化。这种触发器称为同步触发器。



例5.3 请画出时钟RS触发器的输出波形



基本RS触发器和时钟RS触发器的区别

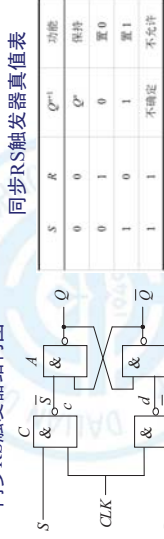


结论：时钟RS触发器只在CP高电平期间接收输入信号，基本RS触发器任何时候均能接收输入信号。

时钟RS触发器的逻辑功能

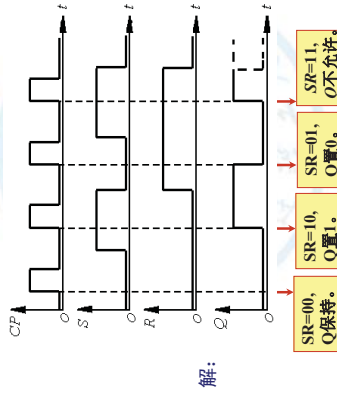
当CP=0时，控制门G3、G4关闭，触发器的状态保持不变。当CP=1时，G3、G4打开，其输出状态由R、S端的输入信号决定。

同步RS触发器结构图

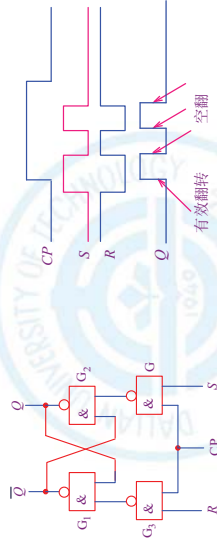


同步RS触发器的状态转换分别由R、S和CP控制，其中，R、S控制状态转换的方向；CP控制状态转换的时刻。

例5.4 请画出时钟RS触发器的输出波形

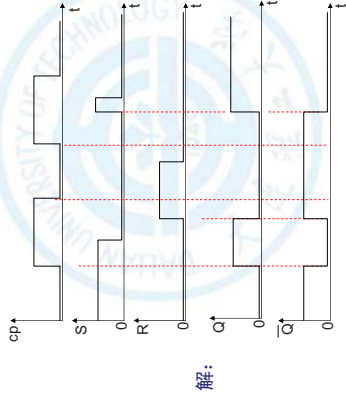


时钟触发器存在的问题——空翻



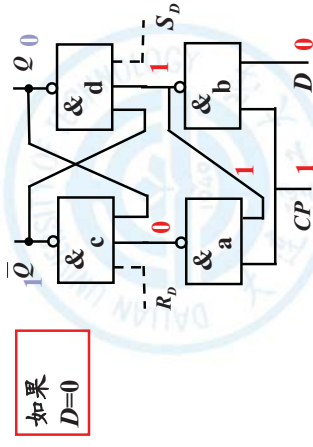
(1) 由于在CP=1期间，G3、G4门都是开着的，都能接收R、S信号，所以，如果在CP=1期间R、S发生多次变化，则触发器的状态也可能发生多次翻转。
在一个时钟脉冲周期中，触发器发生多次翻转的现象叫做空翻。

例5.6 请画出时钟RS触发器的输出波形



37

CP=1时, a、b门被打开, 输出由D决定:

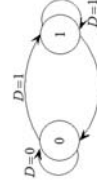


40

特性方程

$$Q^{n+1} = D$$

状态图

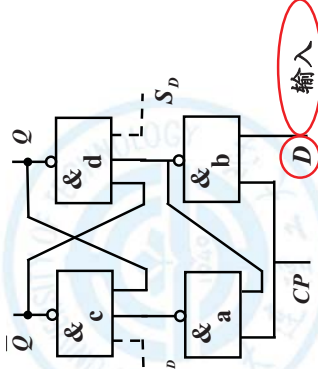


驱动表

状态转移	驱动输入
$Q^n \rightarrow Q^{n+1}$	D
0 → 0	0
0 → 1	1
1 → 0	0
1 → 1	1

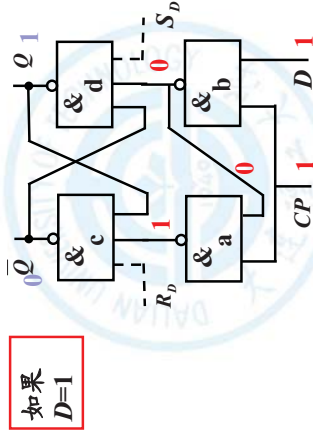
43

5.2.2 时钟D触发器



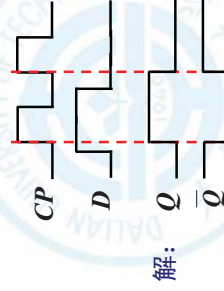
38

CP=1时, a、b门被打开, 输出由D决定:



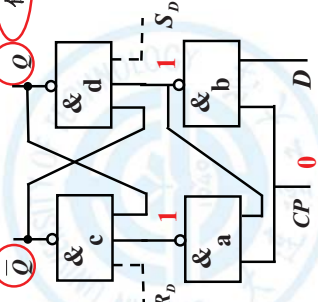
41

例5.7 请画出时钟D触发器的输出波形



44

CP=0时, a、b门被堵塞, 输出保持原态:

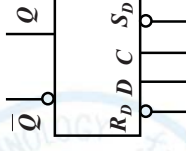


39

真值表

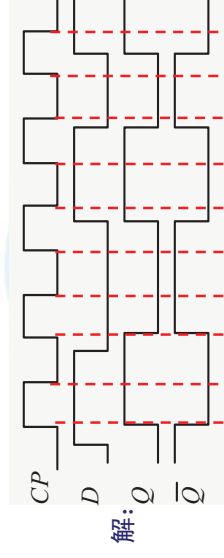
D	Q^{n+1}
0	0
1	1

逻辑符号



42

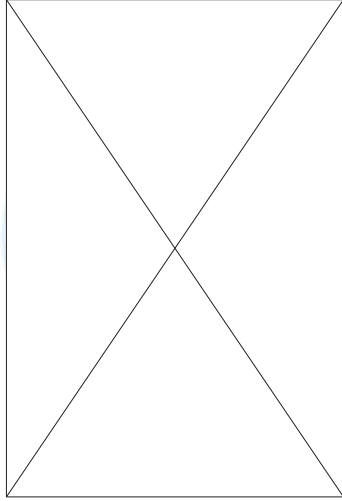
例5.8 请画出时钟D触发器的输出波形



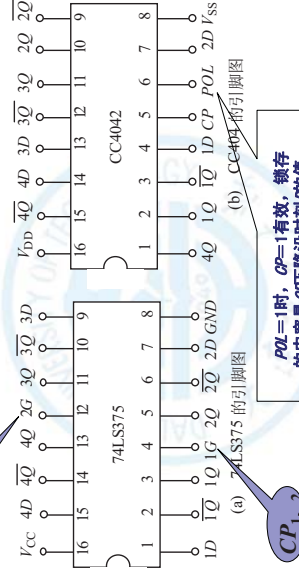
根据输入信号D情况的不同, 具有置0、置1功能的电路, 都称为D触发器。

45

同步D触发器的功能演示

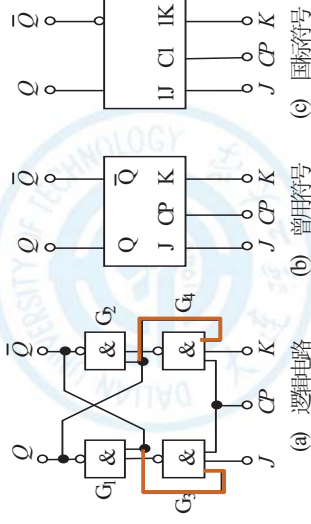


集成时钟 D Trigger

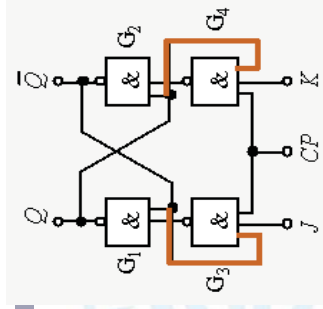


POL=1时, CP=1有效, 锁存的内容是CP下降沿时刻D的值;
POL=0时, CP=0有效, 锁存的内容是CP上升沿时刻D的值。

5.2.3 时钟 JK 触发器



$$S = JQ^n, R = KQ^n$$



$$Q^{n+1} = S + \overline{RQ^n} = \overline{JQ^n} + \overline{KQ^n}Q^n$$

$$= \overline{JQ^n} + \overline{K}Q^n \quad CP=1 \text{ 期间有效}$$

$$Q^{n+1} = S + \overline{RQ^n} = \overline{JQ^n} + \overline{KQ^n}Q^n$$

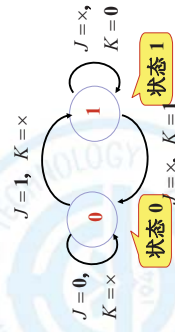
特性表 $CP=1$ 期间有效

CP	J	K	Q^n	Q^{n+1}	功能
0	x	x	x	Q^n	$Q^{n+1} = Q^n$ 保持
1	0	0	0	0	$Q^{n+1} = Q^n$ 保持
1	0	0	1	1	$Q^{n+1} = Q^n$ 保持
1	0	1	0	0	$Q^{n+1} = 0$ 置0
1	0	1	1	0	$Q^{n+1} = 0$ 置0
1	1	0	0	1	$Q^{n+1} = 1$ 置1
1	1	0	1	1	$Q^{n+1} = 1$ 置1
1	1	1	0	1	$Q^{n+1} = \overline{Q^n}$ 翻转
1	1	1	1	0	$Q^{n+1} = \overline{Q^n}$ 翻转

状态真值表

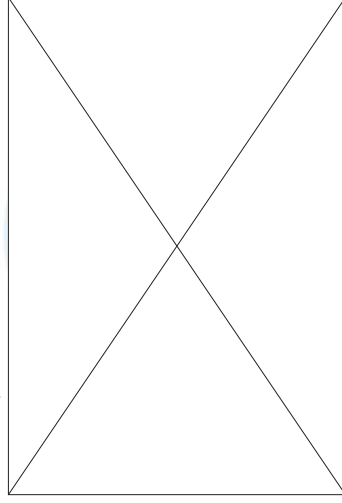
J	K	Q^n	Q^{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

状态转换图



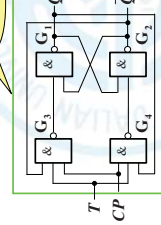
在同步工作条件下, JK触发器的现态 $Q^n=0$, 要求 $Q^{n+1}=0$, 则应使
(1) $J=K=0$ (2) $J=0, K=1$ (3) $J=1, K=x$ (4) $J=K=1$

同步JK触发器的功能演示



5.2.4 时钟T触发器

T触发器可看成是JK触发器在J=K条件下的特例



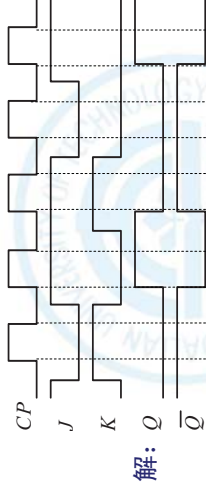
真值表

T	Q^n	Q^{n+1}
0	0	0
0	1	1
1	0	1
1	1	0

特征方程

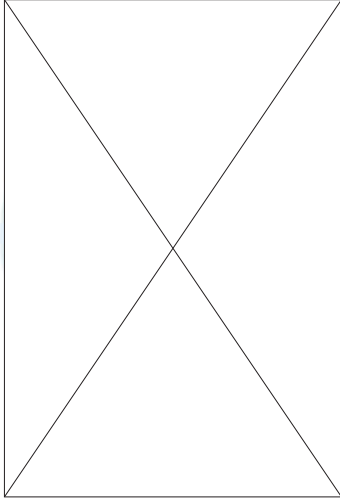
$$Q^{n+1} = \overline{TQ^n} + TQ^n$$

例题5.9 请画出时钟JK触发器的输出波形

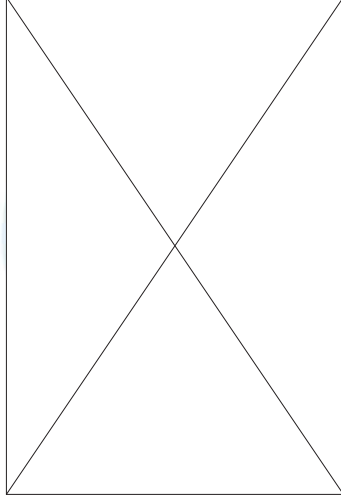


在数字电路中, 凡在CP时钟脉冲控制下, 根据输入信号J、K情况的不同, 具有置0、置1、保持和翻转功能的电路, 都称为JK触发器。

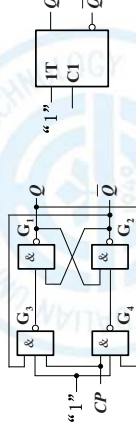
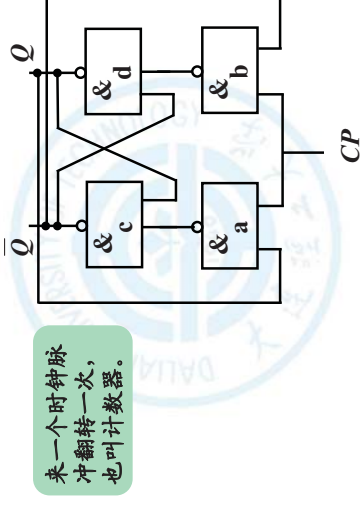
时钟T触发器的功能演示



时钟T'触发器的功能演示

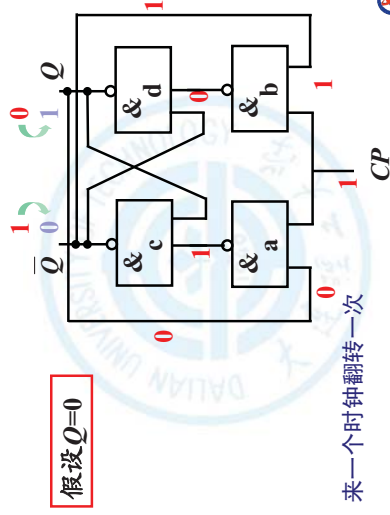


时钟T'触发器



T' 触发器可看成T触发器在T恒等于1条件下特例，其特征方程是：

$$Q^{n+1} = \overline{Q^n}$$



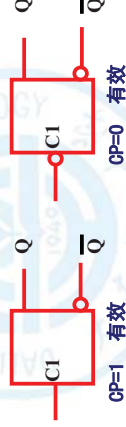
时钟触发器小结

触发方式：脉冲（控制）触发

触发器状态改变被控制在一个时间窗口里。CP=1（或0）期间，触发器按照相应的逻辑功能和输入信号进行状态翻转，CP=0（或1）期间，保持状态不变。

时钟触发器小结

逻辑功能：RS触发器、JK触发器、D触发器。



5种不同功能的触发器

RS触发器的特性方程

$$Q^{n+1} = S + RQ^n \quad (SR = 0 \text{ (约束条件)})$$

D 触发器的特性方程

$$Q^{n+1} = D$$

JK触发器的特性方程

$$Q^{n+1} = JQ^n + \overline{K}Q^n$$

T触发器的特性方程

$$Q^{n+1} = \overline{T}Q^n + T\overline{Q}^n$$

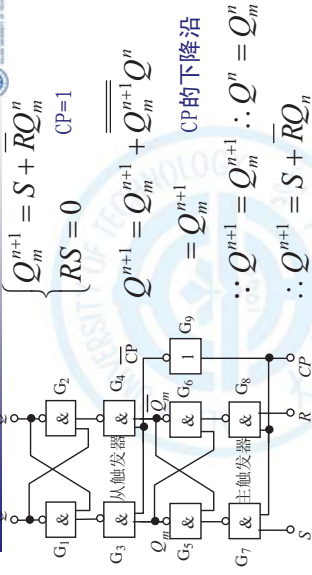
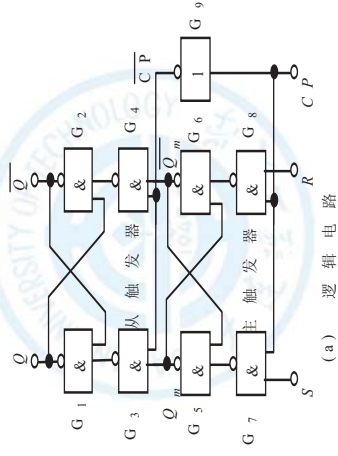
T' 触发器的特性方程

$$Q^{n+1} = \overline{Q}^n$$

作业

5.3 主从RS触发器

5.3.1 主从RS触发器



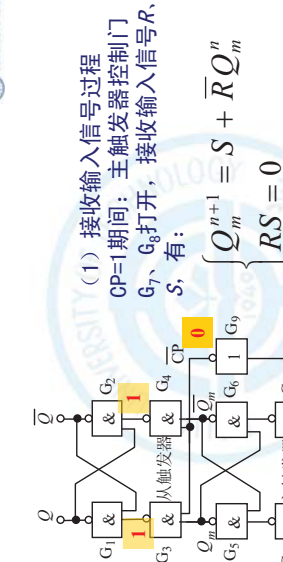
$$\begin{cases} Q_m^{n+1} = S + \overline{RQ}_m^n \\ RS = 0 \end{cases} \quad CP=1$$

$$Q_m^{n+1} = Q_m^n + \overline{Q}_m^n \quad CP \text{ 的下降沿}$$

$$\therefore Q_m^{n+1} = Q_m^n \quad \therefore Q^n = Q_m^n$$

$$\therefore Q_m^{n+1} = S + \overline{RQ}_m^n$$

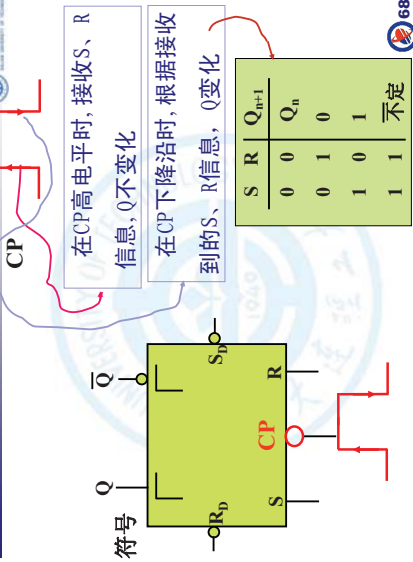
特性方程 $\begin{cases} Q_m^{n+1} = S + \overline{RQ}_m^n \\ RS = 0 \end{cases}$ CP下降沿到来时有效



(1) 接收输入信号过程
CP=1期间: 主触发器控制门 G_7 、 G_8 打开, 接收输入信号 R 、 S , 有:

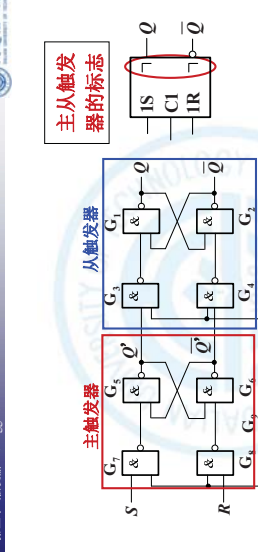
$$\begin{cases} Q_m^{n+1} = S + \overline{RQ}_m^n \\ RS = 0 \end{cases}$$

从触发器控制门 G_3 、 G_4 封锁, 其状态保持不变。



符号: 在CP高电平时, 接收S、R信息, Q不变化
在CP下降沿时, 根据接收到的S、R信息, Q变化

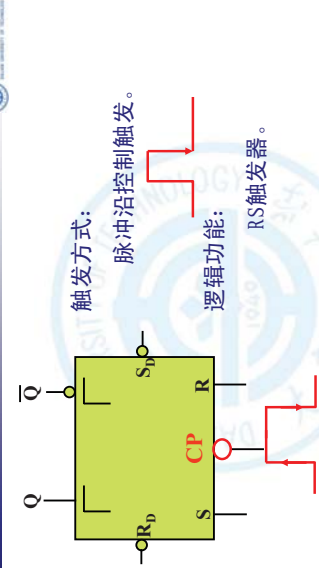
S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	不定



动作特点:
(1) CP=1期间, 主FF根据R、S翻转, 从FF不变。
(2) CP=0期间, 从FF根据Q'、Q'翻转, 而主FF不变。

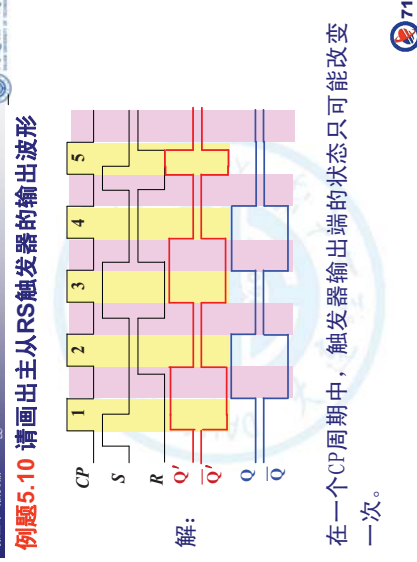


(2) 输出信号过程
CP下降沿到来时, 主触发器封锁, 在CP=1期间接收的内容被存储起来。主触发器将其接收的内容送入从触发器, 输出端随之改变状态。在CP=0期间, 由于主触发器保持状态不变, 因此受其控制的从触发器的状态也即Q、Q'的值当然不可能改变。

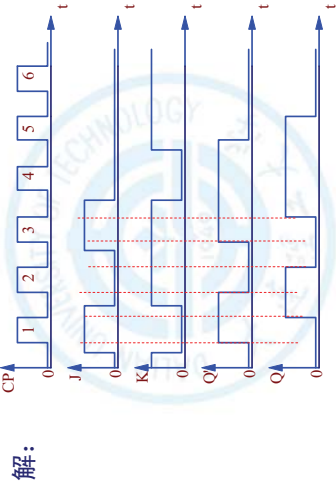


触发方式: 脉冲沿控制触发。
逻辑功能: RS触发器。

电路特点
主从RS触发器采用主从控制结构, 从根本上解决了输入信号直接控制的问题, 具有CP=1期间接收输入信号, CP下降沿到来时触发翻转的特点。但其仍然存在约束问题, 即在CP=1期间, 输入信号R和S不能同时为1。
对输入信号也有要求!



例5.10 请画出主从RS触发器的输出波形
在一个CP周期中, 触发器输出端的状态只可能改变一次。



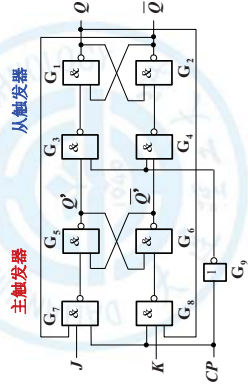
主从JK触发器的一次变化问题总结:

当 $Q = 0$ 时, 输入信号 K 不起作用, 若 $J = 0$, 则主触发器 Q' 保持 0。若 J 由 0 变为 1, 则主触发器 Q' 也由 0 变为 1。

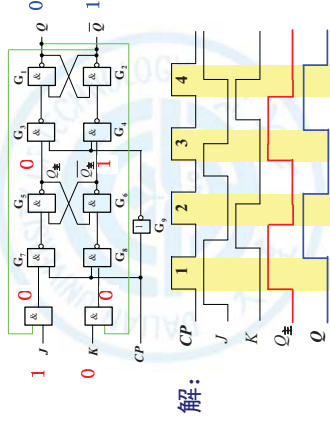
当 $Q = 1$ 时, 输入信号 J 不起作用, 若 $K = 0$, 则主触发器 Q' 保持 1。若 K 由 0 变为 1, 则主触发器 Q' 也由 1 变为 0。

主从JK触发器的一次变化问题:

例如, 当 $Q = 0$ 时, 门 G_8 被封锁, 输入信号 K 不起作用。若 $J = 0$, 则主触发器 Q' 保持 0。若 J 由 0 变为 1, 则主触发器 Q' 也由 0 变为 1。



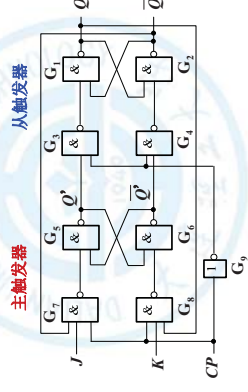
例题5.12 请画出主从JK触发器的输出波形



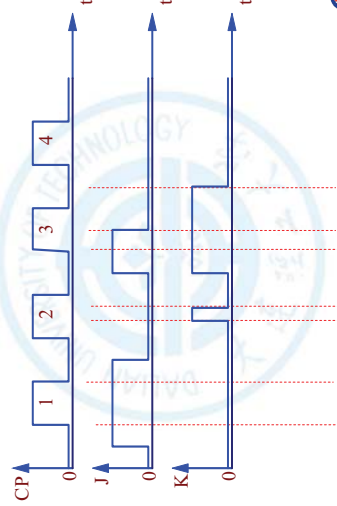
解:

主从JK触发器的一次变化问题:

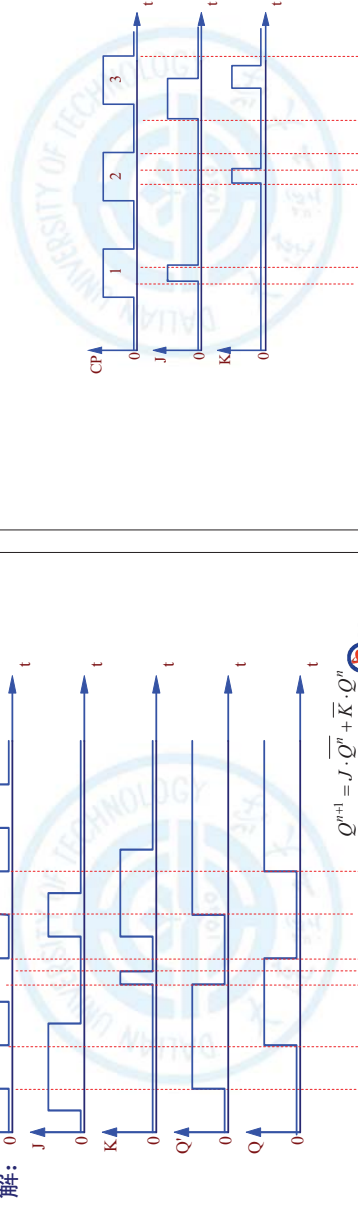
例如, 当 $\bar{Q} = 0$, $Q = 1$, $Q' = 1$ 时, 门 G_7 被封锁, 输入信号 J 不起作用。若 $K = 0$, 则主触发器 Q' 保持 0。若 K 由 0 变为 1, 则主触发器 Q' 也由 0 变为 1。



例题5.15 请画出主从JK触发器的输出波形



例题5.16 请画出主从JK触发器的输出波形



解:

$Q=0$
· K
不起作用, 只接收 1 信号

$$Q^{n+1} = J \cdot Q^n + \bar{K} \cdot \bar{Q}^n$$

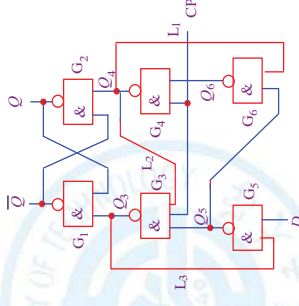
维持—阻塞边沿D触发器的结构及工作原理

(1) 同步D触发器:

该电路满足D触发器的逻辑功能, 但有时钟触发器的空翻现象。

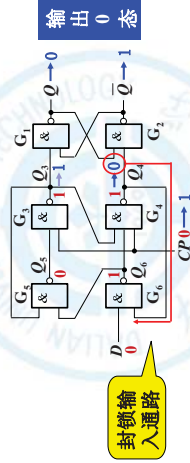
(2) 维持—阻塞边沿D触发器

为了克服空翻, 并具有边沿触发器的特性, 在原电路的基础上引入三根反馈线 L_1 、 L_2 、 L_3 。



00

工作原理分析 (设 $D=0$, 当CP由 $0 \rightarrow 1$ 时)



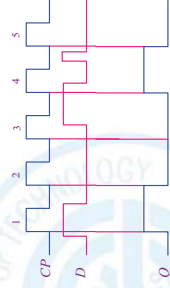
若 $D=0$, $CP=1$ 时, 则 $Q^{n+1}=D=0$, 并立即封锁输入通路。

03

例5.17 请画出主从维持—阻塞D触发器触发的输出波形

解: 在波形图时, 应注意以下两点:

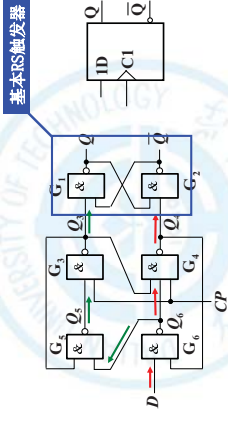
- (1) 触发器的触发翻转发生在CP的上升沿。
- (2) 判断触发器次态的依据是CP上升沿前一瞬间输入端D的状态。根据D触发器的功能表, 可画出输出端Q的波形。



06

边沿触发器——维持阻塞D触发器

电路结构和逻辑符号

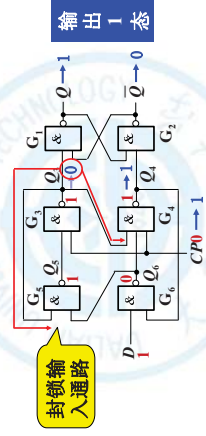


G_1 、 G_2 构成了基本RS触发器。

G_3 、 G_4 、 G_5 、 G_6 构成了D信号的输入通道。

01

工作原理分析 (设 $D=1$, 当CP由 $0 \rightarrow 1$ 时)



若 $D=1$, $CP=1$ 时, 则 $Q^{n+1}=D=1$, 并立即封锁输入通路。

04

维持—阻塞边沿触发器特点 (一)

优点: 边沿控制, CP上升沿触发, 在CP=1

期间有维持阻塞作用存在。

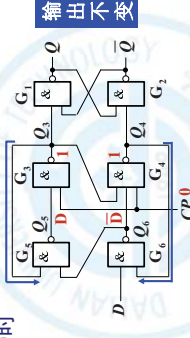
触发器状态改变被控制在某一时刻。CP脉冲上升沿 (或下降沿) 前, 触发器接收信号, 上升沿 (或下降沿) 时刻触发器按照相应的逻辑功能和输入信号进行状态翻转, 之后, 保持新状态不变。

缺点: 在某些情况下使用起来不如JK触发器方便。

07

工作原理分析

当CP=0时



1. 触发器维持原状态不变。

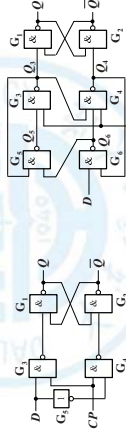
2. 输入信号D 经门 G_6 取反后到达门 G_4 的输入端, 再经门 G_5 取反后到达门 G_3 的输入端, 等待送入。

02

结论

1. 维持阻塞D触发器只有在CP脉冲的上升沿时刻接收输入信号;

2. 不同的触发方式是采用不同的触发器结构来实现的。



时钟D触发器

维持阻塞D触发器

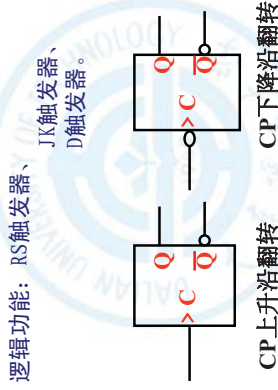
05

边沿JK触发器的特点 (二)

- ①边沿触发, 无一次变化问题。
- ②功能齐全, 使用方便灵活。
- ③抗干扰能力极强, 工作速度很高。

08

边沿触发器的特点 (三)



触发器的分类:



5.5 触发器的分类和转换

触发器的分类:



触发器的转换

转换方法:

利用令已有触发器和待求触发器的特性方程相等的原则, 求出转换逻辑。

JK触发器→D触发器

写出D触发器的特性方程, 并进行变换, 使之形式与JK触发器的特性方程一致:

$$Q^{n+1} = D = D(\bar{Q}^n + Q^n) = D\bar{Q}^n + DQ^n$$

与JK触发器的特性方程比较, 得:

$$\begin{cases} J = D \\ K = \bar{D} \end{cases}$$

触发器的分类:



转换步骤:

- (1) 写出已有触发器和待求触发器的特性方程。
- (2) 变换待求触发器的特性方程, 使之形式与已有触发器的特性方程一致。
- (3) 比较已有和待求触发器的特性方程, 根据两个方程相等的原则求出转换逻辑。
- (4) 根据转换逻辑画出逻辑电路图。

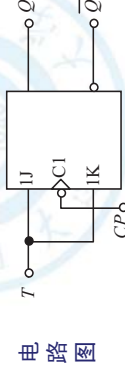
JK触发器→T触发器

T触发器特性方程:

$$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n = T \oplus Q^n$$

$$\begin{cases} J = T \\ K = T \end{cases}$$

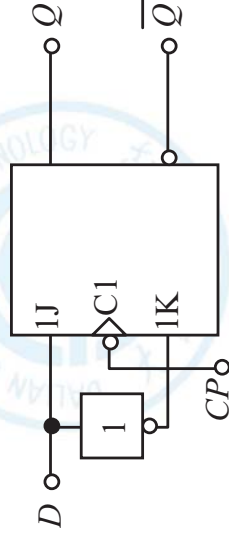
与JK触发器的特性方程比较, 得:



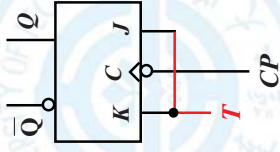
JK触发器→D触发器

电路图

$$\begin{cases} J = D \\ K = \bar{D} \end{cases}$$



JK触发器转换成T触发器



18

JK触发器→T'触发器

$$T' \text{ 触发器特性方程: } Q^{n+1} = \bar{Q}^n$$

变换T' 触发器的特性方程:

$$Q^{n+1} = \bar{Q}^n = 1 \cdot \bar{Q}^n + \bar{1} \cdot Q^n$$

与JK触发器的特性方程比较, 得:

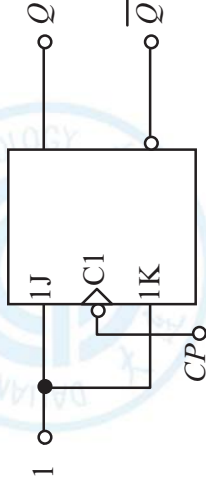
$$\begin{cases} J = 1 \\ K = 1 \end{cases}$$

19

JK触发器→T' 触发器

$$\begin{cases} J = 1 \\ K = 1 \end{cases}$$

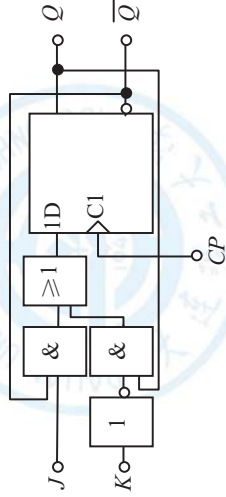
电路图



20

D触发器→JK触发器

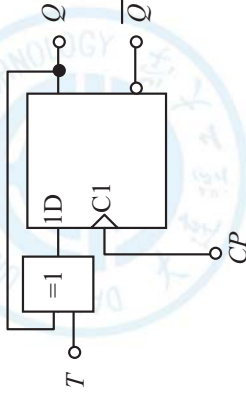
$$D = J\bar{Q}^n + \bar{K}Q^n$$



21

D触发器→T触发器

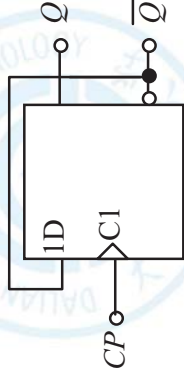
$$D = T \oplus \bar{Q}^n$$



22

D触发器→T' 触发器

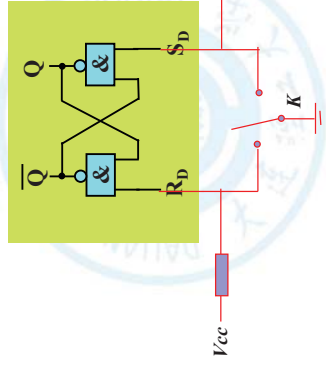
$$D = \bar{Q}^n$$



23

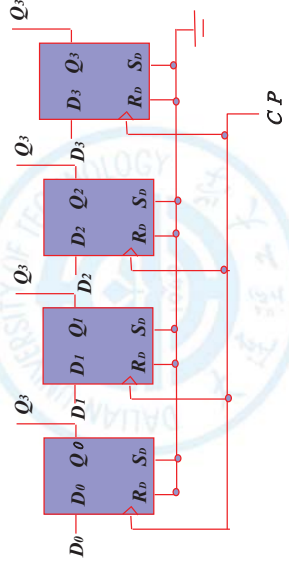
5.6 触发器典型应用

消除噪声电路



24

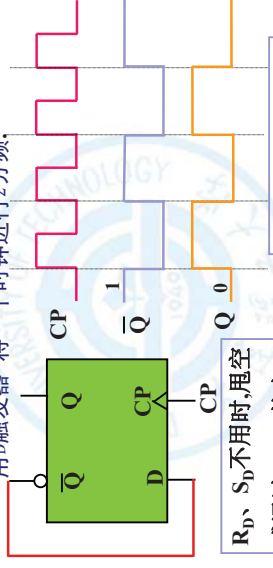
数据锁存器



25

D触发器应用举例:

用D触发器 将一个时钟进行2分频,

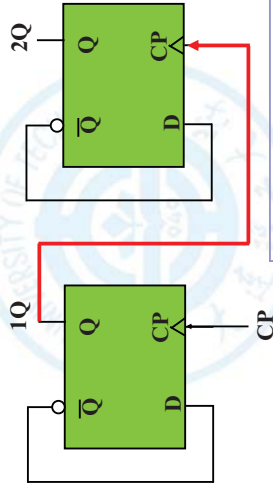


$$\text{频率 } F_Q = F_{CP}/2$$

26

R_D 、 S_D 不用时, 悬空
或通过4.7kΩ的电
阻吊高电平

用2个2分频器级联组成一个4分频器



本章总结

- C. 触发器有高电平CP=1、低电平CP=0、上升沿CP↑、下降沿CP↓四种触发方式。
- D. 常用的集成触发器TTL型的有：双JK或边沿触发器74LS112、双D正边沿触发器74LS74，CMOS型的有：CC4027和CC4013。
- E. 在使用触发器时，必须注意电路的功能及其触发方式。同步触发器在CP=1时触发翻转，属于电平触发，有空翻和振荡现象。为克服空翻和振荡现象，应使用CP脉冲边沿触发的触发器。功能不同的触发器之间可以相互转换。

本章总结

A

触发器是数字系统中极为重要的基本逻辑单元。它有两个稳定状态，在外加触发信号的作用下，可以从一种稳定状态转换到另一种稳定状态。当外加信号消失后，触发器仍维持其现状态不变，因此，触发器具有记忆作用，每个触发器只能记忆（存储）一位二进制数码。

本章总结

B

集成触发器按功能可分为 RS、JK、D、T、T' 几种。其逻辑功能可用状态表（真值表）、特征方程、状态图、逻辑符号图和波形图（时序图）来描述。类型不同而功能相同的触发器，其状态表、状态图、特征方程均相同，只是逻辑符号图和时序图不同。

作业

- 5.10
- 5.15
- 5.22

第五章 触发器

结束