第 9 章　数模模数转换

Digital Analog Conversions

D/A , A/D; DAC , ADC; Digital Analog Interfacing

自然界的许多量为连续变化的模拟量，如：

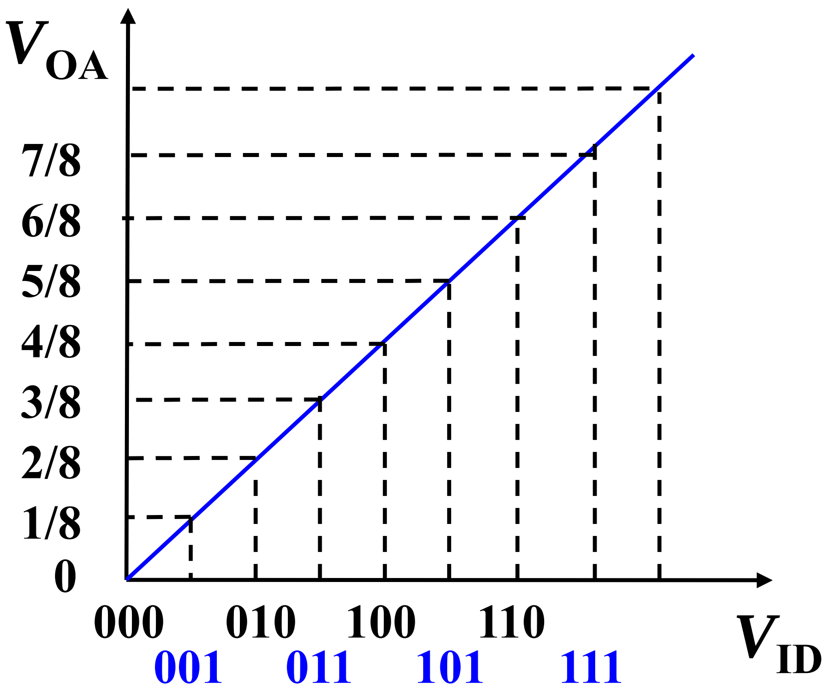
voltage, temperature, pressure, time, rate of flow, displace, speech and velocity.

要对这些量进行自动控制, 需要通过传感器把这些非电学量转化成电学量(V, I, R, C), 然后送入计算机或数字系统进行信号处理，再返回测试系统，并对物理量进行调整。这期间，需要进行模数转换(A/D)和数模转换(D/A)。

§ 9.1 数模转换电路 (DAC)

9.1.1 D/A 转换关系

3-位 DAC



DAC 特点：

1) 一一对应

每个二进制数转换成满刻度值的一个确定的分数

2) 归一化

将数字量表示成满刻度（**FSR**）模拟量的一个分数值

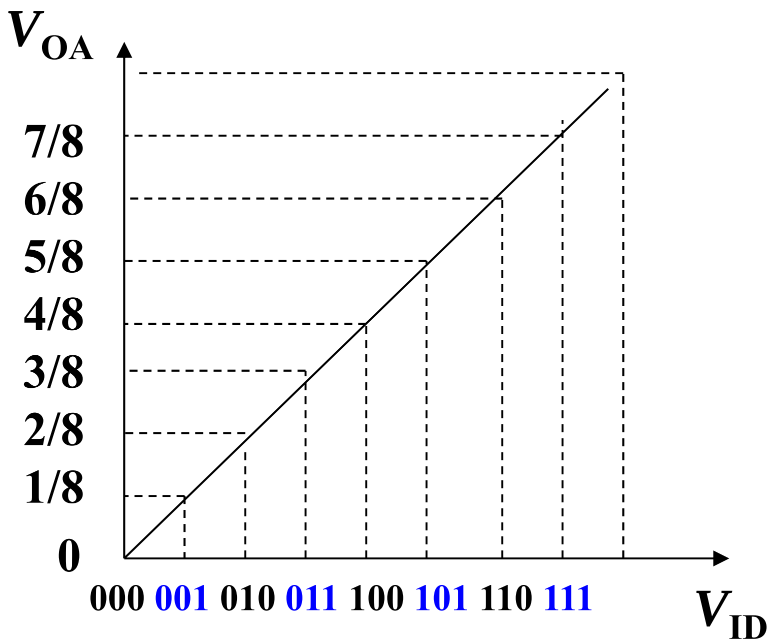
(full scale range)

例:

$$001 \rightarrow \frac{1}{8}\ \mathrm{FSR}$$

$$011 \rightarrow \frac{3}{8}\ \mathrm{FSR}$$

$$111 \rightarrow \frac{7}{8}\ \mathrm{FSR}$$



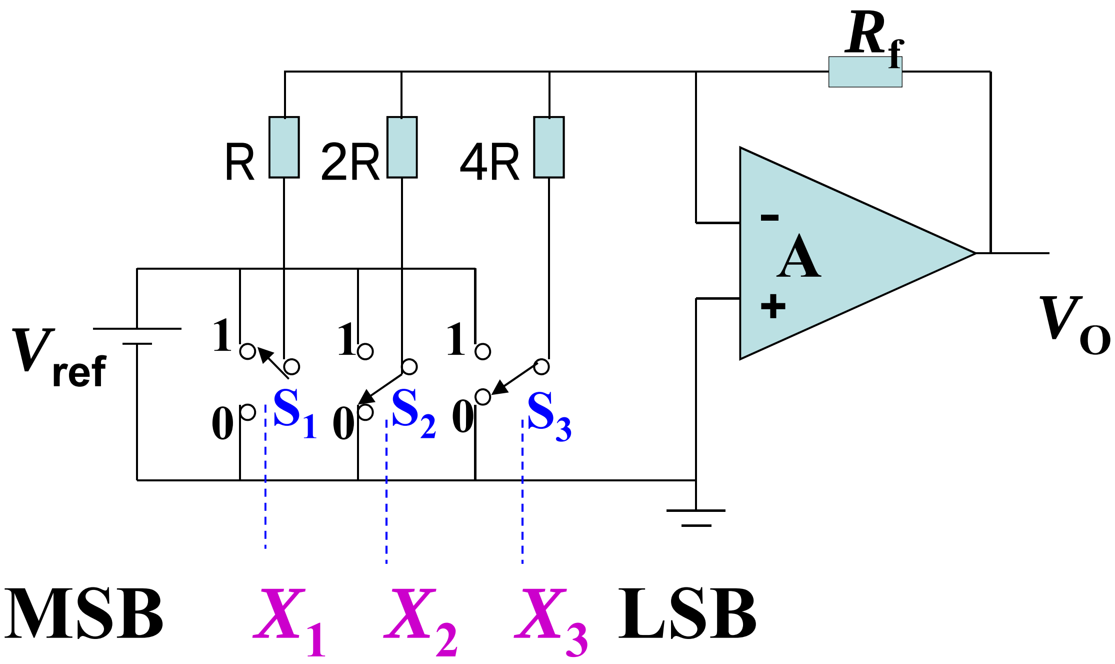
3位数字量：$\Rightarrow \dfrac{(\quad)}{2^3}\ \mathrm{FSR}$

001 对应的 $\frac{1}{2^3}$ FSR 称为最低有效位 LSB (least significant bit)

$$\mathrm{LSB} = \frac{1}{2^n}\ \mathrm{FSR}$$

9.1.2 权电阻DAC

电路 (3 位)



V_{ref} : 参考电压

S_i : 模拟电子开关

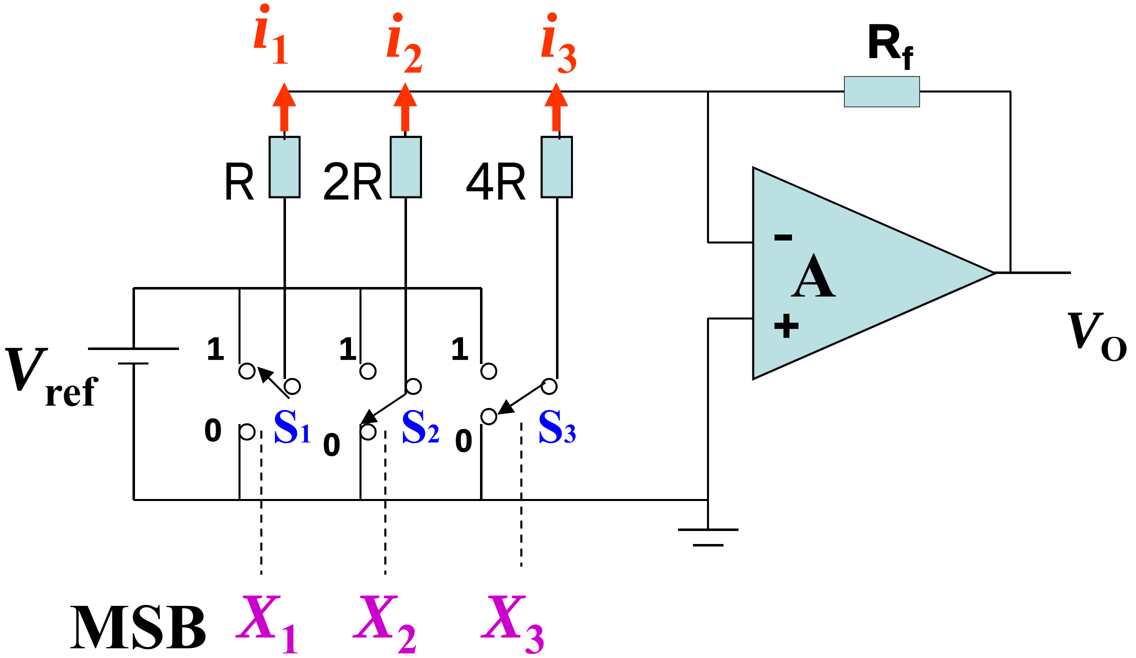
X_i : 3位数字

S_i 由 X_i 决定

$X_i = 1$, $S_i \rightarrow V_{ref}$

$X_i = 0$, $S_i \rightarrow$ 地

A : 求和运放



支路电阻值：

$2^0R,\ 2^1R,\ 2^2R\ \ldots$

R_f 反馈电阻

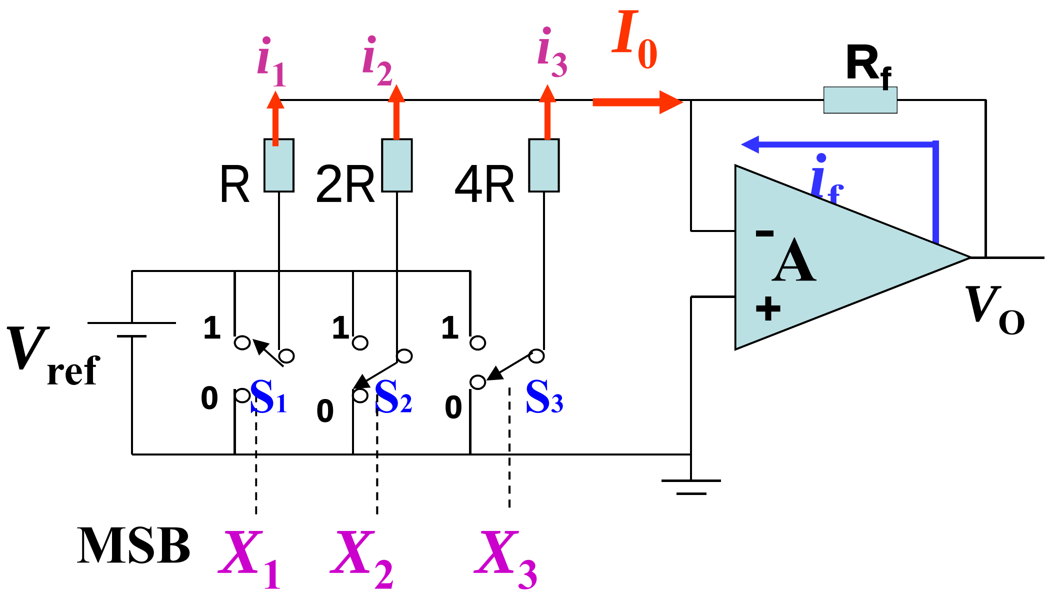
分析： 输入数字量 $X_1X_2X_3$ ⟶ 输出模拟量 V_O

叠加定理

X_1 单独作用 $(X_1=1,\ X_2=X_3=0)$： $i_1 = X_1 \dfrac{V_{ref}}{R}$

X_2 单独作用 $(X_2=1,\ X_1=X_3=0)$： $i_2 = X_2 \dfrac{V_{ref}}{2R}$

X_3 单独作用 $(X_3=1,\ X_1=X_2=0)$： $i_3 = X_3 \dfrac{V_{ref}}{4R}$



$$\begin{cases} i_1 = X_1 \dfrac{V_{ref}}{R} \\ i_2 = X_2 \dfrac{V_{ref}}{2R} \\ i_3 = X_3 \dfrac{V_{ref}}{4R} \end{cases}$$

X_1 的权是X_2 的2 倍, 与二进制数的权相对应, 称为权电阻网络.

输出总电流： $I_0 = i_1 + i_2 + i_3 =$

$$X_1 \frac{V_{ref}}{R} + X_2 \frac{V_{ref}}{2R} + X_3 \frac{V_{ref}}{4R} = \frac{2V_{ref}}{R} \cdot \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

模拟输出电压：$V_O = i_f R_f = -I_0 R_f$

$$\boxed{V_O = -\frac{2V_{ref}}{R} R_f \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}}$$

$V_O \propto X_1 X_2 X_3$

$$V_O = -\underbrace{\frac{2V_{ref}}{R}R_f}_{\text{FSR 满刻度}} \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

反向

FSR
满刻度

分母：**2³ (3位)**

分子:
二进制数按权展开的十进制数

n 位 权电阻 **DAC** 模拟输出电压 V_O :

$$V_0 = -\underbrace{\frac{2V_{ref}}{R}R_f}_{\textbf{FSR}} \cdot \frac{X_1 2^{n-1} + X_2 2^{n-2} + \ldots\ldots + X_n 2^0}{2^n}$$

FSR

优点：简单 直观

缺点：电阻值太多不易准确

$$V_O = -\frac{2V_{ref}}{R} R_f \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3} = -FSR \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

$$V_{o\min} = -\frac{2V_{ref}}{R} R_f \cdot \frac{1}{2^n}$$

Resolution 分辨率 （不考虑**0**输出）

$$V_{o\max} = -\frac{2V_{ref}}{R} R_f \cdot \frac{2^n - 1}{2^n}$$

(在此系统中为负, 有倒向)

例:

3位权电阻DAC,

V_{ref} = 8 V,

R_f = R = 2 kΩ.

当 $X_1X_2X_3$ = 011,

110, V_O= ?

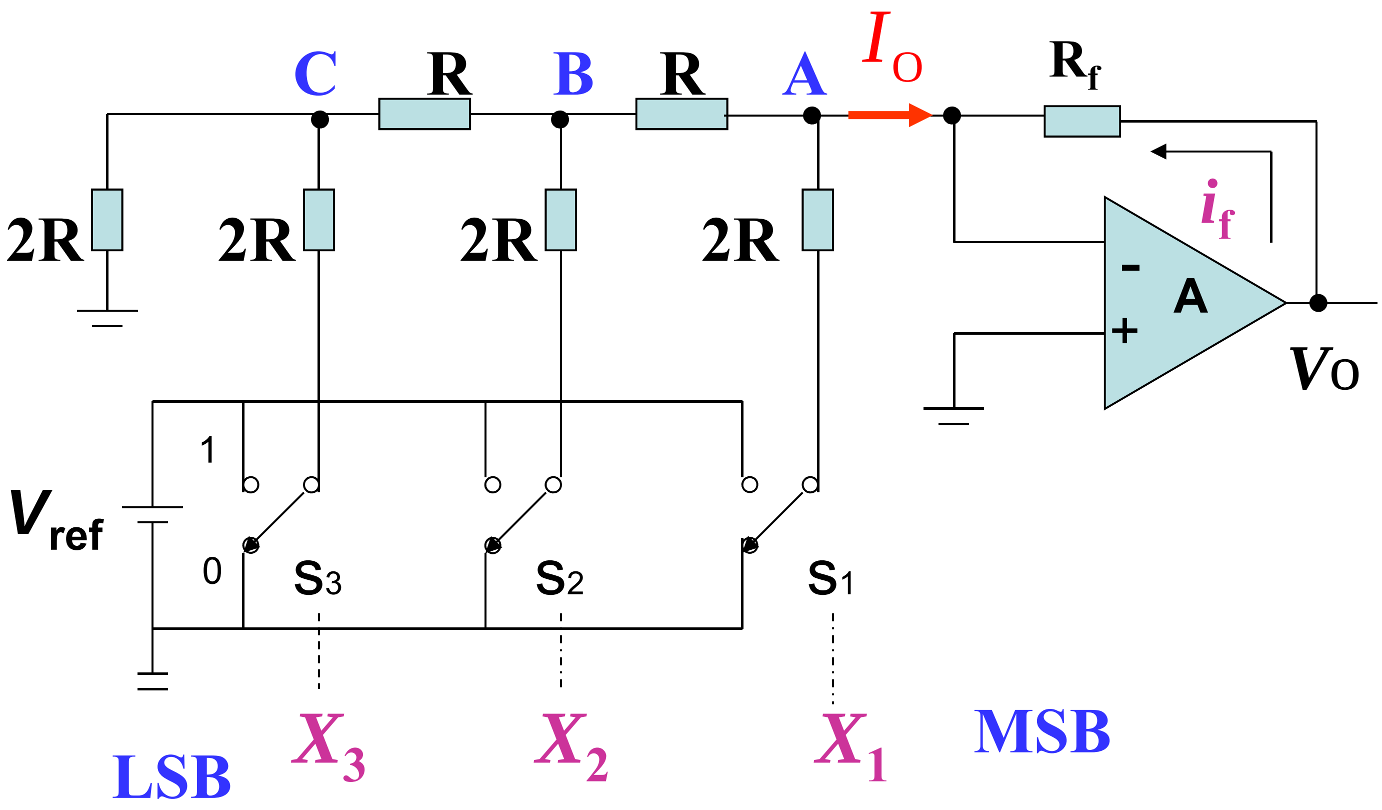
$$FSR = \frac{2V_{ref}}{R} R_f = \frac{2\times 8\times 2k}{2k} = 16\ \text{V}$$

011 $V_o = -FSR \cdot \frac{3}{2^3} = -16\times\frac{3}{8} = -6\ \text{V}$

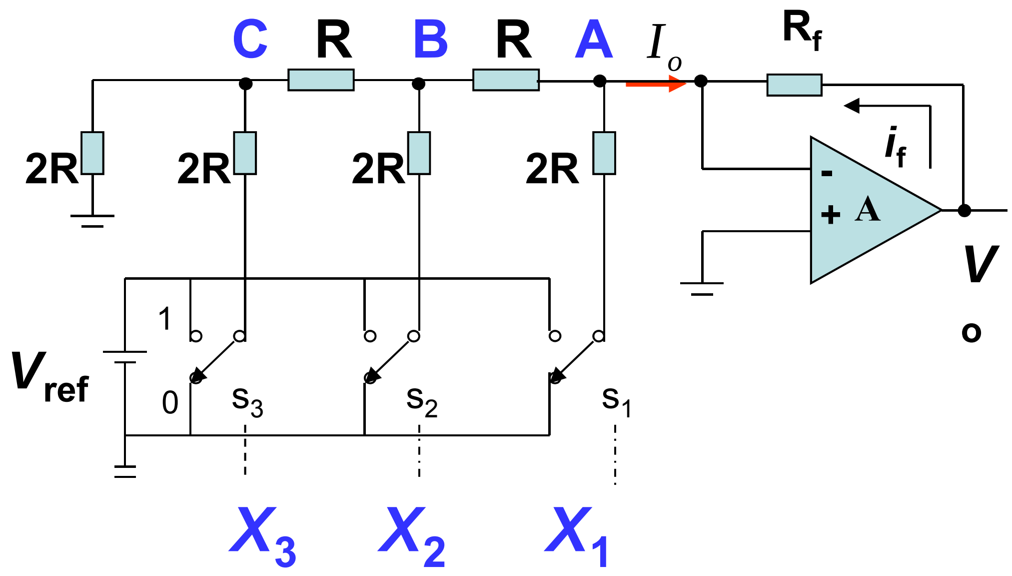
110 $V_o = -16\times\frac{6}{8} = -12\ \text{V}$

9.1.3　R-2R 梯形DAC

电路



注意: X_1 MSB　X_3 LSB　　位置与权电阻相反.



特点:

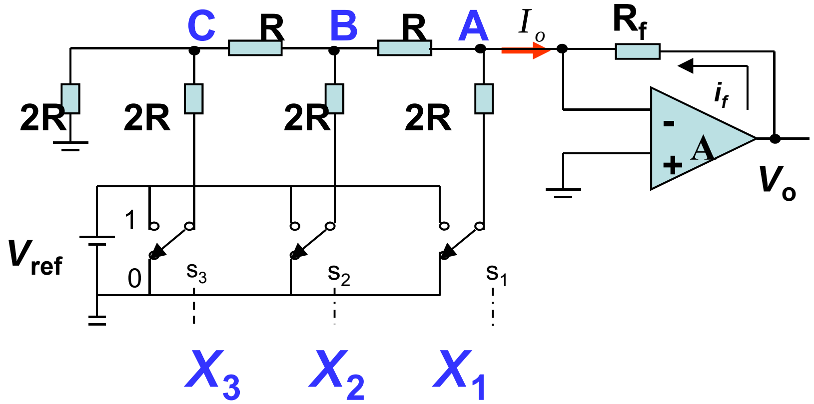
1） 整个网络只有 2 种电阻。 网络由相同的电路环节组成, 每节有2 个电阻，一个开关， 每节对应二进制一位数.

2）每个节点 (C.B.A) 对地等效电阻都是 R

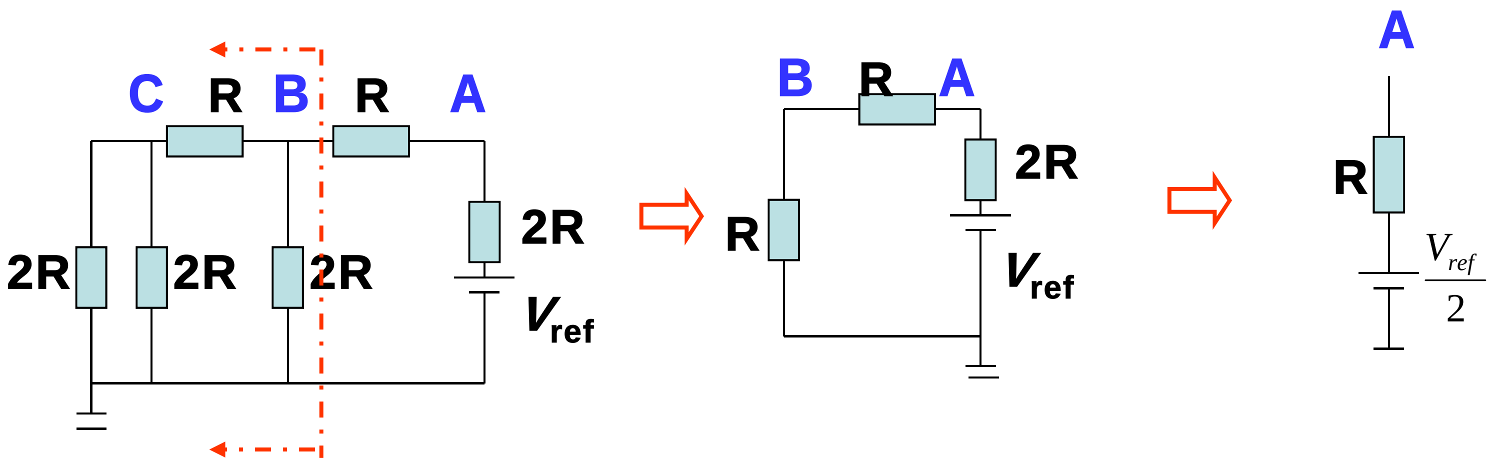
分析

Thevenin's theorem

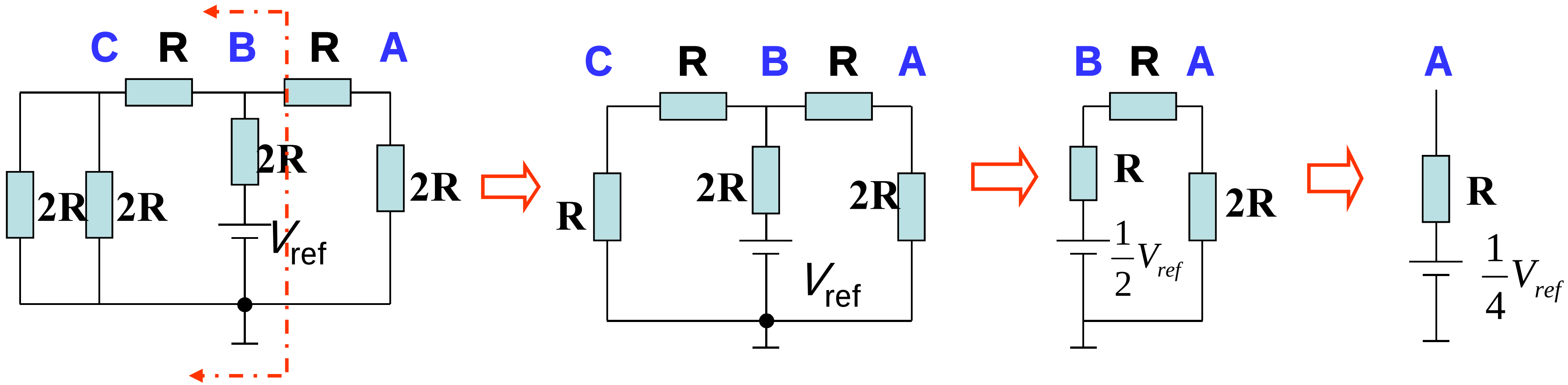
戴维南定理



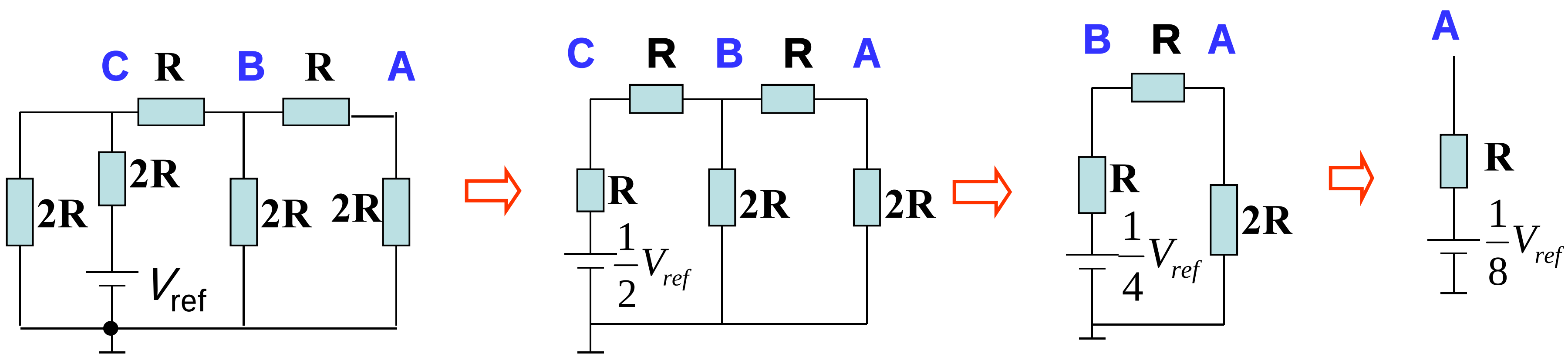
X_1 单独作用 $(X_1 X_2 X_3 = 100)$



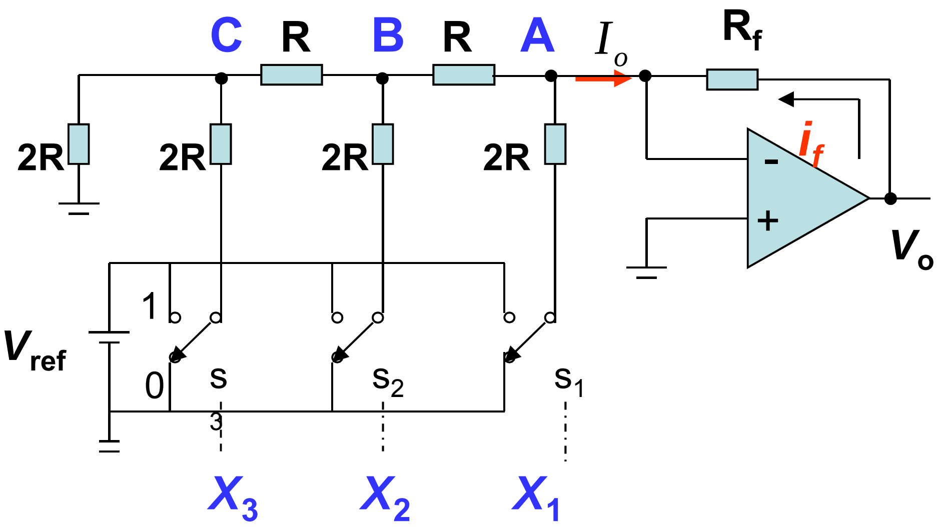
X_2 单独作用: $(X_1X_2X_3=010)$



X_3 单独作用: $(X_1X_2X_3=001)$



从左端开始，每右移一个节点，等效电路中电源电压便衰减为它的一半，而串联电阻仍为R. 位数越低，电压衰减越厉害. (即离A 越远，在A 处引起的电流越小)



从图中有

$$I_0 = - i_f$$

$$\frac{V_i}{R} = -\frac{V_o}{R_f}$$

叠加：总电压

$$V_i = X_1 \frac{V_{ref}}{2} + X_2 \frac{V_{ref}}{4} + X_3 \frac{V_{ref}}{8}$$

$$= V_{ref} \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

$$\therefore V_o = -\frac{V_i}{R} R_f$$

R-2R 梯形 DAC 模拟输出电压：

$$\therefore V_o = -\frac{V_i}{R} R_f$$

$$\boxed{V_o = -\underbrace{\frac{V_{ref}}{R} R_f}_{\textbf{FSR}} \cdot \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}}$$

FSR $$FSR = \frac{V_{ref}}{R} R_f$$

Maximum value $$V_{o\max} = -\frac{V_{ref}}{R} R_f \cdot \frac{7}{2^3} = -\frac{7}{2^3} FSR$$

Minimum value $$V_{o\min} = -\frac{V_{ref}}{R} R_f \cdot \frac{1}{2^3} = -\frac{1}{2^3} FSR$$

Solution $$s = |V_{O\min}| = \frac{1}{2^3} FSR$$

例:

3 位 R-2R 梯形 DAC, $V_{ref}=4\text{ V}$, $R_f=2\text{ K}\Omega$, $R=1\text{ K}\Omega$

求:

① **FSR;**

② 当 $X_1X_2X_3=010$ **和** 100**时，** V_O **的值;**

③ 分辨率；

④ V_{omax}；

解: ① $$FSR=\frac{V_{ref}}{R}R_f=\frac{4\times 2\times 10^3}{1\times 10^3}=8\text{ V};$$

② **010** $V_o = -FSR\frac{2}{2^3} = -\frac{8\times 2}{8} = -2\ \text{V}$

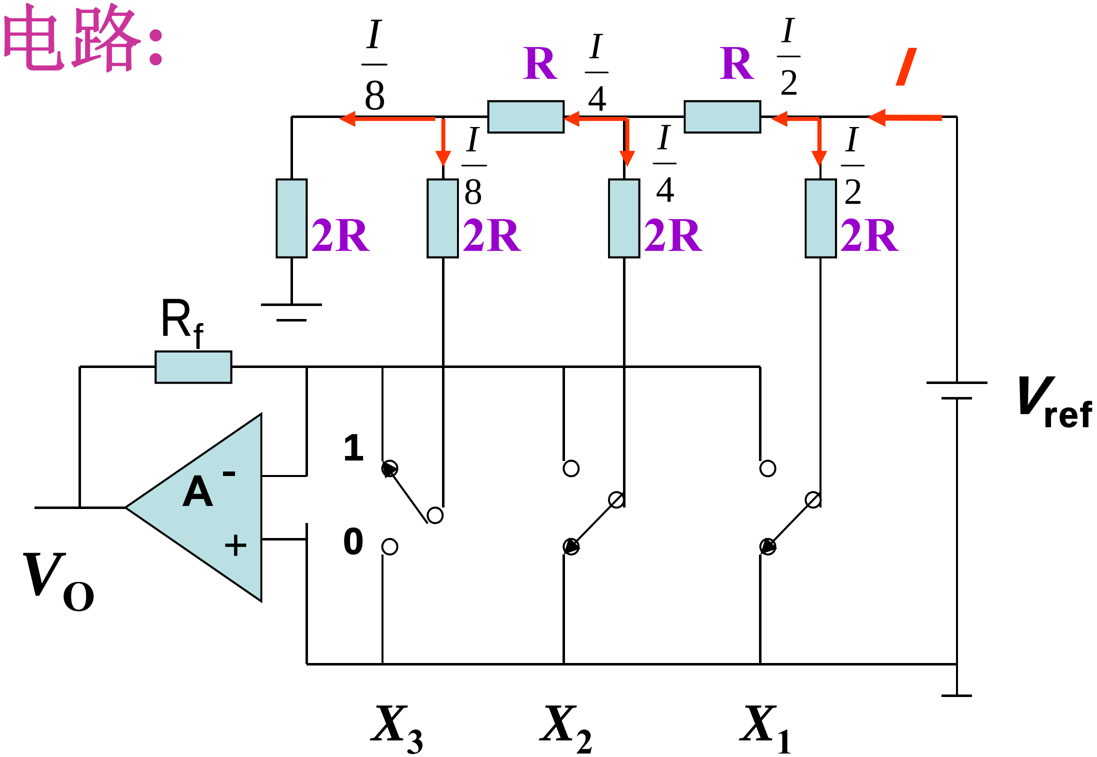
100 $V_o = -\frac{8\times 4}{8} = -4\ \text{V}$;

③ 分辨率 $\left|V_{o\min}\right| = \left|-\frac{1}{2^3}FSR\right| = \frac{1}{8}\times 8 = 1\ \text{V}$

④ $V_{o\max} = -\frac{7}{2^3}FSR = -\frac{7}{8}\times 8 = -7\ \text{V}$

9.1.4 R-2R 倒梯形DAC

电路:



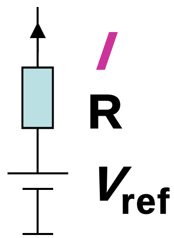
R-2R 梯形 DAC

V_{ref} ⟺ Amplifier

换位

此网络是电流输出型, 开关1 端经运放和R_f, 把电流转换成电压输出.

所有节点等效电阻为R, 等效于



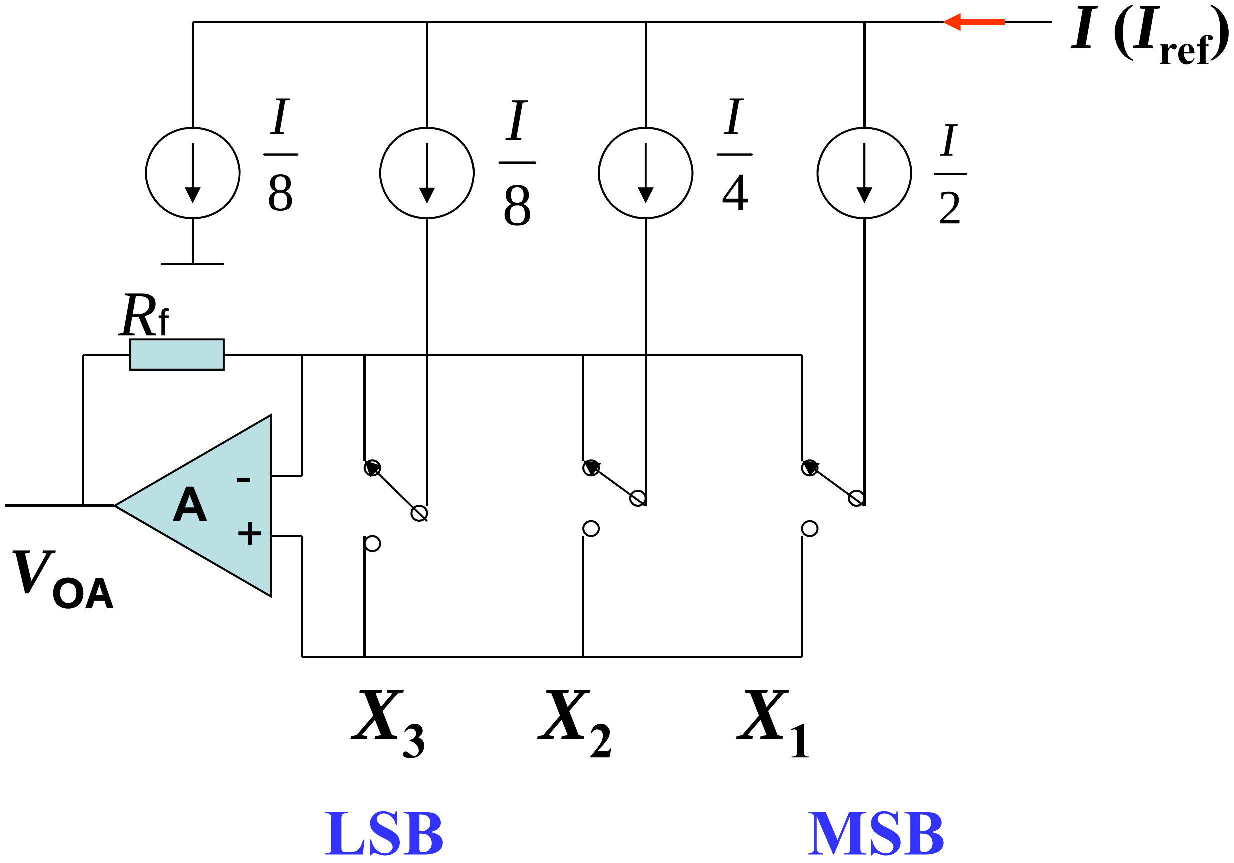
$$I = \frac{V_{ref}}{R}$$

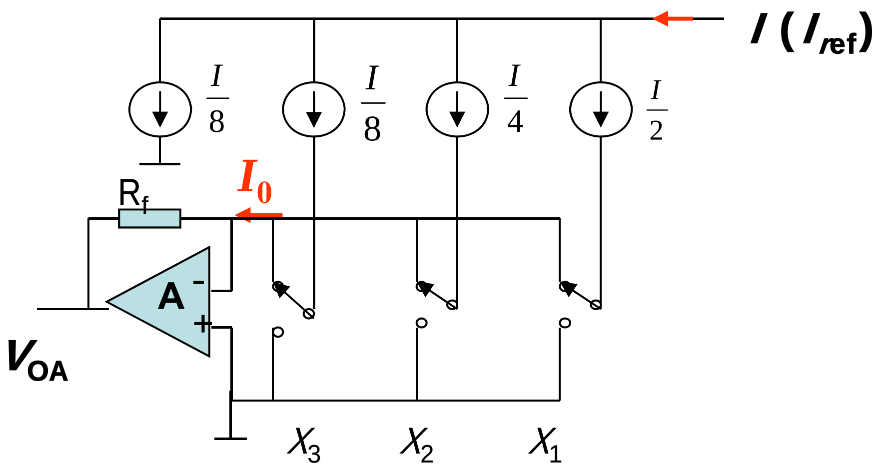
倒梯形网络和梯形网络在工作原理,模拟输出电压公式,分辨率等都相同.

$$V_o = -\frac{V_{ref}}{R} R_f \cdot \frac{X_1 2^{n-1} + X_2 2^{n-2} + \ldots + X_n 2^0}{2^n}$$

优点:开关位置改换时电压变化很小，各支路电流不改变，初态尖峰电流小，转换速度快。

9.1.5 电流激励 DAC （权电流DAC)





电流激励 DAC 是利用电流加权原理构成的. 其电阻网络由一些恒流源代替, 恒流源呈二进制权关系.

采用恒流源，模拟开关的导通电阻对转换精度将无影响，这样降低了对模拟电子开关的要求.

$$I_0 = I_{ref} \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

输出电压V_O: $$V_o = -I_o R_f = -I R_f \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

$$FSR = IR_f = V_{ref}$$

§ 9.2 集成 DAC

双极性码　　　　　　　　　　正负数

4 种 DAC: 二进制有权码　　单极性　　$V_O > 0$

有的物理量需要表示方向，即正负．需要双极性码.

正数 ：　+13 ⟶ 0,1101

负数:　-13 ⟶ -(1101)

负数

- 原码表示 1, 1101
- 反码表示 1, 0010
- 补码表示 1, 0011

另一种常用的双极性码为偏移码

常用的双极性码表（三位）P204

FSR	十进制分数	原码表示	补码表示	偏移码表示
$+\frac{1}{2}FSR$	+ 3/4	0 11	0 11	1 11
	+ 2/4	0 10	0 10	1 10
	+ 1/4	0 01	0 01	1 01
	+ 0	0 00	0 00	1 00
$-\frac{1}{2}FSR$	- 0	1 00	(0 00)	(1 00)
	- 1/4	1 01	1 11	0 11
	- 2/4	1 10	1 10	0 10
	- 3/4	1 11	1 01	0 01
	- 4/4		1 00	0 00

偏移码的构成：补码的符号位取反

偏移码是自然加权二进制码偏移而得名

用偏移码时, 输出模拟电压的动态范围不变.

V_O：范围不变

单极性码: **0 ~ 10V,**

双极性码: **-5 ~ +5V.**

双极性码:

$$FSR_{(bi)} = \frac{1}{2} FSR_{(mono)}$$

用双极性码时,满刻度值为单极性输出时的 **1/2.**

实际应用中偏移码是最容易实现的双极性码

练习:

4 位**DAC**系统, ***FSR*=8 V,** 输入数字量 $X_1X_2X_3X_4$ **=1011,** 当使用下列 **4** 种码时，归一化模拟输出是多少？

a) 1011 为自然加权二进制

b) 1011 为补码

c) 1011 为偏移码

d) 1011 为原码

解：**1011** $V_0 = FSR\dfrac{X_1 2^3 + X_2 2^2 + X_3 2^1 + X_4 2^0}{2^4}$ 不考虑倒向

***a*). 二进制码** **1011 为 $(11)_{10}$** $V_0 = FSR\dfrac{11}{2^4} = 8\times\dfrac{11}{16} = 5.5\ \mathrm{V}$

***b*). 补码** → 原码为 **1101** **(-5)** **3位负数**

$$V_0 = \frac{1}{2}FSR\frac{-5}{2^3} = \frac{8\times(-5)}{2\times 2^3} = -2.5\ \mathrm{V}$$

***c*). 偏移码** 补码为 **0011, 正数 (+3)**

$$V_0 = \frac{1}{2}FSR\frac{3}{2^3} = \frac{1}{2}\times 8\times\frac{3}{8} = 1.5\ \mathrm{V}$$

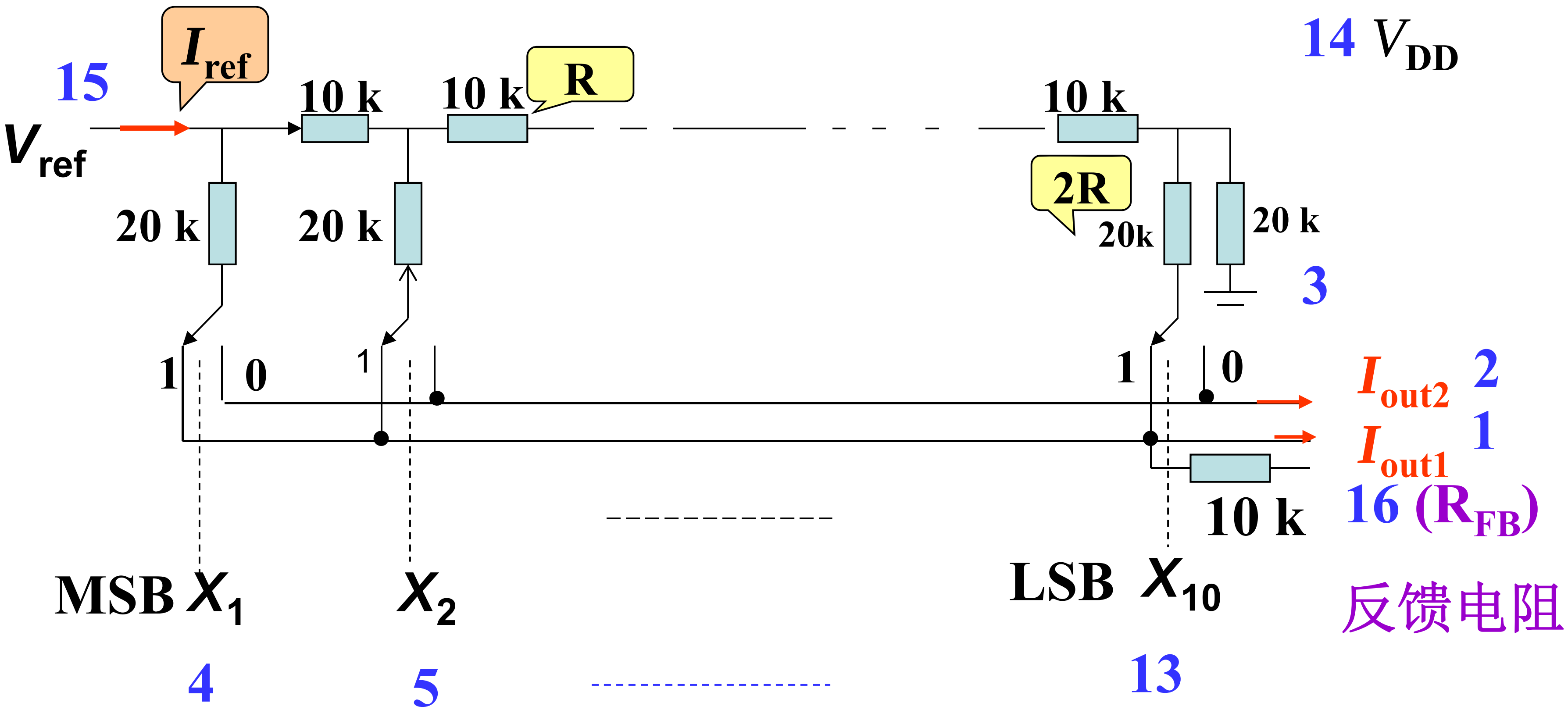
***d*). 原码** 负数, **(-3)**

$$V_0 = \frac{1}{2}FSR\frac{-3}{2^3} = \frac{1}{2}\times 8\times\frac{-3}{8} = -1.5\ \mathrm{V}$$

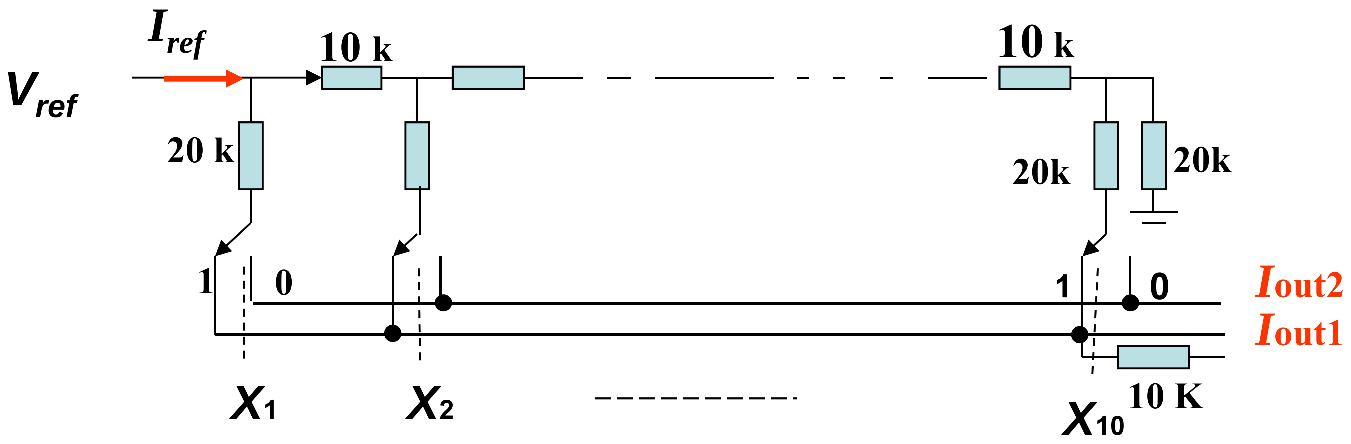
得到双极性模拟输出 （电路仍是4位）

9.2.1 10位 CMOS集成DAC --- AD7533

1. AD7533结构



与 R–2R 梯形 DAC相似：等效电阻 R (10 kΩ)



$$I_{ref} = \frac{V_{ref}}{R}$$

AD7533：两个互补电流输出 I_{out1} 和 I_{out2}

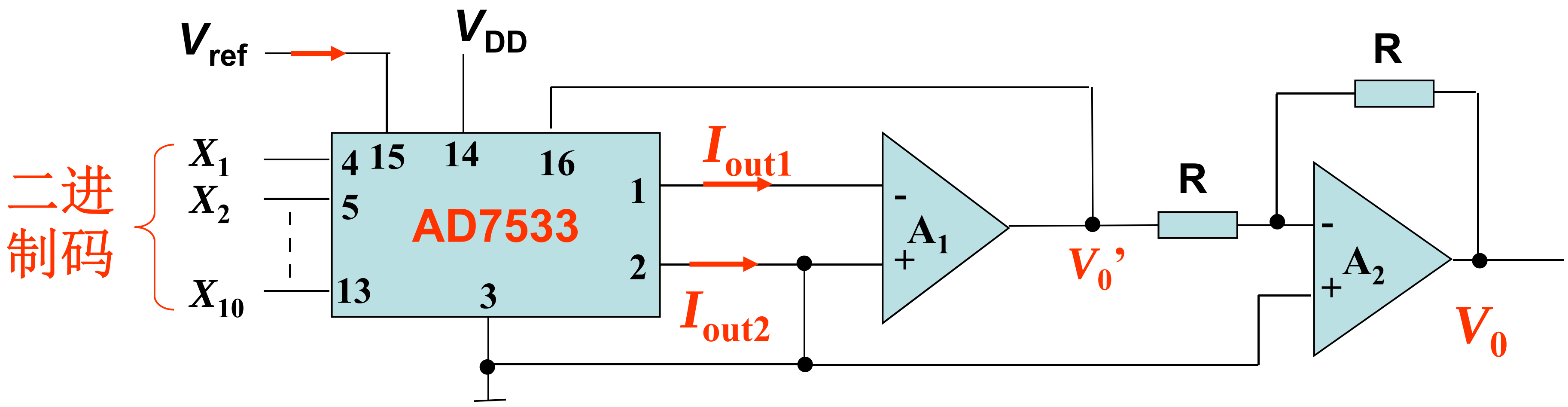
X_i=1, 开关向左侧, I_{out1} $$I_{out1} = X_1\frac{I_{ref}}{2} + X_2\frac{I_{ref}}{2^2} + \ldots + X_{10}\frac{I_{ref}}{2^{10}}$$

X_i=0, 开关向右侧, I_{out2} $$I_{out2} = \bar{X}_1\frac{I_{ref}}{2} + \bar{X}_2\frac{I_{ref}}{2^2} + \ldots + \bar{X}_{10}\frac{I_{ref}}{2^{10}}$$

$$I_{out1} + I_{out2} = \frac{I_{ref}}{2^1} + \frac{I_{ref}}{2^2} + \ldots + \frac{I_{ref}}{2^{10}} = I_{ref}\frac{2^{10}-1}{2^{10}} = \frac{1023}{1024}I_{ref} \approx I_{ref}$$

灌入电流 I_{ref}

2. AD7533 接收自然加权二进制码

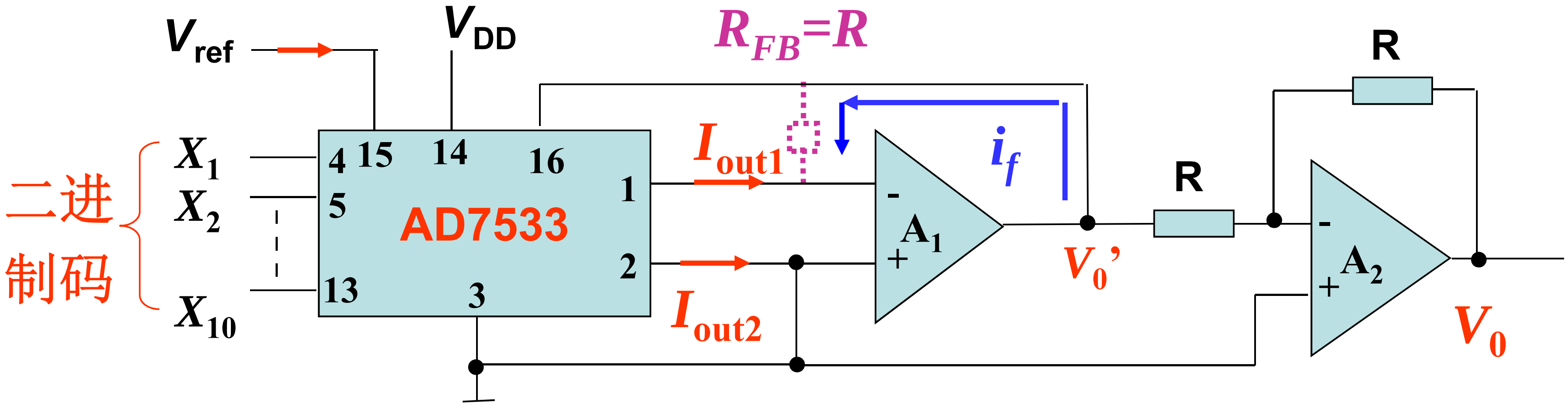


$$V_0 = -V_0'$$

AD7533使用说明：

1) I_{out1} 和 I_{out2} 可以用一个或两个．使用一个时，另一端接地。

2) 通过接运放，可得到模拟输出电压 V_0



$$V_0' = i_f R_{FB} = -I_{out1}R = -(X_1\frac{I_{ref}}{2} + X_2\frac{I_{ref}}{2^2} + \cdots + X_{10}\frac{I_{ref}}{2^{10}})R$$

$$= -I_{ref}R\frac{X_1 2^9 + X_2 2^8 + \cdots + X_{10} 2^0}{2^{10}}$$

$$\boxed{V_0 = -V_0' = V_{ref}\frac{X_1 2^9 + X_2 2^8 + \cdots + X_{10} 2^0}{2^{10}}}$$

AD7533接收自然加权二进制码的模拟输出电压

$$V_{ref} = I_{ref}R = FSR$$

例：AD7533 接收二进制码，V_{ref}=10 V. 当数字输入 $X_1 \ldots X_{10}$ 为下列值时，求其模拟输出。保留2位小数。

1111111111 $$V_0 = 10 \times \frac{2^{10}-1}{2^{10}} = 10 \times \frac{1023}{1024} = 9.99 \text{ V}$$

1000000000 $$V_0 = 10 \times \frac{2^9}{2^{10}} = 5.00 \text{ V}$$

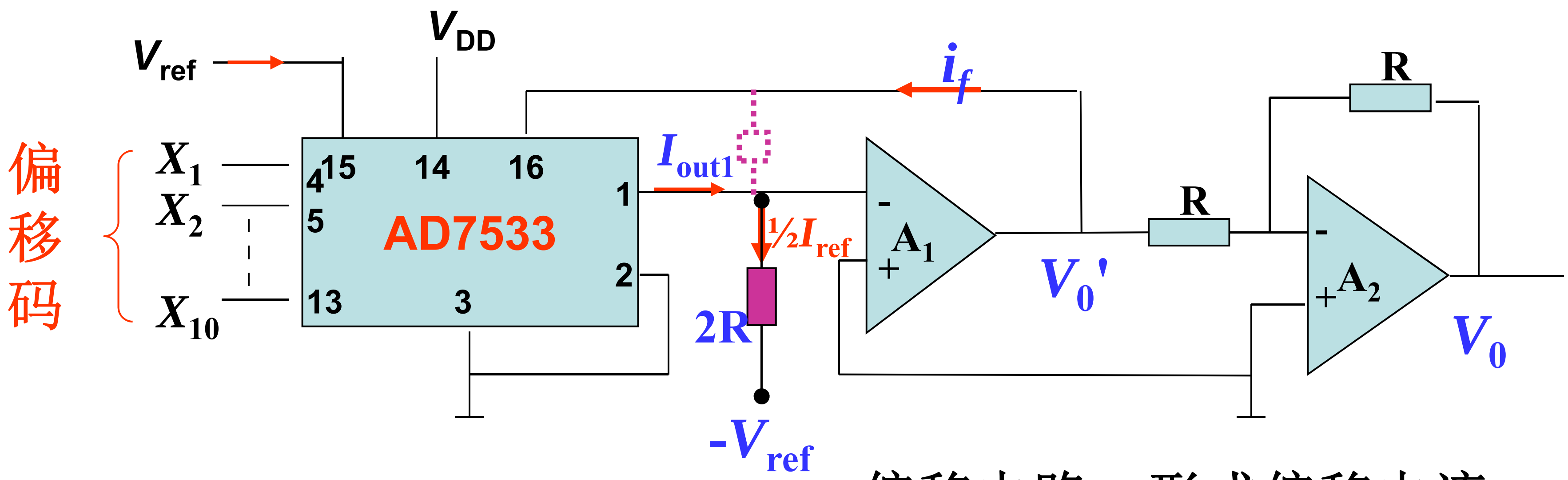
0000000000 $$V_0 = 10 \times \frac{0}{2^{10}} = 0$$

0000010001 $$V_0 = 10 \times \quad \frac{17}{2^{10}} = \frac{170}{1024} = 0.17 \text{ V}$$

Resolution $$V_{0\min} = V_{ref} \frac{1}{2^{10}} = 10 \times \frac{1}{1024} = 0.01 \text{ V}$$

Max quantity $$V_{0\max} = 10 \times \frac{2^{10}-1}{2^{10}} = \frac{10230}{1024} = 9.99 \text{ V}$$

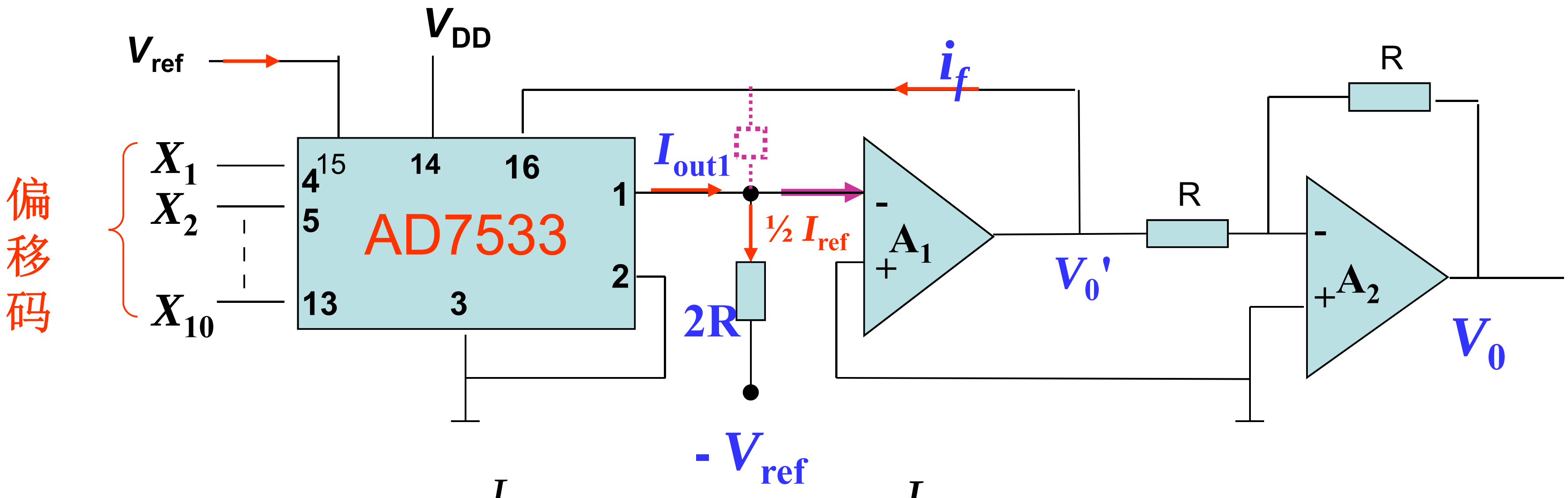
3. AD7533 接收偏移码电路



偏移电路，形成偏移电流，可直接接收偏移码

偏移电路：

外接一个负参考电源，产生一个与最高权电流数量相等，极性相反的电流 (I_{ref} / 2). 由运放得到双极性模拟输出.



$$V_0' = i_f R_{FB} = -(I_{out1} - \frac{I_{ref}}{2})R_{FB} = -(I_{out1} - \frac{I_{ref}}{2})R$$

$$V_0 = -V_0' = (I_{ou1} - \frac{I_{ref}}{2})R = (X_1 \frac{I_{ref}}{2} + X_2 \frac{I_{ref}}{2^2} + \cdots + X_{10} \frac{I_{ref}}{2^{10}} - \frac{I_{ref}}{2})R$$

AD7533 接收偏移码:

$$V_0 = V_{ref} \frac{X_1 2^9 + X_2 2^8 + \cdots + X_{10} 2^0 - 2^9}{2^{10}}$$

$$V_{ref} = I_{ref} R$$

分子前部分是十位二进制数按权展开，

不再考虑符号位(已在偏移电流中考虑了)。

练习： AD7533 接收偏移码, V_{ref} =10 V. 当输入数字量 $X_1 \ldots X_{10}$为下列值时求相应的模拟输出 V_0.

X_1---X_{10}=1111111111 $$V_0 = 10 \times \frac{2^{10} - 1 - 2^9}{2^{10}} = 10 \times \frac{2^9 - 1}{2^{10}} = \frac{5110}{1024} = 4.99 \text{ V}$$

X_1---X_{10}=0111111111 $$V_0 = 10 \times \frac{2^9 - 1 - 2^9}{2^{10}} = 10 \times \frac{-1}{1024} = -0.01 \text{ V}$$

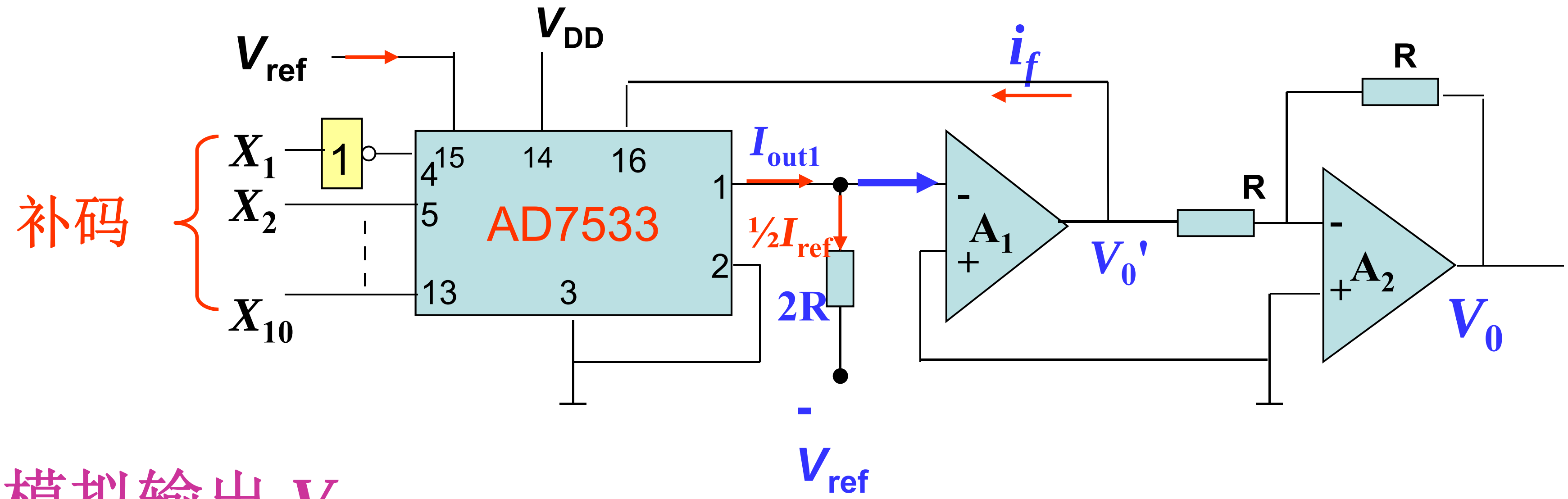
X_1---X_{10}=1000000000 $$V_0 = 10 \times \frac{2^9 - 2^9}{2^{10}} = 0 \text{ V}$$

X_1---X_{10}=0000000000 $$V_0 = 10 \times \frac{0 - 2^9}{2^{10}} = -5 \text{ V}$$

X_1---X_{10}=0000010111 $$V_0 = 10 \times \frac{23 - 2^9}{2^{10}} = 10 \times \frac{-489}{1024} = -4.78 \text{ V}$$

4. AD7533 接收补码

将偏移码电路的符号位取反，就可以接收补码。



模拟输出 V_0

$$V_0 = V_{ref}\frac{\overline{X}_1 2^9 + X_2 2^8 + \cdots + X_{10}2^0 - 2^9}{2^{10}}$$

注意: $\overline{X}_1$

练习：**AD7533 接收补码, V_{ref}=10 V. 当输入数字量 $X_1 \ldots X_{10}$ 为下列值时求相应的模拟输出 V_0。保留2位小数。**

$$V_0 = V_{ref} \frac{\overline{X}_1 2^9 + X_2 2^8 + \cdots + X_{10} 2^0 - 2^9}{2^{10}}$$

X_1---X_{10}=1111111111 → 0

$$V_0 = 10 \times \frac{2^9 - 1 - 2^9}{2^{10}} = 10 \times \frac{-1}{2^{10}} = -0.01 \text{ V}$$

X_1---X_{10}=0111111111 → 1

$$V_0 = 10 \times \frac{2^{10} - 1 - 2^9}{2^{10}} = \frac{10 \times (2^9 - 1)}{2^{10}} = 4.99 \text{ V}$$

X_1---X_{10}=0000000000 → 1

$$V_0 = 10 \times \frac{2^9 - 2^9}{2^{10}} = 0 \text{ V}$$

X_1---X_{10}=1000000000 → 0

$$V_0 = 10 \times \frac{0 - 2^9}{2^{10}} = -5 \text{ V}$$

9.2.3　数模转换的主要技术指标

转换精度， 转换速度

1. 转换精度

表示
- 分辨率
- 转换误差
- 线性误差

（1）分辨率 Resolution

- ① **LSB**
- ② V_{omin} 与 V_{omax} 之比
- ③ **DAC** 的位数

① **LSB** $$LSB = |V_{o\min}| = \frac{1}{2^n} FSR$$ 本课程采用定义 **LSB**

② V_{omin}与V_{omax} 之比

用**D/A**转换器能够分辩出来的最小输出电压（数字输入为 **0...01)**与最大输出电压（数字输入为 **1...11)**之比表示:

一个 ***n*** 位 **DAC**，分辨率 ***S***：
$$S = \frac{V_{o\min}}{V_{o\max}} = \frac{1}{2^n - 1}$$

10位 **DAC** 分辨率:
$$S = \frac{1}{2^{10} - 1} = \frac{1}{1023} \approx 0.1\%$$

③ **DAC**位数 转换位数：**8** 位，**10** 位

分辨率是转换器分辨模拟信号的灵敏度

（2）转换误差

绝对误差 实测输出值与理论输出值之差

相对误差 $\dfrac{\text{实测输出值与理论输出值之差}}{\text{满刻度值}}$

（相对精度）

（3）线性误差

LSB 的倍数

FSR 的百分数

表示输出（A）与输入（D）线性关系的误差

2．转换速度

D/A的转换速度包括 转换时间和建立时间

取决于 $\left\{ \begin{array}{l} \text{DAC转换网络的延迟时间} \\ \text{运算放大器的电压变化速率 } S_R\ (\text{V}/\mu\text{s}) \end{array} \right.$

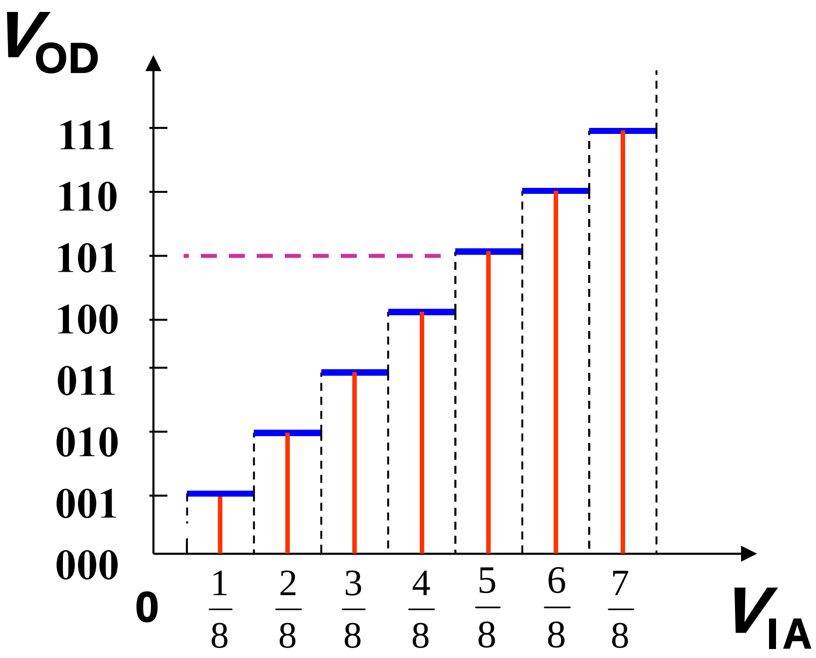
DAC芯片的建立（转换）时间 t_{set}：

从输入数字量发生变化开始，到输出进入稳态值 $\pm\frac{1}{2}LSB$ 范围之内所需的时间称为建立时间。

手册上给出的通常是全 0 跳变到全 1 所需的时间。

§ 9.3 模数转换电路 ADC

3位ADC



ADC 特点

1) 不一一对应:

一段连续量 → 一个数

$$\left.\begin{aligned}\left(\frac{1}{8}\pm\frac{1}{2}LSB\right) &\longrightarrow \mathbf{001}\\ \left(\frac{5}{8}\pm\frac{1}{2}LSB\right) &\longrightarrow \mathbf{101}\end{aligned}\right\}$$

有舍有入

2）转换误差: 也称固有误差

9.3.1 ADC 工作原理

模拟: 连续变化的量 $\xrightarrow{\text{ADC}}$ 数字: 分立码

A/D 转换过程包括:

$\underbrace{\text{采样} \qquad \text{保持}}_{\text{采样—保持电路}}$ $\qquad$ $\underbrace{\text{量化} \qquad \text{编码}}_{\text{ADC 电路}}$

量化：经采样-保持电路得到的模拟电压值按照某种方式归化到相应的离散电平上，这一过程称为数值量化。

编码：量化后的数值用代码表示出来。

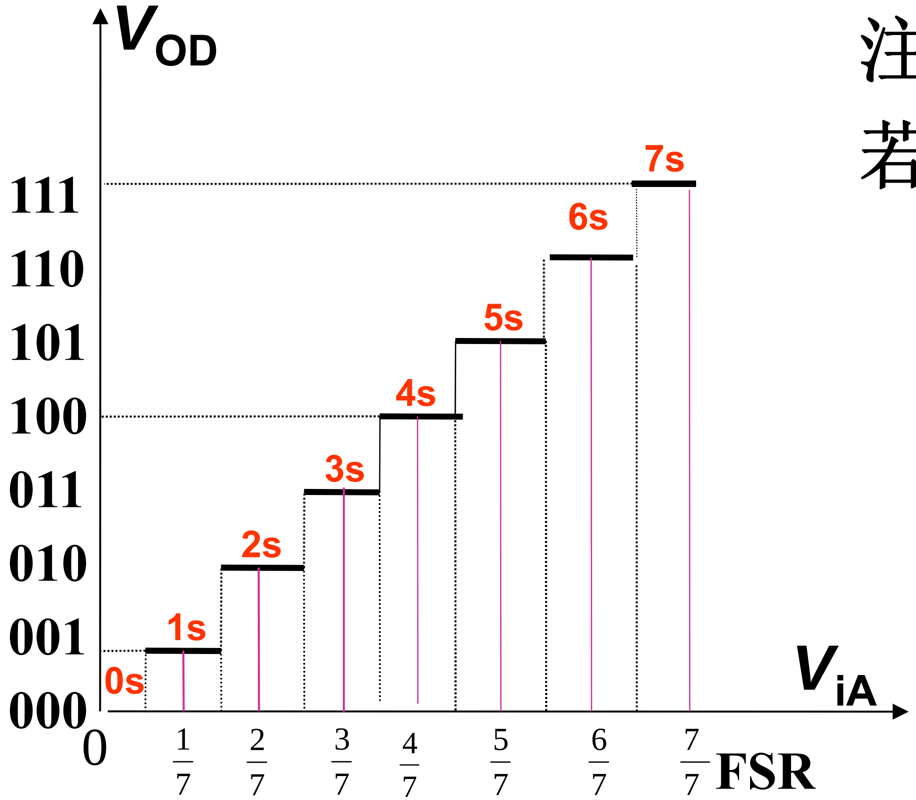
量化:

- 量化阶梯 *s*：量化过程中所采取的最小数量单位。
- 量化误差：量化方式不同，误差不同。

量化方式有两种：

- 四舍五入方式
- 只舍不入

1. 四舍五入法　　　　　（误差小）



8 steps

注：　3 位ADC

若将分母定义为$(2^3-1)=7$, 有

FSR → 最大输出111

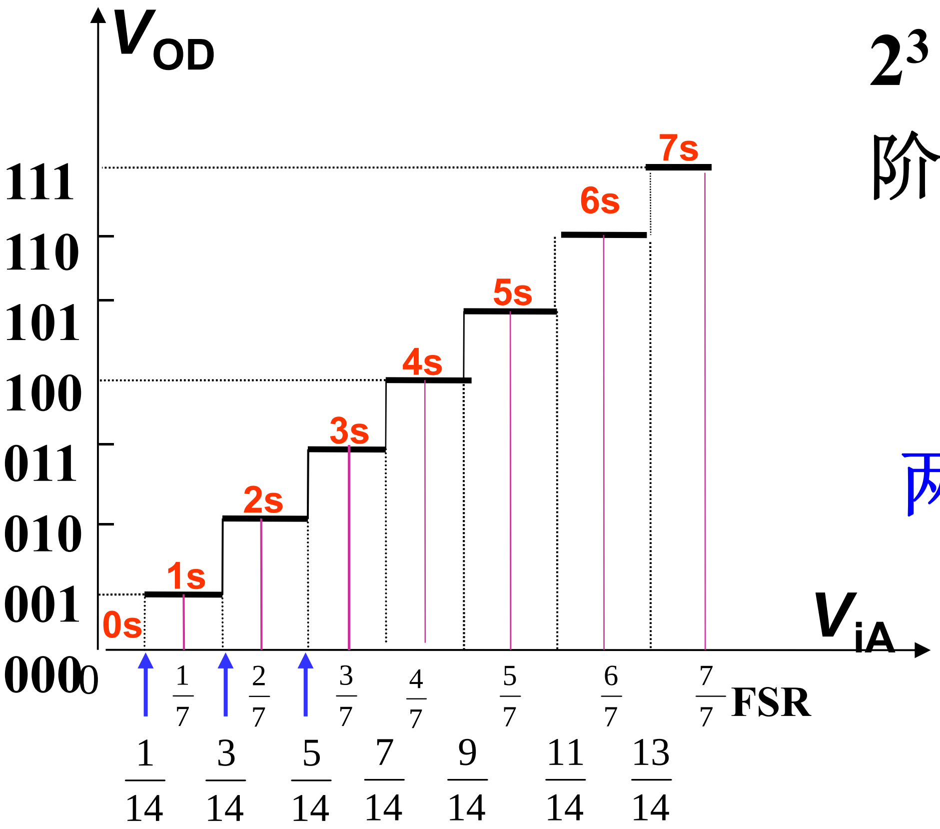
若将分母定义为$2^3=8$, 有

FSR → 1000

而最高数字输出111只能对应

(FSR - LSB)

为了使FSR与最大数字输出对应，取分母 $(2^3-1) = 7$



$2^3 = 8$ 量化阶梯 (0s ~ 7s).

阶梯:

$$s = \frac{1}{2^n - 1}$$

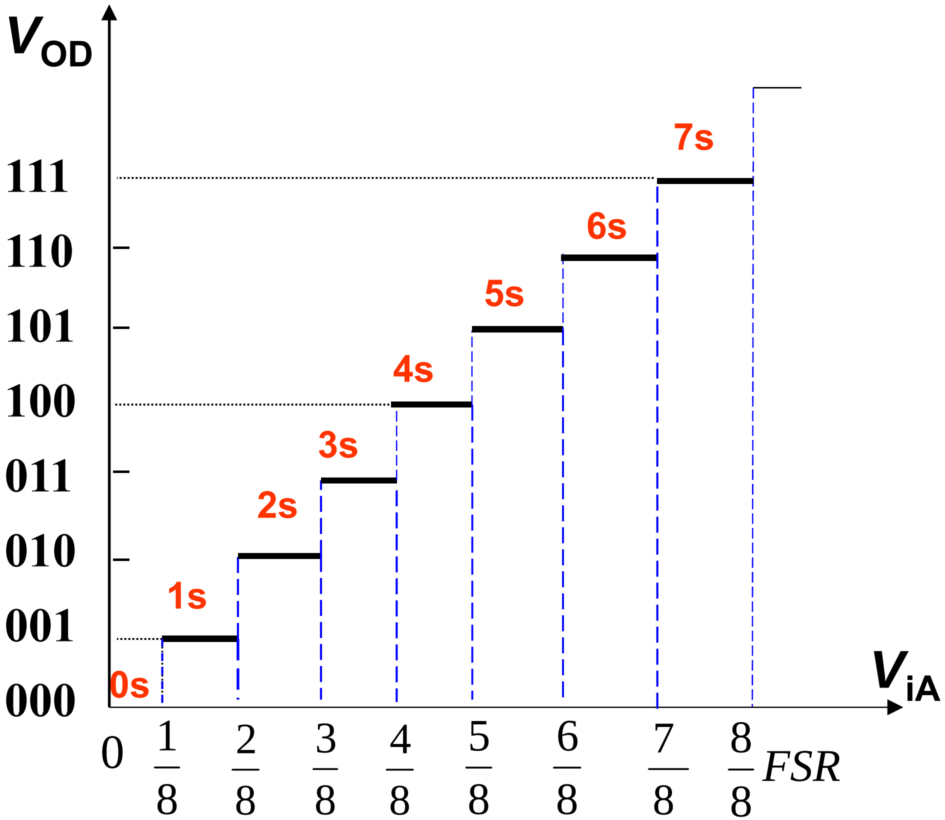
两阶梯之间为比较电平:

$$\frac{1}{14},\ \frac{3}{14},\ \cdots\ \frac{13}{14}FSR$$

模拟电压

$$\begin{cases} (0 \sim \frac{1}{14}FSR) & \xrightarrow{\text{quantifying}} \ \mathbf{0\ s} \xrightarrow{\text{coding}} \mathbf{000} \\ (\frac{1}{14} \sim \frac{3}{14}FSR) & \longrightarrow \ \mathbf{1\ s} \longrightarrow \mathbf{001} \\ (\frac{9}{14} \sim \frac{11}{14}FSR) & \longrightarrow \ \mathbf{5\ s} \longrightarrow \mathbf{101} \end{cases}$$

2. 只舍不入方式　　　　(误差大)



$2^3=8$ 个量化阶梯。

阶梯:

$$S=\frac{1}{2^n}$$

模拟输出

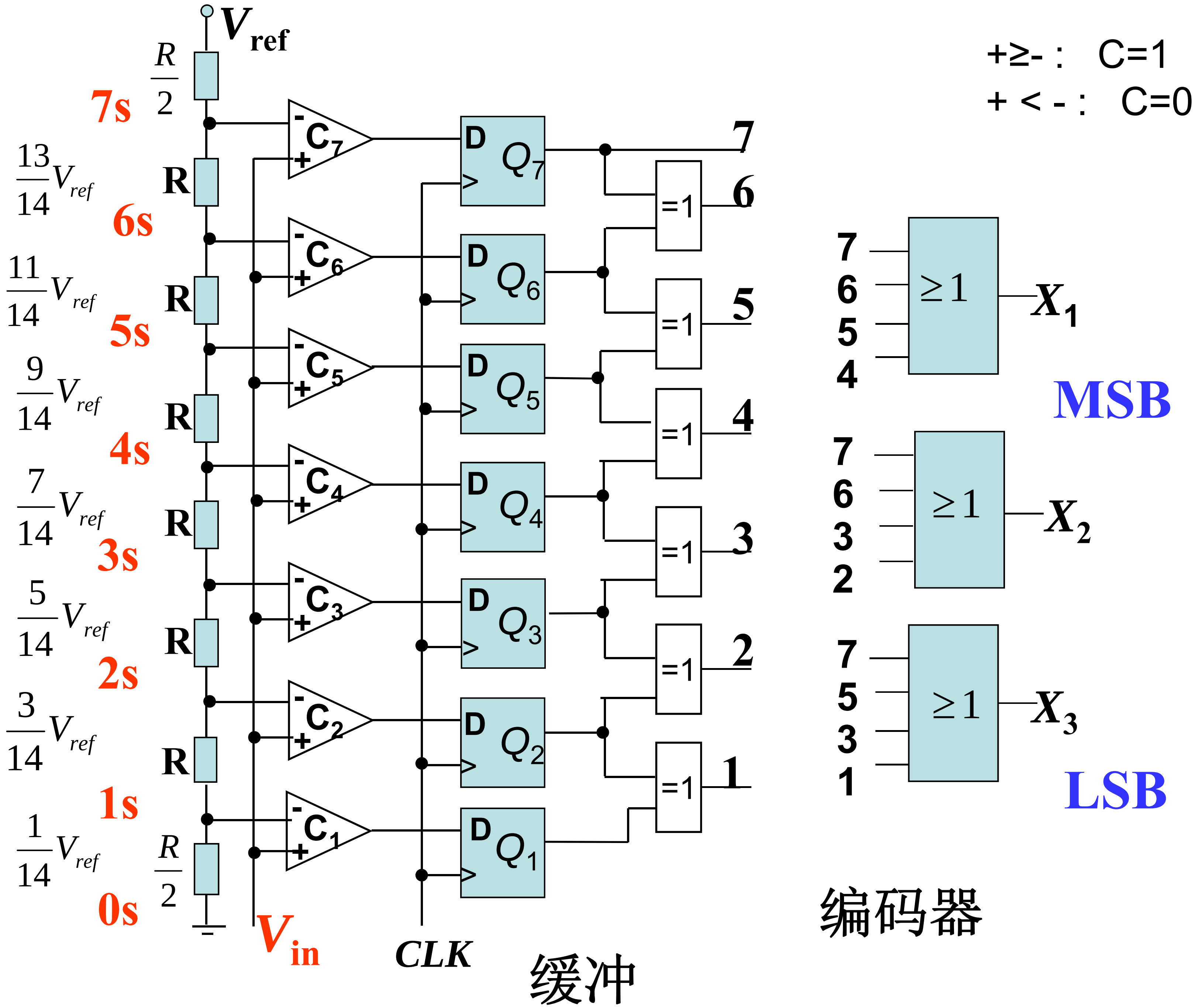
$$\left.\begin{cases}(0\sim\frac{1}{8}FSR) \longrightarrow \mathbf{0\ s} \longrightarrow \mathbf{000} \\ (\frac{1}{8}\sim\frac{2}{8}FSR) \longrightarrow \mathbf{1\ s} \longrightarrow \mathbf{001}\end{cases}\right\}\text{只舍不入}$$

9.3.2 并行比较 ADC

1. 有舍有入并行比较ADC

电路

- 参考电压 V_{ref}
- 8 个电阻 : 7 R (值)
  - 分压出比较电平： $\frac{1}{14}V_{ref} \cdots \frac{13}{14}V_{ref}$
  - 阶梯 (0s ~ 7s)
- 7 个比较器
  - +≥- :　C=1
  - + < - :　C=0
- 模拟输入电压 V_{in} (与 V_{ref} 比较)



V_{ref}
$\frac{R}{2}$
7s
$\frac{13}{14}V_{ref}$
R
6s
$\frac{11}{14}V_{ref}$
R
5s
$\frac{9}{14}V_{ref}$
R
4s
$\frac{7}{14}V_{ref}$
R
3s
$\frac{5}{14}V_{ref}$
R
2s
$\frac{3}{14}V_{ref}$
R
1s
$\frac{1}{14}V_{ref}$
$\frac{R}{2}$
0s
V_{in}
C_7 C_6 C_5 C_4 C_3 C_2 C_1
Q_7 Q_6 Q_5 Q_4 Q_3 Q_2 Q_1
CLK
缓冲
=1
7 6 5 4 3 2 1
+≥- : C=1
+ < - : C=0
≥1
X_1
X_2
X_3
MSB
LSB
编码器

输入信号V_{in}在不同范围内转换成对应的数字量，真值表如下：

输入模拟信号 V_{in}	阶梯	等价模拟输入 $\overline{V_{in}}$	比较器输出 $C_7C_6C_5C_4C_3\ C_2\ C_1$	输出 1 异或门	输出 $X_1\ X_2\ X_3$	量化误差
$0 \le V_{in} < \frac{1}{14}V_{ref}$	0s	0	0 0 0 0 0 0 0	No	0 0 0	$+\frac{1}{14}V_{ref}$
$\frac{1}{14}V_{ref} \le V_{in} < \frac{3}{14}V_{ref}$	1s	$\frac{1}{7}FSR$	0 0 0 0 0 0 1	1	0 0 1	$\pm\frac{1}{14}V_{ref}$
$\frac{3}{14}V_{ref} \le V_{in} < \frac{5}{14}V_{ref}$	2s	$\frac{2}{7}FSR$	0 0 0 0 0 1 1	2	0 1 0	$\pm\frac{1}{14}V_{ref}$
$\frac{5}{14}V_{ref} \le V_{in} < \frac{7}{14}V_{ref}$	3s	$\frac{3}{7}FSR$	0 0 0 0 1 1 1	3	0 1 1	$\pm\frac{1}{14}V_{ref}$
$\frac{7}{14}V_{ref} \le V_{in} < \frac{9}{14}V_{ref}$	4s	$\frac{4}{7}FSR$	0 0 0 1 1 1 1	4	1 0 0	$\pm\frac{1}{14}V_{ref}$
$\frac{9}{14}V_{ref} \le V_{in} < \frac{11}{14}V_{ref}$	5s	$\frac{5}{7}FSR$	0 0 1 1 1 1 1	5	1 0 1	$\pm\frac{1}{14}V_{ref}$
$\frac{11}{14}V_{ref} \le V_{in} < \frac{13}{14}V_{ref}$	6s	$\frac{6}{7}FSR$	0 1 1 1 1 1 1	6	1 1 0	$\pm\frac{1}{14}V_{ref}$
$\frac{13}{14}V_{ref} \le V_{in} < V_{ref}$	7s	V_{ref}	1 1 1 1 1 1 1	7	1 1 1	$-\frac{1}{14}V_{ref}$

看出：V_{in}在第几号阶段内，输出数字就是几.

练习： 5 位有舍有入 ADC, V_{ref}= 46.5 V, R=1 kΩ. 求:

1) V_{in}= 34.9 V, $X_1X_2X_3X_4X_5$ = ?

2) V_{in}= 28.1 V, $X_1X_2X_3X_4X_5$ = ?

3) 若 X=10101, $\overline{V_{in}} = ?$ V_{in} 取值范围。

解:

$$s = \frac{V_{ref}}{2^5 - 1} = \frac{46.5}{31} = 1.5 \text{ V}$$

1) V_{in}=34.9 V, $\frac{V_{in}}{s} = \frac{34.9}{1.5} = 23.3 \longrightarrow$ **23 s** $X_1X_2X_3X_4X_5$=10111

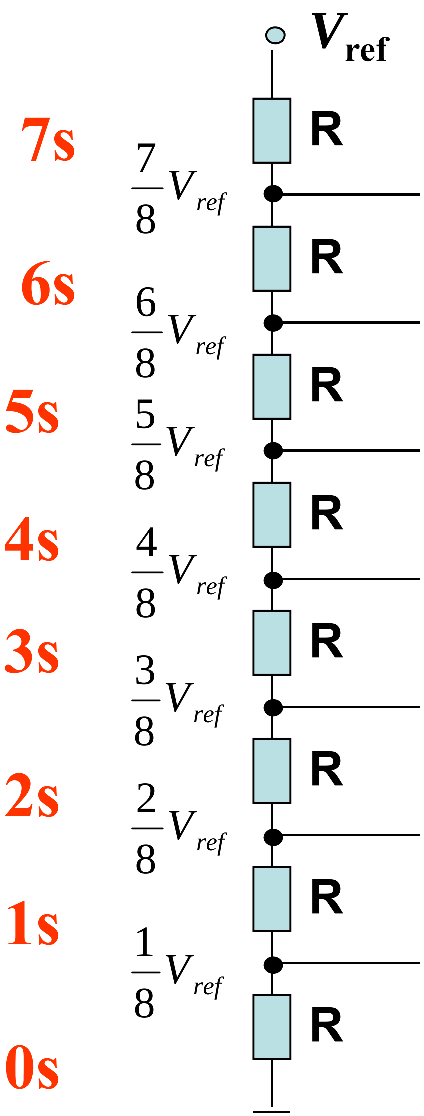
2) V_{in}=28.1 V, $\frac{28.1}{1.5} = 18.7 \longrightarrow$ **19 s** $X_1X_2X_3X_4X_5$ =10011

3) X=10101, (21) $\longrightarrow$ **21 s** $\overline{V_{in}} = 21 \times 1.5 \text{ V} = 31.5 \text{ V}$

$$V_i = (31.5 - \frac{1}{2} \times 1.5) \sim (31.5 + \frac{1}{2} \times 1.5) \quad (\overline{V_{in}} \pm \frac{1}{2} s)$$

2. 只舍不入并行比较ADC

电路



电路其他部分与有舍有入电路相同

8 个电阻: 阻值 **8R**

分压，比较电平：$\frac{1}{8}V_{ref} \sim \frac{7}{8}V_{ref}$

阶梯: **0s ~ 7s**

输入模拟电压 V_{in}，与比较电平相比较，转换成数字量.

3位 只舍不入并行比较ADC真值表

V_{in}	阶梯	$\overline{V_{in}}$	$X_1X_2X_3$	误差
$0 \le V_{in} < \frac{1}{8}V_{ref}$	0s	0	0 0 0	$\frac{1}{8}V_{ref}$
$\frac{1}{8}V_{ref} \le V_{in} < \frac{2}{8}V_{ref}$	1s	$\frac{1}{8}V_{ref}$	0 0 1	$\frac{1}{8}V_{ref}$
$\frac{2}{8}V_{ref} \le V_{in} < \frac{3}{8}V_{ref}$	2s	$\frac{2}{8}V_{ref}$	0 1 0	$\frac{1}{8}V_{ref}$
$\frac{3}{8}V_{ref} \le V_{in} < \frac{4}{8}V_{ref}$	3s	$\frac{3}{8}V_{ref}$	0 1 1	$\frac{1}{8}V_{ref}$
$\frac{4}{8}V_{ref} \le V_{in} < \frac{5}{8}V_{ref}$	4s	$\frac{4}{8}V_{ref}$	1 0 0	$\frac{1}{8}V_{ref}$
$\frac{6}{8}V_{ref} \le V_{in} < \frac{7}{8}V_{ref}$	5s	$\frac{5}{8}V_{ref}$	1 0 1	$\frac{1}{8}V_{ref}$
$\frac{6}{8}V_{ref} \le V_{in} < \frac{7}{8}V_{ref}$	6s	$\frac{6}{8}V_{ref}$	1 1 0	$\frac{1}{8}V_{ref}$
$\frac{7}{8}V_{ref} \le V_{in} < V_{ref}$	7s	$\frac{7}{8}V_{ref}$	1 1 1	$\frac{1}{8}V_{ref}$

练习: 4 位只舍不入并行比较ADC, V_{ref} =32 V, R=1 kΩ.

求:

1) V_{in}=8.9 V, $X_1X_2X_3X_4$ = ?

2) V_{in}=25.6 V, $X_1X_2X_3X_4$ = ?

3) If $X_1X_2X_3X_4$=1001, $\overline{V_{in}} = ?$ V_{in}=?

解:

$$s = \frac{V_{ref}}{2^4} = \frac{32}{16} = 2\ \text{V}$$

1) V_{in}=8.9 V, $\frac{V_{in}}{s} = \frac{8.9}{2} = 4.45 \longrightarrow$ **4s** $\longrightarrow$ $X_1X_2X_3X_4$= 0100

2) V_{in}=25.6 V, $\frac{25.6}{2} = 12.8 \longrightarrow$ **12s** $\longrightarrow$ $X_1X_2X_3X_4$= 1100

3) X=1001, (9) $\longrightarrow$ **9s** $\overline{V_{in}} = 9 \times 2 = 18\ \text{V}$

$V_{in} = 18 \sim 20$ V $\overline{V_{in}} \sim (\overline{V_{in}} + s)$

并行比较 ADC (flash ADC)

优点: 速度快(并行)

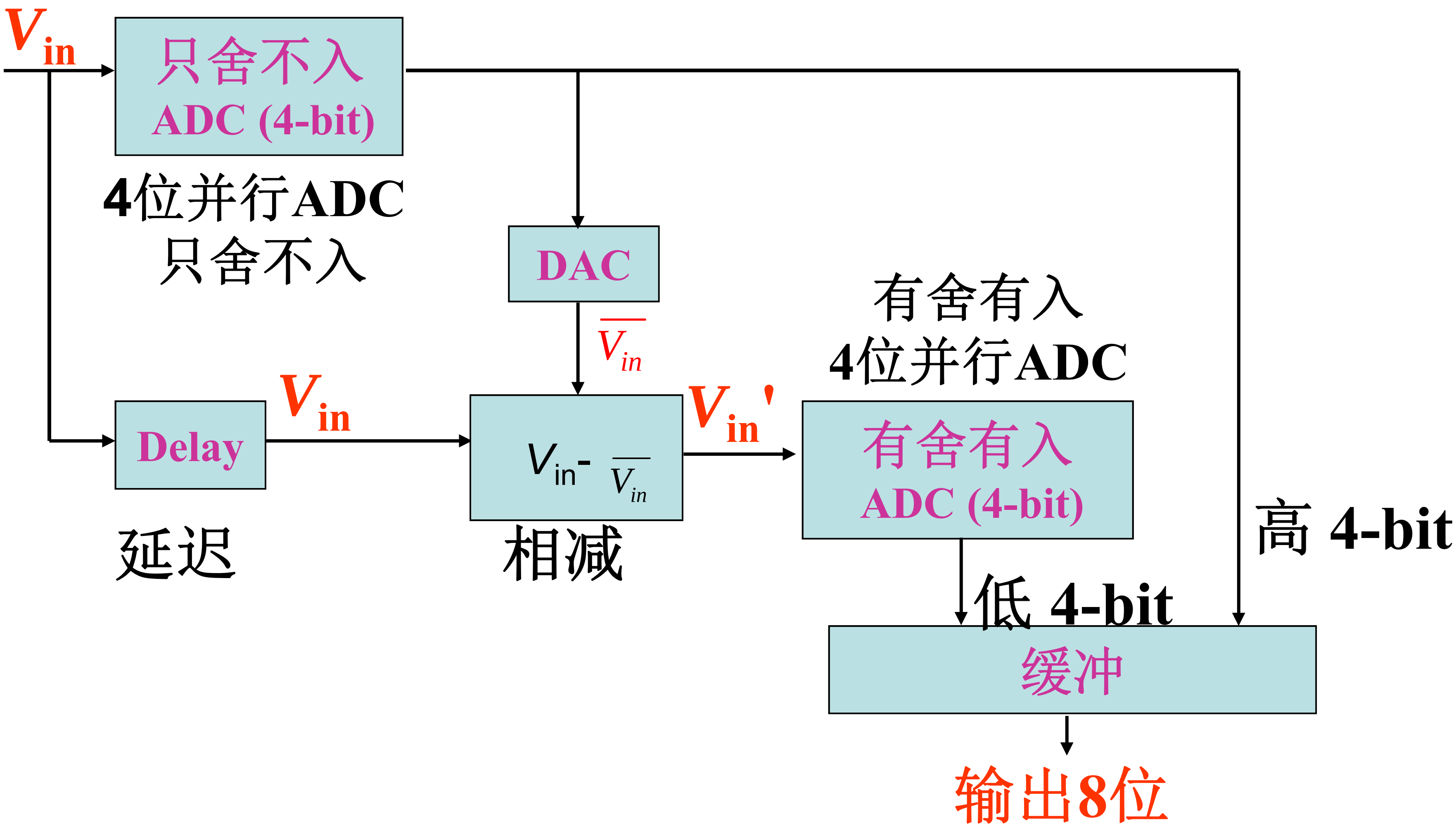
缺点: 硬件庞大

8位 flash ADC

- $2^8 = 256$ 个电阻
- $2^8 - 1 = 255$ 个比较器
- 255 D-FFs
- $2^8 - 2 = 254$ 个异或门
- 8 个或门

9.3.3 并/串型ADC

以8-bit 并/串型ADC为例，是用两个4位并行ADC串接



练习: 8位并/串ADC, V_{in}范围0-8.27 V, 若 V_{in}=5.58 V, 求输出8位二进制数 $X_1X_2X_3X_4X_5X_6X_7X_8$ (各步计算取小数点后两位)

解:

高 4 位只舍不入, V_{ref} = 8.27 V, (V_{in} 范围 0 ~ 8.27 V)

量化阶梯 $$s_1 = \frac{V_{ref}}{2^4} = \frac{8.27}{16} = 0.52\ \text{V}$$

$$\frac{V_{in}}{s_1} = \frac{5.58}{0.52} = 10.73 \longrightarrow \mathbf{10s} \longrightarrow \mathbf{1010} \quad \text{(高 4 位)}$$

$$\overline{V_{in}} = 10 \times s_1 = 10 \times 0.52 = 5.20\ \text{V}$$

$$V_{in}^{'} = V_{in} - \overline{V_{in}} = 5.58 - 5.20 = 0.38\ \text{V}$$

低4位需要量化的部分**V'_{in}**

低 **4** 位，有舍有入 $V_{ref}^{'} = s_1 = 0.52\ \text{V}$

阶梯 $$s_2 = \frac{V_{ref}^{'}}{2^4 - 1} = \frac{0.52}{15} = 0.03\ \text{V}$$

$$\frac{V_{in}^{'}}{s_2} = \frac{0.38}{0.03} = 12.67 \longrightarrow \mathbf{13s} \longrightarrow \mathbf{1101}$$ **(低 4 位)**

8位数字输出码:

$$\boldsymbol{X_1X_2X_3X_4X_5X_6X_7X_8 = 1010\ 1101}$$

9.3.4 逐次逼近型ADC (逐位比较型 ADC)

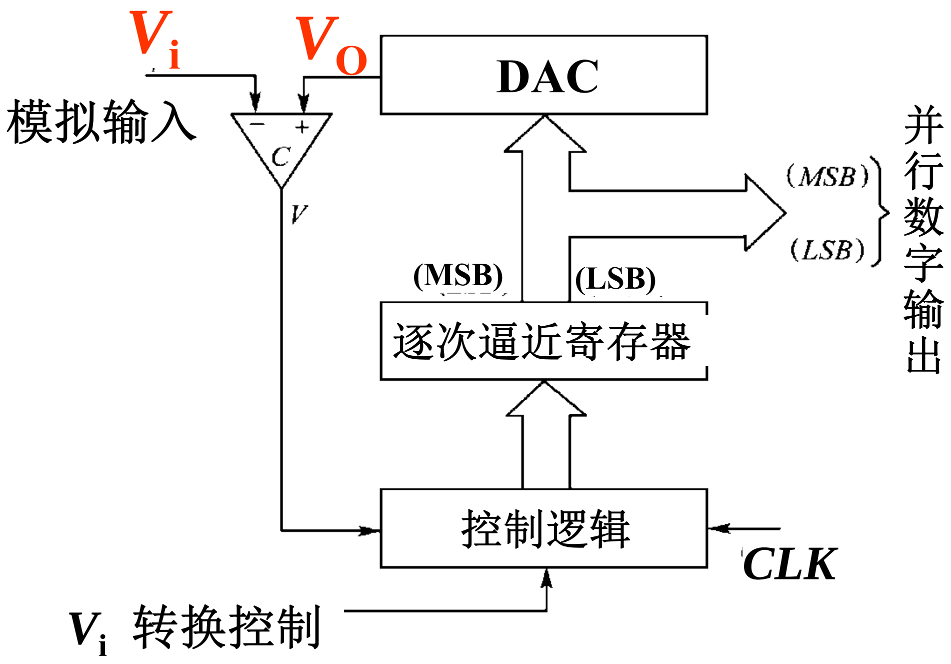
用天平称物体重量

从最重的砝码开始试放，与被称物体进行比较。

同样思路，逐次比较型A/D转换器将输入模拟信号与不同的参考电压做多次比较，使转换所得的数字量在数值上逐次逼近输入模拟量对应值。

主要部分:

比较器*C*　　DAC　　寄存器　　*CLK* 源　　控制



首先，寄存器清0.

数字输出: 0…0.

寄存器高位(MSB)置1

寄存器输出：10…0

D/A → V_O (模拟)

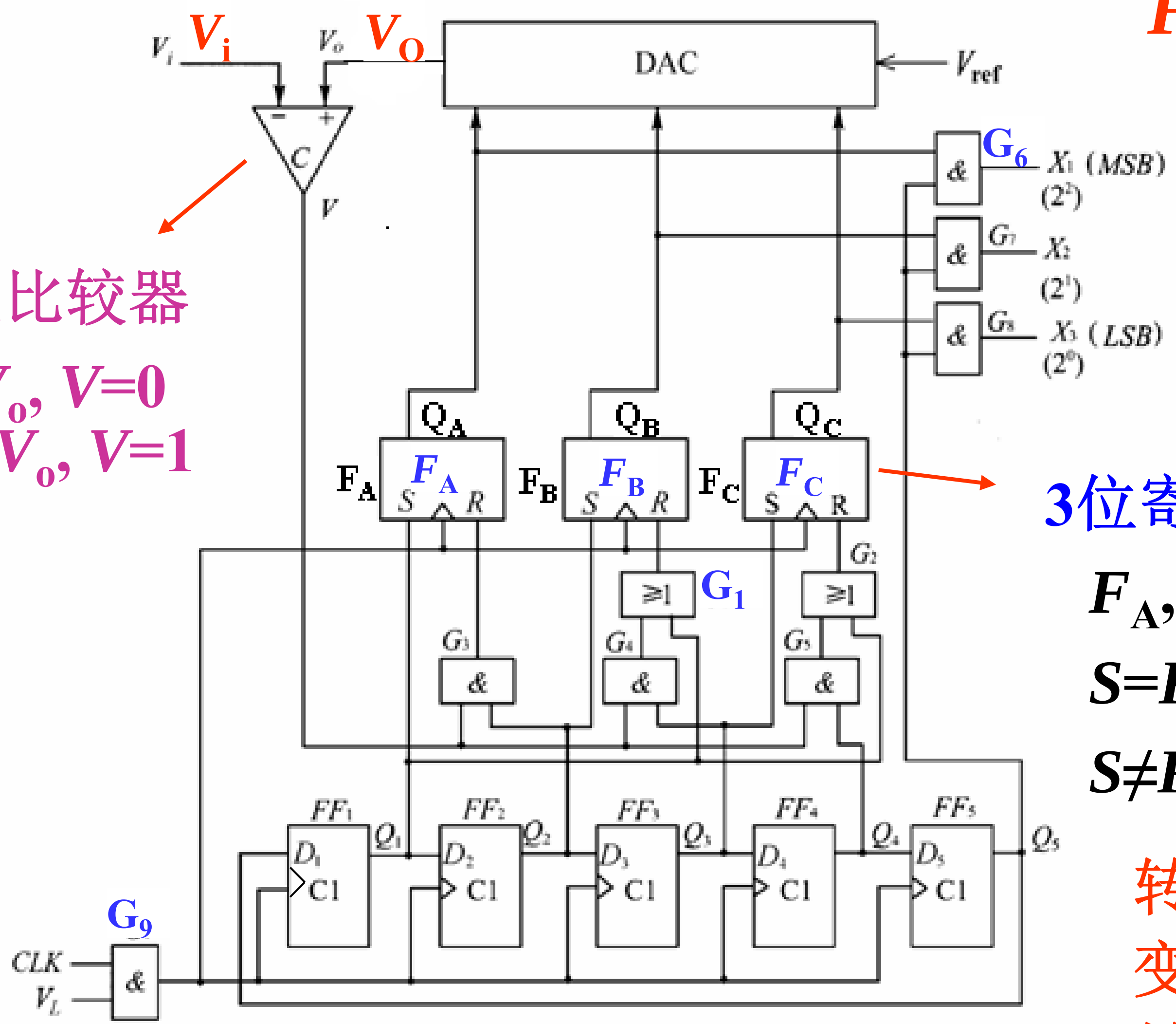
$\left.\begin{array}{l} V_O \\ V_i \end{array}\right\}$ 比较

若 $V_O \geq V_i$ 去掉 “1” 若 $V_O < V_i$ 保留 “1”

同样方法处理后面每一位数字，直到最低位比较完为止。这时寄存器里所存的数码就是所求的输出数字量。

只舍不入 ADC

3位逐次逼近 ADC 电路



电压比较器

$V_i \geq V_o$, $V=0$

$V_i < V_o$, $V=1$

首先，

F_A, F_B, F_C 置 0

FF_1~FF_5 置

$Q_1Q_2Q_3Q_4Q_5 = 10000$

$X_1X_2X_3=000$

3位寄存器

F_A, F_B, F_C: RS-FF ↑

$S=R=0$, Q: 保持

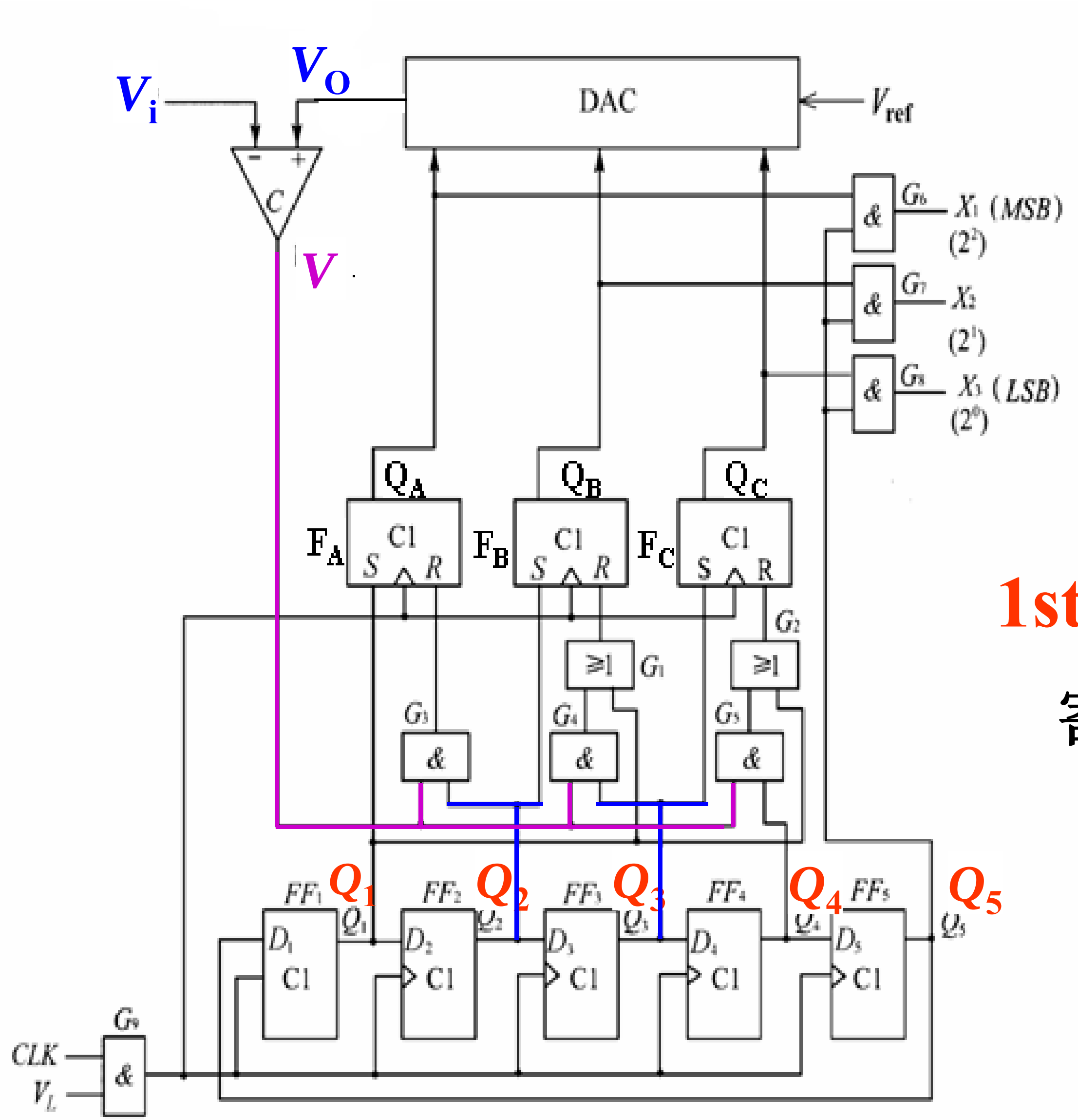
$S \neq R$, $Q^{n+1}=S$

转换控制信号V_L变成高电平以后，转换开始。

FF_1~FF_5 环形寄存器 (右移)

逻辑门 G_1~G_9

控制逻辑电路



$$Q_1Q_2Q_3Q_4Q_5 = 10000$$

这时 $F_A\begin{cases}S=1\\R=0\end{cases}$

$F_B\begin{cases}S=0\\R=1\end{cases}$ $F_C\begin{cases}S=0\\R=1\end{cases}$

1st *CLK* $F_A=1$, $F_B=F_C=0$

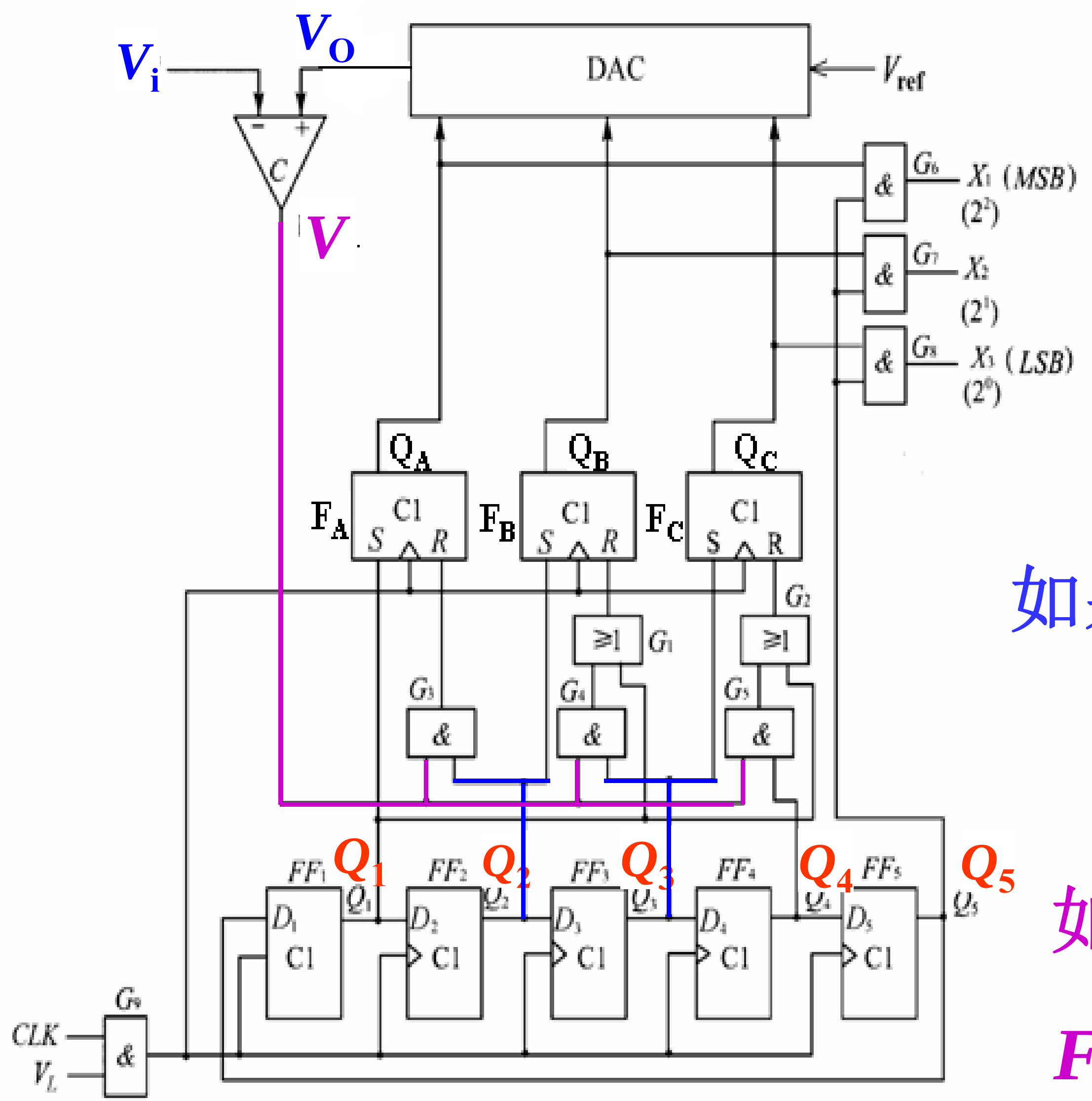
寄存器 $Q_AQ_BQ_C = 100$

$\xrightarrow{\text{D/A}}$ $V_O \rightarrow$ 与 V_i 比较

若 $V_O < V_i$，则 $V=0$

若 $V_O \geq V_i$，则 $V=1$

寄存器右移一位，$Q_1Q_2Q_3Q_4Q_5 = 01000$



$Q_1Q_2Q_3Q_4Q_5 = 01000$

这时 $F_A \begin{cases} S = 0 \\ R = V \end{cases}$

$F_B \begin{cases} S = 1 \\ R = 0 \end{cases}$ $F_C \begin{cases} S = 0 \\ R = 0 \end{cases}$

2nd *CLK* $F_B = 1,\ F_C = 0$

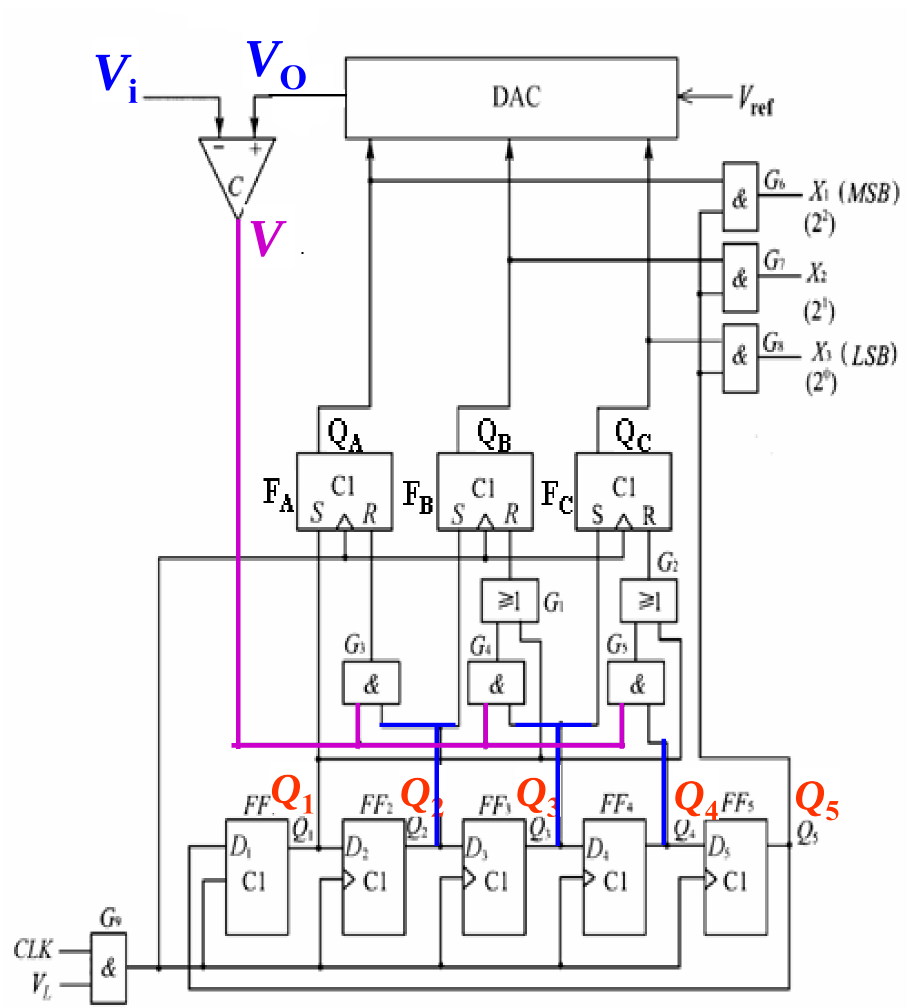
如果原来 $V = 1\ (V_O \geq V_i)$，

$F_A \begin{cases} S=0 \\ R=1 \end{cases}$ $Q_A = 0$；

如果原来 $V = 0\ (V_O < V_i)$，

$F_A \begin{cases} S=0 \\ R=0 \end{cases}$ $Q_A = 1$ (保持)

同时移位寄存器右移一位，变为 00100。



$$Q_1Q_2Q_3Q_4Q_5 = 00100$$

这时 $F_A\begin{cases} S=0 \\ R=0 \end{cases}$

$F_B\begin{cases} S=0 \\ R=V \end{cases}$ $\quad F_C\begin{cases} S=1 \\ R=0 \end{cases}$

3rd *CLK* $\quad$ ***F***$_{\mathbf{A}}$**: NC;** $\quad$ ***F***$_{\mathbf{C}}$ **= 1**

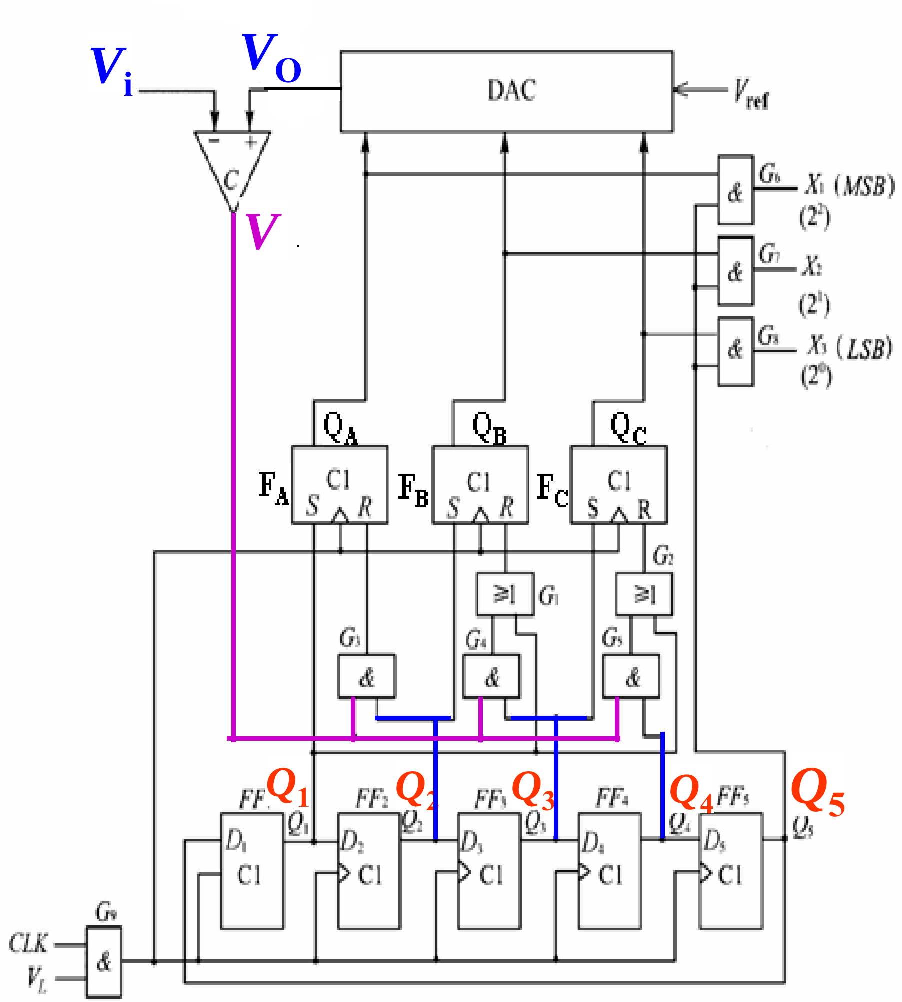
如果原来 $V=1$ ($V_O \geq V_i$)，

F_B set 0， $Q_B = 0$ ；

如果原来 $V=0$ ($V_O < V_i$)，

F_B 的1保留, Q_B =1.

同时, 寄存器右移一位，变成 00010。



$$Q_1Q_2Q_3Q_4Q_5 = 00010$$

这时 $F_A\begin{cases}S=0\\R=0\end{cases}$

$F_B\begin{cases}S=0\\R=0\end{cases}$ $F_C\begin{cases}S=0\\R=V\end{cases}$

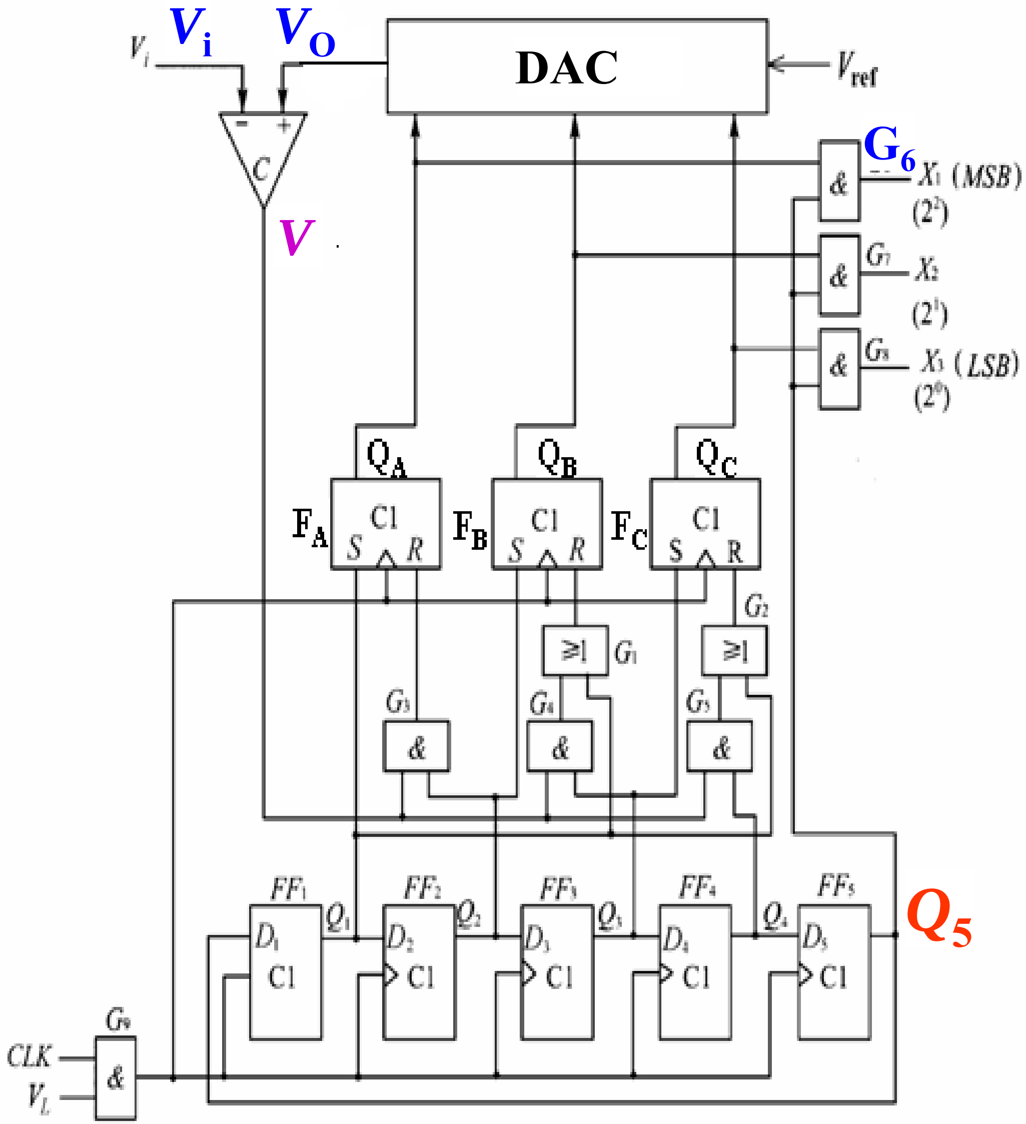
4th *CLK* ***F*$_A$、*F*$_B$: 保持**

如果原来 $V=1$, $Q_C=0$;

如果原来 $V=0$, $Q_C=1$.

这时F_A、F_B、F_C的状态就是所要的转换结果。

同时移位寄存器右移一位，变为00001状态。



$Q_1Q_2Q_3Q_4Q_5 = 00001$

由于$Q_5 = 1$，于是F_A、F_B、F_C 的状态通过门 G_6、G_7、G_8 送到了输出端。

5th *CLK*

寄存器右移一位, 变成

$Q_1Q_2Q_3Q_4Q_5$ =10000。

寄存器回到初始状.

同时, Q_5=0, 门G_6, G_7， G_8 都锁住，停止输出.

转换时间

$t = (n+2)T_{\mathrm{CLK}}$　　　　n **bit ADC**

电路特点

1）速度低于并行比较**A/D**

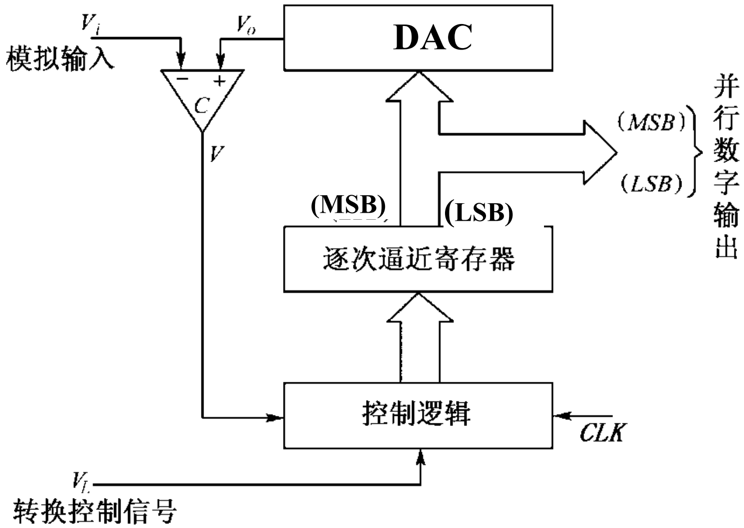
2）输出位数较多时，逐次逼近型**A/D**转换器的电路规模比并行比较**A/D**小得多

逐次逼近型**A/D**转换器是目前集成**A/D**转换器产品中用的最多的一种.

例：逐位逼近ADC中的10位DAC的输出电压最大值 V_{omax}＝12.276 V, 时钟脉冲的频率 f_{CLK} = 500 kHz. 试解答下列问题：

1）若输入电压 V_{in}= 4.32 V, 转换后输出数字量 $X_1X_2 \ldots X_{10}$ ＝？

2）完成这次转换所需要的的时间 t 为多少？



解： 1）只舍不入，V_{ref}=12.276 V

$$s=\frac{V_{ref}}{2^n}=\frac{12.276}{2^{10}}=0.012\ \mathrm{V}$$

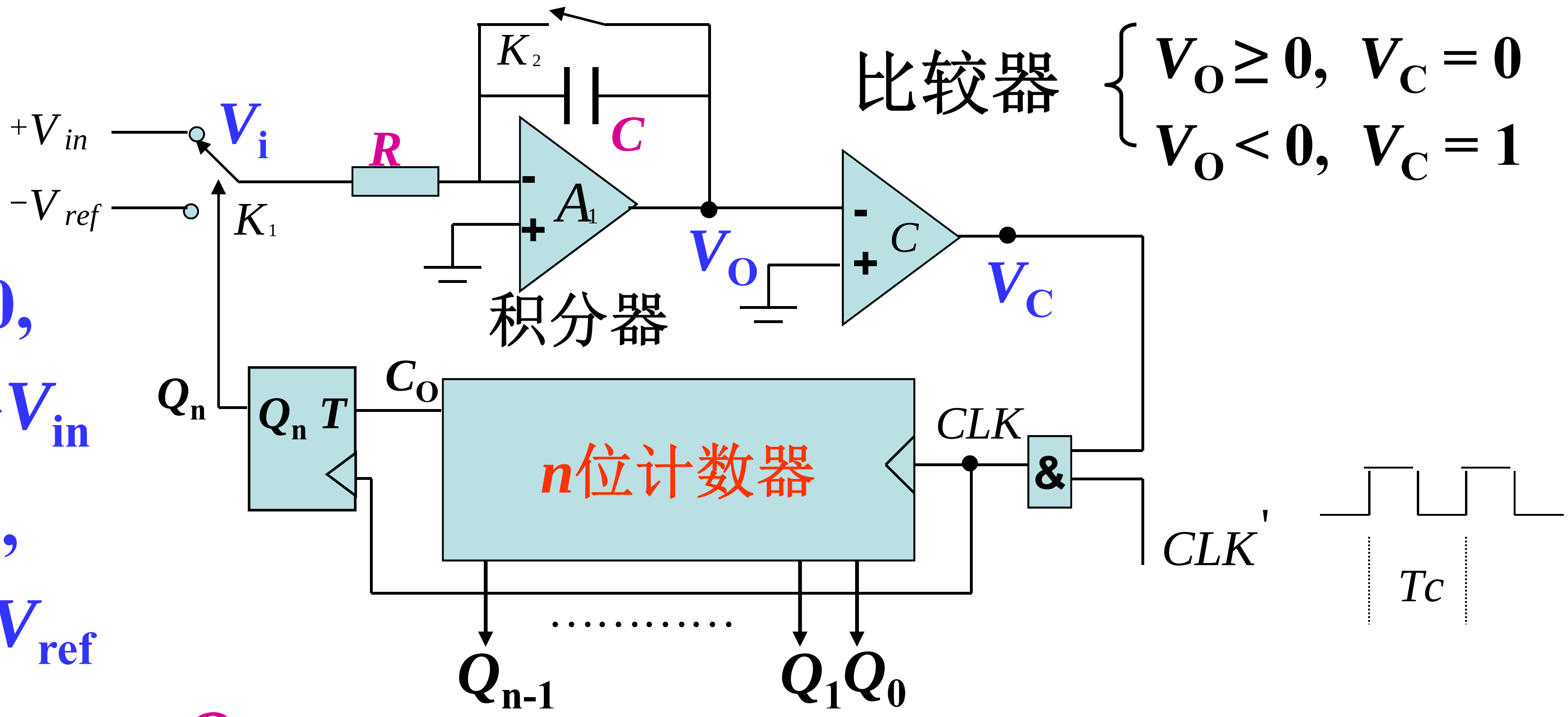
$$\frac{V_{in}}{s}=\frac{4.32}{0.012}=360 \longrightarrow$$

$$X_1X_2\ldots X_{10}=0101101000$$

2） n 个脉冲n 次比较，第$(n+1)$个脉冲, 状态送到输出端，第$(n+2)$个脉冲, 电路恢复原状态。

$$t=(n+2)T_{CLK}=(10+2)\frac{1}{500\times10^3}=24\ \mu s$$

9.3.5 双积分ADC (Dual-Slop ADC)



Q_n=0,

$K_1 \rightarrow V_{in}$

Q_n=1,

$K_1 \rightarrow V_{ref}$

Q_n:

进位(溢出)信号

n 位计数器, $Q_{n-1} \sim Q_0$

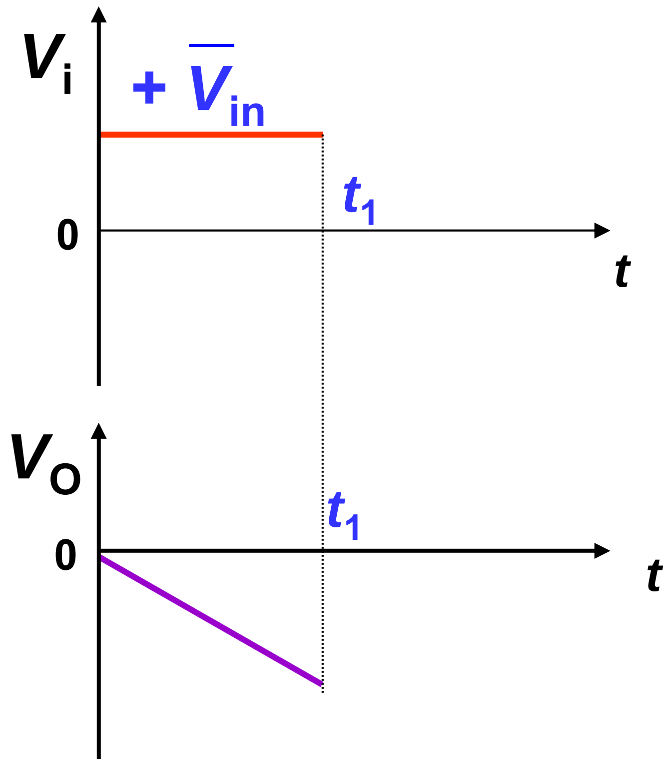
工作原理:

1. 采样阶段 （定时积分）

闭合 K_2, C 放电. K_2 断开 计数器清0, Q=0, $K_1 \rightarrow V_{in}$

第一次积分开始, 积分器在固定时间间隔($0 \sim t_1$)内对V_{in}积分

C 充电 若 V_{in} 为常数 ($\overline{V_{in}}$) (输入) V_O 常数(输出)



V_O 从 0 开始减小

$\because V_O < 0$, $\therefore V_C = 1$ 与门开

$CLK = CLK'$, 开始计数

当 $t = t_1$,

计数器收到第 $(2^n\text{-}1)$个 CLK,

$Q_{n-1} \sim Q_0$ 从 0…0 到 1…1,

$T = 1$

当第 n个 CLK 到来, 计数器清0， Q_n 从 0 到 1.

$V_i = - V_{ref}$

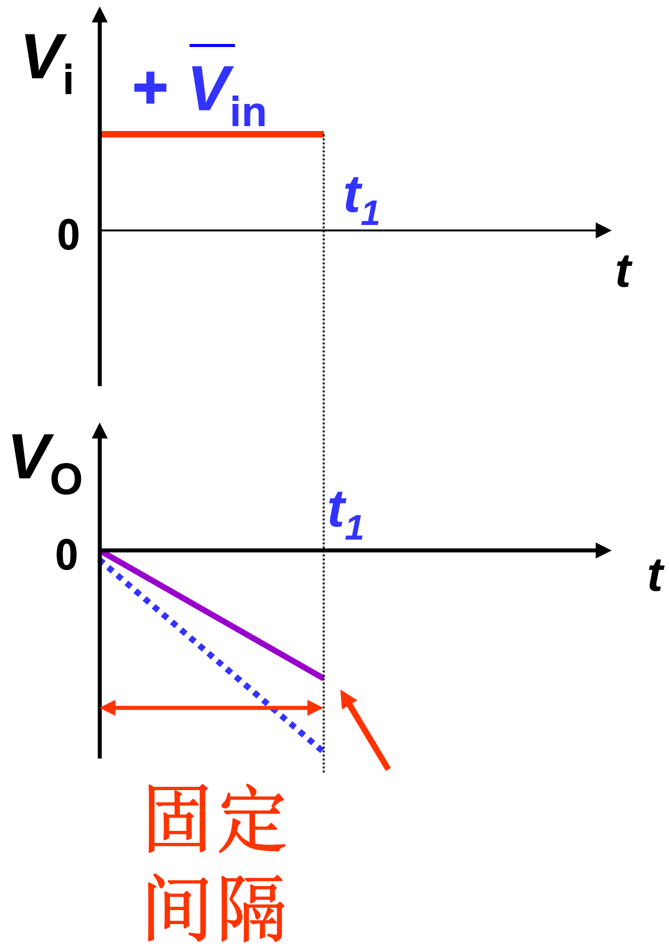
由积分的原理, 得到输出V_O 公式:

$$V_O = -\frac{1}{RC}\int_0^{t_1} V_{in}dt = -\frac{1}{RC}\overline{V_{in}}\,2^n T_C$$

$2^n T_C = (t_1 - 0)$　　2^n： 计数器模

V_{in} 越大, 采样点的绝对值越大.

$$|V_O| \propto \overline{V_{in}}$$

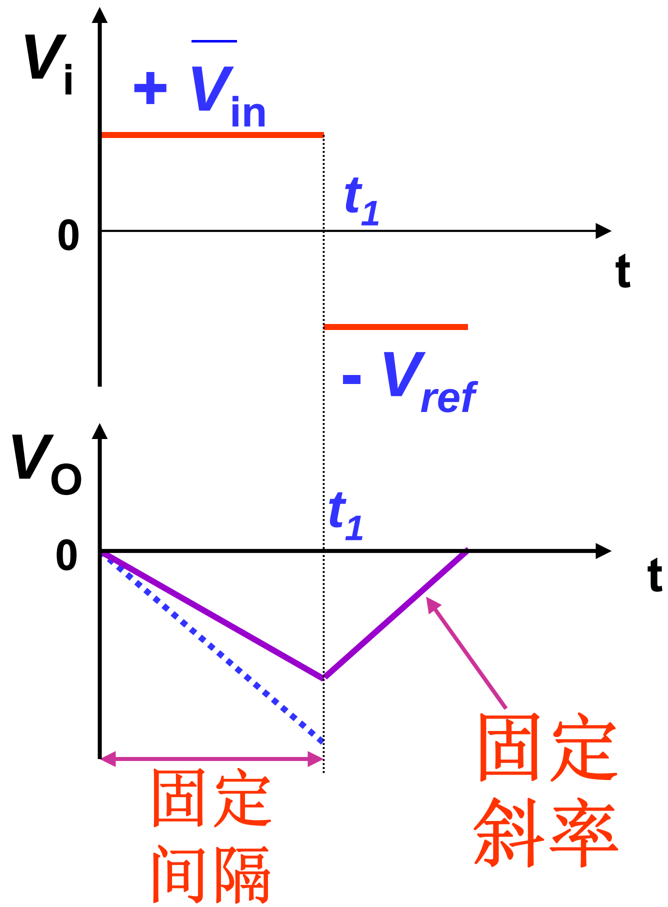


这一段积分也称定时积分, 在固定时间($2^n T_C$) 积分, 电路确定, 时间间隔确定.

在 $t = t_1$ 时, 采样结束, 开关K_1 接相反极性的参考电极$-V_{ref}$

$$K_1 \to -V_{ref}$$

$V_i = -V_{ref}$，积分器开始第二轮积分



2. 比较阶段（定压积分)

C 放电

积分器A_1：对$-V_{ref}$ 积分，

将已采样的信号，与参考电压相比较

V_O：从采样点 $\frac{\overline{V_{in}}}{RC} 2^n T_C$ ，以一个固定的斜率增大

(R, C, V_{ref} 具有确定值)

∵ V_O 仍然 < 0, $V_C=1$, 与门开门,

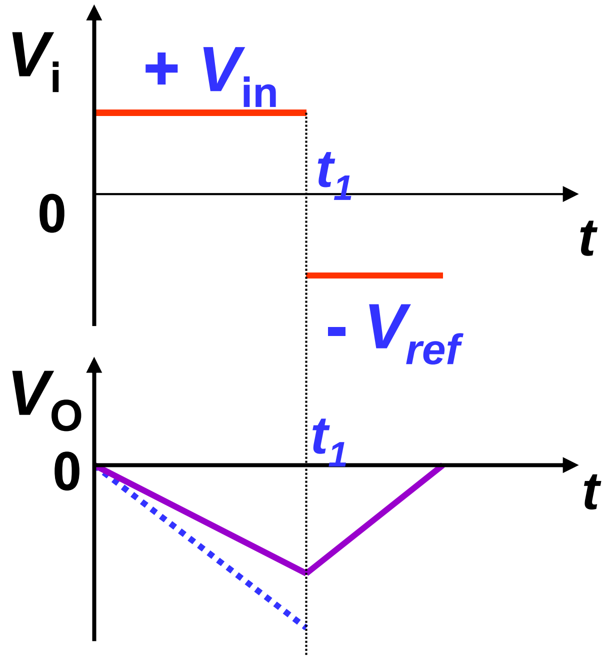
$CLK=CLK'$

计数器第二圈计数

当 C 放电结束,

$V_O = 0$ (电容上电压为0)

∴ $V_C = 0$, 与门锁住.



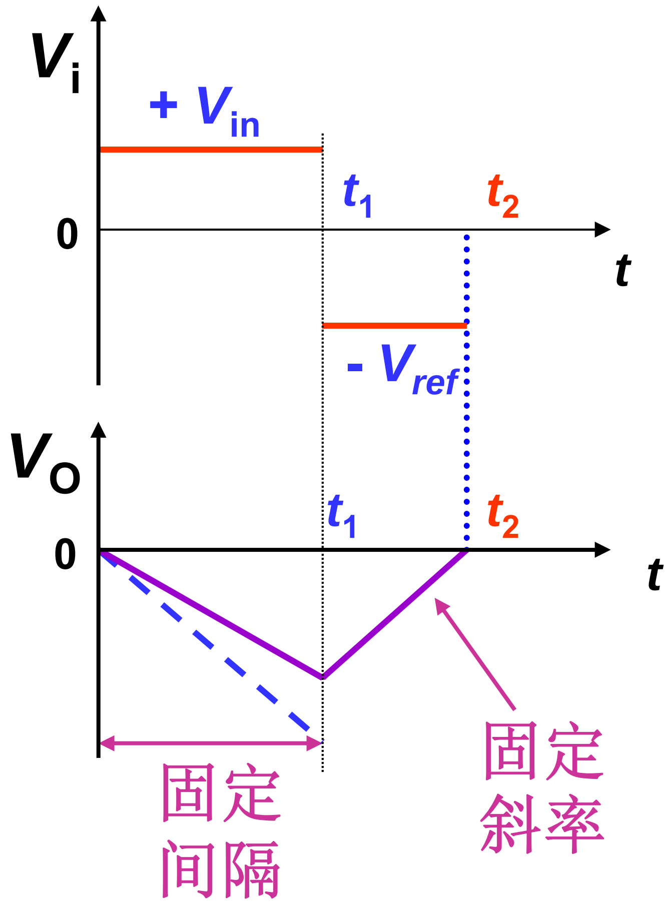
$t = t_2$, 计数器停止计数

N 个CLK N: 第二圈计数器计的 CLK 个数, 十进制

V_O: $$V_O(t_2 - t_1) = -\frac{1}{RC}\int_{t_1}^{t_2}(-V_{ref})dt - \frac{1}{RC}\int_0^{t_1} V_{in} dt = 0$$

$$\frac{1}{RC}V_{ref}NT_C = \frac{1}{RC}\overline{V_{in}}2^n T_C$$

$$\boxed{N = \frac{\overline{V_{in}}}{V_{ref}} \times 2^n}$$



n: n位计数器，二进制

2^n : 模值

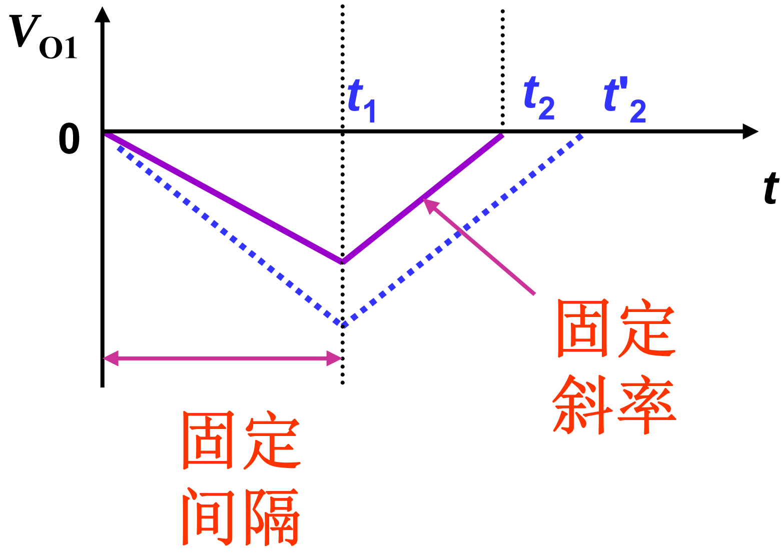
N: 第二圈计数器计的

CLK 个数。十进制

结论:

1. 输入$|V_{in}|$ 越大, 采样点越高, 数字越大。

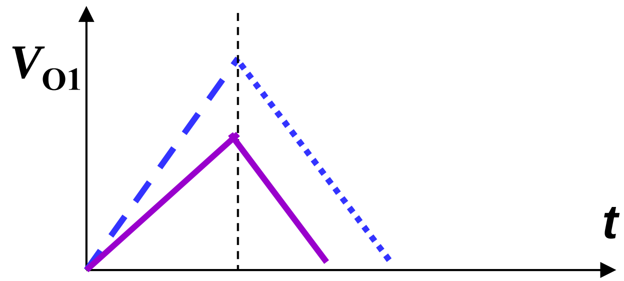
   N (十进制) $\propto |V_{in}|$



2. $|V_{in}| < |V_{ref}|$, 确保 $N < 2^n$.

3. V_{in} 和 V_{ref} 必须反向, 才能使V_O回到零点

   也可以 $-V_{in}$, $+V_{ref}$, 或门.
   C=1封门.



4. N是整数.

例1：一个双积分ADC电路包含两个计数器74160，V_{ref} =8 V. 当输入V_{in} =2.55 V 时，求其二进制输出值。

解：

两个 **74160** → **M-100**

$$N = \frac{\overline{V_{in}}}{V_{ref}} \times 100 = \frac{2.55}{8} \times 100$$

$= \mathbf{31.87}$ 个$\boldsymbol{CLK}$ → **31**　只舍不入

$(31)_{10}$ → $(11111)_2$