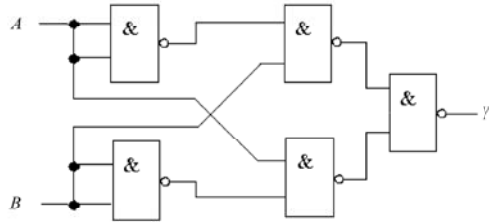


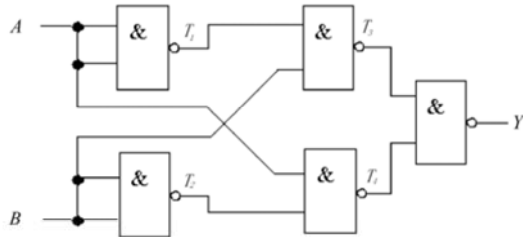
第四章 组合逻辑电路

4.1 分析题图 4.1 所示的电路，写出 Y 的逻辑表达式。



题图 4.1

解：在图中标出各级输出变量，有

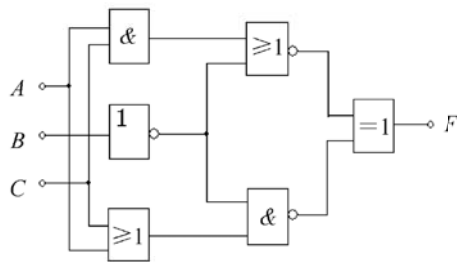


$$T_1 = \overline{A}, \quad T_2 = \overline{B},$$

$$T_3 = \overline{T_1 B} = \overline{\overline{A} B}, \quad T_4 = \overline{T_2 A} = \overline{\overline{B} A}$$

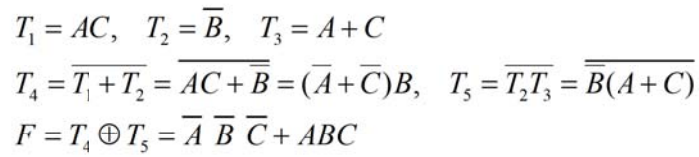
$$Y = \overline{T_3 T_4} = \overline{\overline{\overline{A} B} \overline{\overline{B} A}} = \overline{\overline{A} B} + \overline{\overline{B} A} = A \oplus B$$

4.2 求题图 4.2 所示电路中 F 的逻辑表达式，化简成最简与或式，列出真值表，分析其逻辑功能，设计出全部改用与非门实现这一逻辑功能的电路。



题图 4.2

解：在图中标出各级输出变量，有



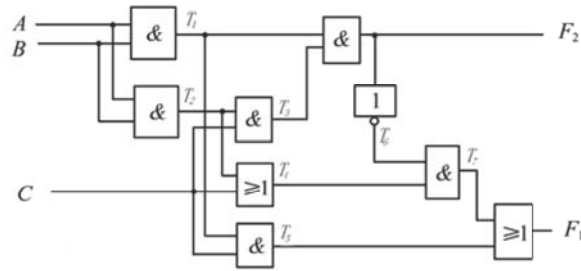
A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

$$F = \overline{A} \overline{B} \overline{C} + ABC = \overline{\overline{\overline{\overline{A} \overline{B} \overline{C}} \overline{ABC}}}$$

The logic diagram shows three inputs: A, B, and C. Inputs A and B are connected to two AND gates. The output of the first AND gate (A & B) goes to an OR gate along with input C. The output of the second AND gate (A & B) goes through an inverter (1) and then an AND gate with input C. The outputs of these two paths are combined at a final OR gate to produce F₂. Another path from the first AND gate (A & B) goes through an inverter and then an AND gate with input C, which also feeds into the final OR gate.

2

解：在图中标出各级输出变量，有



$$T_1 = T_2 = AB$$

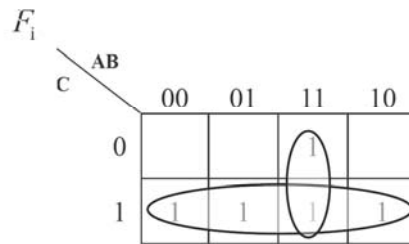
$$T_3 = T_2 C = ABC, T_4 = T_2 + C = AB + C, T_5 = T_1 C = ABC$$

$$F_2 = T_1 T_3 = ABC$$

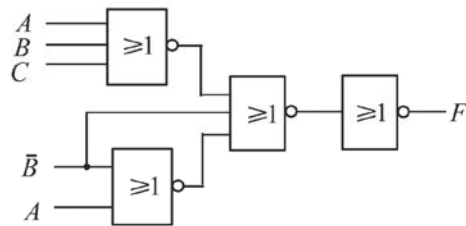
$$T_6 = \overline{F_2} = \overline{ABC}$$

$$T_7 = T_4 T_6 = AB\overline{C} + \overline{A}C + \overline{B}C$$

$$F_1 = T_5 + T_7 = ABC\overline{C} + \overline{A}C + \overline{B}C + ABC = AB + C$$

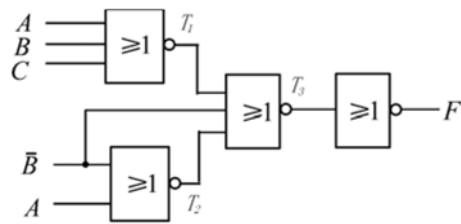


4.4 分析题图 4.4 所示电路，求输出 F 的逻辑函数表达式并化简，用最少的或非门实现。



题图 4.4

解：在图中标出各级输出变量，有

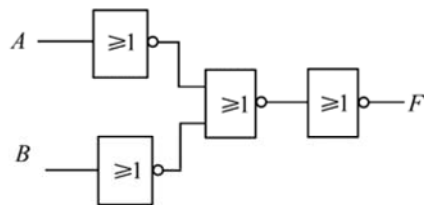


$$T_1 = \overline{A+B+C}, \quad T_2 = \overline{A+\overline{B}}$$

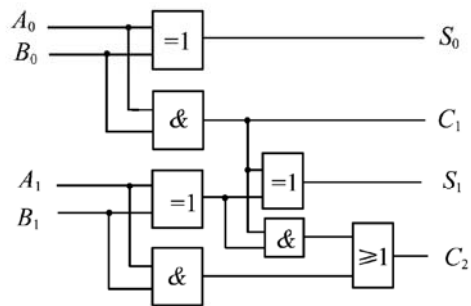
$$T_3 = \overline{\overline{B} + T_1 + T_2}$$

$$F = \overline{T_3} = \overline{\overline{A} + \overline{B}}$$

其或门形式如下：

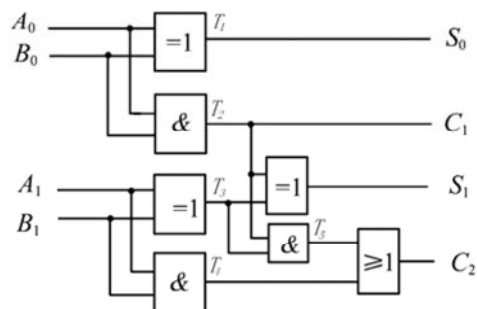


4.5 分析题图 4.5 所示电路，说明其逻辑功能。



题图 4.5

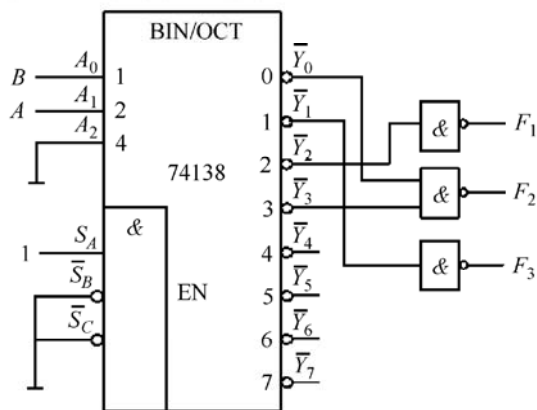
解：在图中标出各级输出变量，有



$$\begin{aligned}
 T_1 &= A_0 \oplus B_0, & T_2 &= A_0 B_0 \\
 T_3 &= A_1 \oplus B_1, & T_4 &= A_1 B_1 \\
 T_5 &= T_2 T_3 \\
 S_0 &= T_1 = A_0 \oplus B_0 \\
 C_1 &= T_2 = A_0 B_0 \\
 S_1 &= T_2 \oplus T_3 = A_1 \oplus B_1 \oplus C_1 \\
 C_2 &= T_4 + T_5 = A_1 B_1 + A_1 C_1 + B_1 C_1
 \end{aligned}$$

此图可实现二位全加器的功能。

4.6 分析题图 4.6 所示电路，说明其逻辑功能。



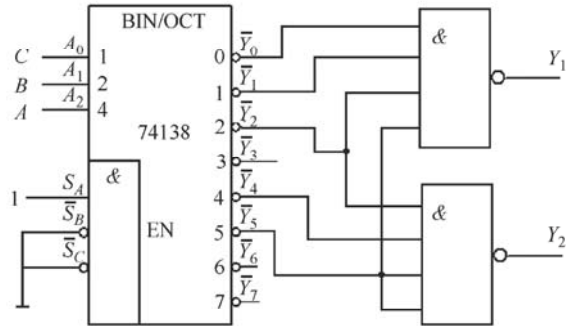
题图 4.6

解：根据 74138 功能表，有

$$\begin{aligned}
 F_1 &= m_2 |_{A_2=0} = \bar{A}_2 A_1 \bar{A}_0 |_{A_2=0} = \bar{A} \bar{B} \\
 F_2 &= m_0 + m_3 = (\bar{A}_2 \bar{A}_1 \bar{A}_0 + A_2 A_1 A_0) |_{A_2=0} = \bar{A}_1 \bar{A}_0 + A_1 A_0 = \bar{A} \bar{B} + AB \\
 F_3 &= m_1 |_{A_2=0} = \bar{A}_2 \bar{A}_1 A_0 |_{A_2=0} = \bar{A} B
 \end{aligned}$$

电路为一位比较器。

4.7 一个由 3 线-8 线译码器和与非门组成的电路如题图 4.7 所示，试写出 Y_1 和 Y_2 的逻辑表达式。



题图 4.7

解：根据 74138 功能表，有

$$Y_1 = \overline{Y_0 Y_1 Y_2 Y_5} = m_0 + m_1 + m_2 + m_5 = \overline{A} \overline{C} + \overline{B} C$$

$$Y_2 = \overline{Y_2 Y_4 Y_5} = m_2 + m_4 + m_5 = \overline{A} B \overline{C} + A \overline{B}$$

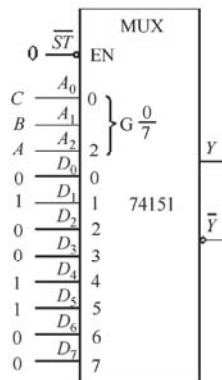
Y_i

		AB			
	C	00	01	11	10
0		1	1		
1		1			1

Y_2

		AB			
	C	00	01	11	10
0			1		1
1					1

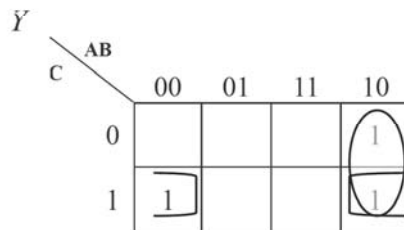
4.8 八选一数据选择器电路如题图 4.8 所示，其中 ABC 为地址， $D_0 \sim D_7$ 为数据输入，试写出输出 Y 的逻辑表达式。



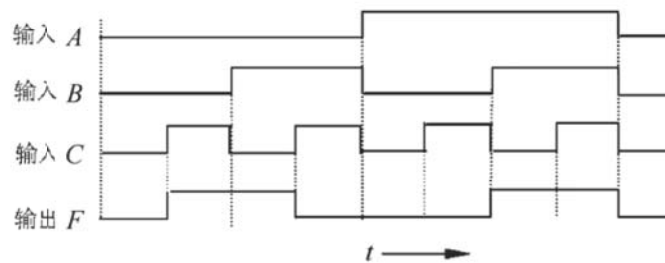
题图 4.8

解：根据 74151 功能表，有

$$Y = m_1 + m_4 + m_5 = \overline{B}C + A\overline{B}$$



4.9 假如已知一个组合逻辑电路的输入 A 、 B 、 C 和输出 F 的波形如题图4.9所示，试用最少的逻辑门实现输出函数 F 。



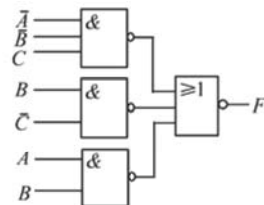
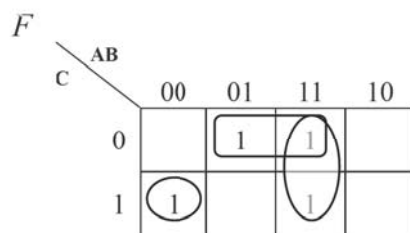
题图 4.9

解：由波形图得到真值表如下：

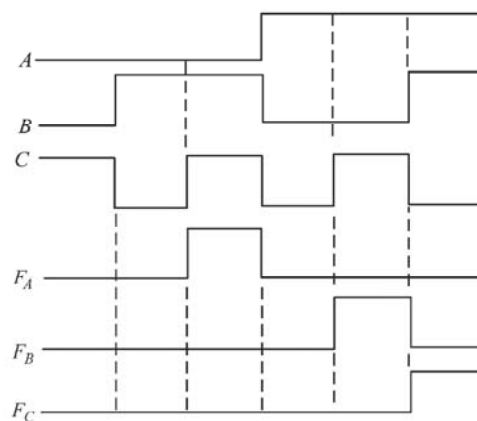
A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

$$F = \sum_m(1,2,6,7) = \overline{A}\overline{B}C + B\overline{C} + AB$$

其逻辑图如右图



4.10 试用与非门设计一个组合电路，其输入 A 、 B 、 C 及输出 F_A 、 F_B 、 F_C 波形如题图 4.10 所示。



题图 4.10

解：由波形图得到真值表如下：

A	B	C	F_A	F_B	F_C
0	0	0	X	X	X
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	1	0	0
1	0	0	0	0	0
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	X	X	X

F_A

		AB				
	C		00	01	11	10
0		ϕ				
1				1	ϕ	

F_B

		AB				
	C		00	01	11	10
0		ϕ				
1					ϕ	1

F_C

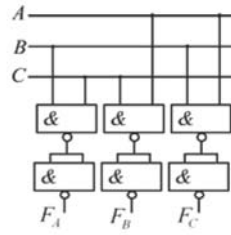
		AB				
	C		00	01	11	10
0		ϕ			1	
1					ϕ	

$$F_A = BC$$

$$F_B = AC$$

$$F_C = AB$$

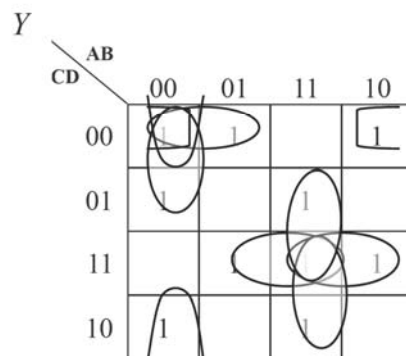
逻辑电路图如下：



- 4.11 组合电路有四个输入 A 、 B 、 C 、 D 和一个输出 Y 。当满足下面三个条件中任一个时，输出 Y 都等于 1：(1) 所有输入都等于 1；(2) 没有一个输入等于 1；(3) 奇数个输入等于 1。写出输出 Y 的最简与或表达式。

解：根据题意写出真值表和逻辑表达式

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



通过卡诺图化简得

$$Y = \bar{A} \bar{B} \bar{D} + \bar{A} \bar{B} \bar{C} + \bar{A} \bar{C} \bar{D} + \bar{B} \bar{C} \bar{D} + ABD + ABC + BCD + ACD$$

4.12 试用与非门组成半加器，用与非门和非门组成全加器。

解：半加器

$$S = A \oplus B = \overline{\overline{AB} \overline{AB}}$$

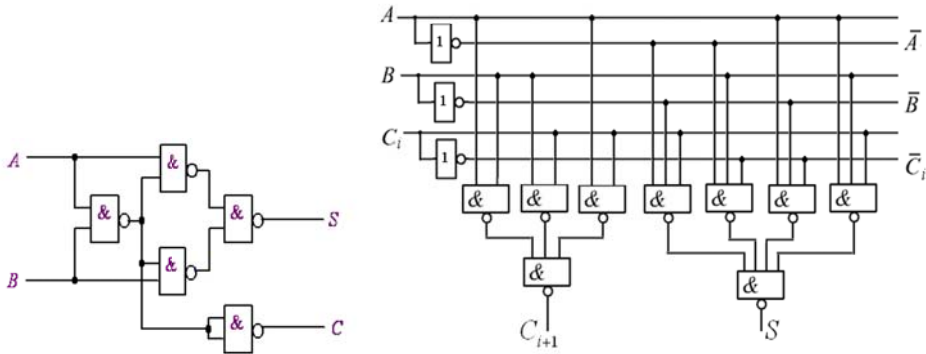
$$C = AB = \overline{\overline{AB}}$$

全加器

$$S = A \oplus B \oplus C_i = \sum_m (1, 2, 4, 7) = \overline{\overline{ABC_i} \overline{AB\overline{C_i}} \overline{A\overline{B}C_i} \overline{ABC_i}}$$

$$C_{i+1} = AB + BC_i + AC_i = \overline{\overline{AB} \overline{BC_i} \overline{AC_i}}$$

半加器和全加器的逻辑图分别如下作图和右图。



4.13 试用与非门设计一个组合电路，输入是三位二进制数，输出是输入的平方。

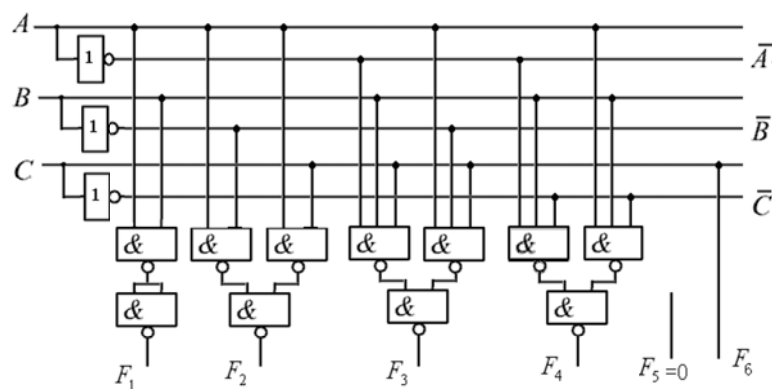
解：设输入为 A, B, C ，输出为 $F_1, F_2, F_3, F_4, F_5, F_6$ ，则

A	B	C	F_1	F_2	F_3	F_4	F_5	F_6
0	0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	0	1
0	1	0	0	0	0	1	0	0
0	1	1	0	0	1	0	0	1
1	0	0	0	1	0	0	0	0
1	0	1	0	1	1	0	0	1
1	1	0	1	0	0	1	0	0
1	1	1	1	1	0	0	0	1

从而

$$\begin{aligned}
F_1 &= m_6 + m_7 = AB = \overline{\overline{AB}} \\
F_2 &= m_4 + m_5 + m_7 = \overline{A}\overline{B} + AC = \overline{\overline{\overline{A}\overline{B}}\overline{AC}} \\
F_3 &= m_3 + m_5 = \overline{A}BC + A\overline{B}C = \overline{\overline{\overline{A}BC}\overline{A\overline{B}C}} \\
F_4 &= m_2 + m_6 = \overline{A}B\overline{C} + A\overline{B}C = \overline{\overline{\overline{A}B\overline{C}}\overline{A\overline{B}C}} \\
F_5 &= 0 \\
F_6 &= m_1 + m_3 + m_5 + m_7 = C
\end{aligned}$$

逻辑电路图如下



4.14 试用与非门设计一个组合电路，输入是四位二进制数，输出是输入的补码。

解：设输入为 A, B, C, D ，输出为 Y_1, Y_2, Y_3, Y_4 ，则

A	B	C	D	Y_1	Y_2	Y_3	Y_4
0	0	0	0	0	0	0	0
0	0	0	1	1	1	1	1
0	0	1	0	1	1	1	0
0	0	1	1	1	1	0	1
0	1	0	0	1	1	0	0
0	1	0	1	1	0	1	1
0	1	1	0	1	0	1	0
0	1	1	1	1	0	0	1
1	0	0	0	1	0	0	0
1	0	0	1	0	1	1	1
1	0	1	0	0	1	1	0
1	0	1	1	0	1	0	1
1	1	0	0	0	1	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	0	1	0
1	1	1	1	0	0	0	1

$$Y_1$$

AB \ CD	00	01	11	10
00	0	1		1
01	1	1		
11	1	1		
10	1	1		

$$Y_2$$

AB \ CD	00	01	11	10
00		1	1	
01	1			1
11	1			1
10				

$$Y_3$$

AB \ CD	00	01	11	10
00				
01	1	1	1	1
11				
10	1	1	1	1

$$Y_4$$

AB \ CD	00	01	11	10
00				
01	1	1	1	1
11	1	1	1	1
10				

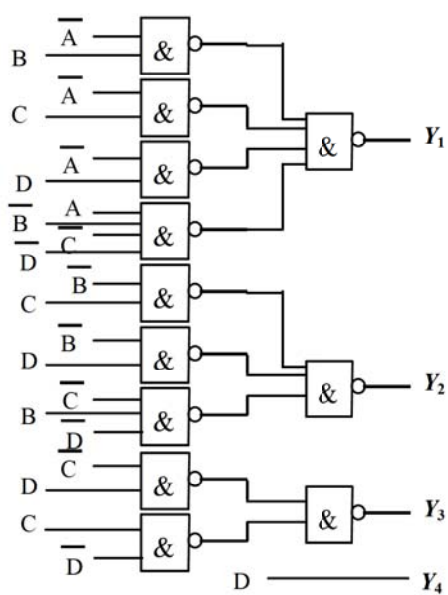
$$Y_1 = \overline{AB} + \overline{AC} + \overline{AD} + \overline{ABCD} = \overline{\overline{AB} \cdot \overline{AC} \cdot \overline{AD} \cdot \overline{AB} \cdot \overline{C} \cdot \overline{D}}$$

$$Y_2 = \overline{BC} + \overline{BD} + \overline{BC} \cdot \overline{D} = \overline{\overline{BC} \cdot \overline{BD} \cdot \overline{BC} \cdot \overline{D}}$$

$$Y_3 = \overline{CD} + \overline{CD} = \overline{\overline{CD} \cdot \overline{CD}}$$

$$Y_4 = D$$

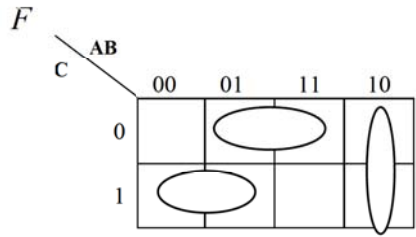
逻辑电路图:



4.15 试用与非门设计三变量不一致电路（输入端只提供原变量）。

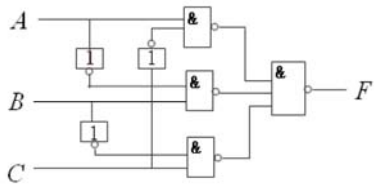
解：设输入为 A, B, C ，输出为 F ，则

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

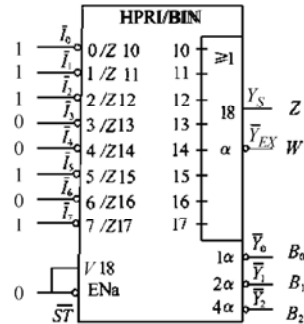


从而
$$F = \overline{A}B + A\overline{C} + \overline{B}C = \overline{\overline{\overline{A}B}} \overline{\overline{\overline{A}C}} \overline{\overline{\overline{B}C}}$$

逻辑电路图如图



4.16 74148 是 8 线-3 线优先编码器，若电路连接如题图 4.16 时，输出 W 、 Z 、 B_2 、 B_1 、 B_0 的状态各是高电平还是低电平？



题图 4.16

解：由 74148 功能表可知： $W=0, Z=1, B_2B_1B_0=001$ 。

4.17 在优先编码器 74148 电路中（参见题图 4.16），当

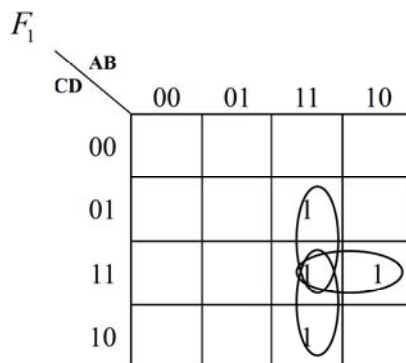
$(ST, \bar{I}_7, \bar{I}_6, \bar{I}_5, \bar{I}_4, \bar{I}_3, \bar{I}_2, \bar{I}_1, \bar{I}_0) = (0, 1, 0, 1, 0, 1, 0, 1, 1)$ 时，给出其输出代码 $(Y_S, \bar{Y}_{EX}, \bar{Y}_2, \bar{Y}_1, \bar{Y}_0)$ 。

解：由 74148 功能表可知： $(Y_S, \bar{Y}_{EX}, \bar{Y}_2, \bar{Y}_1, \bar{Y}_0) = (1, 0, 0, 0, 1)$ 。

4.18 某产品有 A 、 B 、 C 、 D 四项质量指标。规定： A 必须满足要求，其它三项中只要有任意两项满足要求，产品算合格。试设计一个组合电路以实现上述功能。

解：设 A 、 B 、 C 、 D 满足要求为 1，产品合格 F 为 1，则

A	B	C	D	L
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



从而

$$F = \sum_m (11, 13, 14, 15) = ABD + ABC + ACD$$

逻辑电路图略。

4.19 现有 A 、 B 、 C 三台用电设备，每台用电量均为 10 kW，由两台发电机组供电， Y_1 发电机组的功率为 20 kW， Y_2 发电机组的功率为 10 kW。设计一个供电控制系统，当三台用电设备同时工作时， Y_2 、 Y_1 均启动；两台用电设备工作时， Y_1 启动；一台用电设备工作时， Y_2 启动。试用 3 线-8 线译码器 74138 实现。

解：设 A 、 B 、 C 工作为 1，否则为 0， Y_1 ， Y_2 启动为 1，否则为 0，则

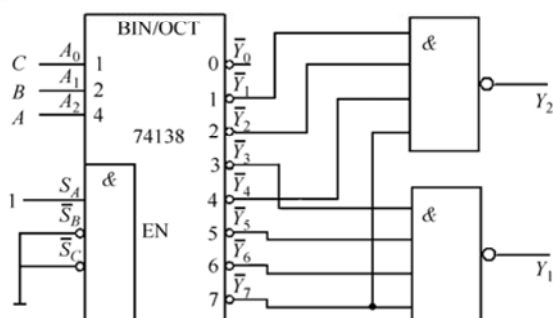
A	B	C	Y_1	Y_2
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

从而

$$Y_1 = \sum_m (3, 5, 6, 7) = \overline{m_3 m_5 m_6 m_7}$$

$$Y_2 = \sum_m (1, 2, 4, 7) = \overline{m_1 m_2 m_4 m_7}$$

逻辑电路图如下



4.20 有一个车间，有红、黄两个故障指示灯，用来表示三台设备的工作情况。当有一台设备出现故障时，黄灯亮；两台设备出现故障时，红灯亮；三台设备都出现故障时，红灯、黄灯都亮。试用与非门设计一个控制灯亮的逻辑电路。

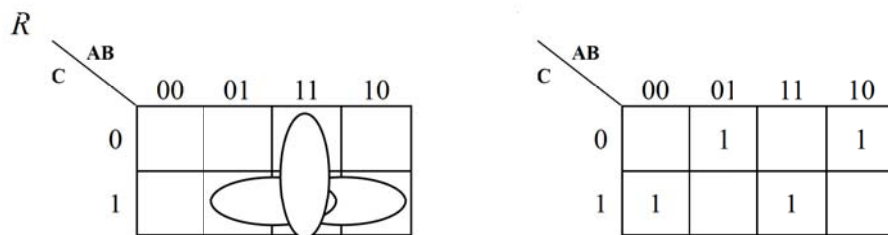
解：设 A, B, C 三台故障为 1，否则为 0；红(R)黄(Y)灯亮为 1，否则为 0，则

A	B	C	R	Y
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

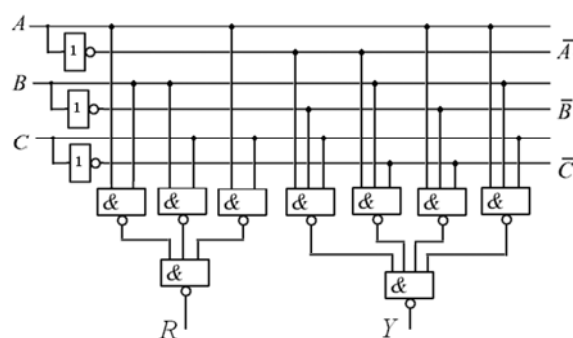
从而

$$R = \sum_m (3, 5, 6, 7) = AB + BC + AC = \overline{AB} \overline{BC} \overline{AC}$$

$$Y = \sum_m (1, 2, 4, 7) = \overline{ABC} + \overline{AB} \overline{C} + \overline{AB} \overline{C} + \overline{ABC} = \overline{A} \overline{BC} \overline{ABC} \overline{AB} \overline{C} \overline{ABC}$$



逻辑电路图如下



4.21 旅客列车分为特快、直快和慢车，它们的优先顺序为特快、直快、慢车。同一时间内只能有一种列车从车站开出，即只能给出一个开车信号。试用 3 线-8 线译码器 74138 设计一个满足上述要求的排队电路。

解：设特快，直快，慢车开车申请分别为 $Q_t, Q_k, Q_m = 1$ ，否则为 0；特快，直快，慢车允许通行信号为 $T, K, M = 1$ ，否则为 0，则

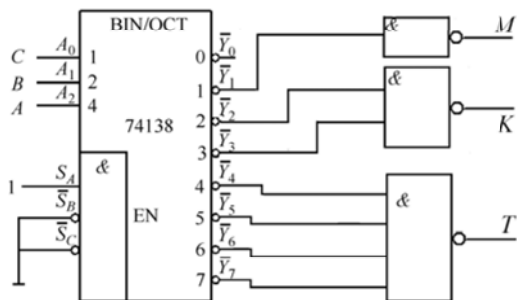
Q_t	Q_k	Q_m	T	K	M
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	1	0
1	0	0	1	0	0
1	0	1	1	0	0
1	1	0	1	0	0
1	1	1	1	0	0

$$T = \sum_m (4, 5, 6, 7)$$

$$K = \sum_m (2, 3)$$

$$M = \sum_m (1) = m_1$$

逻辑电路如图.



4.22 设计一个组合逻辑电路，电路有两个输出，其输入为8421BCD码。当输入所表示的十进制数为2、4、6、8时，输出 $X=1$ ；当输入数 ≥ 5 时，输出 $Y=1$ 。试用与非门实现电路并画出逻辑图。

解：依据题意，有

A	B	C	D	X	Y
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	0	1
0	1	1	0	1	1
0	1	1	1	0	1
1	0	0	0	1	1
1	0	0	1	0	1
1	0	1	0	x	x
1	0	1	1	x	x
1	1	0	0	x	x
1	1	0	1	x	x
1	1	1	0	x	x
1	1	1	1	x	x

从而

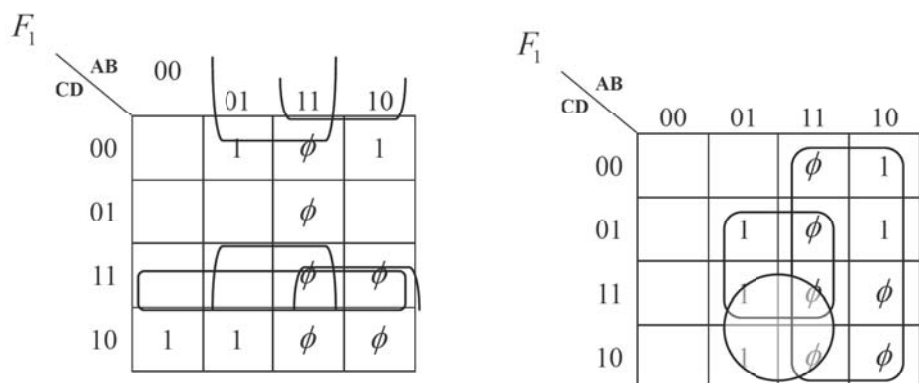
$$X = \sum_m (2, 4, 6, 8) + \sum_d (10, 11, 12, 13, 14, 15)$$

$$Y = \sum_m (5, 6, 7, 8, 9) + \sum_d (10, 11, 12, 13, 14, 15)$$

利用卡诺图化简，得

$$X = \overline{C}\overline{D} + \overline{B}\overline{D} + \overline{A}\overline{D} = \overline{\overline{\overline{C}\overline{D}} \overline{\overline{B}\overline{D}} \overline{\overline{A}\overline{D}}}$$

$$Y = A + BD + BC = \overline{\overline{\overline{A}} \overline{\overline{BD}} \overline{\overline{BC}}}$$

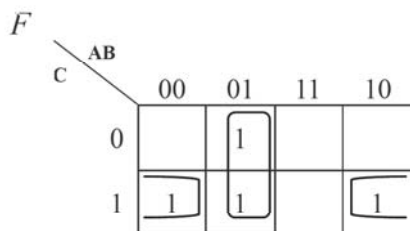


逻辑电路图略。

- 4.23 某设备有开关 A 、 B 、 C ，要求：只有开关 A 接通的条件下，开关 B 才能接通；开关 C 只有在开关 B 接通的条件下才能接通。违反这一规程，则发出报警信号。设计一个由与非门组成的能实现这一功能的报警控制电路。

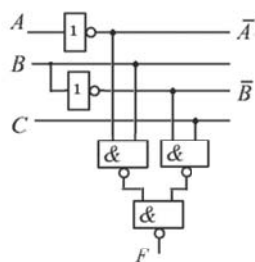
解：设开关接通为 1，否则为 0； F 报警为 1，否则为 0，则

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0



$$F = \sum_m(1,2,3,5) = \overline{A}B + \overline{B}C = \overline{\overline{\overline{A}B} \cdot \overline{\overline{B}C}}$$

逻辑电路图如下



- 4.24 利用 3 线-8 线译码器电路，设计一个路灯控制电路。要求由四个开关在不同的地方都能控制路灯的亮和灭，当一个开关动作后灯亮，另一个开关动作后灯灭。

解：设 A 、 B 、 C 、 D 分别为开关动作为 1，否则为 0； F 为灯状态改变。

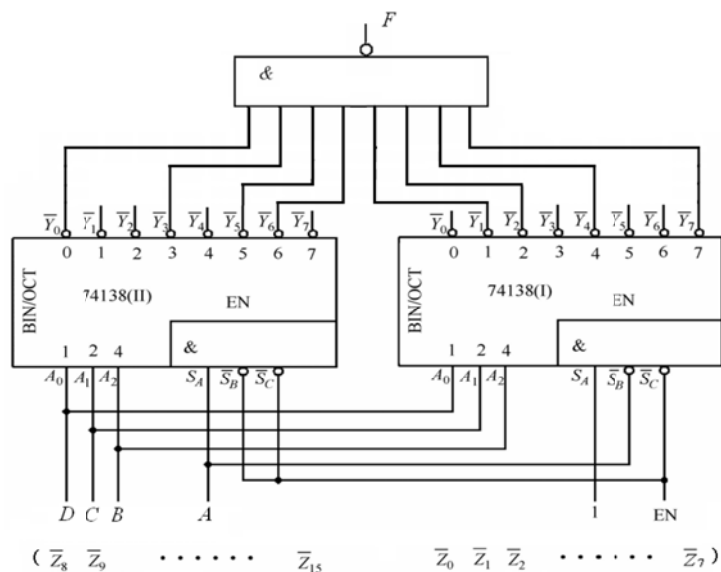
A	B	C	D	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

F_1

AB \ CD	00	01	11	10
00		1		1
01	1		1	
11		1		1
10	1		1	

$$F = A \oplus B \oplus C \oplus D = \sum_0^{15} (1, 2, 4, 7, 8, 11, 13, 14)$$

先扩展 3 线-8 线译码器到 4 线-16 线译码器，再结合与非门电路实现之，逻辑电路图如下



4.25 试用 3 线-8 线译码器 74138 和与非门实现下列函数：

$$F_1(A, B, C) = \sum_m (0, 3, 6, 7)$$

$$F_2(A, B, C) = \sum_m (1, 3, 5, 7)$$

解：将上两式变形为

$$F_1(A, B, C) = m_0 + m_3 + m_6 + m_7 = \overline{\overline{m_0}} \overline{\overline{m_3}} \overline{\overline{m_6}} \overline{\overline{m_7}}$$

$$F_2(A, B, C) = m_1 + m_3 + m_5 + m_7 = \overline{\overline{m_1}} \overline{\overline{m_3}} \overline{\overline{m_5}} \overline{\overline{m_7}}$$

逻辑电路图略（参考 4.21 题）。

4.26 试用 3 线-8 线译码器 74138 和与非门实现下列函数：

$$Y_1(A, B, C) = ABC + \overline{A}(B + C)$$

$$Y_2(A, B, C) = (A + \overline{C})(\overline{A} + B + C)$$

$$Y_3(A, B, C) = AB + AC + BC$$

解：将上式变形为

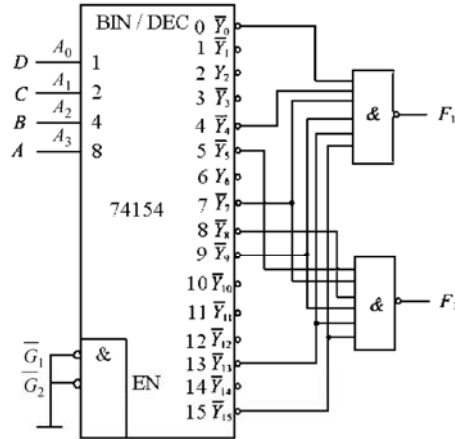
$$Y_1(A, B, C) = \sum_m(1, 2, 3, 6) = \overline{\overline{m_1}} \overline{\overline{m_2}} \overline{\overline{m_3}} \overline{\overline{m_6}}$$

$$Y_2(A, B, C) = \sum_m(0, 2, 5, 6) = \overline{\overline{m_0}} \overline{\overline{m_2}} \overline{\overline{m_5}} \overline{\overline{m_6}}$$

$$Y_3(A, B, C) = \sum_m(3, 5, 6, 7) = \overline{\overline{m_3}} \overline{\overline{m_5}} \overline{\overline{m_6}} \overline{\overline{m_7}}$$

逻辑电路图略（参考 4.21 题）。

4.27 4 线-16 线译码器 74154 接成题图 4.27 所示电路，图中 $\overline{G_1}$ 、 $\overline{G_2}$ 为使能端，工作时为 0。写出函数 $F_1(A, B, C, D)$ 、 $F_2(A, B, C, D)$ 的最简表达式。

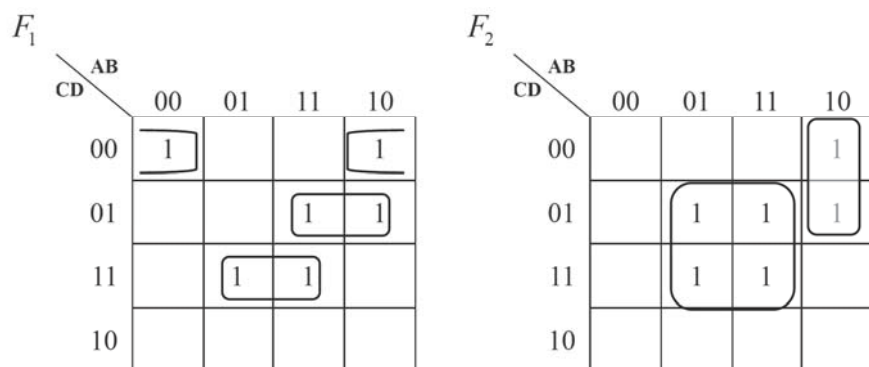


题图 4.27

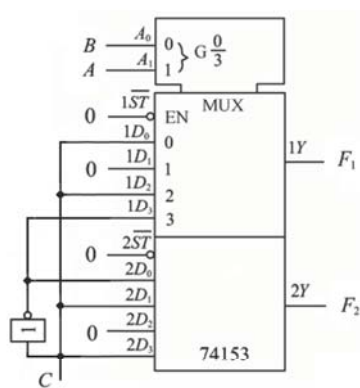
解：根据 74154 功能表，有

$$F_1(A, B, C, D) = \sum_m(0, 4, 7, 9, 13, 15) = \overline{B} \overline{C} \overline{D} + A \overline{C} D + BCD$$

$$F_2(A, B, C, D) = \sum_m(5, 7, 8, 9, 13, 15) = BD + A \overline{B} \overline{C}$$



4.28 分析题图 4.28 所示电路，写出输出函数表达式。



题图 4.28

解：根据 74153 功能表，有

$$F_1 = \sum_{i=0}^3 D_i m_i = C m_0 + C m_2 + \bar{C} m_3 = \bar{A} \bar{B} C + \bar{A} B C + A B \bar{C} = A B \bar{C} + \bar{B} C$$

$$F_2 = \sum_{i=0}^3 D_i m_i = \bar{C} m_0 + C m_1 + C m_3 = \bar{A} \bar{B} \bar{C} + \bar{A} B C + A B C = \bar{A} \bar{B} \bar{C} + B C$$

4.29 用八选一数据选择器 74151 实现下列函数：

$$Z_1(A, B, C) = \sum_m(0, 1, 4, 7)$$

$$Z_2(A, B, C) = A + B C$$

$$Z_3(A, B, C) = (A + \bar{B})(\bar{A} + C)$$

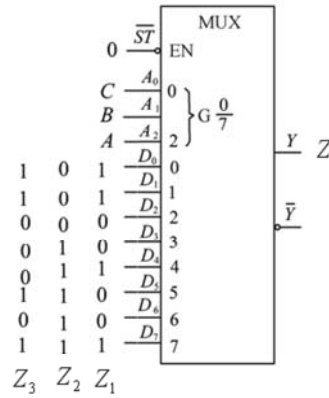
解：将以上各式化成最小项之和的形式，有

$$Z_1 = \sum_m (0, 1, 4, 7) = m_0 + m_1 + m_4 + m_7$$

$$Z_2 = \sum_m (3, 4, 5, 6, 7) = m_3 + m_4 + m_5 + m_6 + m_7$$

$$Z_3 = AC + \overline{A}\overline{B} + \overline{B}C = \sum_m (0, 1, 5, 7) = m_0 + m_1 + m_5 + m_7$$

逻辑电路图如下



4.30 用八选一数据选择器 74151 实现下列函数：

$$G_1(A, B, C, D) = \sum_m (0, 1, 6, 8, 12, 15)$$

$$G_2(A, B, C, D) = A + BCD$$

$$G_3(A, B, C, D) = (A + \overline{B} + D)(\overline{A} + C)$$

解：将以上各式化成最小项之和的形式，并将四变量的最小项转化为三变量形式，有

$$G_1 = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + A\overline{B}\overline{C}\overline{D} + ABC\overline{D}$$

$$= \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + ABC\overline{D}$$

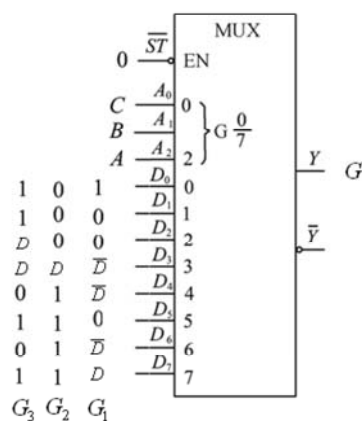
$$= m_0 + \overline{D}m_3 + \overline{D}m_4 + \overline{D}m_6 + Dm_7$$

$$G_2 = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC + \overline{A}BCD + ABCD$$

$$= m_4 + m_5 + m_6 + m_7 + Dm_3$$

$$G_3 = \overline{A}\overline{B} + \overline{A}D + AC + \overline{B}C + CD = m_0 + m_1 + Dm_2 + Dm_3 + m_5 + m_7$$

逻辑电路图如下



4.31 用三个半加器实现下列函数：

$$X_1(A, B, C) = A \oplus B \oplus C$$

$$X_2(A, B, C) = \overline{A}BC + A\overline{B}C$$

$$X_3(A, B, C) = AB\overline{C} + (\overline{A} + \overline{B})C$$

$$X_4(A, B, C) = ABC$$

解：对以上各式依据半加器的函数功能进行转化，有

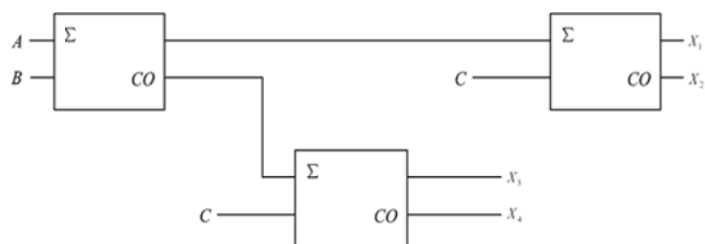
$$X_1 = A \oplus B \oplus C = (A \oplus B) \oplus C$$

$$X_2 = (A \oplus B)C$$

$$X_3 = AB\overline{C} + \overline{A}BC = (AB) \oplus C$$

$$X_4 = (AB)C$$

逻辑电路图如下



4.32 分别用双四选一数据选择器 74153 及 3 线-8 线译码器 74138 设计全加器。

解：设全加器输入为 A, B, C_i ，输出为 S, C_{i+1} ，则

$$S = \sum_m (1, 2, 4, 7)$$

$$C_{i+1} = \sum_m (3, 5, 6, 7)$$

用 74153 方案

$$S = \overline{A} \overline{B} C_i + \overline{A} B \overline{C}_i + A \overline{B} \overline{C}_i + A B C_i = m_0 C_i + m_1 \overline{C}_i + m_2 \overline{C}_i + m_3 C_i$$

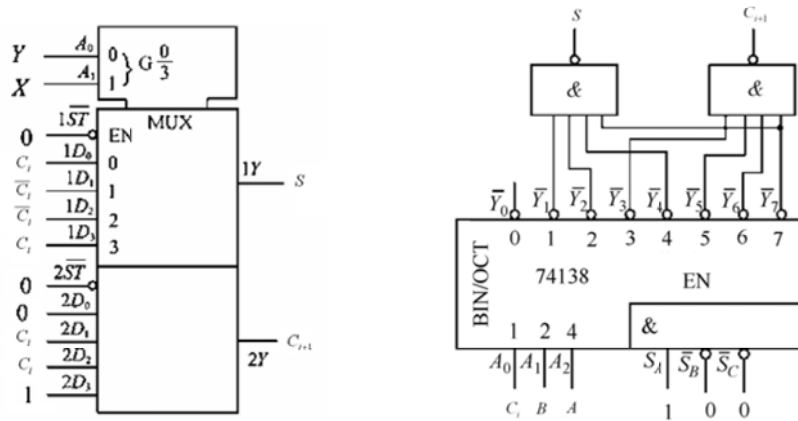
$$C_{i+1} = \overline{A} B C_i + A \overline{B} C_i + A B \overline{C}_i + A B C_i = m_1 C_i + m_2 C_i + m_3$$

用 74138 方案

$$S = \overline{m_1 m_2 m_4 m_7}$$

$$C_{i+1} = \overline{m_3 m_5 m_6 m_7}$$

逻辑电路图如下



4.33 A、B、C、D 是四位二进制数，试设计满足下述要求的判断电路。

- (1) 它们中间没有 1；
- (2) 它们中间有两个 1；
- (3) 它们中间有奇数个 1。

解：设满足以上条件的输出分别为 F_1, F_2, F_3 ，则

A	B	C	D	F_1	F_2	F_3
0	0	0	0	1	0	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	1	0
0	1	0	0	0	0	1
0	1	0	1	0	1	0
0	1	1	0	0	1	0
0	1	1	1	0	0	1
1	0	0	0	0	0	1

1	0	0	1	0	1	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	0	1	0
1	1	0	1	0	0	1
1	1	1	0	0	0	1
1	1	1	1	0	0	0

$$F_1 = m_0 = \overline{A} \overline{B} \overline{C} \overline{D}$$

$$F_2 = \sum_m (3, 5, 6, 9, 10, 12)$$

$$F_3 = \sum_m (1, 2, 4, 7, 8, 11, 13, 14)$$

逻辑电路图可以用译码器或基本门实现（略）。

4.34 用与非门实现将余 3 BCD 码转换为 8421BCD 码的电路。

解：设余 3 BCD 码为 A, B, C, D ，输出 8421BCD 码为 F_1, F_2, F_3, F_4 ，则有

A	B	C	D	F_1	F_2	F_3	F_4
0	0	0	0	x	x	x	x
0	0	0	1	x	x	x	x
0	0	1	0	x	x	x	x
0	0	1	1	0	0	0	0
0	1	0	0	0	0	0	1
0	1	0	1	0	0	1	0
0	1	1	0	0	0	1	1
0	1	1	1	0	1	0	0
1	0	0	0	0	1	0	1
1	0	0	1	0	1	1	0
1	0	1	0	0	1	1	1
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	1
1	1	0	1	x	x	x	x
1	1	1	0	x	x	x	x
1	1	1	1	x	x	x	x

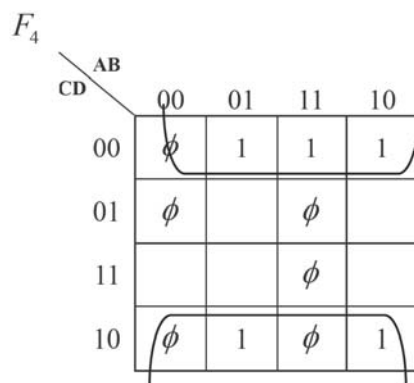
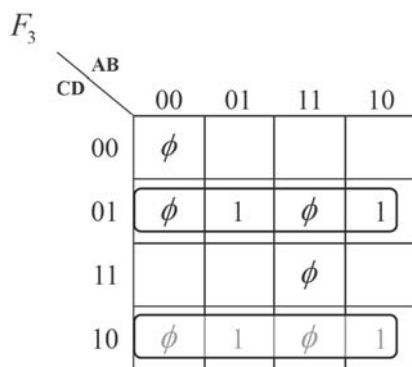
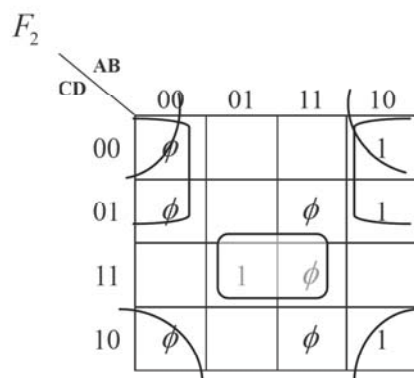
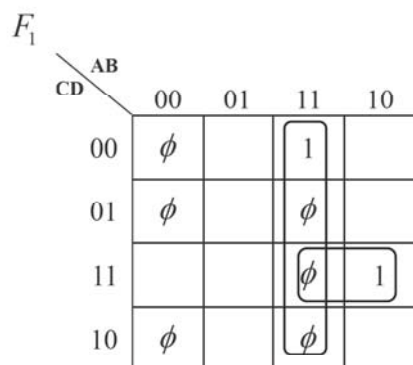
利用卡诺图进行化简，有

$$F_1 = AB + ACD = \overline{\overline{AB}} \overline{\overline{ACD}}$$

$$F_2 = \overline{B} \overline{C} + \overline{B} \overline{D} + BCD = \overline{\overline{\overline{B} \overline{C}}} \overline{\overline{\overline{B} \overline{D}}} \overline{\overline{BCD}}$$

$$F_3 = \overline{CD} + C\overline{D} = \overline{\overline{\overline{CD}}} \overline{\overline{C\overline{D}}}$$

$$F_4 = \overline{D}$$



逻辑电路图略。

4.35 用与非门设计一个七段显示译码器，要求显示“Y”、“E”、“S”三个符号。

解：显示三个符号需要两位译码输入，七位输出，列出输入输出关系表

A	B	a	b	c	d	e	f	g	显示
0	0	0	1	1	1	0	1	1	Y
0	1	1	0	0	1	1	1	1	E
1	0	1	0	1	1	0	1	1	S
1	1	X	X	X	X	X	X	X	X

借助卡诺图，可以得到以下方程：

$$a = A + B$$

$$b = \overline{A} \cdot \overline{B}$$

$$c = \overline{B}$$

$$d = 1$$

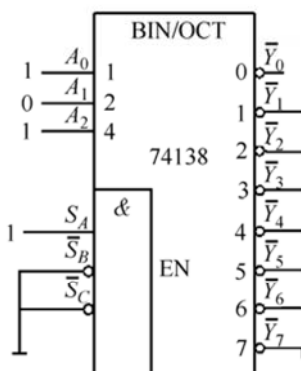
$$e = B$$

$$f = g = 1$$

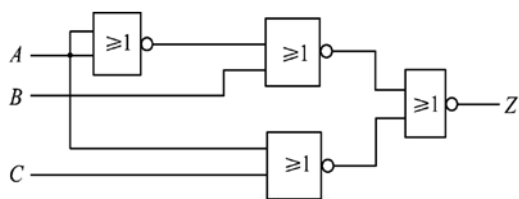
逻辑电路图略。

4.36 为使 74LS138 译码器的第 10 引脚输出为低电平, 请标出各输入端应置的逻辑电平。

解: 74LS138 的第 10 引脚输出为 \overline{Y}_5 , 则地址输入端应为 $A_2 A_1 A_0 = 101$, 选中 \overline{Y}_5 低电平的各输入端见下图



4.37 题图 4.37 所示组合电路是否存在冒险现象? 属于哪一种冒险现象?



题图 4.37

解: 由逻辑图写出逻辑表达式:

$$Z = \overline{\overline{A+B} \cdot \overline{A+C}} = (\overline{A+B})(\overline{A+C})$$

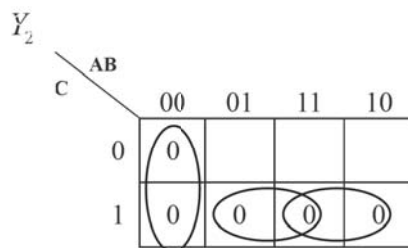
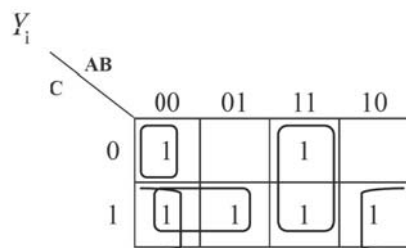
显然, 当 $B = C = 0$ 时, 有 $Z = \overline{A}A$, 出现 '1' 态冒险。

4.38 下列函数是否存在冒险现象。

$$Y_1 = AB + \bar{A}C + \bar{B}C + \bar{A}\bar{B}\bar{C}$$

$$Y_2 = (A+B)(\bar{B}+\bar{C})(\bar{A}+\bar{C})$$

解：由卡诺图看出，两个函数都存在冒险现象。



4.39 判断下列逻辑函数中哪些函数无冒险现象。

(1) $F = \bar{B}\bar{C} + AC + \bar{A}B$

(2) $F = \bar{A}\bar{C} + BC + \bar{A}\bar{B}$

(3) $F = \bar{A}\bar{C} + BC + \bar{A}\bar{B} + \bar{A}B$

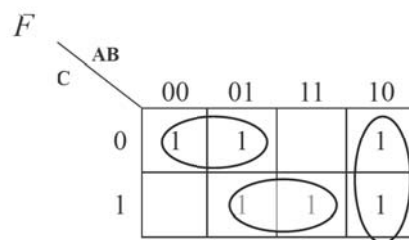
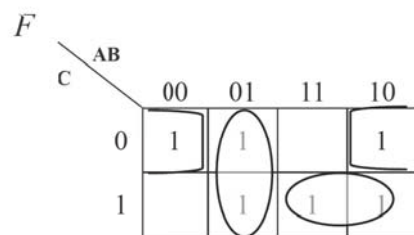
(4) $F = \bar{B}\bar{C} + AC + \bar{A}B + BC + \bar{A}\bar{B} + \bar{A}\bar{C}$

(5) $F = \bar{B}\bar{C} + AC + \bar{A}B + \bar{A}\bar{B}$

解：画出各函数的卡诺图，按函数形式画圈。

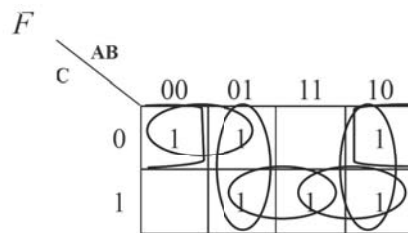
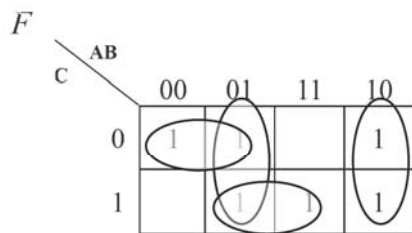
(1) ‘1’ 圈相切，0 态冒险。

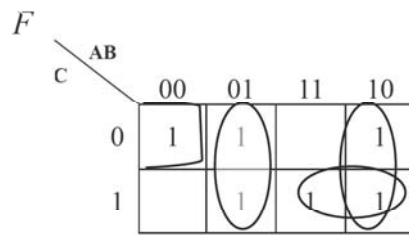
(2) ‘1’ 圈相切，0 态冒险。



(3) ‘1’ 圈相切，0 态冒险。

(4) 无圈相切，无冒险。



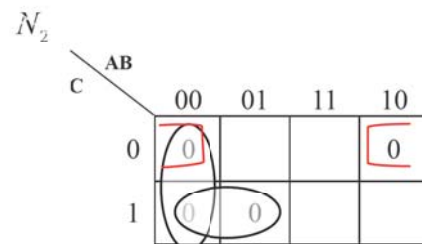
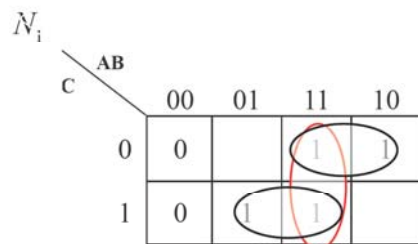


4.40 判断下列表达式是否存在冒险现象？属于哪一种冒险现象？试用修改设计的方法将冒险覆盖掉。

$$N_1(A, B, C) = \overline{A}\overline{C} + BC$$

$$N_2(A, B, C) = (A + \overline{C})(B + C)$$

解：对 $N_1(A, B, C)$ ，其卡诺图如下，有相切 ‘1’ 圈，存在 0 态冒险，加入红圈覆盖。从而， $N_1(A, B, C) = \overline{A}\overline{C} + BC + AB$ ；



对 $N_2(A, B, C)$ ，其卡诺图如上，有相切 ‘0’ 圈，存在 1 态冒险，加入红圈覆盖。从而， $N_2(A, B, C) = (A + \overline{C})(B + C)(A + B)$ 。