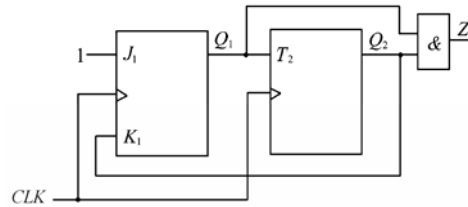


第六章 时序逻辑电路

6-1 分析题图 6-1 所示的同步时序电路，画出状态图。

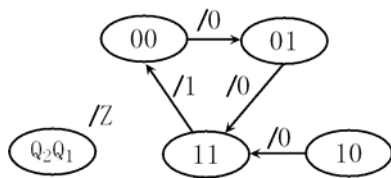


题图 6-1

解: $J_1 = 1, K_1 = Q_2^n, T_2 = Q_1^n, Z = Q_2^n Q_1^n, Q_1^{n+1} = J_1 \bar{Q}_1^n + \bar{K}_1 Q_1^n = \bar{Q}_1^n + \bar{Q}_2^n Q_1^n = \bar{Q}_1^n + \bar{Q}_2^n$

$$Q_2^{n+1} = T_2 \oplus Q_2^n = Q_1^n \oplus Q_2^n,$$

状态表入答案表 6-1 所示，状态图如图答案图 6-1 所示。

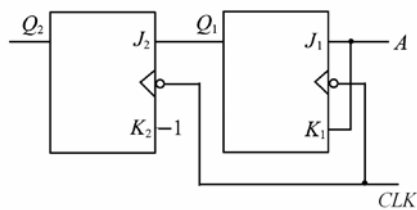


答案表 6-1

Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	1	0
0	1	1	1	0
1	0	1	1	0
1	1	0	0	1

答案图 6-1

6-2 分析题图 6-2 所示的同步时序电路，画出状态图。



题图 6-2

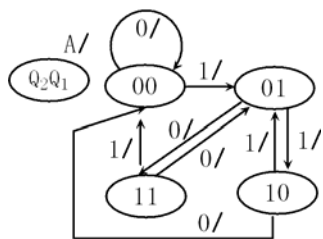
解: 按照题意，写出各触发器的状态方程入下：

$$J_1 = K_1 = A, J_2 = Q_1^n, K_2 = 1, Q_2^{n+1} = Q_1^n \bar{Q}_2^n, Q_1^{n+1} = A \oplus Q_1^n$$

状态表入答案表 6-2 所示，状态图如图答案图 6-2 所示。

答案表 6-2

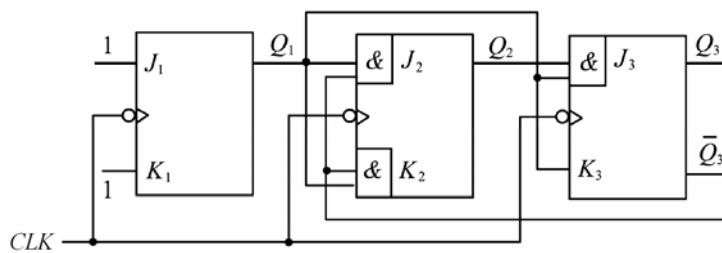
A	Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}
---	---------	---------	-------------	-------------



答案图 6-2

0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	1	0	0
1	1	1	0	0

6-3 分析题图 6-3 所示的同步时序电路，画出状态图。



题图 6-3

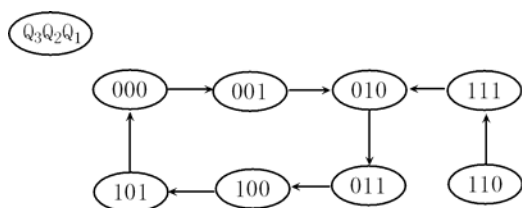
解：按照题意，写出各触发器的状态方程入下：

$$J_1 = K_1 = T_1 = 1, J_2 = K_2 = Q_1^n \bar{Q}_3^n = T_2, J_3 = Q_2^n Q_1^n, K_3 = Q_1^n$$

$$Q_3^{n+1} = J_3 \bar{Q}_3^n + \bar{K}_3 Q_3^n = Q_2^n Q_1^n \bar{Q}_3^n + \bar{Q}_1^n Q_3^n$$

$$Q_2^{n+1} = T_2 \oplus Q_2^n = Q_1^n \bar{Q}_3^n \oplus Q_2^n$$

$$Q_1^{n+1} = T_1 \oplus Q_1^n = 1 \oplus Q_1^n = \bar{Q}_1^n$$

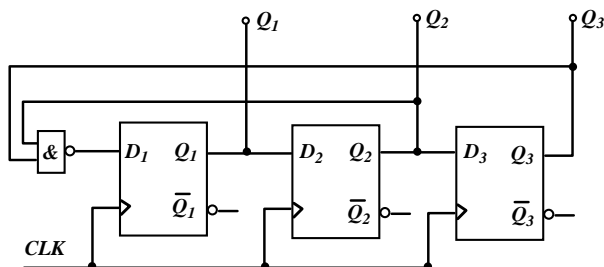


答案图 6-3

答案表 6-3

Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0
1	1	0	1	1	1
1	1	1	0	1	0

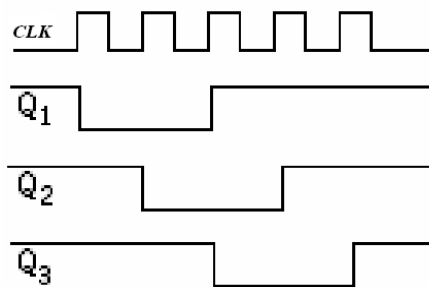
6-4 在题图 6-4 所示的电路中，已知寄存器的初始状态 $Q_1Q_2Q_3=111$ 。试问下一个时钟作用后，寄存器所处的状态？经过多少个 CLK 脉冲作用后数据循环一次，并列出状态表。



题图 6-4

解：下一个时钟作用后，寄存器所处的状态为“011”。

经过四个 CLK 脉冲作用后数据循环一次，波形如图答案图 6-4 所示。状态表如答案表 6-4 所示：

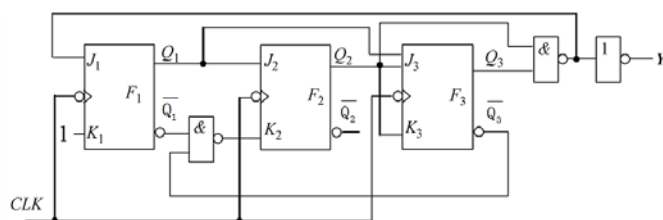


答案图 6-4

答案表 6-4

CLK	Q_1	Q_2	Q_3
0	1	1	1
1	0	1	1
2	0	0	1
3	1	0	0
4	1	1	0

6-5 做出题图 6-5 所示的时序逻辑电路的状态转换表,状态转换图和时序图，并分析之。



题图 6-5

解：

根据题图 6-5 可以写出电路的驱动方程：

$$J_1 = \overline{Q_2^n} \overline{Q_3^n}, \quad K_1 = 1$$

$$J_2 = Q_1^n, \quad K_2 = \overline{Q_1^n} \cdot \overline{Q_3^n} = Q_1^n + Q_3^n,$$

$$J_3 = Q_1^n Q_2^n, \quad K_3 = Q_2^n$$

将驱动方程带入 JK 触发器的特征方程： $Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$

$$Q_1^{n+1} = J_1 \overline{Q_1^n} + \overline{K_1} Q_1^n = \overline{Q_2^n} \overline{Q_3^n} \overline{Q_1^n} + Q_1^n$$

$$Q_2^{n+1} = J_2 \overline{Q_2^n} + \overline{K_2} Q_2^n = Q_1^n \overline{Q_2^n} + \overline{Q_1^n} \cdot \overline{Q_3^n} Q_2^n$$

$$Q_3^{n+1} = J_3 \overline{Q_3^n} + \overline{K_3} Q_3^n = Q_1^n Q_2^n \overline{Q_3^n} + \overline{Q_2^n} Q_3^n$$

写出输出方程： $Y = Q_2 Q_3$

电路无输入变量，次态和输出只取决于电路的初态，设初态为 $Q_3 Q_2 Q_1 = 000$ ，代入其状态方程及输出方程，得：

$$Q_1^{n+1} = 1, Q_2^{n+1} = 0, Q_3^{n+1} = 0$$

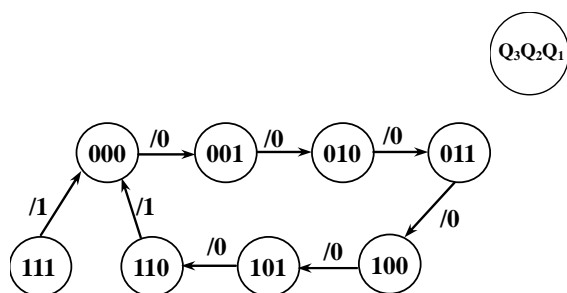
设初态为 $Q_3 Q_2 Q_1 = 100$ ，代入其状态方程及输出方程，得：

$$Q_1^{n+1} = 0, Q_2^{n+1} = 1, Q_3^{n+1} = 0$$

设初态为 $Q_3 Q_2 Q_1 = 010$ ，代入其状态方程及输出方程，得：

$$Q_1^{n+1} = 1, Q_2^{n+1} = 1, Q_3^{n+1} = 0$$

如此继续，依次得到 100, 101, 110, 000，又返回最初设定的初态，列出其状态转换表。



答案图 6-5

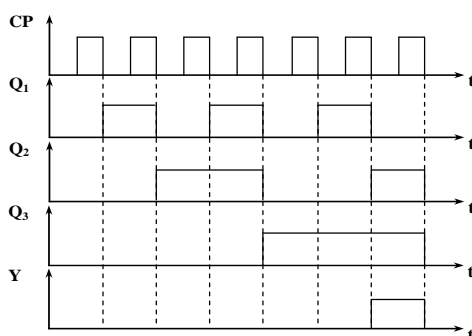
答案表 6-5

CLK	Q_3	Q_2	Q_1	Y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	0	0	0	0
0	1	1	1	1
1	0	0	0	0

每经过七个时钟触发脉冲以后输出端 Y 从高电平跳变为低电平，且电路的状态循环一次。所以此电路具有对时钟信号进行计数的功能，且计数容量等于七，称为七进制计数器。

若电路初态为 111，代入方程得： $Q_3 Q_2 Q_1 = 000$ ， $Y = 1$ ，状态图如答案图 6-5 所示。

时序图如答案图 6-6 所示：

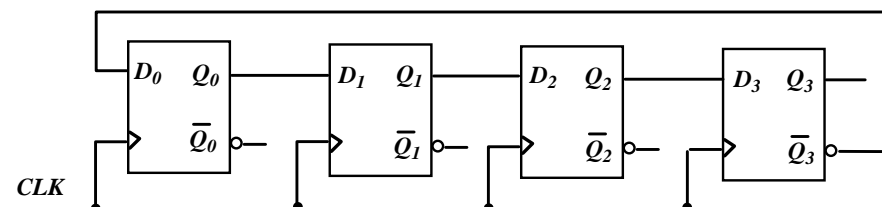


答案图 6-6

6-6 分析如题图 6-6 所示的计数器逻辑图，并回答：

(1) 判断是何种类型计数器；

- (2) 画出此计数器的状态图；
- (3) 判断此计数器是否可以自启动，若是请进行自启动分析，并画出状态图，若不是，画出无效状态图，将电路改正为自启动的电路。

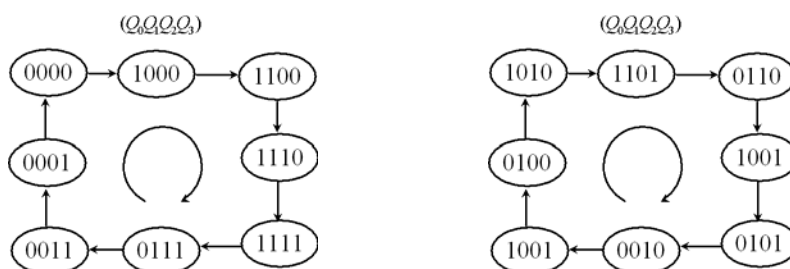


题图 6-6

解：(1) 扭环形计数器；

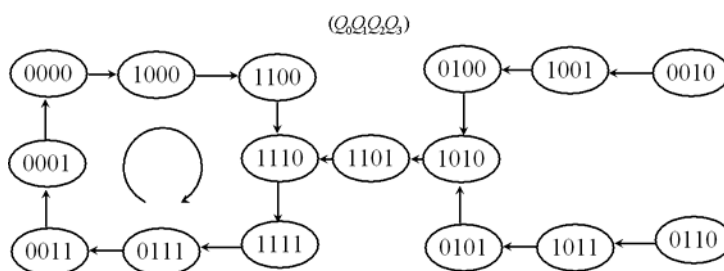
(2) 此计数器的状态图如答案图 6-7 所示

(3) 由此状态图可以看出此电路不能自启动。

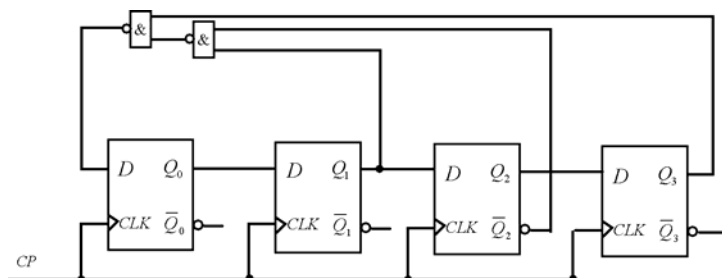


答案图 6-7

为了使电路能够自启动，修改电路以后的状态图如答案图 6-8 所示。逻辑图如答案图 6-9 所示。

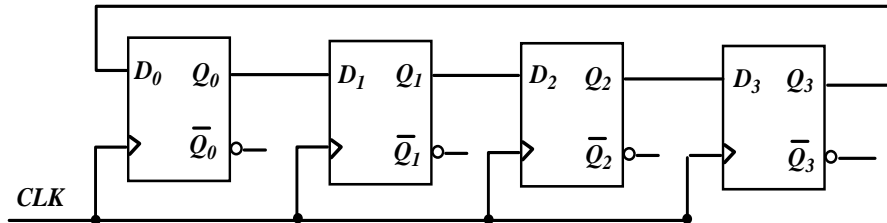


答案图 6-8



答案图 6-9

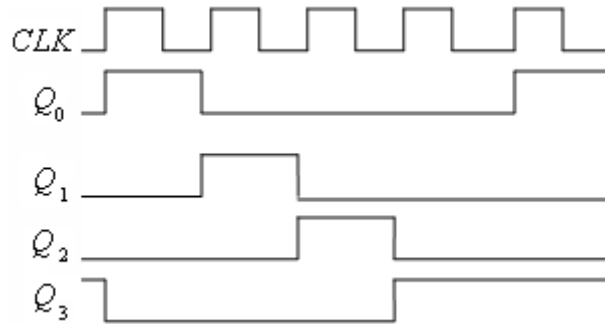
6-7 如题图 6-7 所示电路为循环移位寄存器，设电路的初始状态为 $Q_0Q_1Q_2Q_3=0001$ 。列出该电路的状态表，并画出 Q_0 、 Q_1 、 Q_2 和 Q_3 的波形。



题图 6-7

解： $Q_0^{n+1} = Q_3^n$, $Q_1^{n+1} = Q_0^n$, $Q_2^{n+1} = Q_1^n$, $Q_3^{n+1} = Q_2^n$

电路波形图如答案图 6-10:

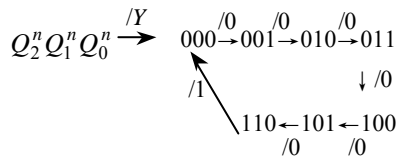


答案图 6-10

6-8 设计一个 7 进制的加法器，规则是逢七进一，并产生一个进位。

解： 写出状态图：如答案图 6-11 所示。因需用 3 位二进制代码，选用 3 个 CLK 下降沿触发的 JK 触发器，分别用 FF_0 、 FF_1 、 FF_2 表示。时钟方程是 $CLK_0 = CLK_1 = CLK_2 = CLK$

排列顺序：



答案图 6-11

$Q_2^n Q_1^n$		00	01	11	10
Q_0^n	0	0	0	1	0
	1	0	0	×	0

$$Y = Q_1^n Q_2^n$$

答案图 6-12

输出方程见答案图 6-12。 $Q_0^{n+1} Q_1^{n+1} Q_2^{n+1}$ 的卡诺图填写如下（见答案图 6-13）:

$Q_2^n Q_1^n$		00	01	11	10
Q_0^n	0	1	1	0	1
	1	0	0	×	0

(a) Q_0^{n+1} 的卡诺图

$Q_2^n Q_1^n$		00	01	11	10
Q_0^n	0	0	1	0	0
	1	1	0	×	1

(b) Q_1^{n+1} 的卡诺图

$Q_2^n Q_1^n$		00	01	11	10
Q_0^n	0	0	0	0	1
	1	0	1	×	1

(c) Q_2^{n+1} 的卡诺图

答案图 6-13

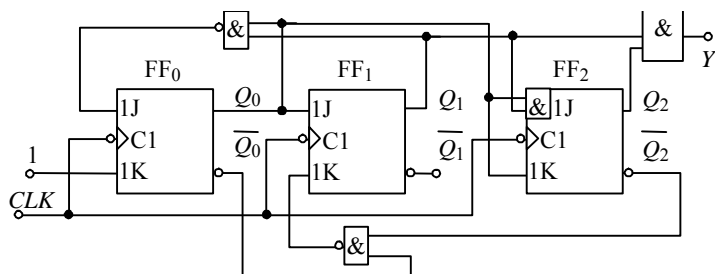
化简卡诺图得到：

与 JK 触发器的特征方程比较得到：

$$\begin{cases} Q_0^{n+1} = \overline{Q_2^n} \overline{Q_0^n} + \overline{Q_1^n} \overline{Q_0^n} \\ \quad = \overline{Q_2^n Q_1^n} \overline{Q_0^n} + \overline{1} Q_0^n \\ Q_1^{n+1} = Q_0^n \overline{Q_1^n} + \overline{Q_2^n} \overline{Q_0^n} Q_1^n \\ Q_2^{n+1} = Q_1^n Q_0^n \overline{Q_2^n} + \overline{Q_1^n} Q_2^n \end{cases} \quad Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

$$\begin{cases} J_0 = \overline{Q_2^n} \overline{Q_1^n}, K_0 = 1 \\ J_1 = Q_0^n, K_1 = \overline{Q_2^n} \overline{Q_0^n} \\ J_2 = Q_1^n Q_0^n, K_2 = Q_1^n \end{cases}$$

根据连线定义，连线电路图如答案图 6-14。并将无效状态 111 带入状态方程计算：



$$\begin{cases} Q_0^{n+1} = \overline{Q_2^n} \overline{Q_1^n} \overline{Q_0^n} + \overline{1} Q_0^n = 0 \\ Q_1^{n+1} = Q_0^n \overline{Q_1^n} + \overline{Q_2^n} \overline{Q_0^n} Q_1^n = 0 \\ Q_2^{n+1} = Q_1^n Q_0^n \overline{Q_2^n} + \overline{Q_1^n} Q_2^n = 0 \end{cases}$$

答案图 6-14

可见 111 的次态是有效状态 000，电路能够自启动。

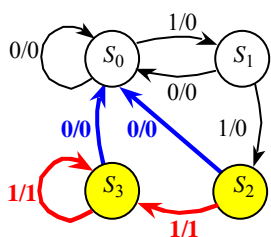
6.9 设计一个串行数据检测电路，当连续输入三个或三个以上 1 时，电路的输出为 1，其他情况下输出为 0。例如：

输入 X 101100111011110
输出 Y 000000001000110

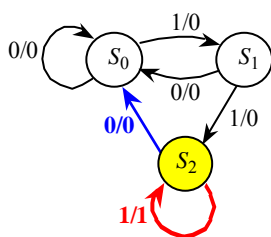
解：

设电路开始处于初始状态为 S0。第一次输入 1 时，由状态 S0 转入状态 S1，并输出 0；若继续输入 1，由状态 S1 转入状态 S2，并输出 0；如果仍接着输入 1，由状态 S2 转入状态 S3，并输出 1；此后若继续输入 1，电路仍停留在状态 S3，并输出 1。电路无论处在什么状态，只要输入 0，都应回到初始状态，并输出 0，以便重新计数。

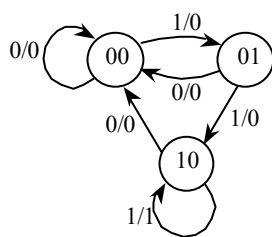
原始状态图中，凡是在输入相同时，输出相同、要转换到的次态也相同的状态，称为等价状态。状态化简就是将多个等价状态合并成一个状态，把多余的状态都去掉，从而得到最简的状态图。所得原始状态图中，状态 S2 和 S3 等价。因为它们在输入为 1 时输出都为 1，且都转换到次态 S3；在输入为 0 时输出都为 0，且都转换到次态 S0。所以它们可以合并为一个状态，合并后的状态用 S2 表示。等价图请见答案图 6-15。



(a) 原始状态图

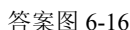


(b) 简化状态图



(c) 二进制状态图

选用 2 个 CLK 下降沿触发的 JK 触发器, 分别用 FF0、FF1 表示。采用同步方案, 即取:


$$\begin{cases} Q_0^{n+1} = X\bar{Q}_1^n\bar{Q}_0^n + 0 \cdot Q_0^n \\ Q_1^{n+1} = XQ_0^n\bar{Q}_1^n + XQ_1^n \end{cases} \quad Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \quad \begin{cases} J_0 = X\bar{Q}_1^n & K_0 = 1 \\ J_1 = XQ_0^n & K_1 = \bar{X} \end{cases}$$
[illegible]

答案图 6-17

6.10 设计一个串行数码检测电路。当电路连续输入两个或者两个以上的 1 后，再输入 0 时，电路输出为高电平，否则为 0。使用 JK 触发器实现此电路。

设 S_0 为初始状态或 00 的状态, S_1 为 01 的状态, S_2 为 11 的状态。假设电路开始处于 S_0 状态。第一次输入 1 时, 由状态 S_0 转入状态 S_1 , 并输出 0; 若继续输入 1, 由状态 S_1 转入状态 S_2 , 并输出 0; 此后若继续输入 1, 电路仍停留在状态 S_2 , 并输出 0。在状态 S_2 后若输入 0, 回到初始状态 S_0 , 并输出 1; 而在其他的状态下输入 0 都会回到 S_0 , 并输出 0。

Figure 1.10 consists of two state transition diagrams, (a) and (b), for a 3-bit shift register. Both diagrams have a vertical axis labeled X/Y .

(a) State diagram: The states are labeled S_0 , S_1 , and S_2 . The transitions are as follows:

- $S_0 \rightarrow S_0$ (labeled 0/0)
- $S_0 \rightarrow S_1$ (labeled 1/0)
- $S_1 \rightarrow S_0$ (labeled 0/0)
- $S_1 \rightarrow S_2$ (labeled 1/0)
- $S_2 \rightarrow S_0$ (labeled 0/1)
- $S_2 \rightarrow S_2$ (labeled 1/0)

(b) Binary state diagram: The states are labeled 00, 01, and 10. The transitions are as follows:

- 00 \rightarrow 00 (labeled 0/0)
- 00 \rightarrow 01 (labeled 1/0)
- 01 \rightarrow 00 (labeled 0/0)
- 01 \rightarrow 10 (labeled 1/0)
- 10 \rightarrow 01 (labeled 0/1)
- 10 \rightarrow 10 (labeled 1/0)

选用 2 个 JK 触发器，分别用 FF₀、FF₁ 表示。触发器的状态及输出卡诺图如下：

$Q_1^n Q_0^n$		X			
		00	01	11	10
X	0	0	0	×	1
	1	0	0	×	0

Y 的卡诺图

$$Y = \bar{X}Q_1^n$$

$Q_1^n Q_0^n$		X			
		00	01	11	10
X	0	0	0	×	0
	1	1	0	×	0

(a) Q_0^{n+1} 的卡诺图

$$Q_0^{n+1} = X\bar{Q}_1^n\bar{Q}_0^n$$

$Q_1^n Q_0^n$		X			
		00	01	11	10
X	0	0	0	×	0
	1	0	1	×	1

(b) Q_1^{n+1} 的卡诺图

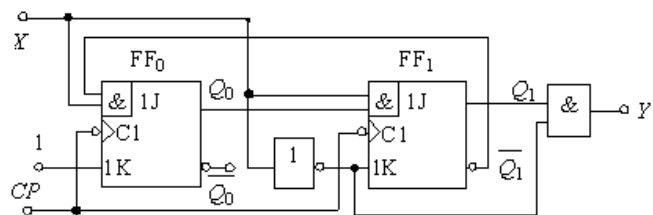
$$Q_1^{n+1} = XQ_0^n\bar{Q}_1^n + XQ_1^n$$

与 JK 触发器的特征方程比较得到：

$$\begin{cases} Q_0^{n+1} = X\bar{Q}_1^n\bar{Q}_0^n + 0 \cdot Q_0^n \\ Q_1^{n+1} = XQ_0^n\bar{Q}_1^n + XQ_1^n \end{cases}$$

$$\begin{cases} J_0 = X\bar{Q}_1^n & K_0 = 1 \\ J_1 = XQ_0^n & K_1 = \bar{X} \end{cases} \quad Y = XQ_1$$

根据连线定义，连线电路图如答案图 6-18。



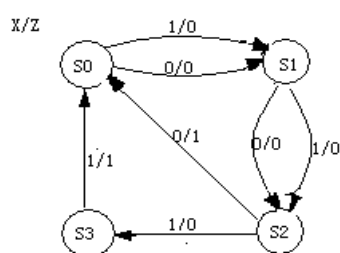
答案图 6-18

6.11 用 T 触发器设计一个可变进制同步计数器。当 $X=0$ 时，该计数器为三进制加法计数器；当 $X=1$ 时，该计数器为四进制加法计数器。

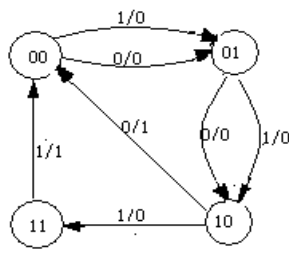
解：

设 S_0 表示电路的上一个输入为 0， S_1 表示电路的上两个输入为 01， S_2 表示电路的上两个输入为 11。假设电路开始处于初始状态为 S_0 。第一次输入 1 时，由状态 S_0 转入状态 S_1 ，并输出 0；若继续输入 1，由状态 S_1 转入状态 S_2 ，并输出 0；此后若继续输入 1，电路仍停留在状态 S_2 ，并输出 0。在状态 S_2 后若输入 0，回到初始状态 S_0 ，并输出 1；而在其他的状态下输入 0 都会回到 S_0 ，并输出 0。

由此画出状态图：



状态图



二进制状态图

选用 2 个 T 触发器，分别用 FF₀、FF₁ 表示。触发器的状态及输出卡诺图如下：

$Q_1^n Q_0^n$		X			
		00	01	11	10
X	0	0	0	×	1
	1	0	0	1	0

Z 的卡诺图

$Q_1^n Q_0^n$		X			
		00	01	11	10
X	0	1	0	×	0
	1	1	0	0	1

(a) Q_0^{n+1} 的卡诺图

$$Z^n = Q_1^n Q_0^n + \overline{X^n} Q_1^n$$

$$Q_0^{n+1} = \overline{Q_0^n} \cdot \overline{Q_1^n} + X^n \overline{Q_0^n} + \overline{X^n} Q_1^n Q_0^n$$

$Q_1^n Q_0^n$		00	01	11	10
		0	1	\times	0
X	0	0	1	\times	0
	1	0	1	0	1

(b) Q_1^{n+1} 的卡诺图

$$Q_1^{n+1} = Q_0^n \overline{Q_1^n} + X^n \overline{Q_0^n} Q_1^n$$

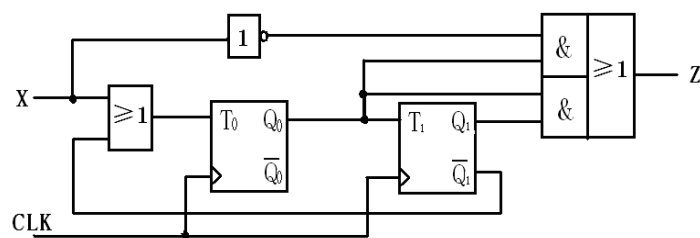
与 T 触发器特征方程比较得：

$$T_1^{n+1} = Q_0^n + \overline{X^n} Q_0^n = Q_0^n$$

$$T_0^{n+1} = X^n + \overline{Q_1^n} + X^n \overline{Q_1^n} = X^n + \overline{Q_1^n}$$

$$Z^n = Q_1^n Q_0^n + \overline{X^n} Q_1^n$$

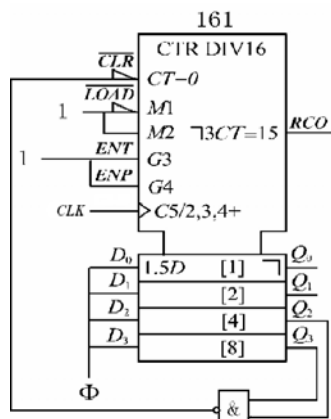
连线电路图如答案图 6-19。



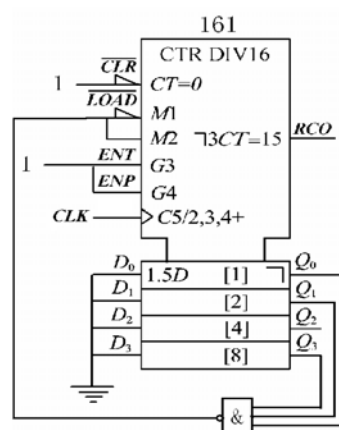
答案图 6-19

6.12 试用 74LS161 分别用异步清零法和同步置数法实现模 12 加法计数器。

解：异步清零法和同步置数法如答案图 6-20



(a) 异步清零法



(b) 同步置数法

答案图 6-20

6.13 试用 74LS161 和 74LS152 等器件设计一个数字序列产生器，它可以周期地产生如下序列号：

(6ED)_H。

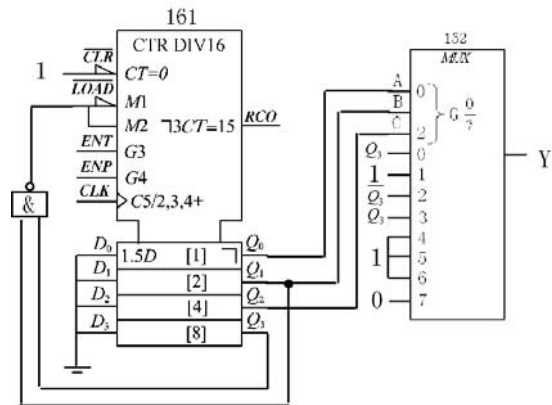
解：要产生 011011101101 的序列，使用 74LS161 构成模 12 的计数器，然后使用 $Q_2 Q_1 Q_0$ 控制 8-1 数据选择器 74LS152，当 $Q_3 Q_2 Q_1 Q_0$ 由 0 至 7 时， D_0 至 D_7 依次为 01101110，而 $Q_3 Q_2 Q_1 Q_0$ 由 8 至 11 时， D_0 至 D_3 依次为 1101，观察可使

$$D_3 = Q_3, D_0 = Q_3, D_1 = 1, D_2 = \overline{Q_3}, D_4 = D_5 = D_6 = 1, D_7 = 0。$$

电路如答案图 6-21。

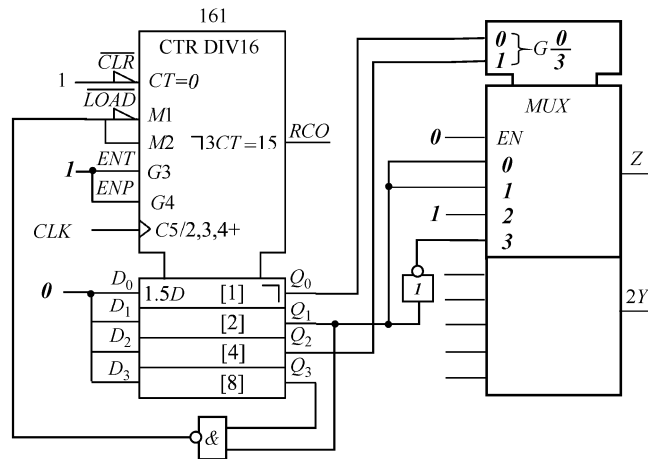
答案表 6-6

	C	B	A		
	Q_3	Q_2	Q_1	Q_0	Y
0	0	0	0	0	0
0	0	0	0	1	1
0	0	0	1	0	1
0	0	0	1	1	0
0	0	1	0	0	1
0	0	1	0	1	1
0	0	1	1	0	1
0	0	1	1	1	0
1	0	0	0	0	1
1	0	0	0	1	1
1	0	0	1	0	0
1	0	0	1	1	1



答案图 6-21

6.14 请列出如题图 6.14 所示的状态迁移关系，并写出输出 Z 的序列。



题图 6.14

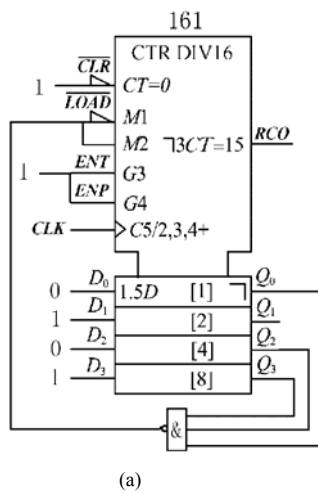
解：(1) 状态迁移表如下表所示：

答案表 6-7

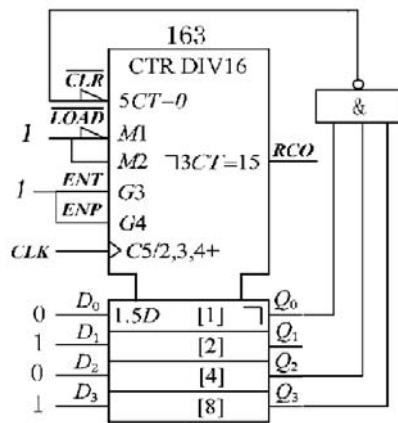
A ₁ A ₀				Z
Q _D	Q _C	Q _B	Q _A	
0	0	0	0	D ₀ =Q _B =0
0	0	0	1	D ₁ =Q _B =0
0	0	1	0	D ₀ =Q _B =1
0	0	1	1	D ₁ =Q _B =1
0	1	0	0	D ₂ =1
0	1	0	1	D ₃ = $\overline{Q_B}$ =1
0	1	1	0	D ₂ =1
LD = $\overline{Q_B Q_C}$ = 0				

(2)其输出 Z 的序列为 0011111。

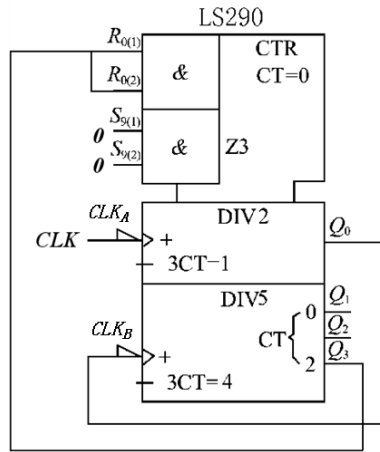
6.15 分析如题图 6.15 所示的各芯片功能，分别画出状态图。



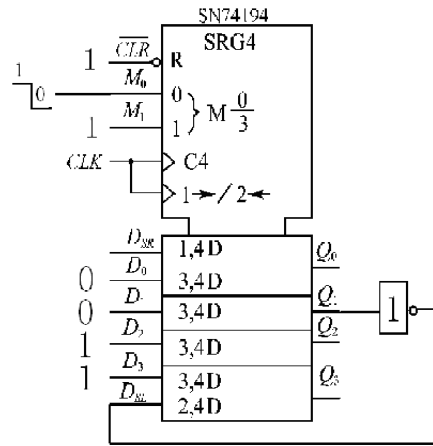
(a)



(b)



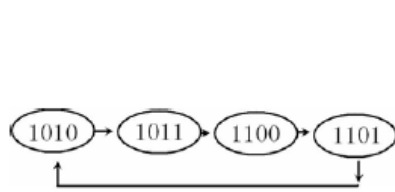
(c)



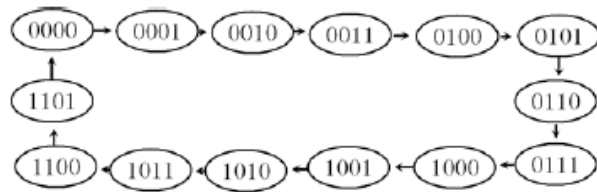
(d)

题图 6.15

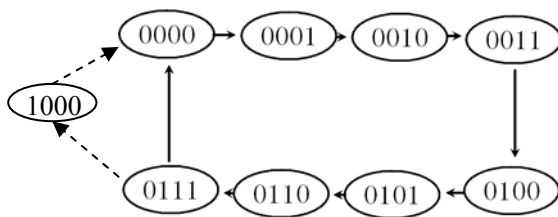
解:



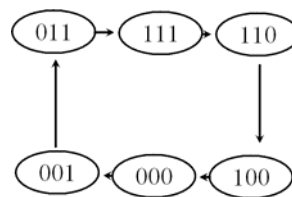
(a) 模 4



(b) 模 14



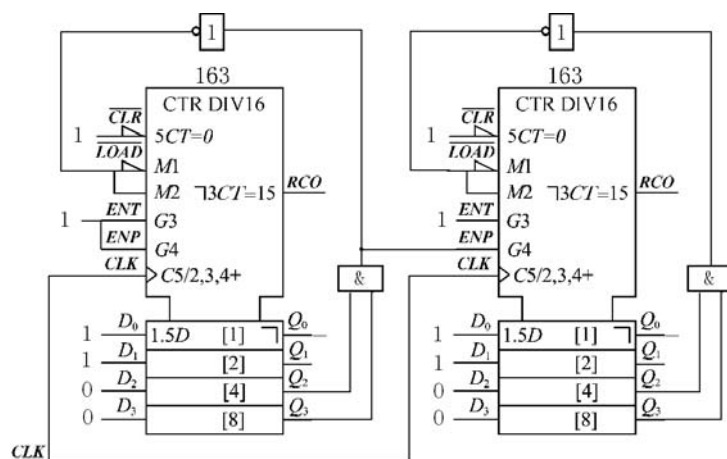
(c) 模 8



(d) 模 6

答案图 6-22

6.16 分析题图 6.16 所示电路的功能。

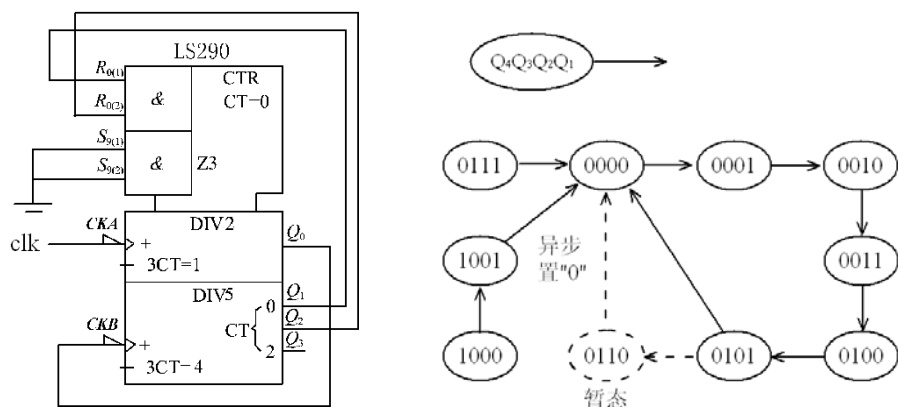


题图 6.16

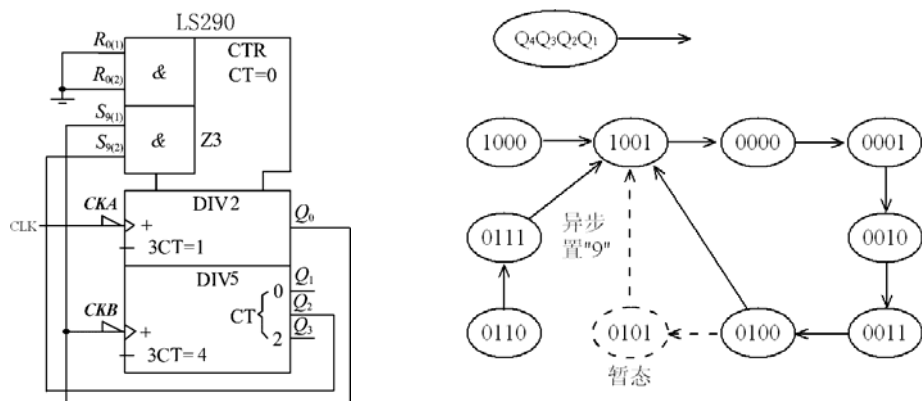
解：左右两芯片均为余三码模 10 加法器，由 0011 增至 1100，然后返回 0011，依次循环。每次左侧芯片增至 1100 时，右侧边芯片加 1。由此可知，电路为两位余三码十进制加法计数器，且左侧芯片为低位，右侧芯片为高位。

6.17 请用 74LS290 接成六进制和九进制计数器。不用其他元件。

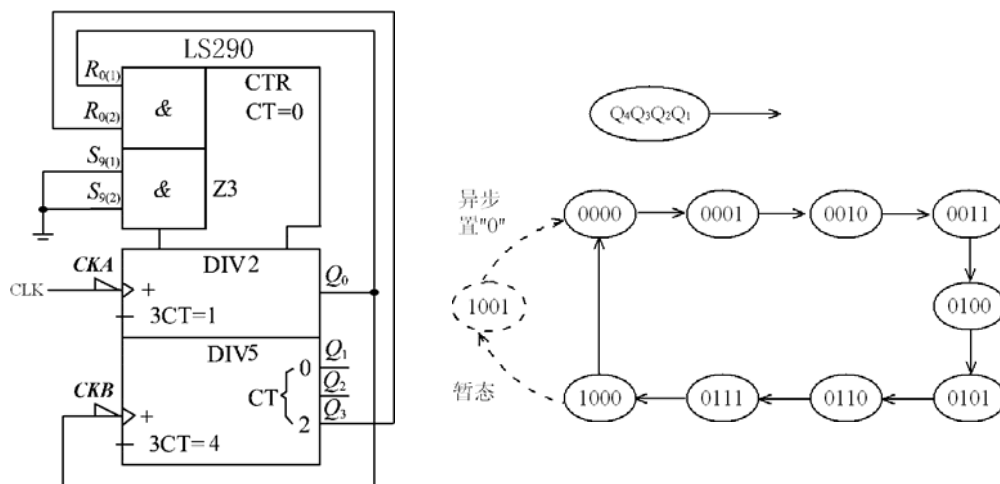
解：见答案题图 6-23，6-24，6-25



答案图 6-23 采用异步制零法构成六进制计数器的逻辑图和状态图

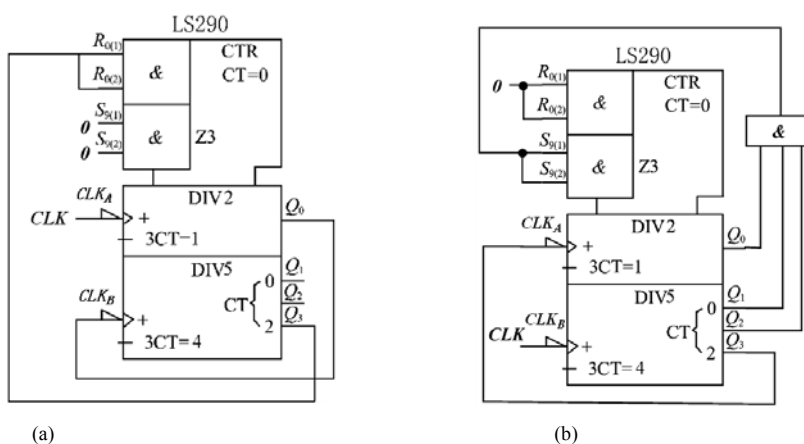


答案图 6-24 采用异步制 9 法构成六进制计数器的逻辑图和状态图



答案图 6-25 采用复位法构成九进制计数器的逻辑图和状态图

6.18 74290 组成的电路如题图 6.18 所示，请列出状态迁移关系，并指出其功能。



题图 6.18

解：

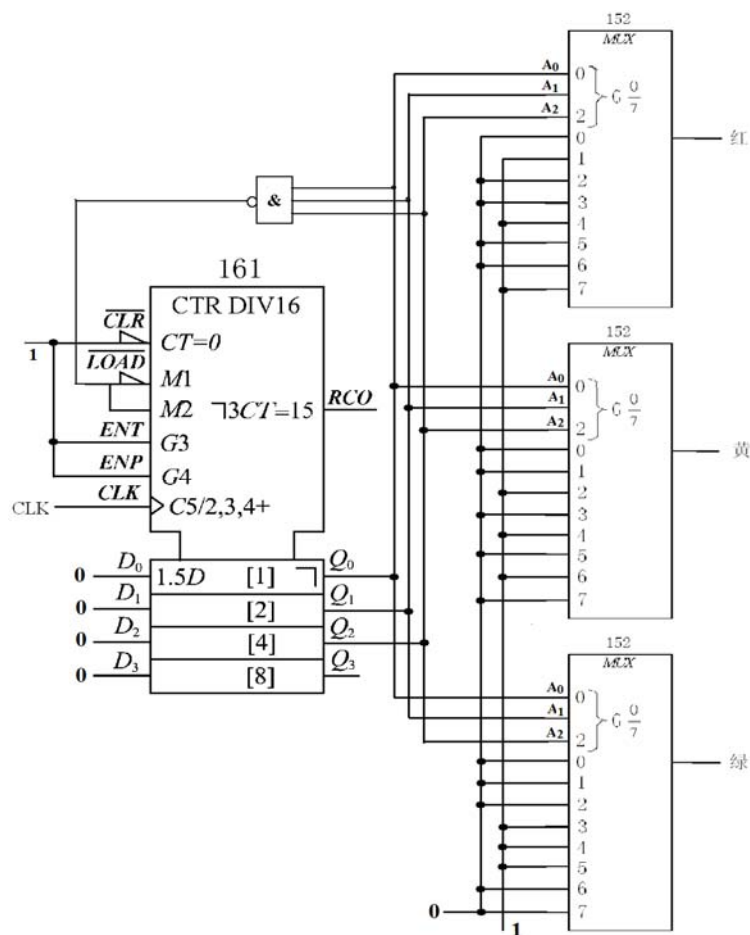
答案表 6-8

Q ₃	Q ₂	Q ₁	Q ₀
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1

答案表 6-9

Q ₀	Q ₃	Q ₂	Q ₁
1	0	0	1
1	0	1	0

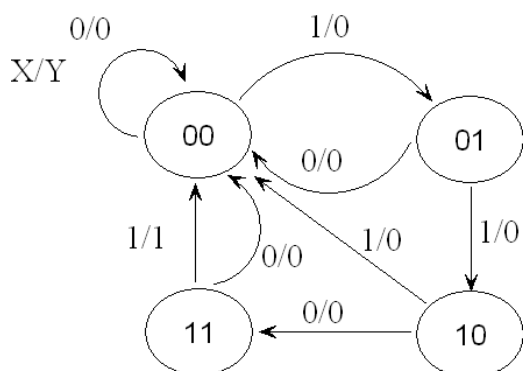
解：用 74161 构成 M-8 计数器与 3 个 74151 组成序列信号发生器，分别给出红黄绿各自序列。连接电路如答案图 6-27 所示：



答案图 6-27

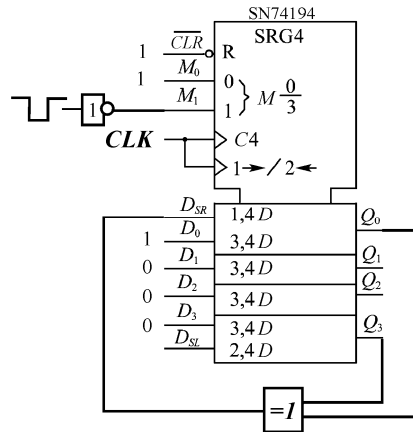
6.22 同步时序电路有一个输入、一个输出，输入是随机二进制序列，要求在检测到输入是 1101 时，输出为 1，然后重新开始检测。在其他状态下，输出都为 0。画出此时序电路的状态表，并化简。

解：设 S_0 为初始状态（代码 00）， S_1 为收到一个 1 的状态（01）， S_2 为收到两个 1 的状态（10）， S_3 为收到一个 110 的状态（11）；外输入 $X=1$ 为收到 1， $X=0$ 为收到 0；输出 $Y=1$ ，表示检出 1101。状态图如图答案图 6-28 所示，已经是最简式；状态表如答案表 6-10。



$Q_1^{n+1} Q_0^{n+1} / Y$		X	
$Q_1^n Q_0^n$		0	1
0	0	00/0	01/0
0	1	00/0	10/0
1	0	11/0	00/0
1	1	00/0	00/1

6.23 74LS194 电路如题图 6.23 所示，请列出状态迁移关系。



题图 6.23

解：由图可知，移位寄存器 74194 先并行置数，使 $Q_0Q_1Q_2Q_3$ 为 1000，然后将模式设置为右移串入，具体是： $D_{SR} \rightarrow Q_0 \rightarrow Q_1 \rightarrow Q_2 \rightarrow Q_3$ ， $D_{SR} = Q_0 \oplus Q_3$ 。状态迁移表如答案表 6-11 所示。

答案表 6-11 例题 6-23 状态迁移表

$S_R = Q_0 \oplus Q_3$	Q_0	Q_1	Q_2	Q_3
1	1	0	0	0
1	1	1	0	0
1	1	1	1	0
0	1	1	1	1
1	0	1	1	1
0	1	0	1	1
1	0	1	0	1
1	1	0	1	0
0	1	1	0	1
0	0	1	1	0
1	0	0	1	1
0	1	0	0	1
0	0	1	0	0
0	0	0	1	0
1	0	0	0	1

6.24 用 74194 设计一个移位型“00011101”周期序列产生器。

解：因为 $N=8$ ，故取 $n \geq 3$ 。确定移位寄存器的 8 个状态：000, 001, 011, 111, 110, 101, 010, 100，没有重复出现的状态，所以取 $n=3$ 。可以选用左移方式。仅使用 74194 的 $Q_1Q_2Q_3$ 。具体是： $D_{SL} \rightarrow Q_3 \rightarrow Q_2 \rightarrow Q_1$ ，反馈函数 $F = D_{SL}$ 。可以列出反馈函数表如下。

Q_1	Q_2	Q_3	F
-------	-------	-------	---

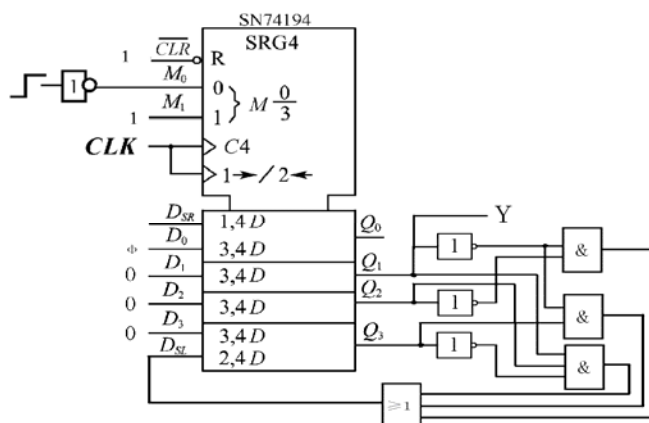
0	0	0	1
0	0	1	1
0	1	1	1
1	1	1	0
1	1	0	1
1	0	1	0
0	1	0	0
1	0	0	0

$Q_1 \backslash Q_2$	00	01	11	10
0	1	0	1	0
1	1	1	0	0

F的卡诺图

将 F 填入卡诺图：得到 $F = \overline{Q_1}\overline{Q_2} + \overline{Q_1}Q_3 + Q_1Q_2\overline{Q_3}$

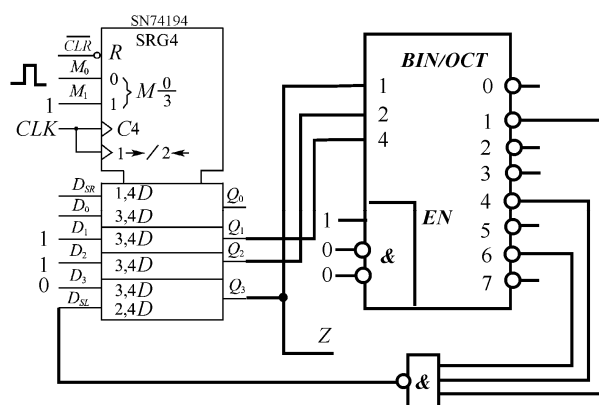
电路如答案图 6-29.



答案图 6-29

6.25 由移位寄存器 74LS194 和 3 线-8 线译码器组成的时序电路如题图 6.25 所示，分析该电路。

- (1) 列出该时序电路的状态转换表（设起始状态为 110）；
- (2) 列出该电路输出端产生什么序列。



题图 6.25

解：(1) 在 CLK 的脉冲下，移位寄存器 74LS194 进行左移操作，得：

$$D_{SL} = \overline{Y_1}\overline{Y_4}\overline{Y_6} = Y_1 + Y_4 + Y_6 = \overline{A_2}\overline{A_1}A_0 + A_2\overline{A_1}\overline{A_0} + A_2A_1\overline{A_0}$$

将 $A_2 = Q_1$, $A_1 = Q_2$, $A_0 = Q_3$ 带入上式得到 $D_{SL} = \overline{Q_1}\overline{Q_2}Q_3 + Q_1\overline{Q_2}\overline{Q_3} + Q_1Q_2\overline{Q_3}$,

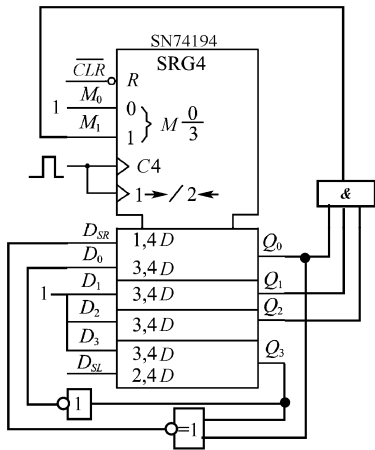
假设起始状态是 110，则根据上式列出电路的状态转移表如题表 6-12 所示，

题表 6-12 例题 6-25 电路状态转移表

CLK 顺序	$Q_1Q_2Q_3$	D_{SL}
0	1 1 0	1
1	1 0 1	0
2	0 1 0	0
3	1 0 0	1
4	0 0 1	1
5	0 1 1	0
6	1 1 0	1

(2) 由状态表可知该电路输出端 $Z=Q_3$ 产生的序列为“010011”。

6.26 如题图 6.26 所示，设 74LS194 的输出状态为 $Q_0Q_1Q_2Q_3=1111$ ，请列出在时钟 CLK 下的 M_1 和 $Q_0Q_1Q_2Q_3$ 的状态迁移表。



题图 6.26

解：该电路为 15 分频电路，0000 自成循环，故无自启动能力。

答案表 6-13 例题 6-26 状态迁移表

$D_{SR} = \overline{Q_0} \oplus Q_3$	Q_0	Q_1	Q_2	Q_3	$M_1 = Q_0Q_1Q_2$	$M_0 = 1$	操作
1	1	1	1	1	1	1	预置
0	0	1	1	1	0	1	右移
1	1	0	1	1	0	1	右移
1	0	1	0	1	0	1	右移
1	1	0	1	0	0	1	右移
0	1	1	0	1	0	1	右移
0	0	1	1	0	0	1	右移
1	0	0	1	1	0	1	右移
0	1	0	0	1	0	1	右移
0	0	1	0	0	0	1	右移
0	0	0	1	0	0	1	右移
1	0	0	0	1	0	1	右移
1	1	0	0	0	0	1	右移
1	1	1	0	0	0	1	右移
1	1	1	1	0	1	1	预置