ระบบ IEEE 14-bus แบบผสม SG/GFM/GFL

สมการไดนามิก, Power Flow, Full-State SSSA และ Time-Domain Simulation

รายงานฉบับร่างที่ยึด Source และ Index Traceability

In-house Power-flow Project

18 กรกฎาคม 2569

สถานะเอกสาร: SOURCE-TRACEABLE DESIGN DRAFT

รายงานนี้ใส่เฉพาะสมการและสัญญาที่ตรวจสอบย้อนกลับได้แล้วสำหรับ SG, GFM REGFM_B1, GFL WECC, composite DAE, modal analysis และ TS พร้อมเสนอ nonlinear positive-sequence GFL ที่มี PLL และ current states จริงจาก Yazdani–Iravani, Teodorescu–Liserre–Rodríguez และ Bacha–Munteanu–Bratcu ส่วนโมเดล GFL ใหม่นี้ยังเป็น DESIGN_ONLY และผลเชิงตัวเลข PF/SSSA/TS ยังรอ implementation/verification โดยจะไม่ถูกแต่งขึ้นเพื่อให้รายงานดูสมบูรณ์

บทคัดย่อ

รายงานนี้วางโครงสร้างการวิเคราะห์ระบบ IEEE 14-bus ที่ประกอบด้วยเครื่องกำเนิดซิงโครนัส (SG), อินเวอร์เตอร์ grid-forming แบบ virtual synchronous machine (GFM–VSG) และอินเวอร์เตอร์ grid-following (GFL) โดยใช้สมการ production ชุดเดียวกันสำหรับ การสร้าง equilibrium, การ linearise แบบ full-KCL small-signal stability analysis (SSSA) และการ integrate แบบ time-domain simulation (TS) จุดสำคัญของรายงานคือ ทุกผลลัพธ์ต้องย้อนกลับไปยัง bus, device, local/global state index, สมการ และ source ได้อย่างชัดเจน โมเดล GFM ปัจจุบันคือ REGFM_B1 จำนวน 13 states ส่วนโมเดล GFL production ปัจจุบันคือ WECC REGC_A/REEC_A จำนวน 7 states ซึ่งไม่มี explicit PLL รายงานฉบับนี้จึงแยกอย่างเคร่งครัดระหว่างโมเดล WECC production กับแบบจำลอง PLL-resolved GFL ที่เสนอจากตำรา แบบจำลองใหม่นี้มี ODE, state order, frame, current injection และ equilibrium map ครบในระดับออกแบบ แต่จะไม่กล่าวอ้าง GFL PLL participation หรือผล production จนกว่าจะ implement และผ่าน Phase 4–5

สารบัญ

1 ขอบเขต สถานะ และ Source Discipline 4
1.1 ชุดเอกสารที่ใช้สร้างสมการ GFM/GFL 4

2 คำอธิบายระบบและเส้นทางการคำนวณ 5

3 Index และ Traceability Contract 5
3.1 Bus, device และ algebraic indices 6
3.2 State, input และ modal indices 6

4 Power Flow 6

5 Composite DAE และ Equilibrium 7

6 GFM–VSG: REGFM_B1 จำนวน 13 States 7
6.1 State และ input order 7
6.2 Reference frame และ current injection 7
6.3 PLL, VSG, voltage controller และ filters 8
6.4 State inventory และ source mapping 8

7 GFL ปัจจุบัน: WECC REGC_A/REEC_A จำนวน 7 States 9
7.1 State order และ differential equations 9
7.2 Command, limits และ network current 10

8 PLL-resolved Nonlinear GFL ที่เสนอ 11
8.1 ขอบเขตและเหตุผลของ model order 11
8.2 Frame, base, power และ network injection 12
8.3 Nonlinear SRF–PLL ODE 12
8.4 P/Q-to-current reference และ current-priority limit 12
8.5 Current-controller states, converter voltage และ plant ODE 13
8.6 RMS11 outer loops และ DC-link extension 14
8.7 Equilibrium initialization 14
8.8 สมการเดียวกันใน PF, SSSA และ TS 14

9 Fu [P,Q]–[ω,V] Port Model 15

10 Full-State Small-Signal Stability Analysis 15
10.1 Linearisation และ Schur complement 15
10.2 Raw domain และ physical decision domain 15
10.3 Eigenvectors และ participation factors 16

11 Time-Domain Simulation 16

12 ผลลัพธ์ที่ต้องสร้างหลัง Phase 4–5 17

13 Verification Gates 17

14 สถานะหลักฐานปัจจุบัน 17

15 ข้อจำกัดและงานถัดไป 18

16 สรุป 18

1 ขอบเขต สถานะ และ Source Discipline

หลักการสำคัญคือ production PF, equilibrium, SSSA และ TS ใช้ project-owned base-MATLAB code ไม่ใช้ external nonlinear solver และไม่รับค่าจากโปรแกรมอ้างอิง กลับเข้าสู่ production state สมการหรือพารามิเตอร์ทุกตัวต้องจัดประเภทก่อนดูผล:

ตารางที่ 1: การจำแนกข้อมูลและการตัดสินใจ

ประเภท	ความหมาย
SOURCE_DEFINED	สมการหรือค่าที่ถอดจาก primary source โดยตรง
CASE_DEFINED	ข้อมูลที่ระบุโดย IEEE14/resource configuration หรือ profile ที่ freeze ก่อนรัน
PROJECT_DERIVED	การแปลง base, initialization หรือ algebraic map ที่พิสูจน์จากสมการต้นทาง
NUMERICAL_METHOD	วิธีแก้สมการ, FD step, tolerance, ordering หรือ display convention
ASSUMED_DIAGNOSTIC	สมมติฐานเพื่อวินิจฉัยเท่านั้น ห้ามใช้รองรับ readiness claim

ตารางที่ 2: สถานะส่วนประกอบ ณ source tree ปัจจุบัน

ส่วนประกอบ	สถานะ	ข้อจำกัด
GFM REGFM_B1	13-state production model	มี VSG, PLL, filters และ dynamic angle bounds
GFL WECC REGC_A/REEC_A	7-state production model	ไม่มี explicit PLL state
Modal analysis	standalone consumer ของ A	ไม่แก้ A_{red} หรือ physical quotient construction
PLL-resolved nonlinear GFL	DESIGN_ONLY	source set ปิด core ODE gap; ยังไม่เข้า production routing
ผล PF/SSSA/TS ในรายงานนี้	PENDING IMPLEMENTATION/ VERIFICATION	ต้องสร้างจาก fingerprint เดียวกันหลัง Phase 4–5
Readiness	NOT_READY	ห้ามกล่าวอ้าง PRODUCTION_READY/VALIDATED

1.1 ชุดเอกสารที่ใช้สร้างสมการ GFM/GFL

รายงานไม่ได้รวมสมการจากทุกไฟล์ที่ค้นพบโดยไม่มีการคัดเลือก แต่กำหนดหน้าที่ของ แต่ละ source ก่อนสร้างแบบจำลอง ตาราง 3 คือ source hierarchy ที่ใช้จริง ส่วนบทความเปรียบเทียบ transient, predictive control และ LCL digital-delay ใช้สำหรับอภิปรายผลเท่านั้น ไม่ใช่ผู้กำหนด production ODE

ตารางที่ 3: Source hierarchy สำหรับ dynamic equations

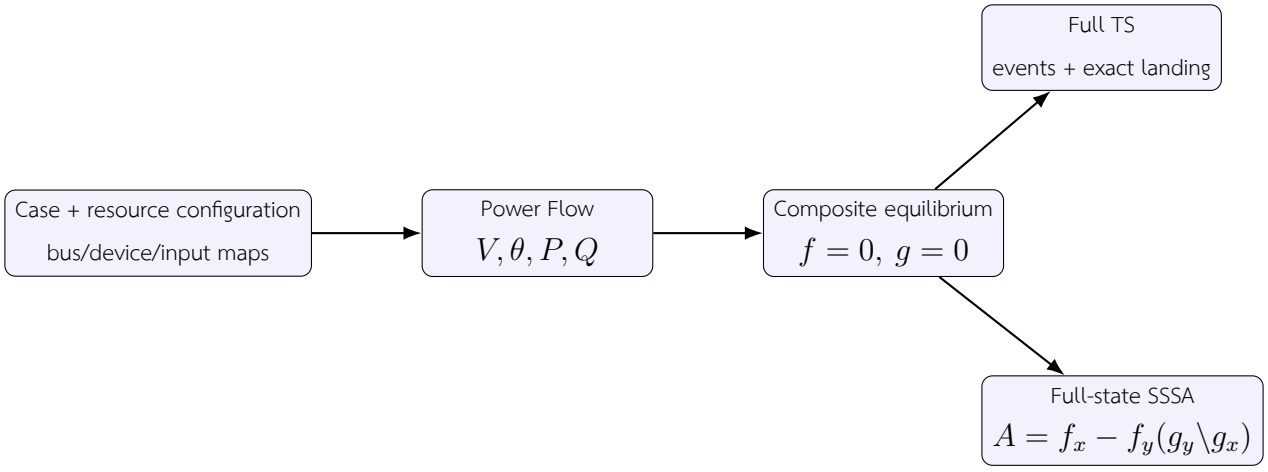
Source	ขอบเขตที่นำมาใช้	สมการ/บทที่เป็นเจ้าของ
Du et al., REGFM_B1	GFM–VSG production	13-state order, VSG swing, voltage loop, PLL, filters, limits และ current interface
Yazdani–Iravani (2010)	nonlinear GFL plant และ controller	dq transform Ch. 4; nonlinear PLL (8.18)–(8.25); P, Q และ current reference (8.39)–(8.44); current plant/PI (8.45)–(8.57)
Teodorescu et al. (2011)	SRF–PLL และ grid-current control	Park transform (8.20)–(8.21), PI–VCO SRF–PLL Fig. 8.11, L-filter state model (9.1)–(9.6), Chs. 9, 10, 12

Source	ขอบเขตที่นำมาใช้	สมการ/บทที่เป็นเจ้าของ
Bacha et al. (2014)	averaged/reduced state-space	dq power (9.1), switched model (9.2), averaged state model (9.3), linearisation (9.4), reduced model (9.5), PI/anti-windup requirement
Alassaf et al. (2023)	explicit-state cross-check	high-order PLL states (25), feed-forward/current-controller/inductor states (26); ไม่ใช้ numerical claims เป็น acceptance oracle
Li et al. (2023)	mixed GFL/GFM SSSA cross-check	modular full-order small-signal blocks VC/CC/LF/PLL; linear domain เท่านั้น
Fu et al. (2024)	port-level diagnostic	linear $[P, Q]$–$[\omega, V]$ transfer model; ไม่ใช่ non-linear TS source
Milano (2010), Mondal et al. (2014)	PF–DAE–SSSA–TS และ modal math	initialization chain, DAE linearisation, time integration, left/right eigenvectors และ participation factors

การประกอบสมการจากสามตำรา GFL เป็น PROJECT_DERIVED เพราะไม่มีเล่มเดียวกำหนด positive-sequence RMS interface, system-base conversion และ project failure semantics ครบพร้อมกัน อย่างไรก็ตาม ODE แกนหลักทุกตัวมีเจ้าของใน source และการแปลงที่เพิ่มขึ้น จะแสดงทีละสมการ ไม่ซ่อนอยู่ใน A matrix ที่แต่งขึ้นเอง

2 คำอธิบายระบบและเส้นทางการคำนวณ

กรณีเป้าหมายคือ MATPOWER IEEE 14-bus บน $S_{base} = 100$ MVA และ $f_{base} = 60$ Hz โดย resource configuration อาจประกอบด้วย SG และ IBR ที่เลือก mode เป็น GFM หรือ GFL การกำหนดจำนวน GFM/GFL เป็น input ของ configuration ไม่ใช่ผลที่ เดาจาก eigenvalue



รูปที่ 1: PF, SSSA และ TS ใช้ equilibrium และ state contract ชุดเดียวกัน

PF และ SSSA เป็น event-free analysis ส่วน fault, fault clear, SG trip, mode transfer และ reclose ปรากฏเฉพาะ Full TS หากต้องการ SSSA ของสภาพหลัง trip ต้องสร้าง static post-trip configuration และหา equilibrium ใหม่ ไม่ใช้ transient sample เป็น equilibrium โดยไม่มี residual gate

3 Index และ Traceability Contract

คำว่า “index” ต้องระบุ index space เสมอ เพื่อไม่ให้ Mode No. ถูกตีความเป็น state index หรือนำ external bus ID ไปใช้เป็นตำแหน่ง array โดยตรง

3.1 Bus, device และ algebraic indices

สำหรับ internal bus position k,

$$y_{V_R}(k) = 2k - 1, \qquad y_{V_I}(k) = 2k, \qquad V_k = y_{2k-1} + jy_{2k}. \tag{1}$$

คู่ KCL rows ใช้ตำแหน่งเดียวกัน แต่ `bus_position` และ `bus_id` ต้องเก็บเป็นคนละ field เพราะ external bus IDs อาจไม่ต่อเนื่อง

ตารางที่ 4: ตัวอย่าง schema ของ resource/device map (ค่าจริงสร้างจาก runtime)

Resource	Device	ID	Bus pos	Bus ID	x_{start}	x_{end}	Type	Mode
–	–	–	–	–	–	–	–	–

3.2 State, input และ modal indices

หนึ่ง state ต้องมีอย่างน้อย local state index, global state index, active-state position และ reduced-state index ใน A หากถูกตัดออกเพราะ inactive, frozen, fixed active bound หรือ gauge quotient ต้องคงอยู่ใน inventory พร้อมเหตุผล

ตารางที่ 5: State inventory schema

Global x	Active pos	A row	Local x	Device	State	Equation/source	Status	Unit
–	–	–	–	–	–	สร้างจาก metadata registry	–	–

สำหรับ SSSA ต้องแยก field ต่อไปนี้ออกจากกัน:

`raw_eigen_index` `display_mode_number`
`conjugate_pair_id` `eigenvalue_index`

การ sort เพื่อแสดงผลไม่มีสิทธิ์เปลี่ยน association ระหว่าง eigenvector กับ state

4 Power Flow

Power flow ใช้ effective bus semantics: REF กำหนด $|V|, \theta$, PV กำหนด $P, |V|$ และ PQ กำหนด P, Q สำหรับ $Y = G + jB$,

$$P_i = |V_i| \sum_{j=1}^{n} |V_j| \left(G_{ij} \cos\theta_{ij} + B_{ij} \sin\theta_{ij}\right), \tag{2}$$

$$Q_i = |V_i| \sum_{j=1}^{n} |V_j| \left(G_{ij} \sin\theta_{ij} - B_{ij} \cos\theta_{ij}\right), \tag{3}$$

โดย $\theta_{ij} = \theta_i - \theta_j$ และ Newton step คือ

$$\begin{bmatrix} H & N \\ M & L \end{bmatrix} \begin{bmatrix} \Delta\theta \\ \Delta|V| \end{bmatrix} = \begin{bmatrix} \Delta P \\ \Delta Q \end{bmatrix}. \tag{4}$$

PF ไม่ได้ integrate dynamic states แต่ให้ operating voltage และ net injection สำหรับ device equilibrium initializer ตาราง final ต้องแสดงทั้ง specified และ solved quantities, bus/device indices, mismatch history และ convergence gate

ตารางที่ 6: PF result table — รอสร้างจาก final operating-point fingerprint

Bus pos	Bus ID	Type	$\lvert V\rvert$	θ	P_{spec}	Q_{spec}	P_{sol}	Q_{sol}	Status
–	–	–	–	–	–	–	–	–	PENDING IMPLEMENTATION/VERIFICATION

5 Composite DAE และ Equilibrium

ระบบ production เขียนในรูป input-driven DAE

$$\dot{x} = f(t, x, y, u, e), \qquad 0 = g(t, x, y, u, e; Y), \tag{5}$$

โดย x คือ concatenated device states, $y = [V_R^T, V_I^T]^T$ ตาม interleaved project ABI, u คือ concatenated named inputs และ e คือ event context KCL ใช้ generator convention

$$S_i = V_i I_i^*, \qquad P_i = \Re(S_i), \quad Q_i = \Im(S_i), \tag{6}$$

โดย $I_i > 0$ หมายถึง current injection จาก device เข้าสู่ network

Equilibrium ต้องผ่านทั้ง

$$\|f_{active}(x_0, y_0, u_0, e_0)\|_\infty \le \varepsilon_f, \qquad \|g(x_0, y_0, u_0, e_0)\|_\infty \le \varepsilon_g. \tag{7}$$

state ที่ frozen ต้องเก็บค่า anchor และไม่ถูกแอบนำเข้า A_{red} ส่วน active bounds ต้องรายงาน regime เป็น interior/upper/lower ก่อน linearisation

6 GFM–VSG: REGFM_B1 จำนวน 13 States

6.1 State และ input order

production state order ที่ freeze แล้วคือ

$$x_{gfm} = \begin{bmatrix} \omega_m & \delta_{IT} & x_w & x_E & \delta_{PLL} & \xi_{PLL} & P_f & I_{d,f} & Q_f & V_f & I_{q,f} & \delta_{IT}^{max} & \delta_{IT}^{min} \end{bmatrix}^T, \tag{8}$$

และ input order คือ $u_{gfm} = [P_{ref}, V_{ref}]^T$ บน system base กำหนด

$$\kappa = \frac{S_{base}}{M_{base}}, \qquad P_{ref,inv} = \kappa P_{ref,sys}. \tag{9}$$

6.2 Reference frame และ current injection

ใช้ PLL angle แปลง network xy ไป device dq:

$$I_d = I_x \cos\delta_{PLL} + I_y \sin\delta_{PLL}, \qquad I_q = -I_x \sin\delta_{PLL} + I_y \cos\delta_{PLL}, \tag{10}$$

$$V_d = V_x \cos\delta_{PLL} + V_y \sin\delta_{PLL}, \qquad V_q = -V_x \sin\delta_{PLL} + V_y \cos\delta_{PLL}. \tag{11}$$

VSM angle และ voltage-behind-impedance interface คือ

$$\delta_{VSM} = \delta_{PLL} + \text{clamp}(\delta_{IT}, \delta_{IT}^{min}, \delta_{IT}^{max}), \tag{12}$$

$$I_{unc} = \frac{E_{VSM} e^{j\delta_{VSM}} - V}{\kappa(R_e + jX_L)}, \tag{13}$$

$$I = \begin{cases} I_{unc}, & |I_{unc}| \le I_{maxF}/\kappa, \\ \dfrac{I_{maxF}}{\kappa} \dfrac{I_{unc}}{|I_{unc}|}, & |I_{unc}| > I_{maxF}/\kappa. \end{cases} \tag{14}$$

6.3 PLL, VSG, voltage controller และ filters

เมื่อ $|V| \geq V_{PLLfrz}$,

$$\dot{\xi}_{PLL} = V_q, \tag{15}$$
$$\dot{\delta}_{PLL} = \omega_0(k_{p,PLL}V_q + k_{i,PLL}\xi_{PLL}), \tag{16}$$

แต่เมื่อ $|V| < V_{PLLfrz}$ derivatives ทั้งสองถูก freeze เป็นศูนย์ VSG equations ภายใต้ frozen flag profile คือ

$$2H\dot{\omega}_m = P_{ref,inv} - P_f - \left(\frac{1}{m_p} + D_1\right)\omega_m - D_2(\omega_m - x_w), \tag{17}$$
$$\dot{x}_w = \omega_D(\omega_m - x_w), \tag{18}$$
$$\dot{\delta}_{IT}^{raw} = \omega_0\omega_m - \dot{\delta}_{PLL}, \tag{19}$$
$$\dot{\delta}_{IT} = \text{conditional_hold}(\delta_{IT}, \dot{\delta}_{IT}^{raw}, \delta_{IT}^{min}, \delta_{IT}^{max}). \tag{20}$$

โดย operator ที่ production ใช้จริงเป็น one-sided conditional integration

$$\text{conditional_hold}(z, r, \ell, h) = \begin{cases} 0, & z \geq h \text{ และ } r > 0, \\ 0, & z \leq \ell \text{ และ } r < 0, \\ r, & \text{กรณีอื่น}, \end{cases} \tag{21}$$

ดังนั้น state ที่ชนขอบยังเคลื่อนกลับเข้าด้านในได้ ไม่ใช่การ freeze สองทิศทาง

Voltage controller และ measurement filters คือ

$$e_V = V_{ref} - V_f, \qquad \dot{x}_E = \begin{cases} 0, & E_{raw} \geq E_{max,iq} \text{ และ } e_V > 0, \\ 0, & E_{raw} \leq E_{min,iq} \text{ และ } e_V < 0, \\ e_V, & \text{กรณีอื่น}, \end{cases} \tag{22}$$

$$E_{raw} = V_{ref} - m_q Q_f + k_{pv}e_V + k_{iv}x_E, \qquad E_{VSM} = \text{clamp}(E_{raw}, E_{min,iq}, E_{max,iq}), \tag{23}$$
$$T_{pf}\dot{P}_f = \kappa P - P_f, \qquad T_{If}\dot{I}_{d,f} = \kappa I_d - I_{d,f}, \tag{24}$$
$$T_{Qf}\dot{Q}_f = \kappa Q - Q_f, \qquad T_{Vf}\dot{V}_f = |V| - V_f, \tag{25}$$
$$T_{If}\dot{I}_{q,f} = \kappa I_q - I_{q,f}. \tag{26}$$

dynamic angle bounds ใช้

$$\dot{\delta}_{IT}^{max} = \text{conditional_hold}(\delta_{IT}^{max}, k_I(I_{d,max}^{SS} - I_{d,f}), 0, \delta_{max}), \tag{27}$$
$$\dot{\delta}_{IT}^{min} = \text{conditional_hold}(\delta_{IT}^{min}, k_I(-K_e I_{d,max}^{SS} - I_{d,f}), -\delta_{max}, 0), \tag{28}$$

เมื่อ $ESFlag = 1$ โดย $\delta_{max} = \sin^{-1}(X_L I_{maxSS})$

6.4 State inventory และ source mapping

ตารางที่ 7: REGFM_B1 13-state order

Local	State	Governing relation	Unit	Source/classification
1	ω_m	VSG swing equation	pu speed deviation	REGFM_B1 Fig.2; SOURCE_TRANSFORMED
2	δ_{IT}	PLL-relative inertial angle with bound hold	rad	Fig.2/Fig.6; PROJECT_DERIVED hold
3	x_w	damping washout	pu	Fig.2; SOURCE_TRANSFORMED
4	x_E	voltage PI integral	pu-s	Fig.3; conditional hold PROJECT_DERIVED
5	δ_{PLL}	PLL angle	rad	Fig.4; SOURCE_TRANSFORMED
6	ξ_{PLL}	PLL integrator	pu-s	Fig.4; SOURCE_TRANSFORMED
7	P_f	active-power filter	pu inverter base	Eq.(1)
8	$I_{d,f}$	active-current filter	pu inverter base	Eq.(2)
9	Q_f	reactive-power filter	pu inverter base	Eq.(3)
10	V_f	voltage-magnitude filter	pu	Eq.(4)
11	$I_{q,f}$	reactive-current filter	pu inverter base	Eq.(5)
12	δ_{IT}^{max}	positive dynamic angle bound	rad	Fig.6; active bound
13	δ_{IT}^{min}	negative dynamic angle bound	rad	Fig.6; active when $ESFlag = 1$

ข้อควรระวังเรื่อง angle identity. สมการ $\dot{\delta}_{VSM} = \omega_0\omega_m$ เป็นจริงเฉพาะ interior unclamped regime เมื่อ δ_{IT} ถูก hold ที่ stationary bound จะได้ $\dot{\delta}_{VSM} = \dot{\delta}_{PLL}$ และเมื่อ bound เคลื่อนที่ต้องวิเคราะห์ tangent ของ active regime นั้น ห้ามใช้ smooth identity เดียวครอบทุก regime

7 GFL ปัจจุบัน: WECC REGC_A/REEC_A จำนวน 7 States

7.1 State order และ differential equations

โมเดล canonical GFL ปัจจุบันมี

$$x_{gfl} = \begin{bmatrix} V_{t,f} & P_f & I_{q,cmd,f} & P_{ord} & V_{lvpl,f} & I_{p,reg} & I_{q,reg} \end{bmatrix}^T, \quad u_{gfl} = \begin{bmatrix} P_{ref} & Q_{ref} \end{bmatrix}^T. \tag{29}$$

ODE production คือ

$$\dot{V}_{t,f} = \frac{|V| - V_{t,f}}{T_{rv}}, \tag{30}$$

$$\dot{P}_f = \frac{\kappa P - P_f}{T_p}, \tag{31}$$

$$\dot{I}_{q,cmd,f} = \frac{I_{q,cmd} - I_{q,cmd,f}}{T_{iq}}, \tag{32}$$

$$\dot{P}_{ord} = \text{rate_limit}\left(\frac{\text{clamp}(\kappa P_{ref}, P_{min}, P_{max}) - P_{ord}}{T_{pord}}, dP_{min}, dP_{max}\right), \tag{33}$$

$$\dot{V}_{lvpl,f} = \frac{|V| - V_{lvpl,f}}{T_{fltr}}, \tag{34}$$

$$\dot{I}_{p,reg} = \min\left(\frac{I_{p,target} - I_{p,reg}}{T_g}, r_{rpwr}\right), \tag{35}$$

$$\dot{I}^{raw}_{q,reg} = \frac{I_{q,cmd,f} - I_{q,reg}}{T_g}, \tag{36}$$

$$\dot{I}_{q,reg} = \begin{cases} \min(\dot{I}^{raw}_{q,reg}, I_{qr,max}), & Q_{ref,inv} > 0, \\ \max(\dot{I}^{raw}_{q,reg}, I_{qr,min}), & Q_{ref,inv} < 0, \\ \dot{I}^{raw}_{q,reg}, & Q_{ref,inv} = 0. \end{cases} \tag{37}$$

และ $\text{rate_limit}(r, r_{min}, r_{max}) = \text{clamp}(r, r_{min}, r_{max})$; ข้อจำกัดเหล่านี้เป็น derivative limits จึงต้อง linearise ด้วย fixed active regime เดียวกับที่ equilibrium/TS ใช้ พร้อม directional reactive-current ramp limit ตามเครื่องหมายของ Q_{ref}

7.2 Command, limits และ network current

กำหนด $V_{div} = \max(V_{t,f}, 0.01)$ ซึ่งเป็น division guard แบบ NUMERICAL_METHOD และ

$$I_{p0} = \frac{P_{ord}}{V_{div}}, \qquad I_{q0} = \frac{\kappa Q_{ref}}{V_{div}} + I_{q,inj}. \tag{38}$$

เมื่อแรงดันอยู่นอก $[V_{dip}, V_{up}]$ จะมี deadband reactive injection

$$I_{q,inj} = \text{clamp}[K_{qv}\,\text{deadband}(V_{ref0} - V_{t,f}), I_{ql1}, I_{qh1}]. \tag{39}$$

สำหรับ $PQFlag = 1$ ใช้ P-priority circular current limit:

$$I_p = \text{clamp}(I_{p0}, 0, I_{max}), \tag{40}$$

$$I_{q,lim} = \sqrt{\max(I^2_{max} - I^2_p, 0)}, \tag{41}$$

$$I_q = \text{clamp}(I_{q0}, -I_{q,lim}, I_{q,lim}). \tag{42}$$

network injection เป็น

$$I = \frac{(I_p - jI_q)e^{j\angle V}}{\kappa}. \tag{43}$$

ตารางที่ 8: WECC GFL 7-state order

Local	State	Meaning	Unit	Source/category
1	$V_{t,f}$	filtered terminal voltage	pu	REEC_A measurement filter
2	P_f	filtered electrical active power	pu inverter base	REEC_A filter
3	$I_{q,cmd,f}$	reactive-current command lag	pu current	REEC_A command state
4	P_{ord}	active-power order/rate state	pu inverter base	REEC_A order state
5	$V_{lvpl,f}$	LVPL voltage filter	pu	REGC_A filter
6	$I_{p,reg}$	active-current regulator state	pu current	REGC_A regulator
7	$I_{q,reg}$	reactive-current regulator state	pu current	REGC_A regulator

ข้อจำกัดที่ต้องเขียนตรงไปตรงมา. โมเดลนี้ไม่มี δ_{PLL}, PLL integrator, frequency-error integration หรือ PLL freeze/reset ดังนั้น “GFL PLL participation” คือ NOT APPLICABLE สำหรับ production model ปัจจุบัน อย่างไรก็ตาม algebraic orientation $e^{j\angle V}$ ยังทำให้ state ทั้งเจ็ดcouple กับ network angle ได้ จึงห้ามสรุปเชิงโครงสร้างว่า eigenvalues ทุกตัว ต้องเป็น real poles

8 PLL-resolved Nonlinear GFL ที่เสนอ

DESIGN_ONLY

ส่วนนี้เป็น source-traceable mathematical design ไม่ใช่ production implementation และไม่เปลี่ยนความหมายของ WECC 7-state model เดิม แบบจำลองใหม่ต้องเป็น opt-in device คนละชื่อและต้องผ่าน equilibrium, Jacobian, SSSA, TS, limiter และ regression gates ก่อนนำผลไปอ้างเป็นหลักฐานทางกายภาพ

8.1 ขอบเขตและเหตุผลของ model order

สำหรับ balanced positive-sequence electromechanical simulation รายงานเลือก **GFL–RMS6** เป็นแกนขั้นต่ำที่มี state จริงทุกตัว:

$$x_{gfl6} = \begin{bmatrix} \delta_{PLL} & \xi_{PLL} & \xi_{id} & \xi_{iq} & i_d & i_q \end{bmatrix}^T . \tag{44}$$

สอง state แรกเป็น SRF–PLL, สอง state ถัดมาเป็น PI current-controller integrators และสอง stateสุดท้ายเป็นกระแสจริงของ L-filter ไม่ใช่ measurement states ที่ตั้งชื่อใหม่ DC source ถือว่า stiff และ P^*, Q^* ถูกแปลงเป็น current reference แบบ algebraic ตาม Teodorescu (8.43)–(8.44) การตัด switching ripple, negative sequence และ LCL resonance ออกเป็น PROJECT_DERIVED positive-sequence RMS reduction ตามกรอบ averaged model ของ Bacha

หากต้องศึกษาพลังงาน DC และ outer power-control dynamics ให้ใช้ **GFL–RMS11**:

$$x_{gfl11} = \begin{bmatrix} \delta_{PLL} & \xi_{PLL} & P_f & Q_f & \xi_P & \xi_Q & \xi_{id} & \xi_{iq} & i_d & i_q & V_{dc} \end{bmatrix}^T . \tag{45}$$

RMS11 เป็น extension ที่ต้องมี case data เพิ่ม จึงไม่ใช้แทน RMS6 โดยปริยาย ส่วน explicit 12-state realization ของ Alassaf et al. ประกอบด้วย PLL realization หก state, feed-forward สอง state, feedback compensator สอง state และกระแส i_d, i_q สอง state ใช้เป็น independent structural cross-check แต่ไม่ถูกเลือกเป็น canonical order เพราะ PLL compensator ลำดับสูงและพารามิเตอร์เป็น study-specific

8.2 Frame, base, power และ network injection

ให้ network phasor $V = V_R + jV_I$ อยู่บน system base และให้ PLL angle เป็นมุมสัมพัทธ์ กับ synchronous network frame โดย $\theta_{PLL} = \omega_b t + \delta_{PLL}$ การแปลงไป PLL–dq frameคือ

$$v_d = V_R \cos \delta_{PLL} + V_I \sin \delta_{PLL}, \tag{46}$$

$$v_q = -V_R \sin \delta_{PLL} + V_I \cos \delta_{PLL}, \tag{47}$$

$$I_{net} = \frac{(i_d + ji_q)e^{j\delta_{PLL}}}{\kappa}, \qquad \kappa = \frac{S_{base}}{M_{base}}. \tag{48}$$

ด้วย generator convention $S = V\overline{I}$ จะได้กำลังบน inverter base

$$P = v_d i_d + v_q i_q, \tag{49}$$

$$Q = v_q i_d - v_d i_q. \tag{50}$$

ดังนั้นเมื่อ PLL lock และ $v_q = 0$ การฉีด reactive power บวกต้องมี $i_q < 0$ เครื่องหมายนี้ต้องถูกทดสอบตรงกับ network KCL ห้ามสลับตามความเคยชินของ load convention

8.3 Nonlinear SRF–PLL ODE

Teodorescu Fig. 8.11 และ Yazdani (8.18)–(8.25) ให้ PI phase detector ที่ regulate $v_q \to 0$ สำหรับ positive-sequence RMS กำหนด

$$e_{PLL} = v_q, \tag{51}$$

$$\dot{\xi}_{PLL} = e_{PLL}, \tag{52}$$

$$\Delta\omega_{PLL} = k_{p,PLL} e_{PLL} + k_{i,PLL} \xi_{PLL}, \tag{53}$$

$$\dot{\delta}_{PLL} = \omega_b \Delta\omega_{PLL}, \tag{54}$$

$$\omega_{PLL} = \omega_b (1 + \Delta\omega_{PLL}). \tag{55}$$

δ_{PLL} เป็น unwrapped integration state; ค่า wrap mod 2π ใช้แสดงผลเท่านั้น และไม่มีสิทธิ์สร้าง discontinuity ใน state หรือ Jacobian ค่า gain ต้องมาจาก case หรือ ออกแบบจาก bandwidth/damping ก่อนดูผล ไม่ยืมค่าจาก GFM REGFM_B1 โดยเงียบ ๆ

เมื่อ $|V| < V_{PLL,min}$ ตำราบอกข้อจำกัดของ PLL แต่ไม่กำหนด positive-sequence LVRT semantics เดียวกัน รายงานจึงกำหนดให้ initialization/transaction *fail closed* จนกว่า low-voltage freeze/recovery profile จะถูกอนุมัติ การ fail closed นี้เป็น project safety semantics ไม่ใช่สมการที่อ้างว่า source กำหนด

8.4 P/Q-to-current reference และ current-priority limit

Teodorescu (8.43)–(8.44) ให้ $i_d^* = P^*/v_d$ และ $i_q^* = -Q^*/v_d$ เมื่อ $v_q = 0$ รูปทั่วไปที่ได้จากการกลับเมทริกซ์ของสมการ (50) คือ

$$D_V = v_d^2 + v_q^2, \tag{56}$$

$$i_{d,raw}^* = \frac{v_d P^* + v_q Q^*}{D_V}, \tag{57}$$

$$i_{q,raw}^* = \frac{v_q P^* - v_d Q^*}{D_V}. \tag{58}$$

การกลับเมทริกซ์นี้เป็น PROJECT_DERIVED และอนุญาตเมื่อ $D_V \geq V_{div,min}^2$ เท่านั้น หากต่ำกว่านั้นต้องเข้าสู่ low-voltage failure/approved ride-through route ห้ามใช้ division floor แล้วกล่าวอ้างว่าเป็นพฤติกรรมทางกายภาพ

สำหรับ P-priority circular current limit:

$$i_d^* = \text{clamp}(i_{d,raw}^*, -I_{max}, I_{max}), \tag{59}$$

$$i_{q,max} = \sqrt{\max(I_{max}^2 - (i_d^*)^2, 0)}, \tag{60}$$

$$i_q^* = \text{clamp}(i_{q,raw}^*, -i_{q,max}, i_{q,max}). \tag{61}$$

Q-priority เป็นคนละ case profile และต้องสลับลำดับอย่างชัดเจน ไม่อนุญาตให้เลือกตามผล

8.5 Current-controller states, converter voltage และ plant ODE

กำหนด $R_t = R + R_{on}$ และ current errors

$$e_d = i_d^* - i_d, \qquad e_q = i_q^* - i_q. \tag{62}$$

PI states และ raw decoupled commands คือ

$$\dot{\xi}_{id} = \mathcal{A}_d(e_d), \qquad u_d = k_{p,i}e_d + k_{i,i}\xi_{id}, \tag{63}$$

$$\dot{\xi}_{iq} = \mathcal{A}_q(e_q), \qquad u_q = k_{p,i}e_q + k_{i,i}\xi_{iq}, \tag{64}$$

$$v_{td}^{raw} = v_d - L\omega_{PLL}i_q + u_d, \tag{65}$$

$$v_{tq}^{raw} = v_q + L\omega_{PLL}i_d + u_q. \tag{66}$$

สมการนี้ตรงกับ decoupling ของ Yazdani (8.49)–(8.52) ก่อนใช้กับ converter ต้องจำกัด modulation vector:

$$\begin{bmatrix} v_{td} \\ v_{tq} \end{bmatrix} = \text{vector_clamp}\left(\begin{bmatrix} v_{td}^{raw} \\ v_{tq}^{raw} \end{bmatrix}, V_{t,max}\right), \qquad V_{t,max} = m_{max}\frac{V_{dc}}{2}. \tag{67}$$

Bacha ระบุว่าต้องมี anti-windup เมื่อ control input ชน limit รายงานใช้ conditional-integration operator

$$\mathcal{A}(e) = \begin{cases} 0, & \text{output saturated และ } e \text{ ผลักออกจาก feasible set,} \\ e, & \text{interior หรือ } e \text{ ผลักกลับเข้า feasible set.} \end{cases} \tag{68}$$

การทดสอบต้องครอบคลุม entry, outward hold, inward release และ opposite-direction recovery

L-filter plant ใช้ nonlinear dq equations ของ Yazdani (8.20)–(8.21):

$$L\dot{i}_d = L\omega_{PLL}i_q - R_t i_d + v_{td} - v_d, \tag{69}$$

$$L\dot{i}_q = -L\omega_{PLL}i_d - R_t i_q + v_{tq} - v_q. \tag{70}$$

เมื่อ voltage command ไม่ saturated การแทน (66) ลงใน (70) ให้ $L\dot{i}_d = -R_t i_d + u_d$ และ $L\dot{i}_q = -R_t i_q + u_q$ แต่ production TS ต้อง integrate สมการเดิมพร้อม actual limited voltage ห้ามใช้รูป decoupled หลัง saturation เพราะจะซ่อน limiter dynamics

ตารางที่ 9: GFL–RMS6 state order และ equation ownership

Local	State	ODE/meaning	Source/classification
1	δ_{PLL}	relative PLL angle, $\dot{\delta}_{PLL} = \omega_b\Delta\omega_{PLL}$	Teodorescu Fig. 8.11; Yazdani (8.22)–(8.25); RMS map PROJECT_DERIVED
2	ξ_{PLL}	PI phase-detector integral	SRF–PLL SOURCE_DEFINED

Local	State	ODE/meaning	Source/classification
3	ξ_{id}	d-current PI integral with anti-windup	Yazdani (8.53); Bacha Ch. 9 AW requirement
4	ξ_{iq}	q-current PI integral with anti-windup	same source family
5	i_d	physical L-filter d-current	Yazdani (8.20), Bacha (9.3)
6	i_q	physical L-filter q-current	Yazdani (8.21), Bacha (9.3)

8.6 RMS11 outer loops และ DC-link extension

สำหรับ state order (45) เพิ่ม

$$T_P\dot{P}_f = P - P_f, \qquad T_Q\dot{Q}_f = Q - Q_f, \tag{71}$$

$$e_P = P^* - P_f, \qquad e_Q = Q^* - Q_f, \tag{72}$$

$$\dot{\xi}_P = \mathcal{A}_P(e_P), \qquad \dot{\xi}_Q = \mathcal{A}_Q(e_Q), \tag{73}$$

$$i^*_{d,raw} = i_{d,ff} + k_{pP}e_P + k_{iP}\xi_P, \tag{74}$$

$$i^*_{q,raw} = i_{q,ff} - k_{pQ}e_Q - k_{iQ}\xi_Q, \tag{75}$$

โดย $(i_{d,ff}, i_{q,ff})$ มาจาก (58) และเครื่องหมายลบใน q-loop มาจาก generator reactive-power convention สมการ DC energy balance คือ

$$C_{dc}V_{dc}\dot{V}_{dc} = P_{dc} - (v_{td}i_d + v_{tq}i_q) - P_{sw,loss}. \tag{76}$$

ค่า $T_P, T_Q, k_{pP}, k_{iP}, k_{pQ}, k_{iQ}, C_{dc}$ และ loss law ต้องเป็น CASE_DEFINED หรือ source-mapped ก่อนใช้ RMS11 หากไม่มี data ให้ใช้ RMS6 และรายงานว่า DC/outer-loop dynamics เป็น NOT_MODELED ห้ามใส่ค่าจำลองเพื่อให้ eigenvalue ดูดี

8.7 Equilibrium initialization

จาก PF solution (V_0, P_0, Q_0) ให้

$$\delta_{PLL,0} = \angle V_0, \qquad v_{q0} = 0, \qquad v_{d0} = |V_0|, \tag{77}$$

$$i_{d0} = \frac{P_0}{v_{d0}}, \qquad i_{q0} = -\frac{Q_0}{v_{d0}}, \tag{78}$$

$$\xi_{PLL,0} = 0, \qquad e_{d0} = 0, \qquad e_{q0} = 0, \tag{79}$$

$$u_{d0} = R_t i_{d0}, \qquad u_{q0} = R_t i_{q0}, \tag{80}$$

$$\xi_{id,0} = \frac{u_{d0}}{k_{i,i}}, \qquad \xi_{iq,0} = \frac{u_{q0}}{k_{i,i}}. \tag{81}$$

ก่อนใช้ต้องแปลง P_0, Q_0 เป็น inverter base ด้วย κ และตรวจย้อนกลับว่า $I_{net,0}$ จาก (48) ให้ $V_0\overline{I}_{net,0}$ ตรง PF injection หาก voltage command ต้องเกิน $V_{t,max}$, current limit bind หรือ residual ใดไม่ finite ให้ equilibrium fail closed ไม่ project state เข้า feasible set แบบเงียบ ๆ

สำหรับ RMS11 เพิ่ม $P_{f0} = P_0, Q_{f0} = Q_0, V_{dc0} = V^*_{dc}, \xi_{P0} = \xi_{Q0} = 0$ เมื่อใช้ feed-forward และต้องมี $P_{dc0} = v_{td0}i_{d0} + v_{tq0}i_{q0} + P_{sw,loss,0}$

8.8 สมการเดียวกันใน PF, SSSA และ TS

PF กำหนด (V_0, P_0, Q_0) แต่ไม่ integrate states; equilibrium ใช้ (55)–(70) และ (81) แก้ $f = 0, g = 0$ พร้อมกัน SSSA differentiate RHS/current injection ชุดเดียวกันใน fixed active regime ส่วน TS integrate ODE ชุดเดียวกันและใช้ atomic transaction เมื่อ mode, limit regime หรือ topology เปลี่ยน ไม่มีการสร้าง A_{GFL} แยกขึ้นมาเพื่อรายงาน

ที่ interior unsaturated equilibrium จำนวน GFL–RMS6 eigenvalues ที่เป็นเจ้าของโดย device เท่ากับ หก และ participation ของ $\delta_{PLL}, \xi_{PLL}, i_d, i_q$ ต้อง trace กลับมายัง ตาราง 9 ได้ หากใช้ RMS11 จำนวน state เพิ่มเป็นสิบเอ็ดตาม (45) โดยไม่มีการลบ pole ที่ดูไม่สวย

9 Fu [P,Q]–[ω,V] Port Model

Fu et al. ใช้สำหรับ low/medium-frequency linear diagnostic โดย GFM เขียนเป็น

$$\widetilde{v}_p = G_b(s)\widetilde{v}_i^* - Z_b(s)\widetilde{S}, \tag{82}$$

และ GFL เขียนเป็น

$$\widetilde{S} = G_a(s)\widetilde{S}^* - Y_a(s)\widetilde{v}_p. \tag{83}$$

PLL closed-loop transfer ใน paper มีรูป

$$G_p(s) = \frac{(k_{p,l}s + k_{i,l})V_0}{s^2 + (k_{p,l}s + k_{i,l})V_0}. \tag{84}$$

realization ของ rational transfer matrix ไม่ unique จึงอาจสร้างได้เฉพาะ PROJECT_DERIVED + LINEAR_DIAGNOSTIC_ONLY และ perturbation states เหล่านั้นห้ามถูก นำไปเรียกว่า nonlinear production states

นอกจากนี้ Fu ใช้ dynamic RL line/load ใน $Y_{line}(s)$ แต่ production composite DAE ใช้ algebraic network ดังนั้น whole-system eigenvalues ของ Fu เป็น REFERENCE_ONLY การเปรียบเทียบเชิงตัวเลขอนุญาตเฉพาะ converter port ที่ operating point, base, frame และ network assumption เหมือนกัน

10 Full-State Small-Signal Stability Analysis

10.1 Linearisation และ Schur complement

ที่ equilibrium (x_0, y_0, u_0, e_0) และ fixed active regime,

$$\begin{bmatrix} \Delta\dot{x} \\ 0 \end{bmatrix} = \begin{bmatrix} f_x & f_y \\ g_x & g_y \end{bmatrix} \begin{bmatrix} \Delta x \\ \Delta y \end{bmatrix}, \qquad \Delta u = 0. \tag{85}$$

หาก g_y nonsingular,

$$\Delta y = -g_y \backslash (g_x \Delta x), \qquad A_{full} = f_x - f_y(g_y \backslash g_x). \tag{86}$$

จากนั้น project เฉพาะ approved active states:

$$A = A_{full}(\mathcal{I}_a, \mathcal{I}_a), \qquad \#\lambda(A) = |\mathcal{I}_a|. \tag{87}$$

ไม่มีการลบ eigenvalue หลังเรียก `eig`

10.2 Raw domain และ physical decision domain

`sssa.A` คือ full active-state modal domain ส่วน `sssa.physical_A` เป็นอีก domain ที่อาจผ่าน fixed-bound tangent elimination และ common-GFM-PLL gauge quotient ทั้งสองตารางต้องแสดงพร้อมกันและห้ามเรียก physical-coordinate participation ว่า original global-state participation จนกว่าจะ lift ผ่าน transformation maps ครบ

10.3 Eigenvectors และ participation factors

ให้

$$AV = V\Lambda, \qquad A^H U = U\Lambda^*, \tag{88}$$

จับคู่ซ้าย/ขวาแบบ deterministic และ normalize $u_i^H v_i = 1$ จะได้ signed participation

$$p_{ki} = \overline{u_{ki}} v_{ki}, \qquad \sum_k p_{ki} \approx 1, \tag{89}$$

ส่วน nonnegative display ranking คือ

$$\rho_{ki} = \frac{|p_{ki}|}{\sum_j |p_{ji}|}. \tag{90}$$

ห้ามเรียก ρ ว่า signed participation หาก repeated/defective cluster ทำให้ individual participation ไม่ unique ต้องรายงาน UNAVAILABLE_ILL_CONDITIONED หรือ subspace-level result แทนการแต่ง dominant state

ตารางที่ 10: FULL STATE EIGENVALUES — schema; ทุก active-state root ต้องปรากฏ

No.	Pair	$\Re\lambda$	$\Im\lambda$	Hz	ζ	Device	Global	Local	State	SG%	GFM%	GFL%
–	–	PENDING IMPLEMENTATION/VERIFICATION		–	–	–	–	–	–	–	–	–

display ใช้รูปแบบสองหลักเชิงวิทยาศาสตร์ เช่น $-7.55\text{e}{-01} + 7.32\text{e}{+00}j$ แต่ stored values ต้องคง machine precision และ Mode No. เป็นเพียง deterministic display number ไม่ใช่ state index

11 Time-Domain Simulation

TS integrate สมการเดียวกับ equilibrium และ SSSA ระหว่าง event transactions สำหรับ implicit trapezoidal,

$$x_{n+1} = x_n + \frac{h}{2}\left[f(t_n, x_n, y_n, u_n, e_n) + f(t_{n+1}, x_{n+1}, y_{n+1}, u_{n+1}, e_{n+1})\right], \tag{91}$$

พร้อม endpoint algebraic constraint

$$g(t_{n+1}, x_{n+1}, y_{n+1}, u_{n+1}, e_{n+1}; Y_{n+1}) = 0. \tag{92}$$

fault on, fault clear, SG trip, GFL/GFM mode transfer และ reclose เป็น atomic transactions มี left/right samples, transaction ID, pre/right KCL norms และ fail-closed rollback การลงจอดที่ event time ต้อง exact ไม่ interpolate ข้าม topology discontinuity

ตารางที่ 11: TS event transaction schema

Event	Tx	Type	Requested t	Actual t	Bus/device	Status/KCL
–	–	–	–	–	–	PENDING IMPLEMENTATION/VERIFICATION

ทุก plot series ต้องมี signal metadata เช่น device ID, bus ID, local/global state index, symbol, unit, absolute/relative reference และ online/mode interval กราฟที่จะสร้างหลัง Phase 5 ได้แก่ absolute frequency, fault-bus voltage, device P/Q, current magnitude เทียบ current limit, VSG/PLL angle และ event markers

12 ผลลัพธ์ที่ต้องสร้างหลัง Phase 4–5

ตารางที่ 12: ผลที่ยังไม่ควรถูกเติมด้วยมือ

ผลลัพธ์	หลักฐานที่ต้องมี	สถานะ
PF	case/config fingerprint, iterations, mismatch, bus/branch tables	PENDING IMPLEMENTATION/VERIFICATION
Equilibrium	active/frozen maps, $\|\|f\|\|_\infty$, full KCL, active bounds	PENDING IMPLEMENTATION/VERIFICATION
Full-state SSSA	A hash/domain, full roots, eigen residuals, participation	PENDING IMPLEMENTATION/VERIFICATION
Physical spectrum	quotient/tangent maps และ lifted participation	PENDING IMPLEMENTATION/VERIFICATION
TS	event schedule, accepted steps, residuals, event logs, signal map	PENDING IMPLEMENTATION/VERIFICATION
Cross-analysis identity	PF/equilibrium fingerprint เดียวกับ SSSA และ TS	PENDING IMPLEMENTATION/VERIFICATION

13 Verification Gates

1. ทุก active-state derivative finite และ equilibrium/KCL residual ต่ำกว่า tolerance ที่ freeze ไว้
2. $A_{full} = f_x - f_y(g_y \backslash g_x)$ และ A ตรงกับ approved active projection
3. eigen residual ซ้าย/ขวา, biorthogonality และ participation-sum gates ผ่าน
4. state inventory cardinality ตรงกับ device states และทุก reduced row มี owner เดียว
5. permutation test รักษา eigenvalue multiset และ aggregate device participation
6. PF, SSSA และ TS ใช้ state/input/base/frame/fingerprint เดียวกัน
7. limit tests ครอบคลุม entry, hold, inward release และ opposite-direction recovery
8. ไม่มี `inv`, `pinv`, external solver หรือ loaded numerical solution ใน production
9. full regression รันหนึ่งครั้งบน final unchanged production tree หลัง Phase 4–5

14 สถานะหลักฐานปัจจุบัน

ตาม canonical handoff ณ commit `7c72b94`, Phases 0A/1/2/3 และ modal/report hardening ถูกส่งมอบแล้ว targeted suites รายงาน 77/77 ผ่าน และ full regression ที่ commit `80568cf` รายงาน 1024 passed, 0 failed, 4 incomplete โดย incomplete ทั้งหมดเป็น external PGAz validation assumptions ข้อมูลนี้เป็น provenance จาก handoff ไม่ใช่การ rerun ใหม่เพื่อสร้างรายงานฉบับนี้ และไม่ใช่หลักฐาน verification ของ GFL–RMS6/RMS11 ที่เสนอในรายงานฉบับนี้

15 ข้อจำกัดและงานถัดไป

1. GFL WECC ปัจจุบันมี dynamic states จริง แต่ไม่มี explicit PLL state
2. Fu model ใช้อธิบาย linear port behavior ได้ แต่ใช้แทน nonlinear PF/TS model ไม่ได้
3. source set ใหม่ปิด core equation gap สำหรับ GFL–RMS6 ในระดับ DESIGN_ONLY แต่ low-voltage recovery, parameter profile และ positive-sequence limiter semantics ยังต้อง freeze ก่อน production mutation
4. Phase 4 ต้องสร้าง GFL–RMS6 ใหม่เป็น opt-in model โดยไม่ mutate WECC semantics
5. Phase 5 จึงเชื่อม model เดียวกันเข้าสู่ equilibrium, SSSA และ TS
6. หลัง final gates ผ่าน scripts ต้องสร้าง tables/figures โดยอัตโนมัติและเติมส่วนผลลัพธ์ ของรายงานนี้โดยไม่พิมพ์ตัวเลขด้วยมือ

16 สรุป

โครงรายงานและสมการที่ตรวจสอบย้อนกลับได้สำหรับ GFM REGFM_B1, GFL WECC, GFL–RMS6/RMS11 ที่เสนอ, PF/equilibrium, full-state SSSA และ TS ถูกจัดวางแล้ว ในระดับเดียวกับรายงาน Padiyar ชุดตำรา Yazdani, Teodorescu และ Bacha ทำให้สามารถ ระบุ state order และ nonlinear ODE ของ PLL-resolved GFL ได้โดยไม่แต่ง A matrix อย่างไรก็ตาม GFL–RMS6/RMS11 ยังเป็น mathematical design ไม่ใช่ production result จนกว่า implementation และ Phase 4–5 gates จะผ่าน จึงยังไม่มีการกล่าวอ้าง numerical GFL PLL mode หรือผล PF/SSSA/TS ของโมเดลใหม่

เอกสารอ้างอิง

[1] Du et al., *Grid-Forming Inverter Model Specification: REGFM_B1*, NREL/TP-5D00-90260, 2024.

[2] WECC, *Specification of the Second Generation Generic Models for Wind Turbine Generators*, 2014, REGC_A and REEC_A sections.

[3] WECC, *Wind Plant Dynamic Modeling Guidelines*, 2014.

[4] Fu et al., "A General [P,Q]–[ω,V] Model of Hybrid GFM/GFL Multi-VSC Systems: Power Oscillation Analysis and Suppression Method," IEEE Journal of Emerging and Selected Topics in Industrial Electronics, 2024.

[5] A. Yazdani and R. Iravani, *Voltage-Sourced Converters in Power Systems: Modeling, Control, and Applications*, Wiley, 2010, Chs. 4 and 8.

[6] R. Teodorescu, M. Liserre, and P. Rodríguez, *Grid Converters for Photovoltaic and Wind Power Systems*, Wiley, 2011, Chs. 8–12.

[7] S. Bacha, I. Munteanu, and A. I. Bratcu, *Power Electronic Converters: Modeling and Control with Case Studies*, Springer, 2014, Chs. 5, 6, and 9.

[8] A. Alassaf et al., "Grid-Following Inverter-Based Resource: Numerical State–Space Modeling," *Sustainability*, vol. 15, 8400, 2023.

[9] Y. Li et al., "Small-signal modelling and stability analysis of grid-following and grid-forming inverters dominated power system," *Global Energy Interconnection*, vol. 6, no. 3, pp. 363–374, 2023.

[10] F. Milano, *Power System Modelling and Scripting*, Springer, 2010.

[11] D. Mondal, A. Chakrabarti, and A. Sengupta, *Power System Small Signal Stability Analysis and Control*, Academic Press, 2014.

[12] Power-flow Project, *IEEE14 IBR Dynamic Equation Contract*, `docs/project/IEEE14_IBR_DYNAMIC_EQUATION_CONTRACT.md`, 2026.