

昆明理工大学《软件工程》2020-2021 学年第一学期期末试卷

题号	一	二	三	四	总分	
得分						
阅卷人					合分人	

一. 选择题（每题 2 分，共计 30 分）

_____。

- 3、在多级存储体系中，“cache—主存”结构的作用是解决_____的问题。
A.主存容量不足 B.主存与辅存速度不匹配 C.辅存与 CPU 速度不匹配 D.主存与 CPU 速度不匹配
- 4、相联存储器是按_____进行寻址的存储器。
A 地址方式 B 堆栈方式 C 内容指定方式 D 地址方式与堆栈方式
- 5、下面描述 RISC 指令系统中基本概念不正确的句子是_____。
A 选取使用频率高的一些简单指令，指令条数少 B 指令长度固定 C 指令格式种类多，寻址方式种类多 D 只有取数/存数指令访问存储器
- 6、以下叙述中正确描述的句子是：_____。
A 同一个 CPU 周期中，可以并行执行的微操作叫相容性微操作 B 同一个 CPU 周期中，不可以并行执行的微操作叫相容性微操作
C 同一个 CPU 周期中，可以并行执行的微操作叫相斥性微操作 D 以上全不正确
- 7、某计算机字长 32 位，其存储容量为 4MB，若按半字编址，它的寻址范围是_____。
A 4MB B 2MB C 2M D 1M
- 8、假定下列字符码中有奇偶校验位，但没有数据错误，采用偶校验的字符码是_____。
A. 11001011 B. 11010110 C. 11000000 D. 11001000
- 9、微程序控制器中，机器指令与微指令的关系是_____。
A. 每一条机器指令由一条微指令来执行
B. 每一条机器指令由一段微指令编写的微程序来解释执行
C. 每一条机器指令组成的程序可由一条微指令来执行 D. 一条微指令由若干条机器指令组成
- 10、在集中式总线仲裁中，_____方式响应时间最快。
A 链式查询 B 计数器定时查询 C 独立请求 D 以上三种相同
- 11、以下四种类型指令中，执行时间最长的是_____。
A. RR 型指令 B. RS 型指令 C. SS 型指令 D. 程序控制指令
- 12、从下列有关存储器的描述中，选择出正确的答案：_____。
A 多体交叉存储主要解决扩充容量问题； B 访问存储器的请求是由 CPU 发出的；
C Cache 与主存统一编址，即主存空间的某一部分属于 Cache； D Cache 的功能全由硬件实现。
- 13、CRT 的分辨率为 1024*1024 像素，像素的颜色数为 256，则刷新存储器的容量为_____。
A.512KB B.1MB C.256KB D.2MB
- 14、中断向量地址是：_____。
A 子程序入口地址 B 中断服务子程序入口地址
C 中断服务子程序入口地址的地址 D 中断返回地址
- 15、周期挪用方式常用于_____方式的输入/输出中。

A. DMA B. 中断 C. 程序传送 D. 通道

二、简答题（每题 5 分，共计 25 分）

- 1、什么是刷新？有哪几种刷新方式？
- 2、何谓操作数的寻址方式？列举五种操作数的寻址方式。
- 3、采用流水线技术的计算机在流水处理过程中，会出现哪三种相关冲突？简述各冲突的主要特征。
- 4、CPU 中包括哪几种寄存器？分别说明其作用。
- 5、主存与 cache 的地址映射有哪几种方式？简述每种方式的特点。

三、计算题（共 15 分）

- 1、（8 分）用补码运算方法求 $x+y=?$ ， $x-y=?$ ，并用双符号位判断结果是否溢出。
(1) $x=0.1011$ $y=0.1100$ (4 分) (2) $x=-0.0110$ $y=0.1001$ (4 分)
- 2、(7 分)CPU 执行一段程序时，cache 完成存取的次数为 5000 次，主存完成存取的次数为 200 次。已知 cache 存取周期为 40ns，主存存取周期为 160ns。求：
(1). Cache 命中率 H 。
(2). Cache/主存系统的访问效率 e 。

四、设计题（30 分）

- 1、(10 分)某机采用微程序控制方式，采用水平型编码控制的微指令格式，后继微指令地址采用断定方式，微指令字长 28 位，共有微命令 31 个，构成 4 个相斥类，各包含 6 个、8 个、14 个和 3 个微命令，控制转移条件共 3 个。试问：
(1). 设计出微指令的具体格式；
(2). 控制存储器的容量应为多少？
- 2、(10 分)有一个 $1024K \times 16$ 位的存储器，由 $128K \times 8$ 位的 DRAM 芯片构成。问：

- (1). 总共需要多少 DRAM 芯片？
- (2). 设计此存储体组成框图。
- (3). 采用异步刷新方式，如单元刷新间隔不超过 8ms，则刷新信号周期为多少？

3、（10 分）图 B12.1 所示为双总线结构机器的数据通路。IR 为指令寄存器，PC 为程序计数器，M 为主存（受读写信号控制），AR 为地址寄存器，DR 为数据缓冲寄存器，ALU 由加、减控制信号决定完成何种操作，控制信号 G 控制的是一个门电路。另外，线上标有符号的表示有控制信号，例如 Y_i 表示 Y 寄存器的输入控制信号， Y_o 为寄存器 Y 的输出控制信号，未标字符的线为直通线，不受控制。

画出存数指令"STA R1, (R2)"的指令周期流程图，其含义是将寄存器 R1 的内容传送至 (R2) 为地址的主存单元中。标出各微操作信号序列。

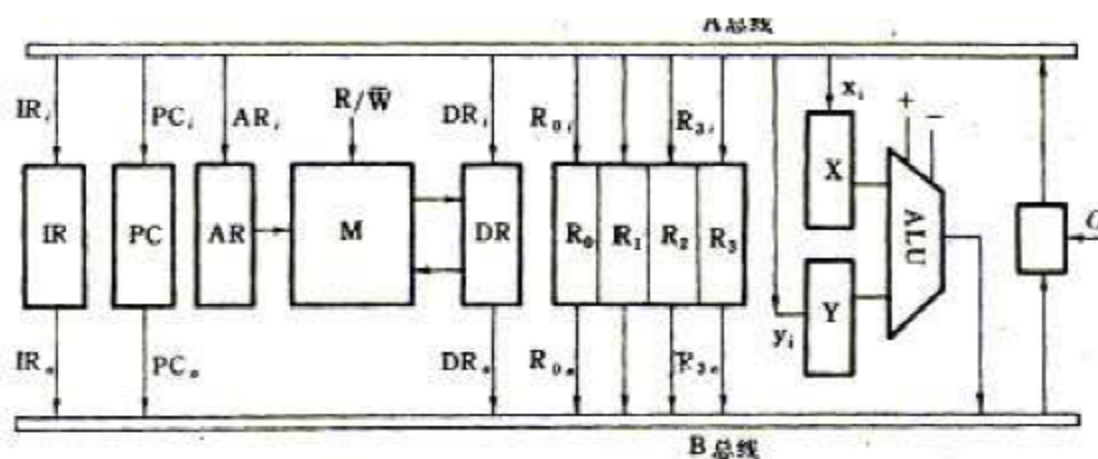


图 B12. 1