

학과		학번		이름	
----	--	----	--	----	--

1. 다음의 두 boolean expression에 대하여 물음에 답하라. [총 15점]

$$(x + y) \cdot (x + z) = x + y \cdot z$$

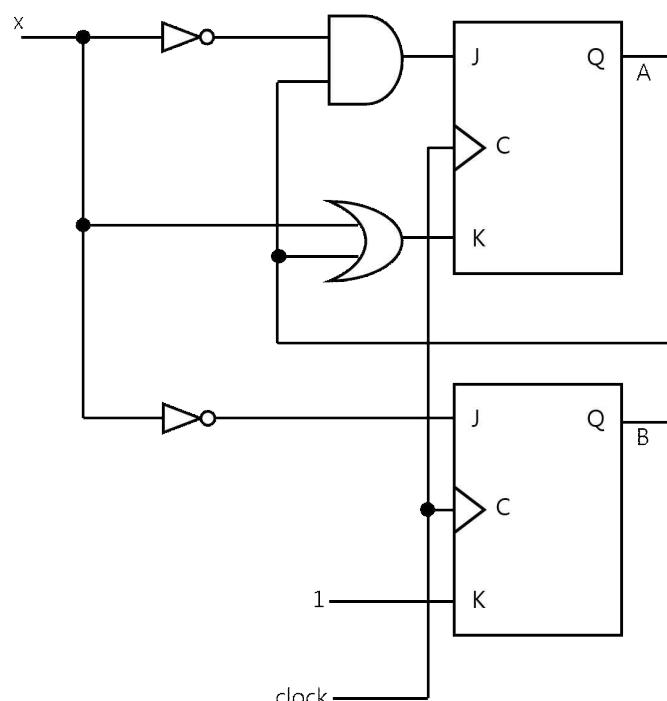
1) 두 식이 동일한 boolean expression임을 truth table를 이용하여 증명하라. [3점]

2) 두 식이 동일한 boolean expression임을 boolean algebra를 이용하여 증명하라. [3점]

3) K-map을 이용하여 좌변 수식으로부터 우변 수식을 도출하라. [3점]

4) 좌변과 같은 수식을 우변과 같은 수식으로 최적화하는 장점을 6가지 제시하라. [각 1점]

2. 아래에 주어진 그림은 두 개의 JK flip-flop A, B와 external input x 를 이용하여 어떠한 동작을 수행하는 회로를 나타낸다. 이 회로가 어떻게 동작하는지를 조사하기 위해 sequential circuit을 설계하는 과정을 거꾸로 따라가 보려고 한다. 물음에 답하여라. [총 20점]



1) 문제에 주어진 회로에서 flip-flop A, B의 입력 값 J , K 를 boolean function 식으로 각각 표현하라. [각 2점]

J_A	
K_A	
J_B	
K_B	

- 2) 1)에서 도출한 boolean function 식을 근거로 하여 아래에 주어진 state transition table의 next state 부분과 flip-flop inputs 부분을 채우시오. [3점]

Present state		Input x	Next state		Flip-flop inputs			
A	B		A	B	J_A	K_A	J_B	K_B
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

- 3) 2)의 table에서 도출한 present state와 next state, x 정보를 참고로 하여 해당 회로의 state diagram을 그리시오. [3점]

- 4) 결론적으로 문제에서 주어진 회로는 어떠한 기능을 수행하는가? $x = 0$ 일 때와 $x = 1$ 일 때 회로가 수행하는 기능을 아래 빈 칸에 작성하시오. [각 3점]

$x = 0$	
$x = 1$	

3. 부동소수점(Floating point) 표현법은 사인부(Sign field), 지수부(Exponent Field), 유효숫자부(Mantissa Field) 세 개의 부분으로 이루어진다. [총 15점]

1) 사인부의 값을 s , 지수부의 값을 e , 유효숫자부의 값을 M 으로 가정하였을 때, 세 변수(s, e, M)를 이용하여 부동소수점 수를 표현하라. 단 지수부의 베이스는 2로 한다. [3점]

2) 각 부분의 크기가 늘어나는 경우, 발생되는 효과를 기술하라. [각 2점]

지수부	
유효숫자부	

3) 0.125와 0.625를 1)의 부동소수점 형태로 표현하라. 단, 유효숫자부는 반드시 정규화(normalization)된 상태이어야 한다. [각 2점]

0.125	
0.625	

4) 유효숫자부의 크기를 8비트라고 하였을 때 표현 가능한 mantissa의 범위를 16진법의 숫자로 표현하라. [2점]

$\leq \text{Mantissa} \leq$

5) 이 표현법으로 나타낼 수 없는 십진수는 무엇인가? [2점]

4. 십진수를 이진수로 표현할 수 있는 방법은 ① signed-magnitude ② 1's complement(1의 보수) ③ 2's complement(2의 보수)등 세 가지가 있다. [총 20점]

- 1) 아래의 표는 부호를 포함하여 3 비트로 표현할 수 있는 수의 경우의 수를 나타낸다. 빈칸을 채우시오. [각 열 1점]

이진표현	signed magnitude	1의 보수	2의 보수
000	0		
001	1		
010	2		
011	3		
100	-0		
101	-1		
110	-2		
111	-3		

- 2) 2의 보수 체계를 사용하여 아래 십진수를 주어진 크기에 따라 16진수로 표현하라. (표현 범위를 벗어나는 경우 X로 표기) [각 1점]

십진수	8비트	12비트
255		
-33		

- 3) 1의 보수가 signed-magnitude보다 나은 점을 두 가지 제시하고, 실제 숫자를 예로 들어 설명하라. [각 1점]

- 4) 2의 보수가 1의 보수보다 나은 점을 두 가지 제시하고, 실제 숫자를 예로 들어 설명하라. [각 1점]

- 5) 3비트 크기의 이진보수 두 수를 덧셈할 수 있는 Carry-Lookahead Adder를 설계할 때, 미리 생성되는 Carry를 두 수 $A:A_2A_1A_0$ 와 $B:B_2B_1B_0$, C_0 를 이용해 표현하라. [각 2점]

C_1	
C_2	
C_3	

- 6) 위 5번의 CLA를 설계할 때, 어떤 종류의 PLD(Programmable Logic Devide)가 가장 효율적일지를 쓰고, 그 이유를 작성하라. [각 2점]

종류	
이유	

5. 4개의 register가 common bus로 연결된 디지털 컴퓨터가 있다. 각 register는 16 bit 크기를 가지며 common bus는 MUX(multiplexer)와 디코더로 구성되어 있다. [총 10점]

- (1) 각 MUX에는 몇 개의 selection input이 필요한가? [2점]
- (2) 어떤 종류의 MUX가 필요한가? (예를 들어, 16×1) [2점]
- (3) Common bus를 구성하기 위해 몇 개의 MUX가 필요한가? [2점]
- (4) 어떤 종류의 디코더가 필요한가? [2점]
- (5) 마이크로프로세서가 생기면서 상대적으로 간단하게 버스시스템을 구성할 수 있다. 이 경우 어떤 방법으로 버스시스템을 만들 수 있는가? [2점]

(1)		(2)		(3)	
(4)		(5)			

6. 오늘날 컴퓨터는 데이터를 전송하는 과정에서 외부의 환경 요인에 의한 오류를 검출하기 위하여 패리티비트를 사용한다. 다음 질문들에 답하라. [총 20점]

1) 3비트 데이터 x_0-x_2 에 대하여 생성되는 odd 패리티 비트 P와 오류를 검출하기 위한 C(=1이면 오류 발생)를 계산하기 위한 수식을 작성하라. [각 2점]

P	
C	

2) 위와 같은 경우, 오류를 검출할 수 있는 확률을 계산하라. 전송 중 비트 하나가 변할 확률은 λ 이다. [2점]

--

3) 1)의 3비트 데이터에 대해 Hamming이 고안한 Error Correction Code를 설계하고자 한다. 이 때 필요한 추가 코드는 최소 3비트(c_0-c_2)이다. 그 이유를 적으시오. [2점]

--

4) 3비트의 추가 Code 생성을 위한 Boolean식을 완성하라. [각 2점]

$c_0 =$	
$c_1 =$	
$c_2 =$	

5) Receiver가 받은 c_0-c_2 와 전달된 x_0-x_2 를 이용하여 다시 계산한 $c_0^* - c_2^*$ 값을 비교하였을 때, 아래의 결과는 어떤 의미인가? [각 2점]

c_0-c_2	$c_0^*-c_2^*$	의미
1,1,0	1,1,0	
0,0,0	0,1,1	
1,1,1	0,0,1	