

학과		학번		이름	
----	--	----	--	----	--

1. Mano의 Basic Computer에서 수행하는 인터럽트 서비스를 스택을 이용하는 방식으로 구현할 때, 다음 물음에 답하여라. 스택에 저장될 위치를 알려주는 값은 스택포인터가 가지고 있다. 스택은 메모리의 4001번지부터 시작되고, 스택 포인터는 메모리 4000번지에 저장된다.[총 20점]

LINE	PROGRAM			LINE	PROGRAM		
1		ORG	0	29		STA	SP
2	TOP,	HEX	0	30		BUN	DSP I
3		SKO		31	MIN	DEC	①
4		BUN	INP	32	INP,	BSA	PRO
5		BUN	OUT	33		ION	
6	PRO,	HEX	0	34		INP	
7		STA	SP I	35		OUT	
8		ISZ	SP	36		STA	CHI
9		CIR		37		IOF	
10		STA	SP I	38		BSA	②
11		ISZ	SP	39		ION	
12		LDA	TOP	40		BUN	TOP I
13		STA	SP I	41	OUT,	BSA	③
14		ISZ	SP	42		ION	
15		BUN	PRO I	43		LDA	CHO
16	EPI,	HEX	0	44		OUT	
17		BSA	DSP	45		IOF	
18		LDA	SP I	46		BSA	EPI
19		STA	TOP	47		ION	
20		BSA	DSP	48		BUN	TOP I
21		LDA	SP I	49	CHI,	HEX	0
22		CIL		50	CHO,	HEX	0
23		BSA	DSP	51		ORG	4000
24		LDA	SP I	52	SP,	DEC	4001
25		BUN	EPI I	53			
26	DSP,	HEX	0	54			
27		LDA	SP	55			
28		ADD	MIN	56			

1) 위 프로그램에서 3번 명령어를 SKI로 바꿀 때 변경되어야 할 두 개의 문장을 쓰시오.[각 1점]

LINE	PROGRAM			LINE	PROGRAM		
4		BUN	INP	5		BUN	OUT

2) 인터럽트서비스 루틴에서 입출력이 수행되기 전에 스택에 저장되는 값 세 가지는 무엇인가?[각 1점]

AC	E	Return Address
----	---	----------------

3) ① ~ ③에 들어갈 값 또는 symbol 이름을 쓰시오.[각 2점]

① : -1	② : EPI	③ : PRO
--------	---------	---------

4) 서브루틴 DSP 대신에 DSZ라는 memory-reference instruction을 사용하려고 한다. DSZ는 ISZ와 반대로 주어진 메모리 주소에 있는 값을 1 감소시킨 다음 그 메모리 주소로 값을 다시 저장하고 감소시킨 값이 0이면 다음 instruction을 skip한다. DSZ명령어를 위한 RTL을 작성하라.[4점]

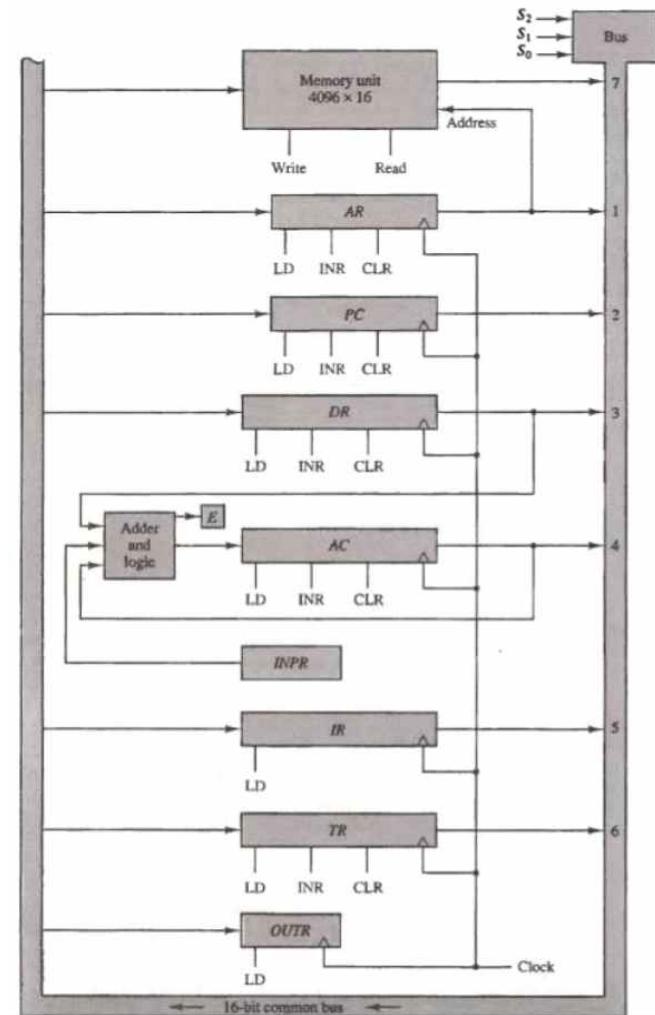
D<sub>6</sub>T<sub>4</sub>: TR ← AC  
D<sub>6</sub>T<sub>5</sub>: DR ← M[AR], AC ← 0  
D<sub>6</sub>T<sub>6</sub>: AC ← complement AC  
D<sub>6</sub>T<sub>7</sub>: AC ← AC + DR  
D<sub>6</sub>T<sub>8</sub>: M[AR] ← AC, if (AC = 0) then (PC ← PC + 1)  
D<sub>6</sub>T<sub>9</sub>: DR ← TR  
D<sub>6</sub>T<sub>10</sub>: AC ← DR, SC ← 0

5) 위 인터럽트서비스 루틴의 경우 인터럽트 사이클에서 복귀주소(Return Address)를 저장하는 장소가 메모리의 0번지로 고정되어 있다. 만약 인터럽트를 처리하는 과정에서 또 다른 인터럽트가 발생할 경우 위 인터럽트서비스 루틴이 이를 처리할 수 있는지 여부를 적고, 이유를 설명하시오.[5점]

처리할 수 있다.

이유 : PRO 서브루틴이 인터럽트 처리 이후 돌아갈 복귀 주소를 스택에 저장하는데, PRO 서브루틴 호출 이후 IEN을 enable하기 때문에, 인터럽트 처리 과정에서 또 다른 인터럽트가 발생하더라도 발생한 인터럽트를 처리하고 다시 이 전의 인터럽트를 처리하는 것이 가능함

2. 아래의 Mano가 설계한 컴퓨터 버스구조와 별도로 첨부된 RTL을 보고 다음 물음에 답하여라.[총 20점]



1) 위 Mano 컴퓨터의 Instruction set의 complete함을 한 예를 이용해 보이고자 한다. 메모리 위치 X, Y에 저장된 두 수에 대해 뺄셈을 수행하는 경우를 예로 들어 설명하고, 이를 마노 어셈블리 언어로 작성하라.[4점]

설명 :	프로그램 :
X, Y에 저장된 두 수에 대해 뺄셈을 수행하는 경우 이를 덧셈과 complement 연산으로 대체하는 것이 가능하다	X, HEX 10 Y, HEX 20 LDA Y CMA INC ADD X

- 2) 레지스터 AR의 제어선(LD, INR, CLR)에 연결될 회로를 위한 Boolean 수식을 RTL의 제어필드를 이용하여 표현하라.[각 2점]

LD	$R' T_0 + R' T_2 + D_7' IT_3$
INR	$D_5 T_4$
CLR	$RT_0$

- 3) BUS의 제어선( $S_0 \sim S_2$ )에 연결될 회로를 위한 Boolean 수식을 RTL의 제어필드를 이용하여 표현하라.[각 2점]

$S_0$	$R' T_1 + R' T_2 + D_7' IT_3 + (D_0 + D_1 + D_2 + D_4 + D_6) T_4 + D_5 T_5 + D_6 T_6$
$S_1$	$T_0 + T_1 + D_7' IT_3 + (D_0 + D_1 + D_2 + D_5 + D_6) T_4 + D_6 T_6$
$S_2$	$T_1 + R' T_2 + D_7' IT_3 + (D_0 + D_1 + D_2 + D_3 + D_6) T_4 + pB_{10}$

- 4) 외부로부터 입력 받은 INPR레지스터의 내용이 AC로 전달되는 방법을 버스구조 그림을 바탕으로 설명하라.[4점]

ALU에 연결된 레지스터는 AC, DR, INPR 세 가지인데,  $pB_{11}$ 값이 1일 때는 오직 INPR레지스터의 값만 ALU를 거쳐 AC로 로드됨

3. 어느 회사에서 신입 사원을 채용하기 위해 지원자들을 대상으로 면접을 보려고 한다. 지원자들은 먼저 1번방에서 면접 주의사항을 듣고, 2번방으로 들어가 면접 문제를 검토한 뒤 3번방에서 면접을 보게 된다. 각 방마다 한 번에 들어갈 수 있는 지원자의 수는 한 명뿐이며, 지원자들은 1번방에서 시작해 3번방까지 이동한 뒤 면접을 마치게 된다. 지원자들은 각 방에서 15분간 머무르며, 한 지원자가 특정 방에서 나와 다음 방으로 이동할 경우 밖에서 대기하고 있던 다음 지원자가 비어있는 방으로 들어가게 된다. 다음 물음에 답하여라.[총 10점]

- 1) 지원자의 수를  $n$ 이라고 가정했을 때 모든 지원자가 면접을 마치는 데 까지 걸리는 시간은 얼마인가?[2점]

$(k+n-1)t_p$ 에서  $k=3$ ,  $t_p=150$ 이므로  $(3+n-1)15 = 15(n+2)$

- 2) 만약 위와 같은 방식으로 면접을 보게 하지 않을 경우, 즉 하나의 방에서 모든 작업을 처리할 경우 모든 지원자가 면접을 마치는 데 까지 걸리는 시간은 얼마가 되는가?[2점]

45n

- 3) 1번에서 계산한 시간은 2번에서 계산한 시간에 비해 얼마만큼의 Speedup을 가지는지를 n에 대한 식으로 구하고, n=60일 때의 값을 계산하시오.[2점]

$$45n/(15(n+2)) = 3n/(n+2)$$

$$n=60\text{일 때 } 180/62 = 2.90$$

- 4) 3번의 식을 이용해 도출될 수 있는 이상적인 최대 Speedup은 얼마인지를 구하고, 그렇게 되기 위해 필요한 가정이 무엇인지 적으시오.[2점]

지원자의 수 n이 무한히 많다고 가정했을 때 Speedup은 3이 된다.

- 5) Speedup이 20이상 되려면 면접을 응시하는 지원자의 수가 최소 몇 명이 되어야 하는가?[2점]

$$n=4\text{일 때 Speedup} 12/6 = 2\text{가 된다}$$

4. 아래 글을 읽고 물음에 답하라.[총 10점]

The process of communication is done by programmed control transfer which is implemented by ①the loop of two instructions in Mano's architecture. ②The computer keeps checking the flag bit, and when it finds it set, it initiates an information transfer. The difference of information flow rate between the computer and that of the input-output devices makes this type of transfer inefficient. To see why this is inefficient, consider a computer that can execute ③one giga instructions per second. Assume that the printer can transfer information at a maximum rate of 30 LPM with 20 characters per line. This means that at the maximum rate, the computer will check the flag ④  times between each transfer. The computer is wasting time while checking the flag instead of doing some other useful processing task.

- 1) ①에 해당하는 출력을 위한 프로그램 모듈을 작성하라.[2점]

COF, SKO  
BUN COF

2) ②에 해당하는 용어를 무엇이라고 하는가? [2점]

Polling

3) ③을 근거로 computer의 instruction cycle time을 계산하라. [2점]

one nano second

4) ④의 빈 칸에 해당하는 값을 계산하되 그 과정을 설명하라. [4점]

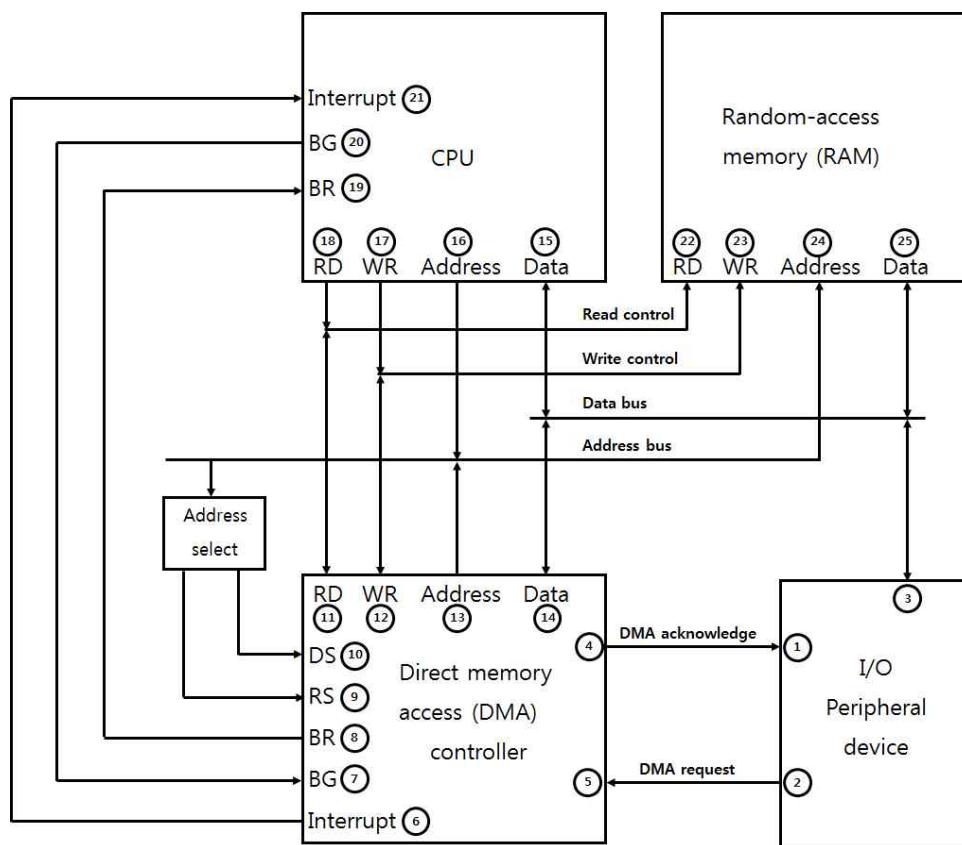
1개 instruction cycle 수행하는데 1ns이고, 1 character 전송하는데  $10^8$  ns임. flag 체크하는데 2 instruction cycle을 소모하므로  $10^8 / 2 = 50,000,000$  번을 검사하게 됨

5. 다음 설명들에 해당하는 용어들을 써라. [각 2점] (단, 틀리면 1점 감점이 있음)

- (1) Two Pass 방식의 Assembler가 First-Pass에서 생성하는 테이블
- (2) 병렬처리의 효율을 높이기 위해 메모리의 여러 위치들을 동시에 접근할 수 있도록 메모리를 분리하여 설계하는 방식
- (3) 파이프라인을 이용해 Floating point 숫자의 덧셈을 연산하는 과정에서 Mantissa로 표현할 수 없는 범위의 숫자가 나오는 경우 이를 조정하는 과정
- (4) 여러 개의 외부 장치들로부터 인터럽트가 동시에 요구될 때, 서비스할 인터럽트를 결정하기 위한 방식 중 우선순위가 높은 순서대로 장치들을 직렬 연결하는 방식
- (5) 산술식을 컴퓨터가 스택을 사용하여 수행(evaluation)하기 쉽도록 표현하는 방식
- (6) RISC 명령어 파이프라인을 이용하여 매 clock cycle마다 하나의 명령어가 수행되도록 하는 것
- (7) delayed branch 방식을 사용할 때 명령어들 사이에 삽입되는 의미 없는 명령어
- (8) 컴퓨터 하드웨어를 프로그램 작성하듯이 설계하기 위하여 사용되는 언어
- (9) 두 장치가 데이터를 주고받고자 할 때, 한 쪽이 일방적으로 기다리는 상황을 방지하기 위하여 서로 연결을 확인하는 방식
- (10) 입출력장치들과 Processor간에 연결을 위하여 각 장치에 고정된 레지스터를 할당하는 방법 대신에 메모리의 일정 공간을 각 장치들의 Buffer공간으로 할당하는 입출력 방식

(1)	Symbol Table	(6)	Single cycle instruction execution
(2)	Memory Interleaving	(7)	no-operation instruction
(3)	Normalization	(8)	Hardware Description Language(RTL)
(4)	Daisy Chaining	(9)	Handshaking
(5)	postfix notation	(10)	memory mapped I/O

6. 아래 그림은 DMA 통신 과정에서 사용되는 컴퓨터 시스템 내 각 장치들의 단자와 단자 간의 신호 흐름을 나타낸 것이다.[총 20점]



위의 시스템의 동작을 나타내기 위한 표현 방식을 다음과 같이 정의한다.

표현	의미	예시
(n)	각 장치 내의 단자 번호를 의미	ex) ⑩
→	단자 간 신호 흐름을 의미	ex) ②→⑤
+	순차적으로 수행되는 두 신호 흐름을 의미	ex) ②→⑤ + ④→①
( ) <sup>a</sup>	신호 흐름의 반복성을 의미	ex) (②→⑤ + ④→①) <sup>3</sup>

가령 CPU에서 Memory로의 Write 동작은 ⑯→⑰ + ⑯→⑲ + ⑯→⑳ 와 같이 나타낼 수 있다.

DMA를 이용하여 I/O 장치의 word 100개를 읽어 메모리의 1000번지부터 저장한다고 했을 때,  
아래 물음에 답하여라.

1) CPU에서 Memory로의 Read 동작을 표현하시오.[3점]

⑩->② + ⑩->④ + ②->⑮

2) DMA 전송을 시작하기 전 CPU가 수행하는 DMA 초기화 과정을 위의 표현 방식을 이용해  
서 나타내고, 각 신호 흐름에서 전송되는 정보를 모두 적으시오. (DS 및 RS 단자와의 통신  
은 고려하지 않아도 됨)[각 2점]

초기화 과정 : ⑯->⑭ + ⑯->⑭ + ⑯->⑭

전송 정보 : starting address(1000), word count(100), transfer mode(write)

3) DMA 초기화 이후 I/O 장치에서 100개 word를 Memory로 전송하기 위해 수행되는 과정을  
위의 표현 방식을 이용해서 나타내시오.[7점]

②->⑤ + ⑧->⑯ + ⑯->⑦ + (⑬->⑭ + ⑫->⑯ + ④->① + ③->⑮)<sup>100</sup>

4) 3번 과정에서 매 word가 전송된 이후 DMA controller가 내부적으로 해야 하는 두 가지 작  
업을 적으시오.[3점]

address register 값을 1 증가시키고 word count register 값을 1 감소시킨다

5) 데이터 전송을 모두 마쳤음을 CPU에게 알리기 위해서 DMA controller가 수행하는 동작을  
위의 표현 방식을 이용해서 나타내시오.[3점]

⑥->⑪