## § 9.1 概述

概

**ASIC**—Application Specific Integrated Circuit

针对特定应用的IC,如DVD播放器芯片

性能高, 功耗低

开发成本高,周期长,风险大

PLD—Programmable Logic Device

器件实现的功能由用户自定义

开发成本低,周期短,设计灵活

#### § 9.1 概述

#### 70年代

PLA (Programmable Logic Array)

可编程的与阵列与可编程的或阵列组成。

规模小、编程烦琐

PAL (Programmable Array Logic)

可编程的与阵列与固定的或阵列组成。

设计灵活,速度快

#### SOPC

System On Programable Chip/片上系统

#### ISP技术(Lattice)

In System Programming/在线可编程技术

#### 80年代

GAL (Generic Array Logic)

通用阵列逻辑

采用输出逻辑宏单元(OLMC),可擦除,使用灵活

FPGA (Field Programmable Gate Array)

现场可编程门阵列

由独立可编程单元组成,单元间灵活组合

密度高、速度快、编程灵活

**CPLD** (Complex Programmable Logic Device)

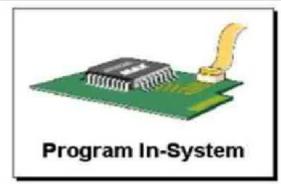
复杂可编程逻辑器件

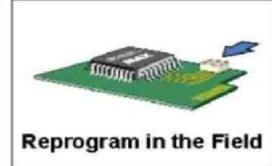
可擦除PLD, 增加内部连线

## § 9.1 概述

SP技术图示





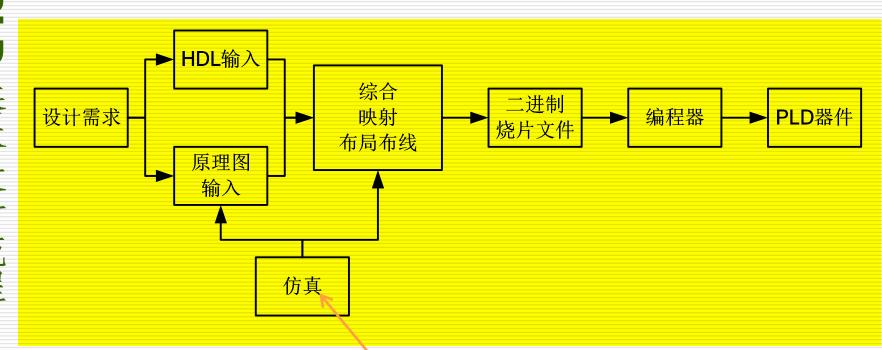


#### § 9.1 概述



#### § 9.1 概述

PLD 基本设计流程



功能仿真:不考虑竞争冒险和门电路延迟,只是验证电路在功能上是否满足要求时序仿真:确定功能正确之后进行时序仿真,验证电路在时序上能不能达到要求

此时考虑竞争冒险和门电路延迟

## § 9.1 概述

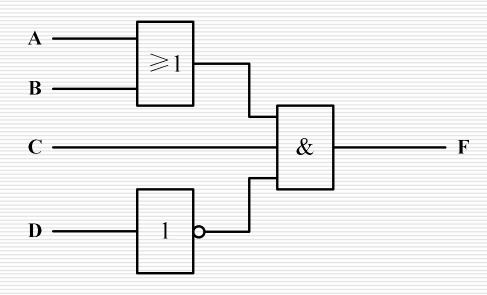
Xilinx: 赛灵思,成立于 1984年,首创了现场可编程逻辑阵列(FPGA)这一创新性的技术,并于1985年首次推出商业化产品。

Altera: 阿尔特拉, 1983年成立, 总部在美国加州, 是专业设计、生产、销售高性能、高密度可编程逻辑器件及相应开发工具的一家公司。

其他: Lattice、Actel等。

#### § 9.2 CPLD器件

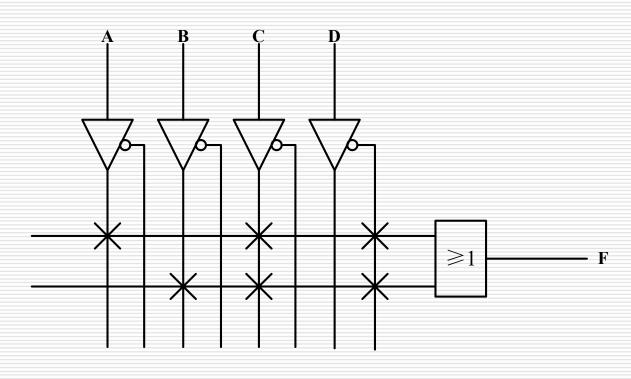
CPLD:基于乘积项技术,Flash工艺或EEPROM工艺的PLD器件,无需外部配置器件



$$F = AC\overline{D} + BC\overline{D}$$

#### § 9.2 CPLD器件

乘积项技术原理



$$F = AC\overline{D} + BC\overline{D}$$

# 主流CPLD器件

## 第9章 可编程逻辑器件的开发与运用

## § 9.2 CPLD器件

Xilinx: CoolRunner-II系列

Altera: Max系列

Max-II系列

Lattice: ispMACH系列 等

# **查找表技术原理**

# 第9章 可编程逻辑器件的开发与运用

#### § 9.3 FPGA器件

FPGA: 基于查找表技术, SRAM工艺的PLD器件, 通常需要外部配置器件

实际逻辑电路		LUT的实现方式		
a b c d	——————————————————————————————————————	地址线 a b c d	16x1 RAM (LUT)	<u> </u>
a,b,c,d 输入	逻辑输出	地址	RAM中存储的内容	
0000	0	0000	0	
0001	0	0001	0	
7777	0		0	
1111	1	1111	1	

#### § 9.3 FPGA器件

#### 基于反熔丝(anti-fuse)工艺的FPGA:

- ·Actel eX系列, SX-A系列, Axcelerator系列等
- •一次性可编程,无需外接配置,上电即可工作
- •保密性最高,可靠性高,抗辐射能力强,功耗低
- •常用于军事及航天场合

#### 基于Flash工艺的FPGA

- •Actel ProASIC plus系列, ProASIC III系列等
- •可重复编程,无需外接配置,上电即可工作
- •保密性高,开发成本较低

#### § 9.3 FPGA器件

Xilinx: Virtex-6/-5/-4/-II Pro系列

Spartan-6/-3E/-3A/-3AN/-3A DSP系列

Altera: Stratix-IV/-III/-II系列

Cyclone/-II/-III系列

Lattice: ECP/-2系列

XP/-2系列

等

## § 9.4 CPLD与FPGA器件比较

集成度:

FPGA高于CPLD;

适用性:

FPGA适用于设计复杂的<mark>时序</mark>逻辑电路;

CPLD适用于设计复杂的组合逻辑电路;

编程方式:

FPGA大部分基于SRAM编程(外存储);

CPLD基于Flash编程;

功耗:

CPLD高于FPGA

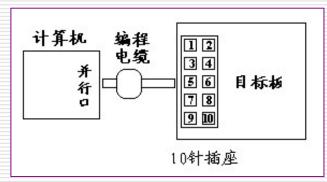
了解

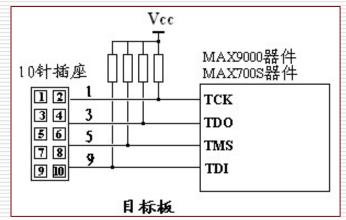
较

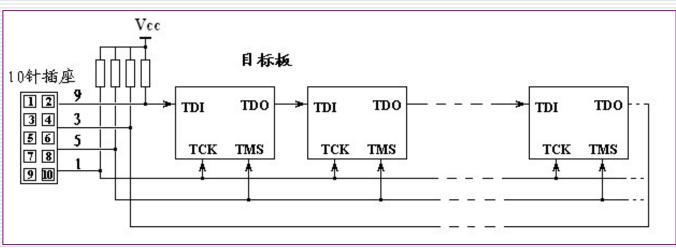
H

## § 9.4 编程硬件结构

#### 器件下载(JTAG接口):







多器件下载

单器件

载

## § 9.4 编程硬件结构

- •JTAG(Joint Test Action Group, 联合测试行动小组)是1985年制定的<mark>检测PCB和IC芯片的一个标准</mark>, 1990年被修改后成为IEEE1149.1标准
- •4线接口: TMS、TCK、TDI、TDO, 分别为模式选择、时钟、数据输入和数据输出线
- •JTAG测试允许多个器件通过JTAG接口串联在一起,形成一个JTAG链,能实现对各个器件分别测试。
- •JTAG接口还常用于实现ISP,对FLASH和FPGA等器件进 行编程

#### § 9.6 PLD开发软件

Xilinx: ISE Design Suite

Altera: Quartus II

Actel: Libero IDE

Lattice: ispLever

对于各厂家的低端器件,通常有免费版本软件可以支持