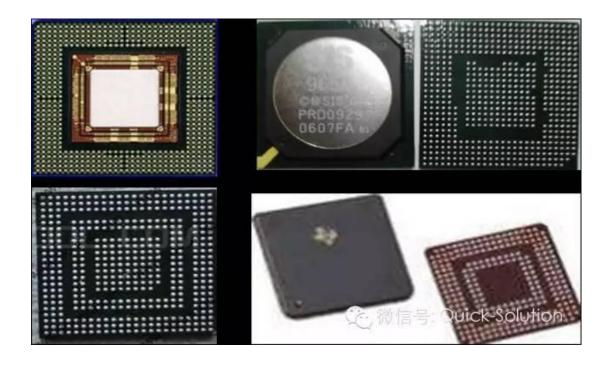
芯片封装的结构与特点

- 芯片封装形式
- 芯片引脚方向识别方法
- 芯片结构和分析方法
- 芯片封装与焊接方法

芯片封装形式



BGA 封装 (Ball Grid Array :球形栅格阵列封装)

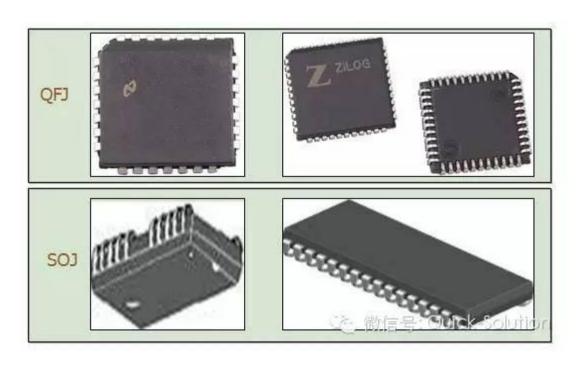


QFP 封装 (Quad Flat Package:四周扁平封装)

QFN (Quad Flat No lead Package:四周偏平无引脚封装)

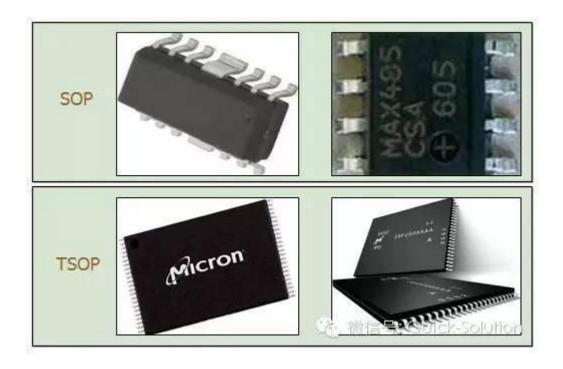


- QFJ 封装(Quad Flat J Leaded Package: 四周扁平 J 形封装)
- SOJ 封装 (Small Outline J leaded Package: 单列小外 J 形引脚封装)



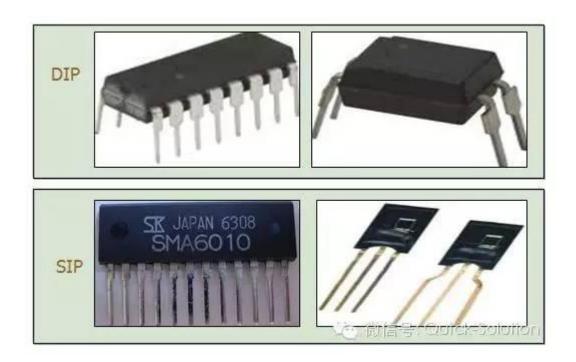
SOP (SOIC) 封装 (Small Outline Package :小外形引脚封装)

TSOP 封装 (Thin Small Outline Package: 薄型外形引脚封装)



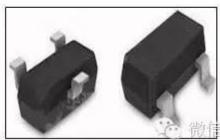
DIP 封装 (Dual Inline Package:双列直插式封装)

SIP 封装 (Single Inline Package: 单列直插式封装)











晶振(有源晶振&无源晶振)



芯片引脚方向识别

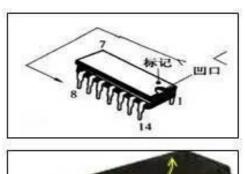
通用规则(BGA 除外):

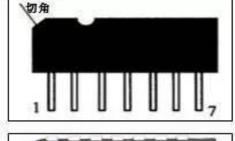
片型号末尾无方向标志 "R": 首引脚标示位置+逆时针方向+正面方向 芯片型号末尾有方向标志 "R": 首引脚标示位置+顺时针方向+正面方向

例如 HAXXXXA, HAXXXXAR, 其电气性能一样, 只是引脚互相相反

首引脚位置识别类型

凹口或斜面切角: 在芯片一端有半圆形、方形缺口或切角

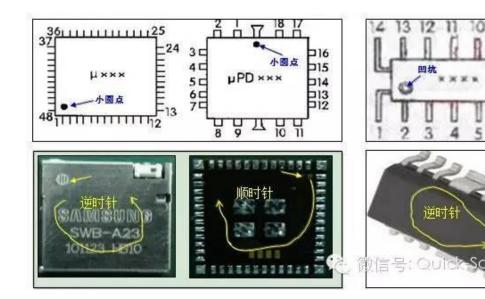




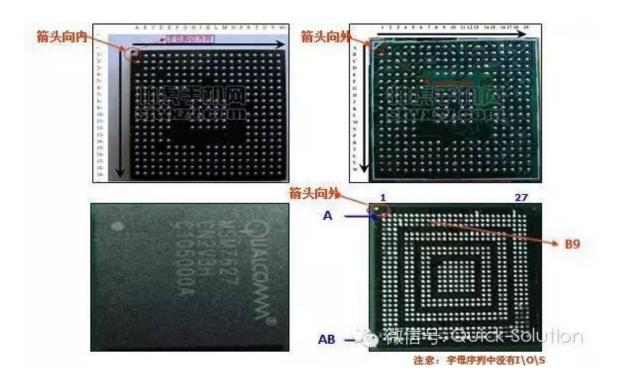




小圆点和凹坑: 在芯片一角有凹坑



色点(BGA): 在芯片底面的颜色标志

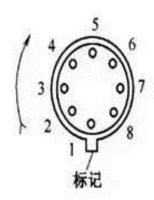


无引脚标示

无方向区分



圆形金属封装,从识别标记开始+顺时针方向



晶体管识别方法

二极管识别方法

- 肉眼识别法(色环、金属探针等)



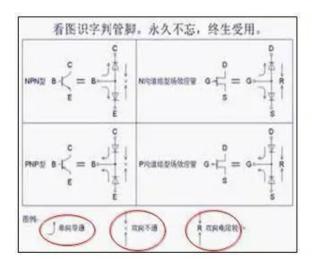


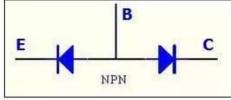
- 电性识别法(正向导通特性:导通电压)

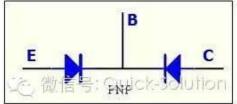


三极管及场效应管识别方法

不同厂家引脚方向表示方法不一样,需依据规格判断 电性判定方法(等效为二极管量测)



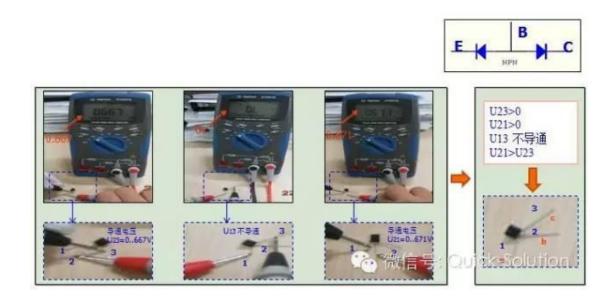




电性判定方法 (等效为二极管量测)

- ⁻ 判定原理: 导通电压(Ube >0, Ubc>0), Uce/Uec/Ueb/Ucb 不导通,且 Ube>Ubc
- 一 判定方法: 将万用表调制二极管档,利用其红色表笔(+),黑色表笔(-)分别量测不同两引脚,利用判定原理确认各引脚

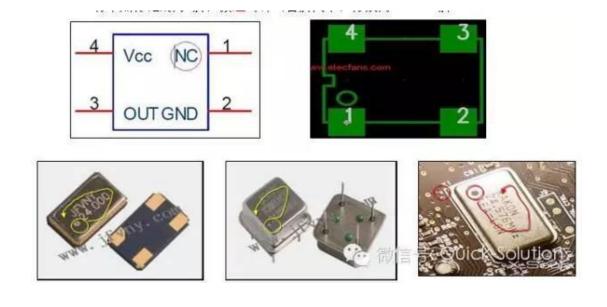
顺序



有源晶振识别方法

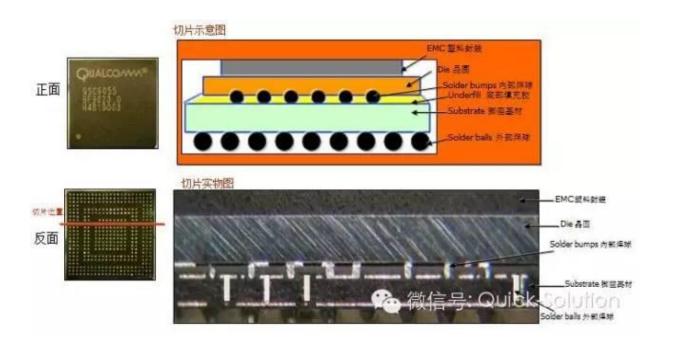
外观识别法

- 有个点标记的为1脚,按逆时针(管脚向下)分别为2、3、4脚

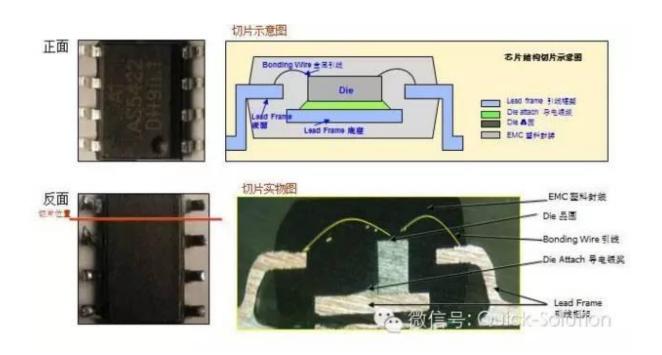


芯片结构和分析方法

芯片内部等效结构 (BGA)

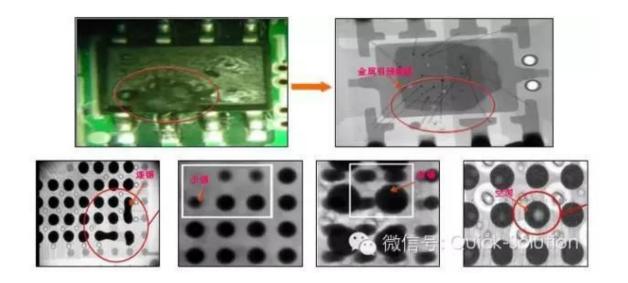


芯片内部等效结构 (SOP)



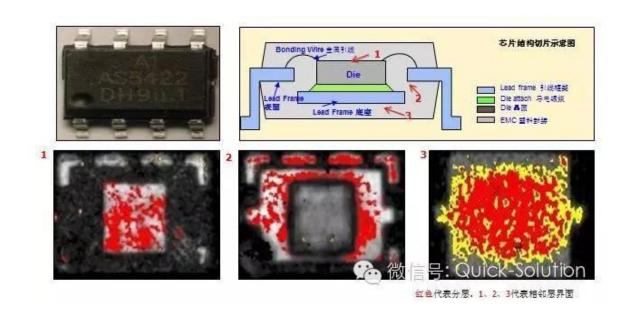
芯片分析方法---X-Ray

利用 X 射线的特殊穿透能力来检测基板内部例如漏焊、连焊、焊点空洞、PCB 内层线路断裂等缺陷。



芯片分析方法---C-SAM

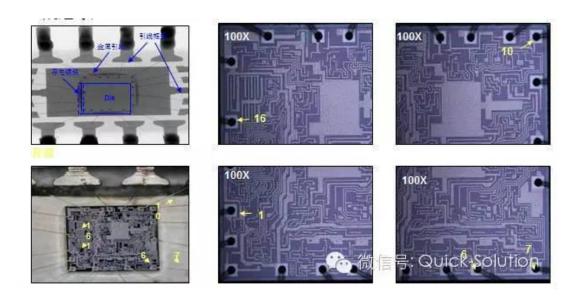
C-SAM:利用超声波在不同声阻材料界面的反射波强度和相位的不同,来发现塑封器件分层、 裂缝和芯片粘接空洞等不良



芯片分析方法---Decap

Decap: 利用浓硫酸/硝酸的强腐蚀性,将 IC 外部的塑封层腐蚀掉,然后在显微镜下放大观察其内部 Die (晶片)表面的缺陷

(Bonding 点异常、EOS 损伤痕迹等)



芯片封装与焊接方法

不同封装对应的焊接方法如下表

	焊接方法	DIP	SOP, TSOP, QFP	SOJ	BGA
部分加热方法	焊烙铁	可用	可用	不可用	不可用
	热风枪	可用	可用	可用	可用
全部加热方法	红外回流	不可用	可用	可用	可用
	对流	不可用	可用	可用	可用
	对流+红外	不可用	可用	可用	可用
	VPS	不可用	可用	可用	可用
	流(波)焊	可用	可用于引脚中 心间距为0.65 毫米二更太	不可用 号: Oulck	不可用 -Solution

本文由苏州捷研芯提供,特此感谢,