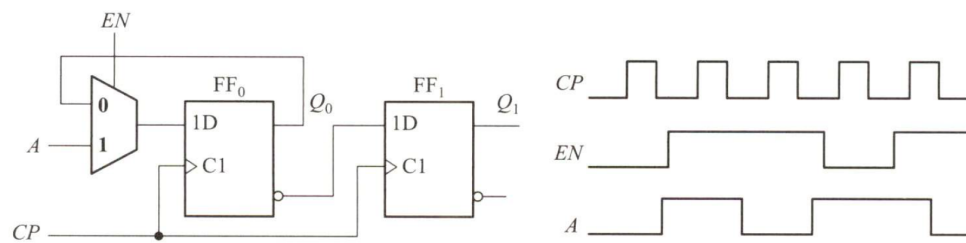


数字电子技术作业(四)

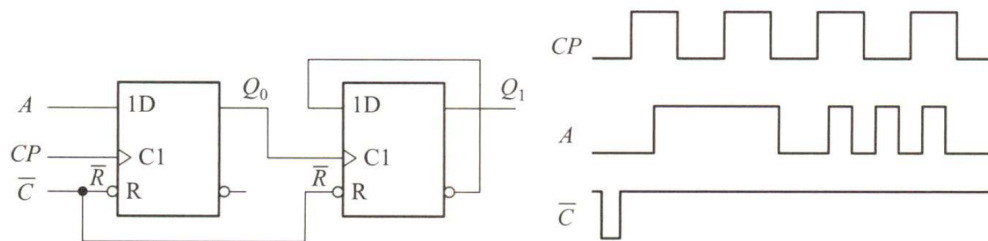
谢悦晋 U202210333

Nov 2nd, 2023

5.4.6 由D触发器和数据选择器构成的电路，以及各个输入信号 EN 、 A 和时钟脉冲 CP 的波形如图题 5.4.6所示。试画出输出 Q_0 与 Q_1 的波形。设触发器的初始状态均为0。



5.5.3 逻辑电路和各输入信号波形如图题 5.5.3 所示， R 为异步清零端。画出两触发器 Q 端的波形。设触发器的初始状态均为0。



5.5.9 逻辑电路如图题 5.5.9 所示，已知 \overline{CP} 和 X 的波形，试画出 Q_0 和 Q_1 的波形。触发器的初始状态均为 0。

