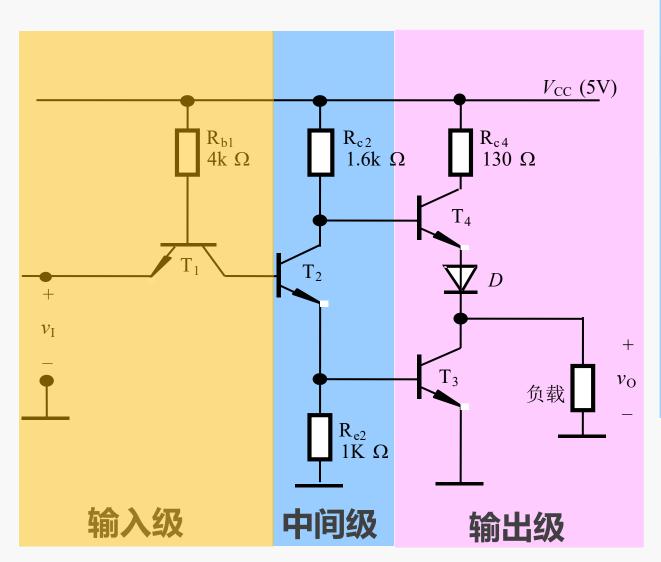
3 逻辑门电路

- 3.1、逻辑门电路概述及电气特性
- 3.2、CMOS逻辑门电路(三态门、OD门)
- 3.3、TTL逻辑门电路
- 3.4*、BICMOS逻辑门电路
- 3.5、CMOS与TTL电路之间的接口问题

1. 电路组成



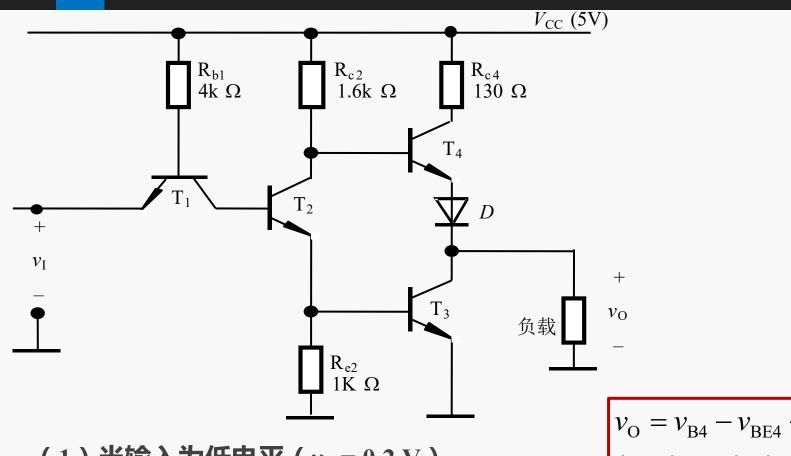
输入级:T₁和电阻

中间级:T₂和电阻

输出级: T₃、D、

T₄和R_{c4}构成推拉式的输出级。用于提 高开关速度和带负 载能力。

巡切信号;



(1) 当输入为低电平($v_I = 0.2 \text{ V}$)

 $v_{\rm O} = v_{\rm B4} - v_{\rm BE4} - v_{\rm D} = (5 - 0.7 - 0.7) \,\text{V} = 3.6 \,\text{V}$

输入 低电平 T_1

 T_2 T_3

 $\mathbf{D_4}$

 T_4

输出

饱和

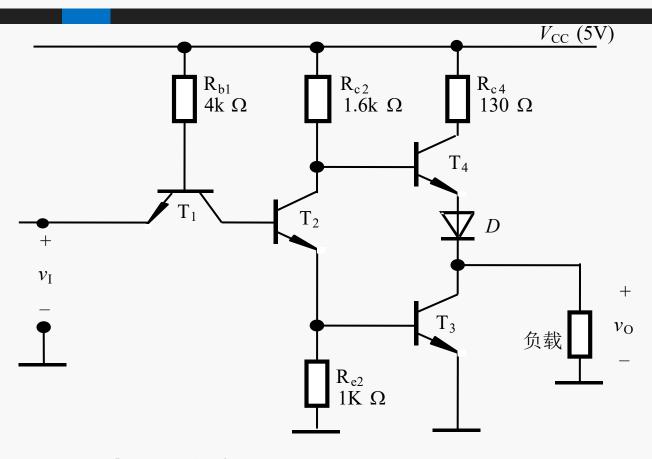
截止

截止

导通

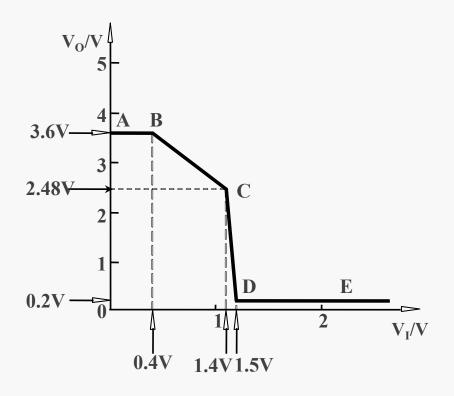
导通

高电平



(2) 当输入为高电平(v_I = 3.6 V)

输入 T_1 T_2 T_3 D_4 T_4 输出 高电平 倒置 饱和 饱和 截止 截止 低电平 = 0.2V



1、TTL同样可用于实 现各种逻辑功能电路

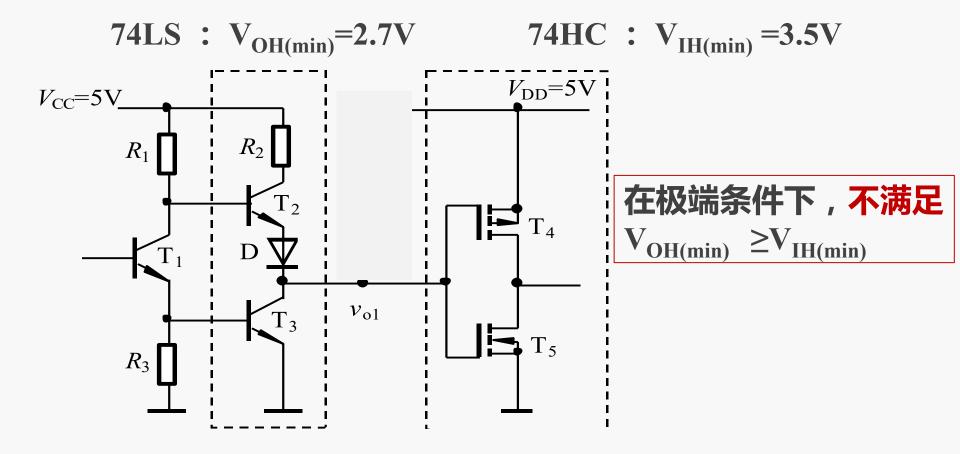
- 2, OCI'J
- 3, BiCMOS

3.5 CMOS电路与TTL电路接口问题

不同系列的逻辑电路在接口时,驱动电路必须能为负载电路(被驱动电路)提供合乎相应标准的高、低电平和足够的驱动电流,也就是必须同时满足下列各式:

	驱动电路	负载电路
(1)	$V_{ m OH(min)}$	$\geq V_{\mathrm{IH(min)}}$
(2)	$V_{\mathrm{OL(max)}}$	$\leq V_{\rm IL(max)}$
(3)	$ I_{ m OH(max)} $	$\geq I_{\text{IH(total)}}$
(4)	$I_{\mathrm{OL}(\mathrm{max})}$	$\geq I_{\text{IL(total)}} $

3.5 CMOS电路与TTL电路接口问题



解决方法1: $V_{OH} = V_{DD} - R_P (I_O + nI_{IH})$ (I_O : TTL输出级T₃ 截止管的漏电流)

解决方法2:采用具有TTL兼容性能的CMOS器件