

6 时序逻辑电路

6.1、概述

6.2、时序逻辑电路的分析

6.3、同步时序电路的设计

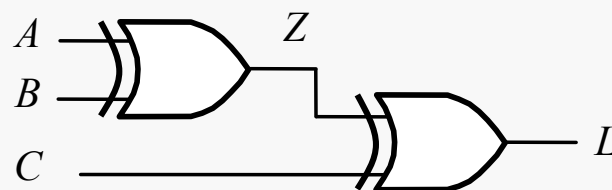
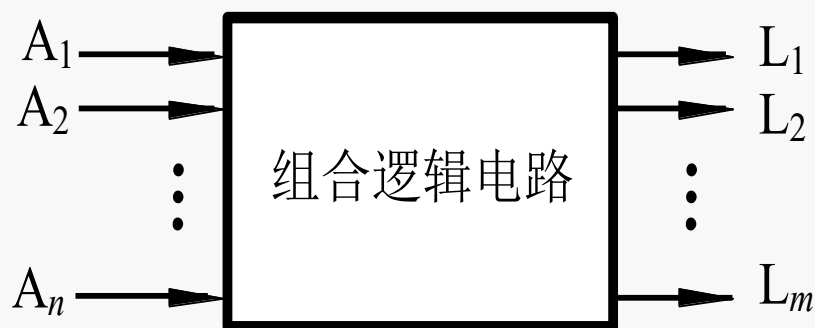
6.4、寄存器和移位寄存器

6.5、计数器

4.1 组合逻辑电路的定义

组合逻辑电路：在任何时刻，电路的**输出状态只取决于当前时刻的输入状态**，而与电路原来的状态无关。

组合逻辑电路的一般框图



逻辑函数描述 $L_i = f(A_1, A_2, \dots, A_n) \quad (i=1, 2, \dots, m)$

基本特征：

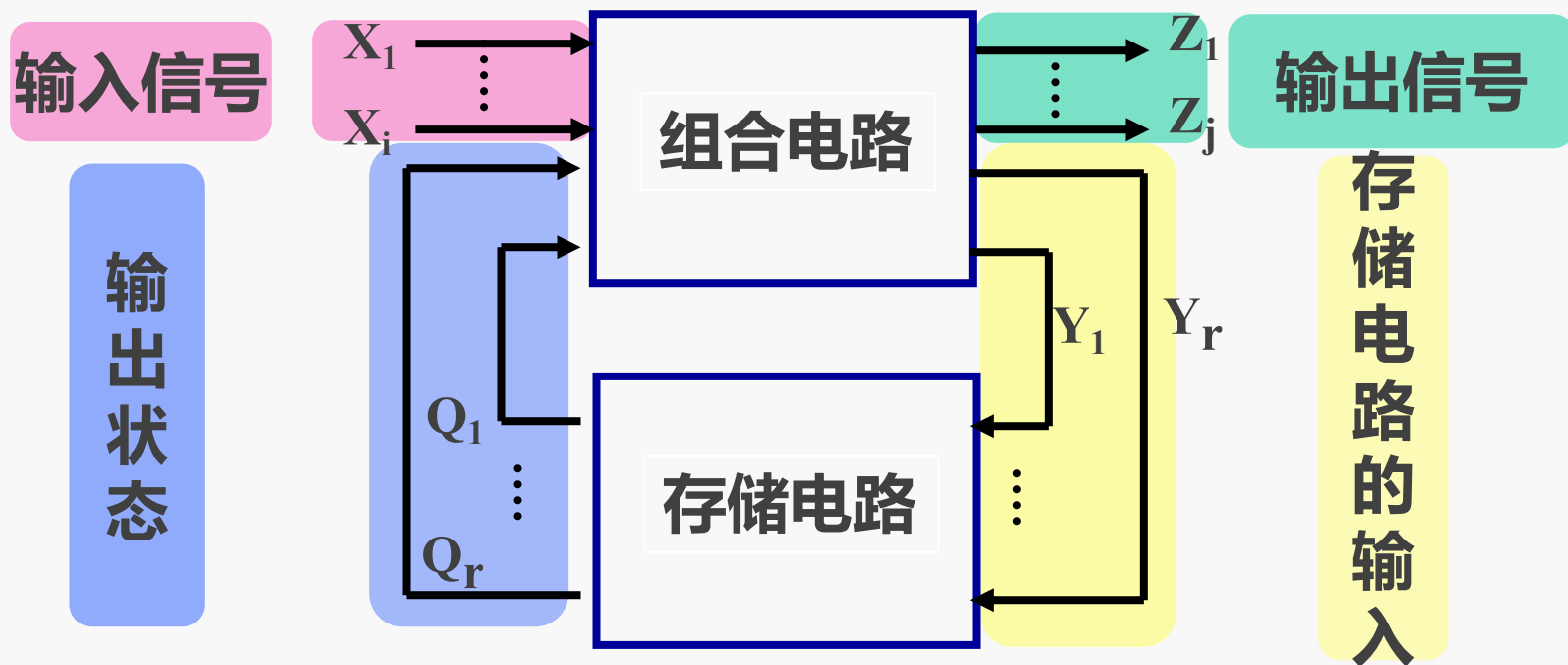
- (1) 输出、输入之间没有**反馈延迟**通路
- (2) 不含**记忆单元**

6.1 时序逻辑电路的定义

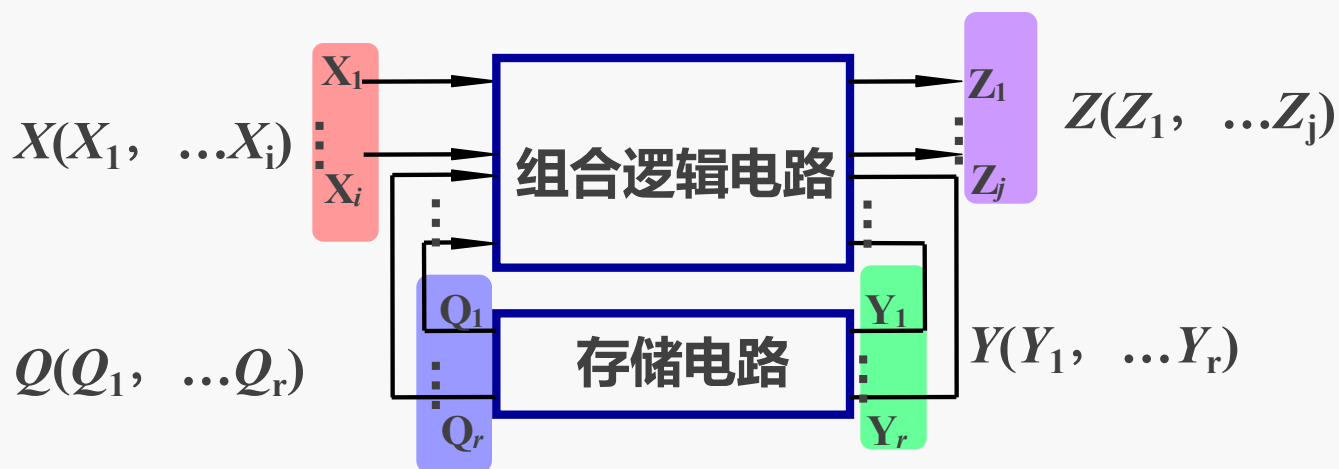
时序逻辑电路：电路的输出，不仅取决于当前时刻的输入状态，而且还与电路原来的状态有关。

时序逻辑电路的组成：包含组合电路和存储电路，且存在反馈。

时序逻辑电路的一般化模型



6.1 时序逻辑电路——逻辑方程的描述



各信号之间的逻辑关系方程组：

$$Z = F_1(X, Q^n)$$

输出方程组

$$Y = F_2(X, Q^n)$$

激励方程组

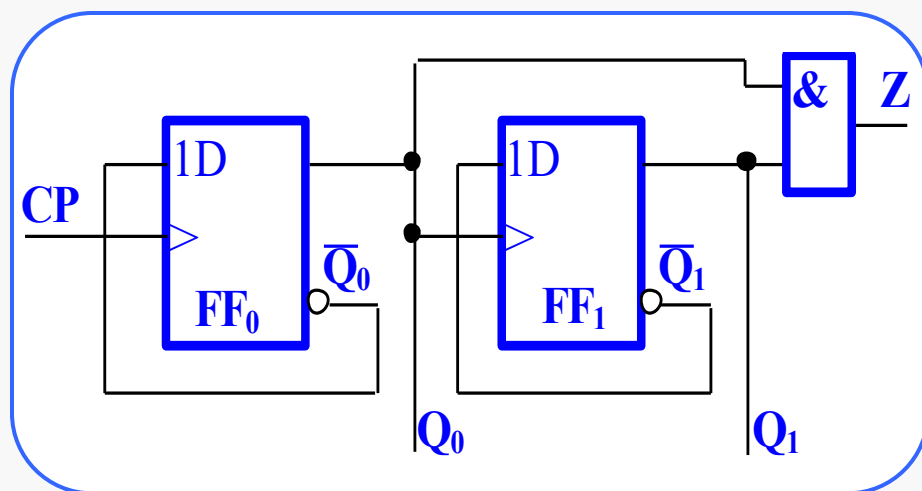
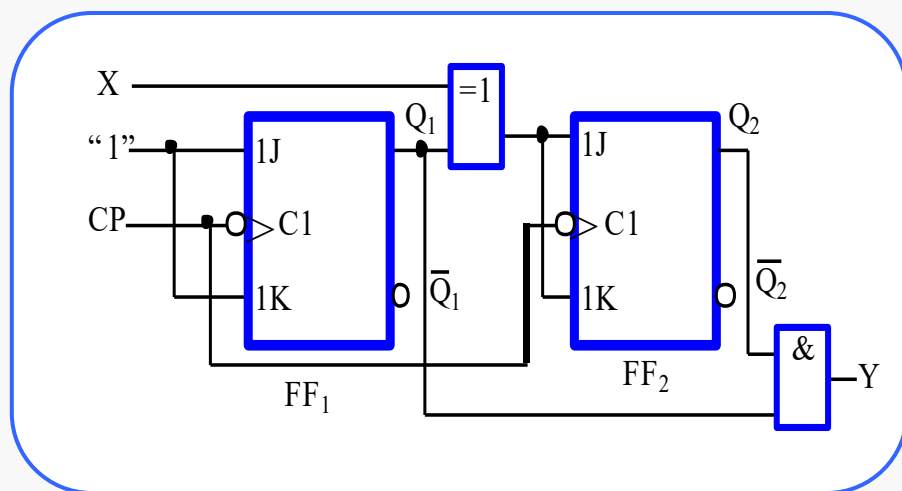
$$Q^{n+1} = F_3(Y, Q^n)$$

状态方程组

6.1 时序逻辑电路——分类（1）

根据触发器的时钟源分类

- 同步**：存储电路里所有触发器有一个**统一的时钟源**，它们的状态在同一时刻更新。
- 异步**：存储电路里的触发器**没有统一的时钟**脉冲，电路的状态更新不是同时发生的。

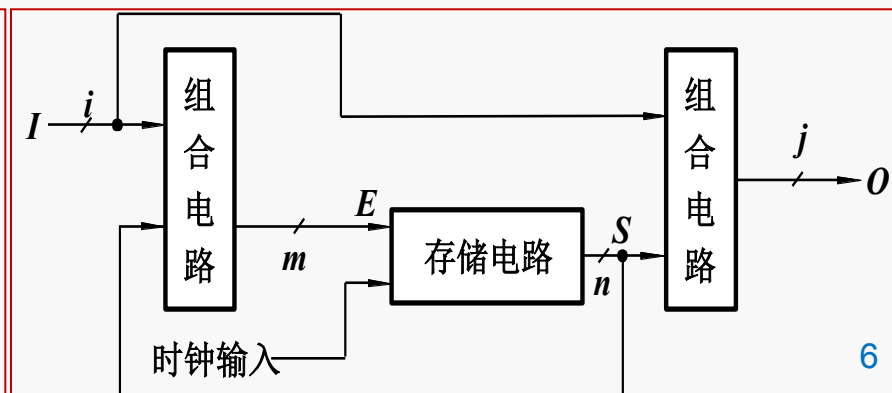
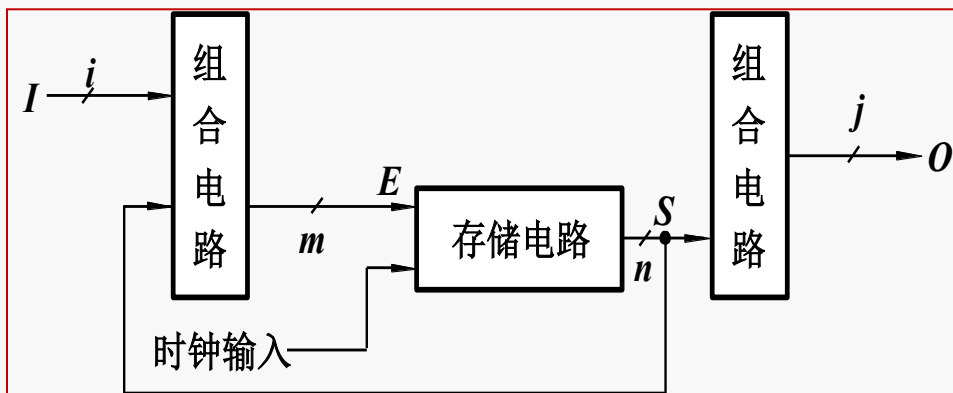
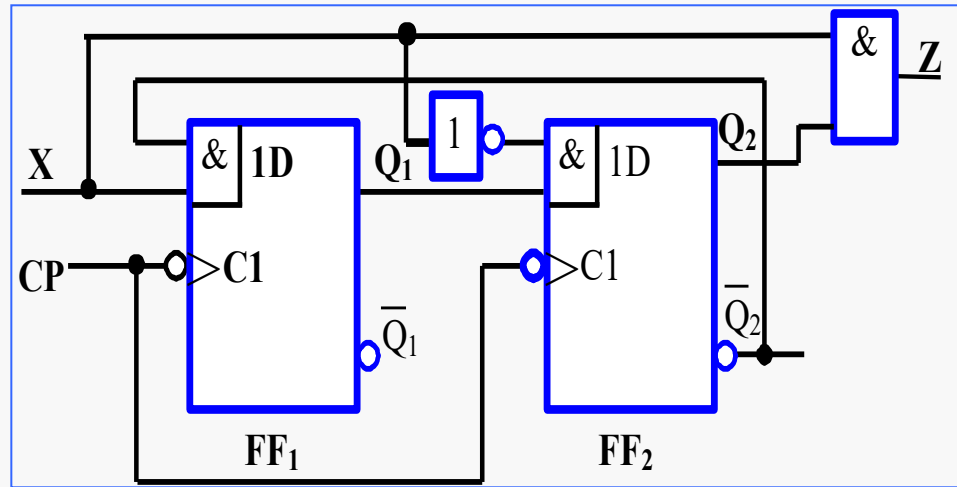
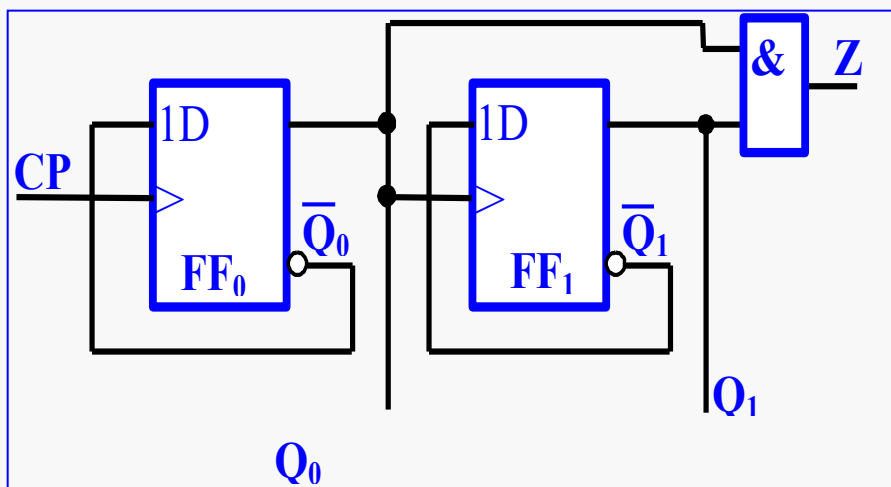


6.1 时序逻辑电路——分类（2）

根据输出信号的特点分类

莫尔型： $Z = F_1 [Q^n]$

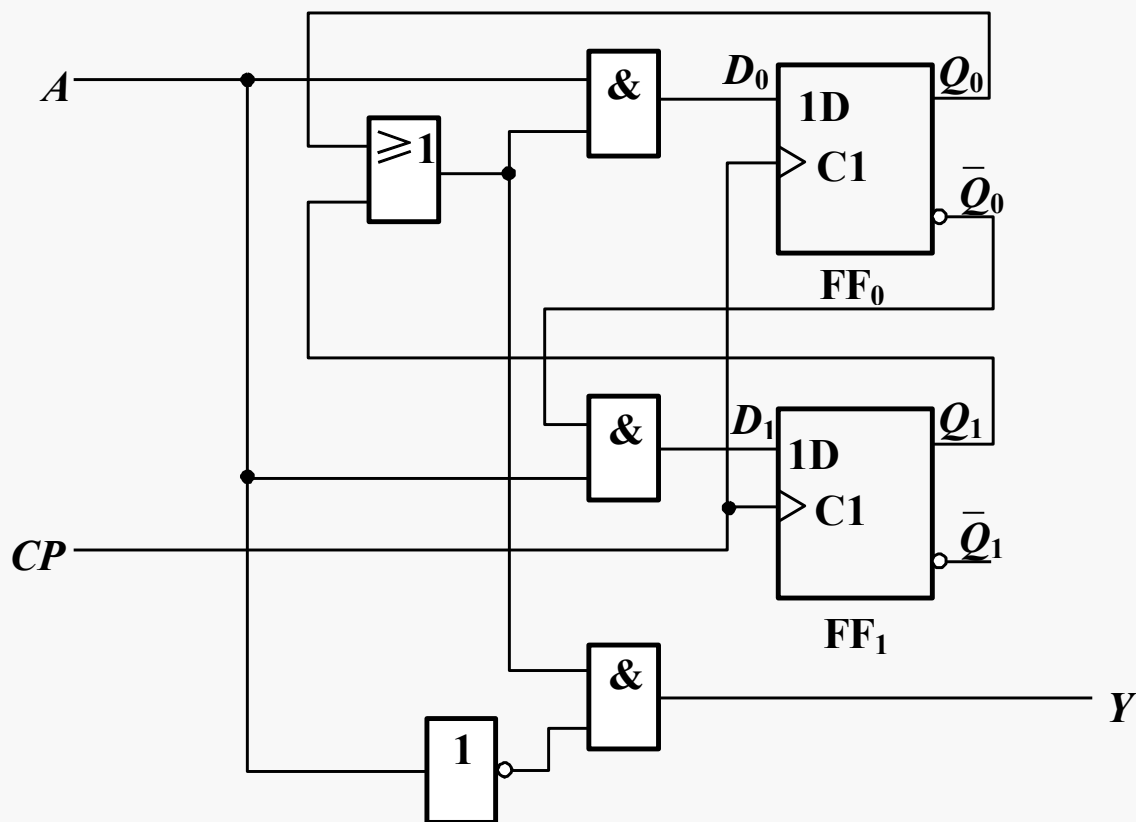
米里型： $Z = F_1 [X, Q^n]$



6.1 时序逻辑电路的表达方法

由逻辑图得到逻辑方程

1、同步米里型时序逻辑电路图



2、时序逻辑方程：3组

输出方程

$$Y = (Q_0 + Q_1)\bar{A}$$

激励方程组

$$\begin{cases} D_0 = (Q_0 + Q_1)A \\ D_1 = \bar{Q}_0 A \end{cases}$$

状态方程组

$$\begin{cases} Q_1^{n+1} = D \\ Q_0^{n+1} = (Q_0^n + Q_1^n)A \\ Q_1^{n+1} = \bar{Q}_0^n A \end{cases}$$

6.1 时序逻辑电路的表达方法

由方程计算得到状态转换真值表

3、状态转换真值表

输出方程

$$Y = (Q_0 + Q_1)\overline{A}$$

状态方程组

$$Q_1^{n+1} = \overline{Q_0^n} A$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n) A$$

Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	0	1	0
1	0	0	0	0	1
1	0	1	1	1	0
1	1	0	0	0	1
1	1	1	0	1	0

6.1 时序逻辑电路的表达方法

将状态转换真值表转换为状态转换表

3、状态转换真值表

Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	0	1	0
1	0	0	0	0	1
1	0	1	1	1	0
1	1	0	0	0	1
1	1	1	0	1	0

4、状态转换表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
0 0	0 0 / 0	1 0 / 0
0 1	0 0 / 1	0 1 / 0
1 0	0 0 / 1	1 1 / 0
1 1	0 0 / 1	0 1 / 0

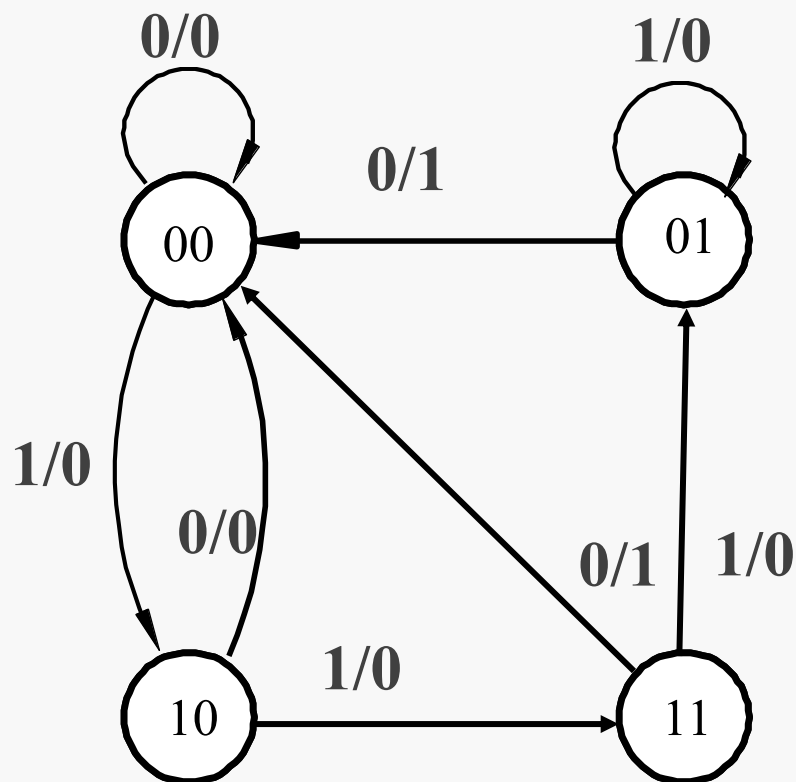
6.1 时序逻辑电路的表达方法

根据状态表画状态转换图

4、状态转换表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
0 0	0 0 / 0	1 0 / 0
0 1	0 0 / 1	0 1 / 0
1 0	0 0 / 1	1 1 / 0
1 1	0 0 / 1	0 1 / 0

5、状态转换图



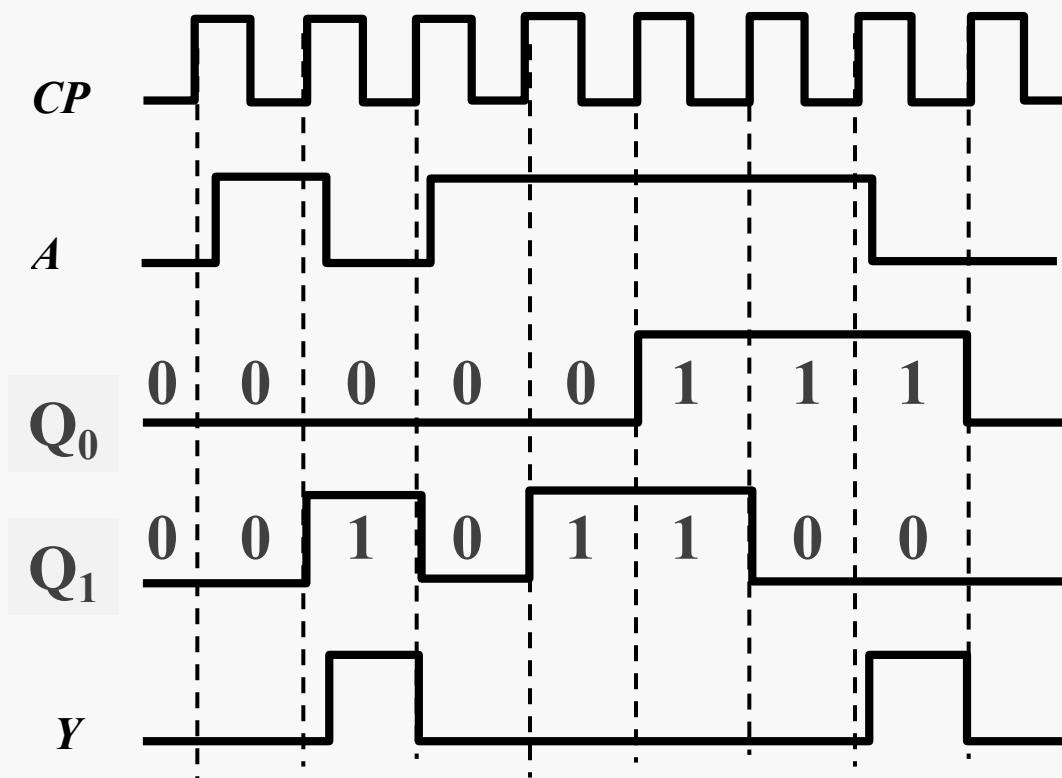
6.1 时序逻辑电路的表达方法

根据状态转换表画波形图

5、状态转换表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
0 0	0 0 / 0	1 0 / 0
0 1	0 0 / 1	0 1 / 0
1 0	0 0 / 1	1 1 / 0
1 1	0 0 / 1	0 1 / 0

6、波形图



6.2 时序逻辑电路的分析

时序逻辑电路分析的目的：分析时序逻辑电路在输入信号的作用下，其状态和输出信号变化的规律，进而确定电路的逻辑功能。

时序逻辑电路分析的主要表现形式：时序电路的逻辑功能是由**其状态和输出信号的变化规律**呈现出来的。所以，分析过程主要是列出电路状态转换表、画出状态转换图、工作波形图。

6.2 时序逻辑电路的分析

时序逻辑电路分析的一般步骤：

1. 了解电路的组成：

电路的输入、输出信号、触发器的类型等

2. 根据给定的时序电路图, 写出下列各逻辑方程式：

(1) 输出方程；

(2) 各触发器的激励方程；

(3) 状态方程: 将每个触发器的驱动方程代入其特性方程得状态方程.

3. 列出状态转换表或画出状态图和波形图；

4. 确定电路的逻辑功能。

6.2 时序逻辑电路的分析

例 试分析如图所示时序电路的逻辑功能。

解： 1.了解电路组成。

由两个JK触发器组成的**莫尔型同步**时序电路。

2.写出下列各逻辑方程式：

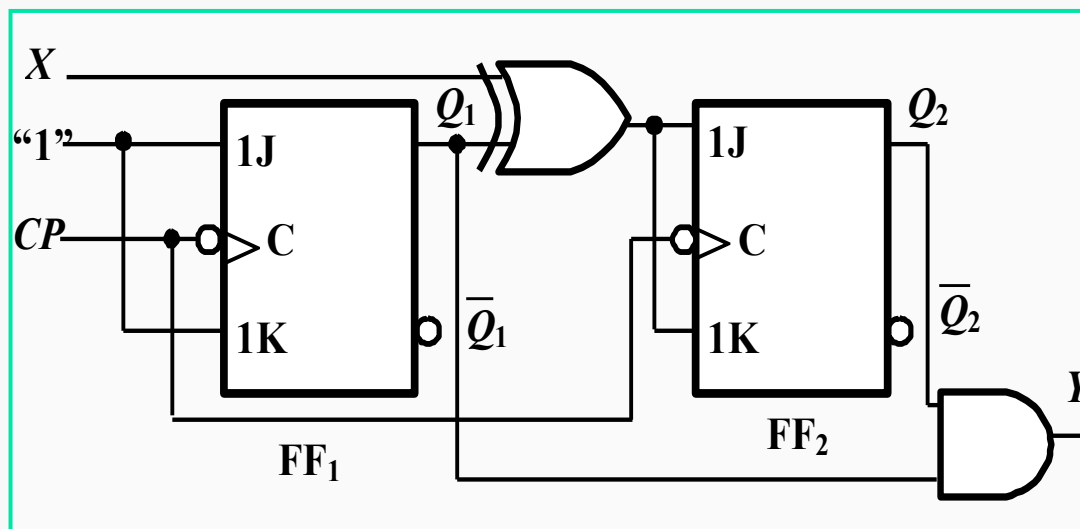
激励方程

$$J_1=K_1=1$$

$$J_2=K_2=X \oplus Q_1$$

输出方程

$$Y=Q_2Q_1$$



6.2 时序逻辑电路的分析

3、将激励方程代入JK触发器的特性方程得状态方程

$$J_1=K_1=1$$

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

$$Q_1^{n+1} = 1 \cdot \bar{Q}_1^n + \bar{1} \cdot Q_1^n = \bar{Q}_1^n$$

$$J_2=K_2=X \oplus Q_1$$

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

$$Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$

6.2 时序逻辑电路的分析

4、由逻辑方程计算得到状态转换表

$$Q_1^{n+1} = \overline{Q_1^n} \quad Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n \quad Y = Q_2 Q_1$$

状态转换表

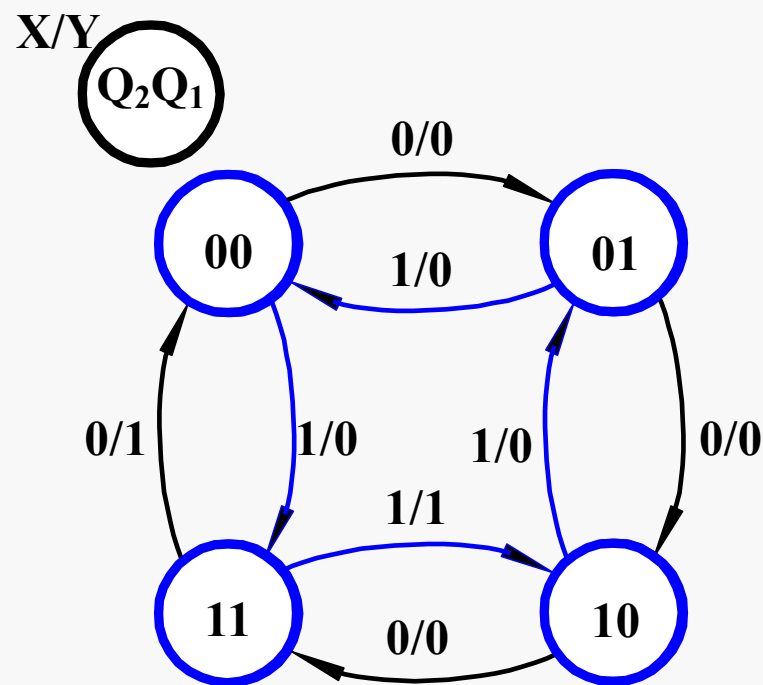
$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1} / Y$	
	$X=0$	$X=1$
0 0	0 1 / 0	1 1 / 0
0 1	1 0 / 0	0 0 / 0
1 0	1 1 / 0	0 1 / 0
1 1	0 0 / 1	1 0 / 1

6.2 时序逻辑电路的分析

5、由状态转换表画出状态转换图

$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1} / Y$	
	X=0	X=1
0 0		1 1 / 0
0 1		0 0 / 0
1 0		0 1 / 0
1 1		1 0 / 1

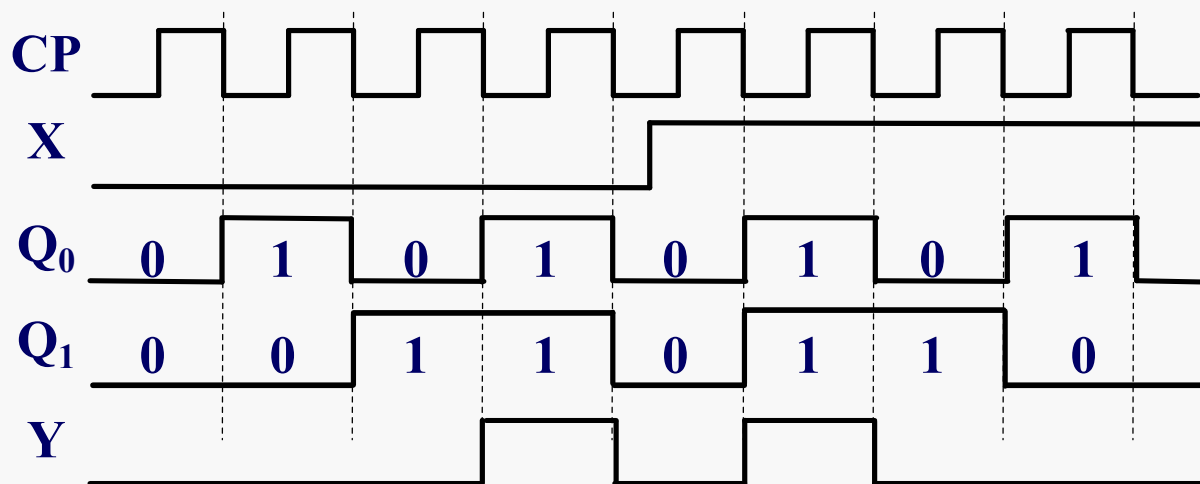
状态图



6.2 时序逻辑电路的分析

6、由状态转换表画出波形图

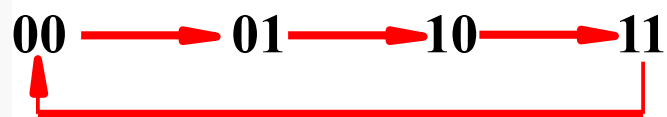
$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1}$		Y
	$X=0$	$X=1$	
0 0	0 1	1 1	0
0 1	1 0	0 0	0
1 0	1 1	0 1	0
1 1	0 0	1 0	1



6.2 时序逻辑电路的分析

7、确定时序逻辑电路的功能

$X=0$



电路进行加1计数

$X=1$

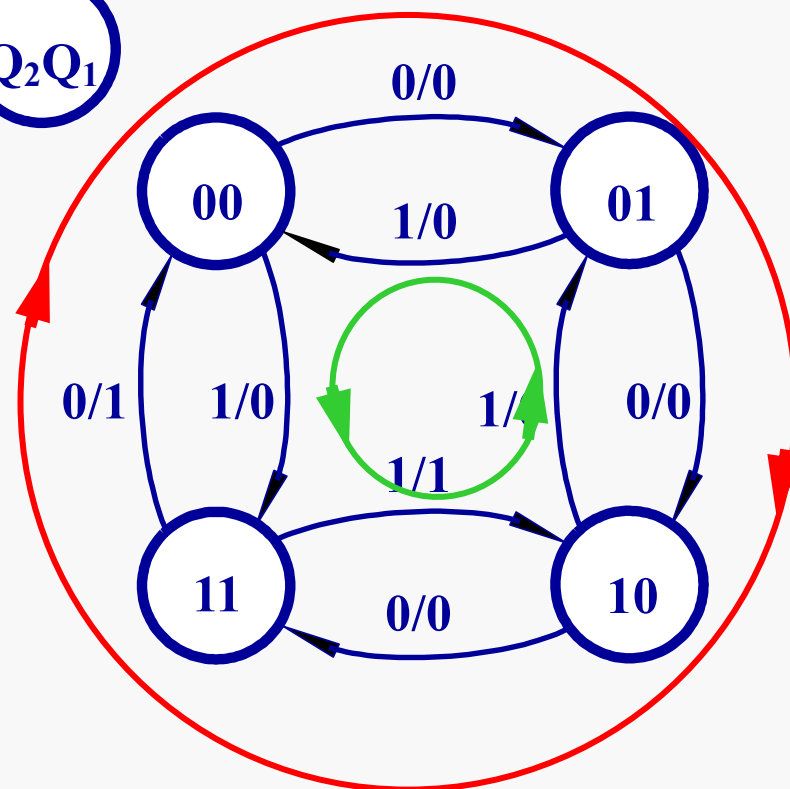
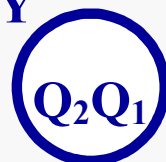


电路进行减1计数。

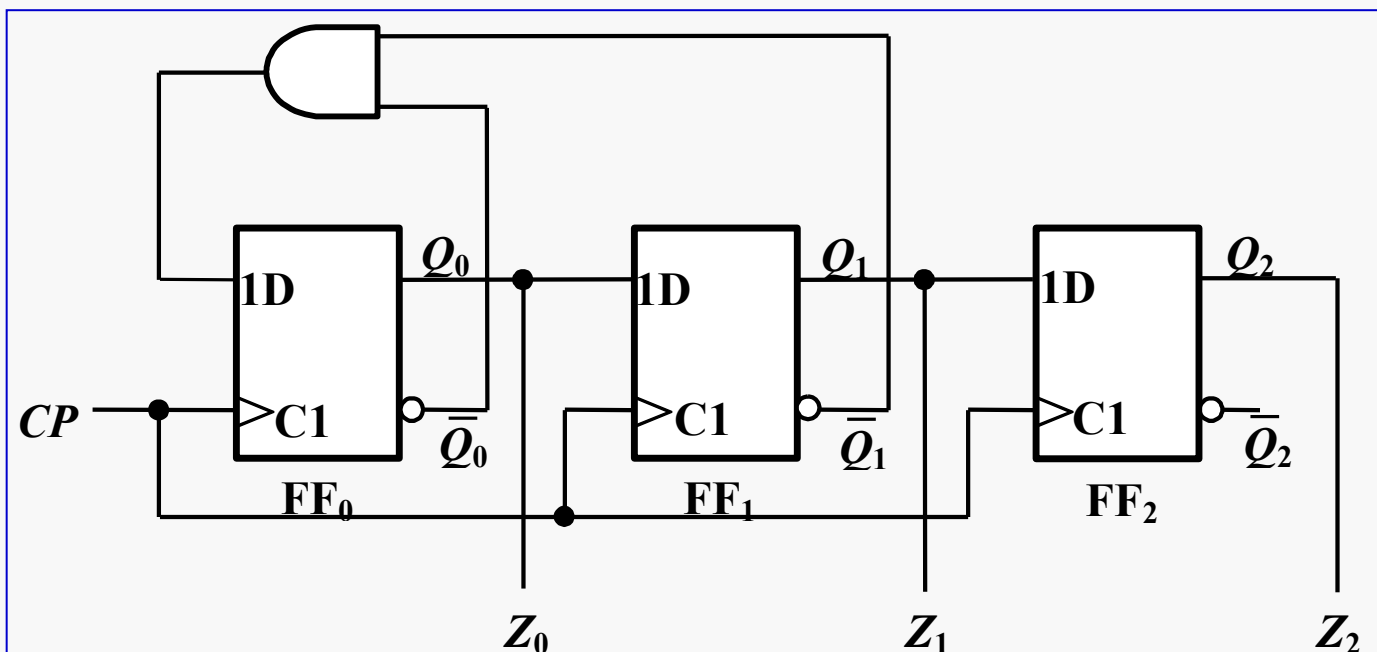
电路功能：可逆计数器

Y 可理解为进位或借位端。

X/Y



6.2 时序逻辑电路的分析



1.根据电路列出逻辑方程组:

输出方程组

$$Z_0 = Q_0 \quad Z_1 = Q_1 \quad Z_2 = Q_2$$

激励方程组

$$D_0 = \overline{Q_1}^n \overline{Q_0}^n$$

$$D_1 = Q_0^n$$

$$D_2 = Q_1^n$$

6.2 时序逻辑电路的分析

3. 列出状态转换表

状态表

$$Q_0^{n+1} = \overline{Q_1^n} \overline{Q_0^n}$$

$$Q_1^{n+1} = Q_0^n$$

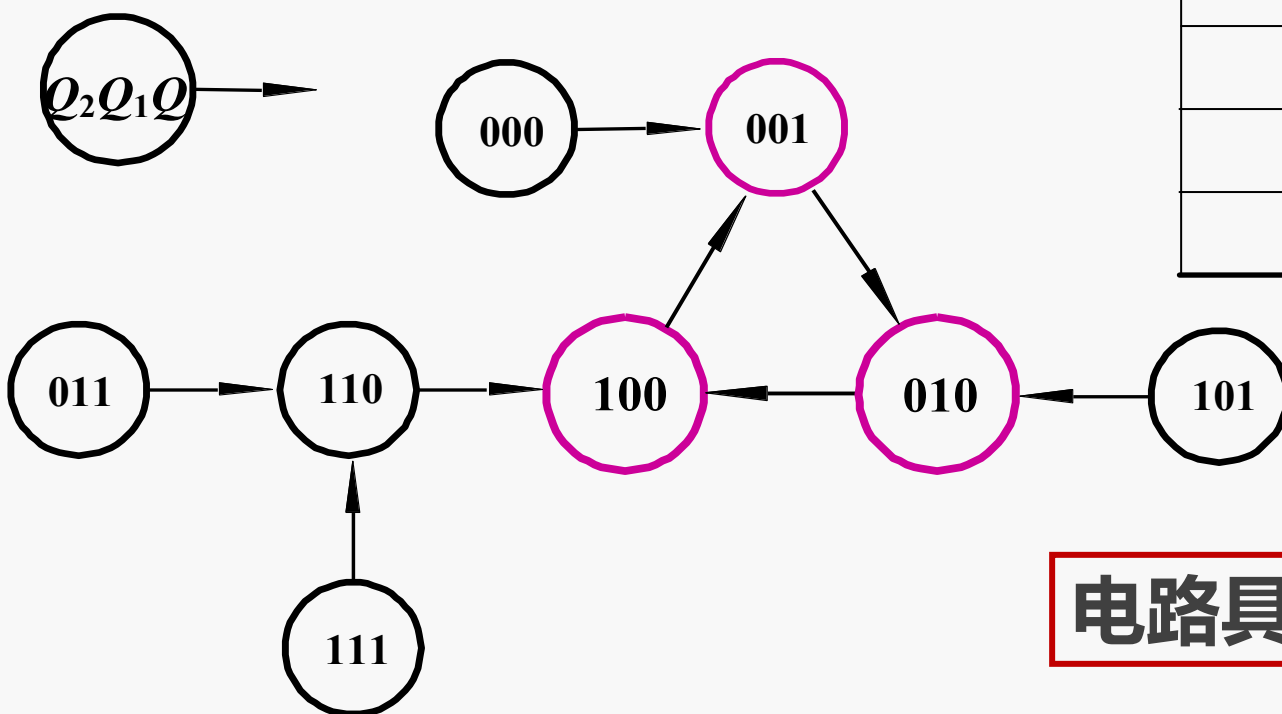
$$Q_2^{n+1} = Q_1^n$$

$Q_2^n Q_1^n Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$
0 0 0	0 0 1
0 0 1	0 1 0
0 1 0	1 0 0
0 1 1	1 1 0
1 0 0	0 0 1
1 0 1	0 1 0
1 1 0	1 0 0
1 1 1	1 1 0

6.2 时序逻辑电路的分析

状态转换表

4. 画出状态转换图



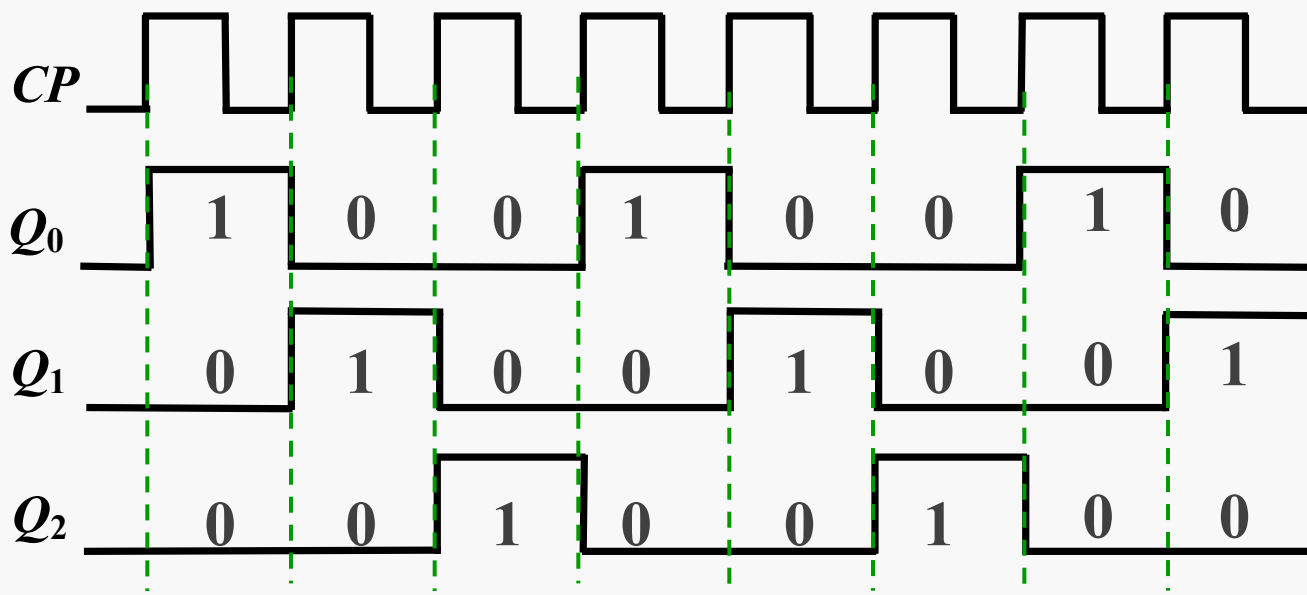
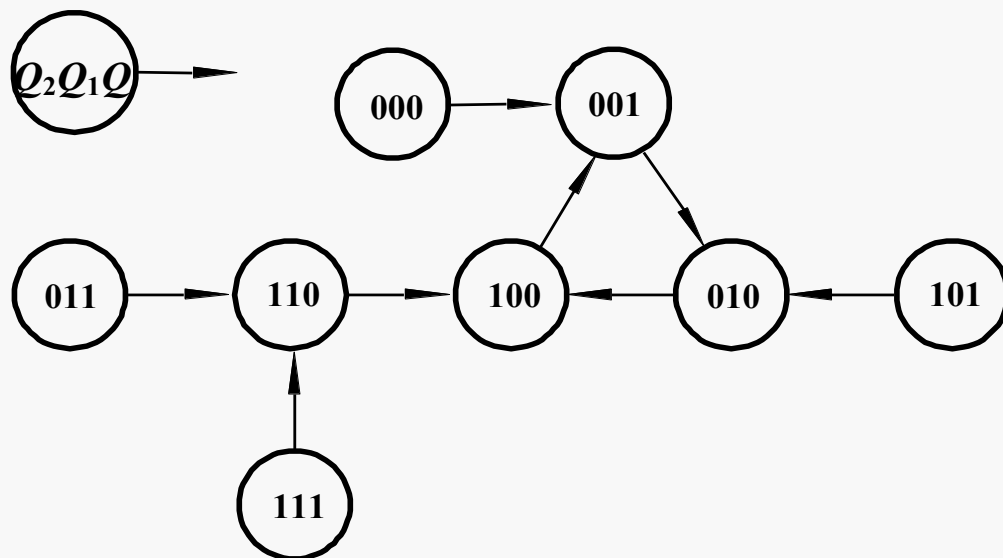
$Q_2^n Q_1^n Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$
0 0 0	0 0 1
0 0 1	0 1 0
0 1 0	1 0 0
0 1 1	1 1 0
1 0 0	0 0 1
1 0 1	0 1 0
1 1 0	1 0 0
1 1 1	1 1 0

电路具有自启动能力

6.2 时序逻辑电路的分析

6. 画出波形图

6. 确定逻辑功能



6.2 时序逻辑电路的分析（异步时序电路）

异步时序逻辑电路的分析方法：与同步时序逻辑电路分析方法相似，但要注意各触发器**时钟信号不同**，影响其**状态转换时刻**的不同。

分析步骤：

1. 了解电路的组成：
2. 写出下列各逻辑方程式：

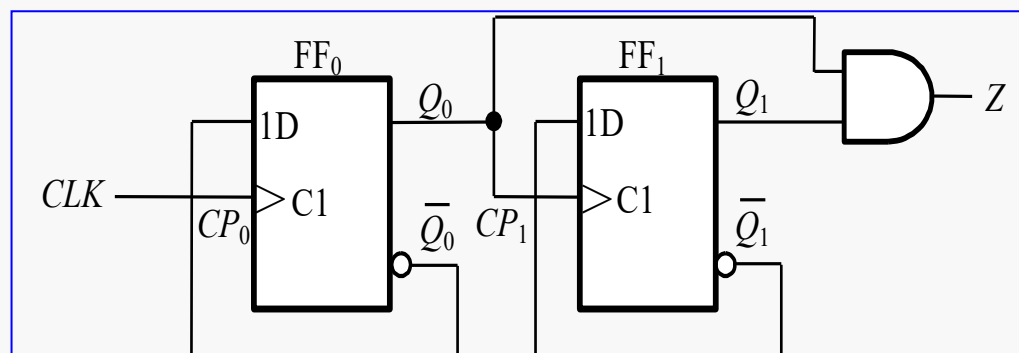
a) **时钟方程**

b) 触发器的激励方程

c) 输出方程

d) 状态方程

3. 列出状态转换表或画出状态图和波形图；
4. 确定电路的逻辑功能。

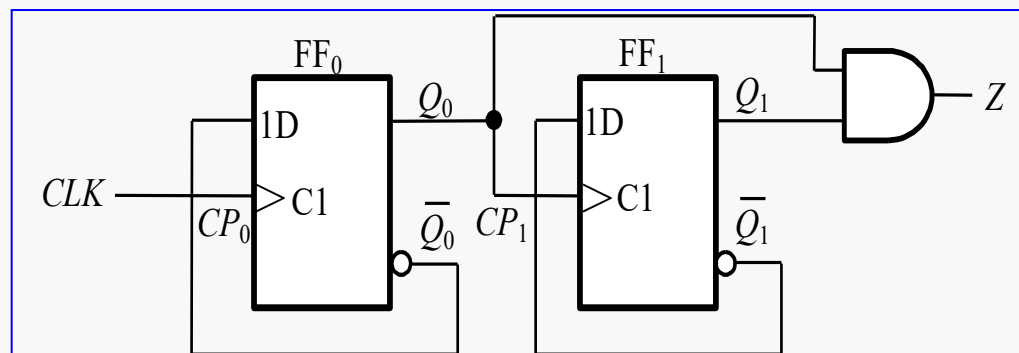


6.2 时序逻辑电路的分析（异步时序电路）

例 分析如图所示异步电路

1. 了解电路的组成：

2. 写出电路方程式



① 时钟方程 $CP_0 = CP$ $CP_1 = Q_0$

② 输出方程 $Z = Q_1^n Q_0^n$

③ 激励方程 $D_0 = \bar{Q}_0^n$ $D_1 = \bar{Q}_1^n$

④ 求电路状态方程

触发器如有时钟脉冲的上升沿作用时，其状态变化；
如无时钟脉冲上升沿作用时，其状态不变。

$$Q_0^{n+1} = \bar{Q}_0^n \cdot CP \uparrow + Q_0^n \cdot \overline{CP \uparrow}$$

$$Q_1^{n+1} = \bar{Q}_1^n \cdot Q_0 \uparrow + Q_1^n \cdot \overline{Q_0 \uparrow}$$

6.2 时序逻辑电路的分析（异步时序电路）

时钟方程

$$CP_0 = CP \quad CP_1 = Q_0$$

输出方程

$$Z = Q_1^n Q_0^n$$

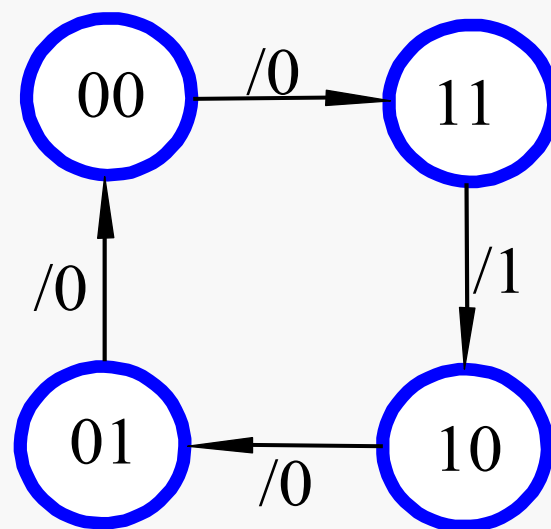
状态方程

$$Q_0^{n+1} = \overline{Q_0}^n \cdot CP \uparrow + Q_0^n \cdot \overline{CP} \uparrow$$

$$Q_1^{n+1} = \overline{Q_1}^n \cdot Q_0 \uparrow + Q_1^n \cdot \overline{Q_0} \uparrow$$

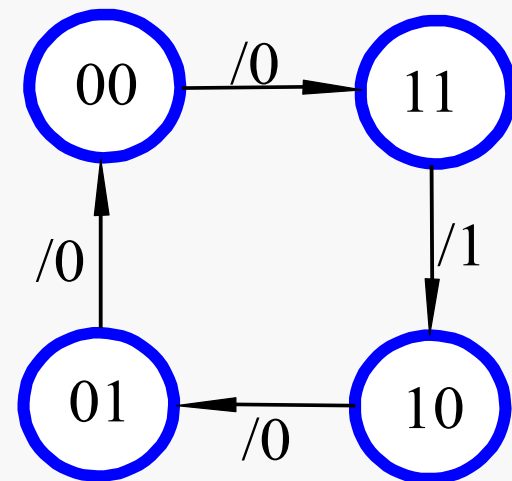
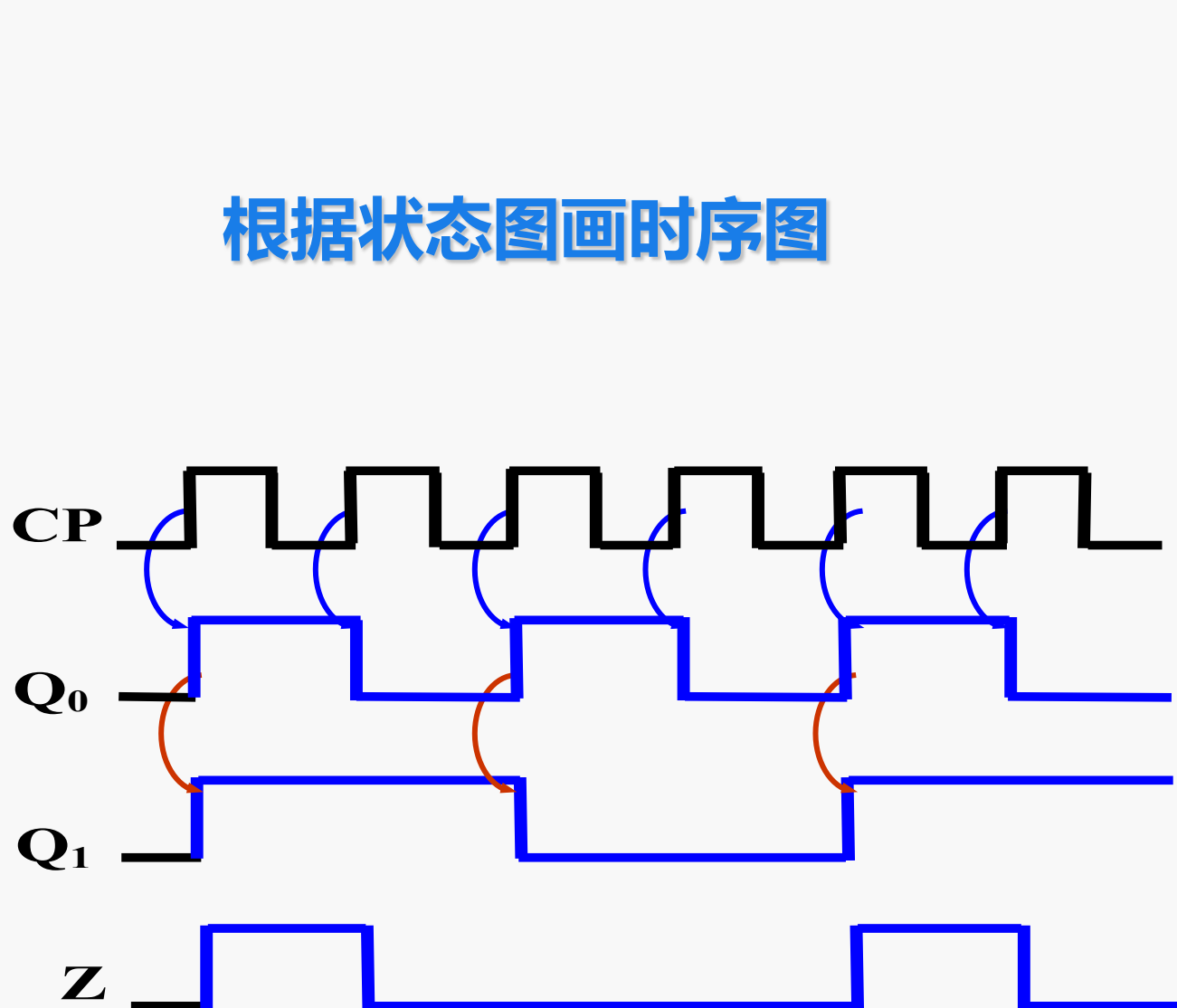
(X表示无触发沿)

CP	Q_1	Q_0	CP_1	CP_0	Q_1^{n+1}	Q_0^{n+1}
↑	0	0	↑	↑	1	1
↑	1	1	X	↑	1	0
↑	1	0	↑	↑	0	1
↑	0	1	X	↑	0	0
↑	0	0	↑	↑	1	1

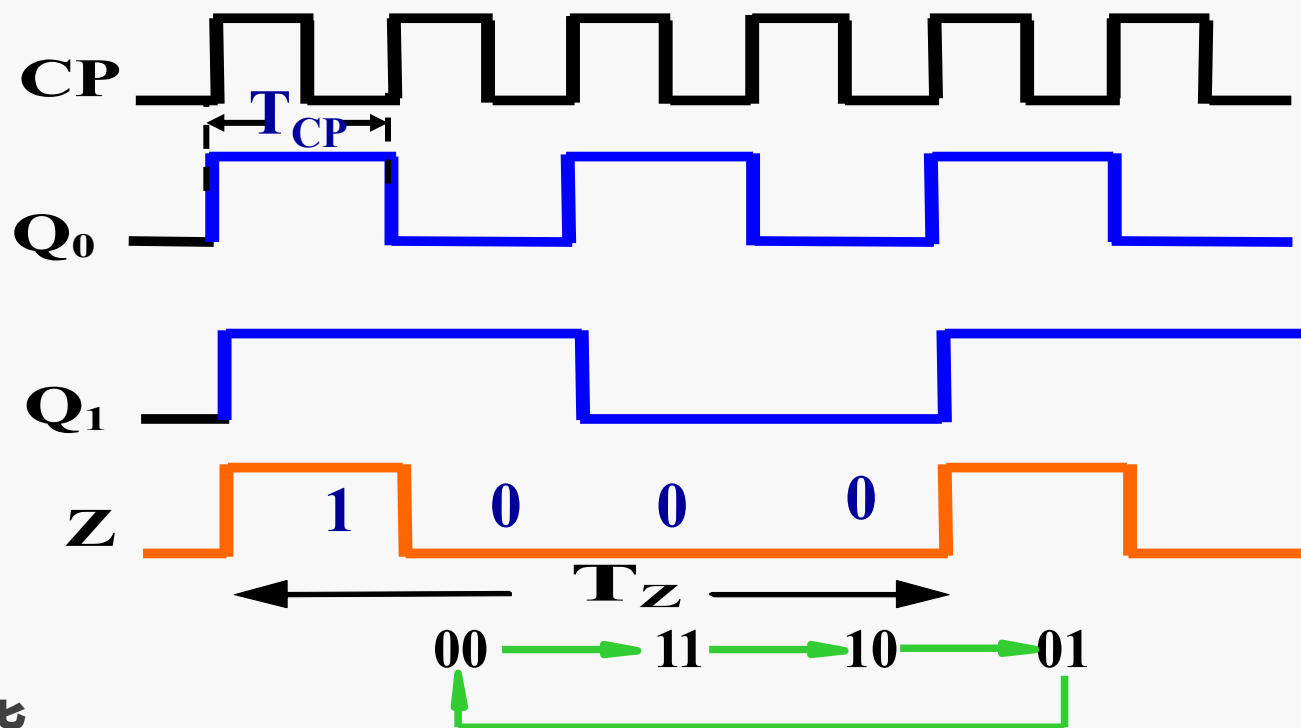


6.2 时序逻辑电路的分析（异步时序电路）

根据状态图画时序图



6.2 时序逻辑电路的分析（异步时序电路）



4、确定逻辑功能

由状态图和时序图可知，此电路是一个**异步四进制减法计数器**， Z 是借位信号。

也可把该电路看作一个**序列信号发生器**。输出序列脉冲信号 Z 的重复周期为 $4T_{CP}$ ，脉宽为 $1T_{CP}$ 。