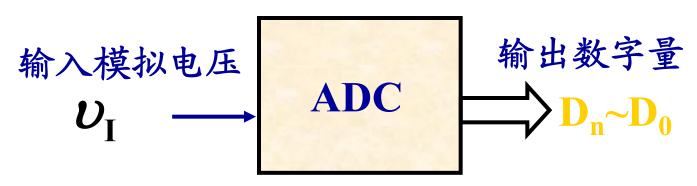
# 9.2 A/D 转换器

- 1 A/D转换的一般工作过程
- 2 并行比较型A/D转换器
- 3 逐次比较型A/D转换器
- 4 双积分式A/D转换器
- 5 A/D转换器的主要技术指标

# A/D转换器概述

1. A/D功能: 能将模拟电压成正比地转换成对应的数字量。



A/D转换器要将时间上连续,幅值也连续的模拟量转换为时间上离散,幅值也离散的数字信号,它一般要包括取样,保持,量化及编码4个过程。



# 2. A/D转换器分类

#### ① 并联比较型

特点: 转换速度快,转换时间 10ns~1μs, 但电路复杂。

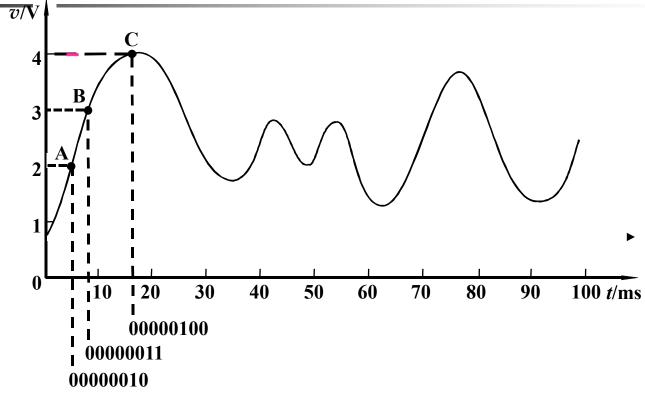
#### ② 逐次逼近型

特点: 转换速度适中,转换时间 为几µs~100 µs, 转换精度高, 在转换速度和硬件复杂度之间达到一个很好的平衡。

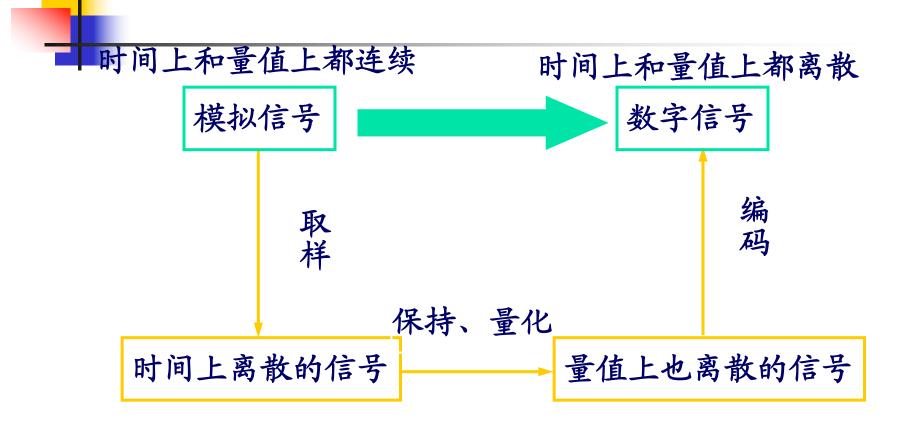
#### ③ 双积分型

特点: 转换速度慢,转换时间 几百μs~几ms,但抗干扰能力 最强。





## 9.2.1 A/D转换的一般工作过程



A/D转换器一般要包括取样,保持,量化及编码4个过程。

# 9.2.1 A/D转换的一般工作过程

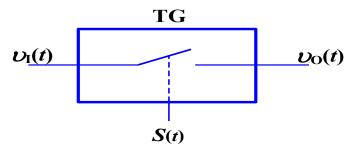
## 1. 取样与保持

采样是将随时间连续变化的模拟量转换为在时间离散的模拟量。

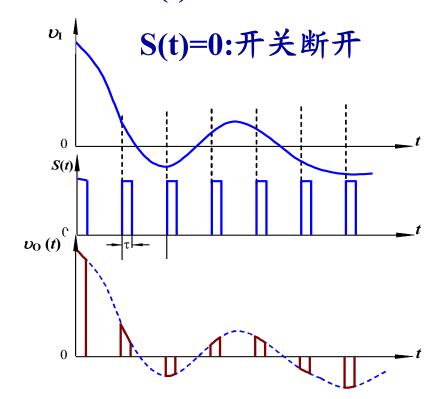
采样信号S(t)的频率愈高,所采得信号经低通滤波器后愈能真实地复现输入信号。合理的采样频率由采样定理确定。

采样定理: 设采样信号S(t)的频率为 $f_s$ ,输入模拟信号 $U_I(t)$ 的最高频率分量的频率为 $f_{imax}$ ,

则  $f_s \ge 2f_{\text{imax}}$ 



S(t)=1:开关闭合



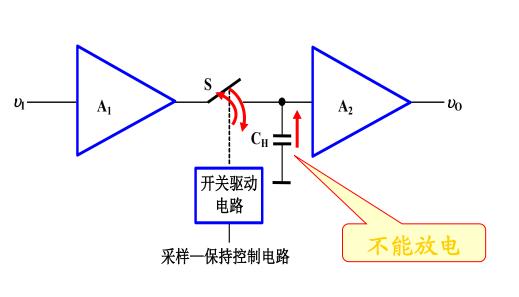


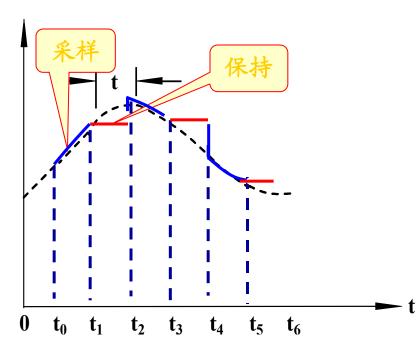
#### 1. 取样与保持

#### (1) 电路及工作原理

采得模拟信号转换为数字信号都需要一定时间,为了给后续的量化编码过程提供一个稳定的值,在取样电路后要求将所采样的模拟信号保持一段时间。取样与保持过程通过采样与保持电路同时完成。

电路:  $A_{V1}\cdot A_{V2}=1$ ,  $A_1$  的 $R_i$  高,  $A_2$  的 $R_i$  高,  $A_2$  的 $R_o$ 低







## 9.2.1 A/D转换的一般工作过程

### 2. 量化与编码

#### 量化

•数字信号在数值上是离散的。采样-保持电路的输出电压还需按某种近似方式归化到与之相应的离散电平上,任何数字量只能是某个最小数量单位的整数倍。量化过程中所取最小数量单位称为量化单位,用 $\Delta$ 表示。它是数字信号最低位为1时所对应的模拟量用  $\Delta$ 表示,即1LSB。

#### 编码

•量化后的数值最后还需通过编码过程用一个代码表示出来。 经编码后得到的代码就是A/D转换器输出的数字量。



## 2. 量化与编码

量化误差: 保持后量化前的电压与量化后的电压差

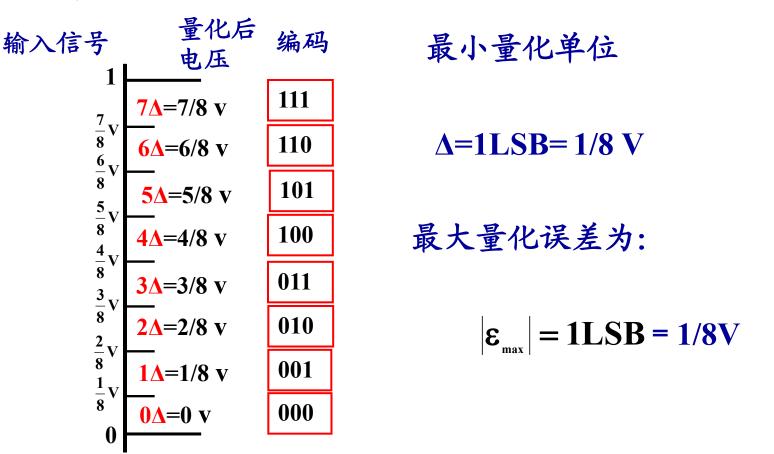
任何一个数字量的大小只能是某个规定的最小数量单位的整数倍。在量化过程中由于所采样电压不一定能被Δ整除,所以量化前后一定存在误差,此误差我们称之为量化误差,用ε表示。量化误差属原理误差,它是无法消除的。A/D转换器的位数越多,各离散电平之间的差值越小,量化误差越小。

#### 量化方式

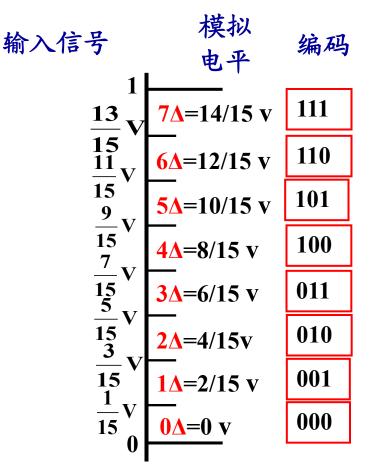
•两种近似量化方式:只舍不入量化方式和四舍五入的量化方式。

a 只舍不入量化方式:量化中把不足一个量化单位的部分舍弃; (2)两种量化方式 对于等于或大于一个量化单位部分按一个量化单位处理。

例:将0~1V电压转换为3位二进制代码



b 四舍五入量化方式:量化过程将不足半个量化单位部分舍弃, 对于等于或大于半个量化单位部分按一个量化单位处理。



最小量化单位:

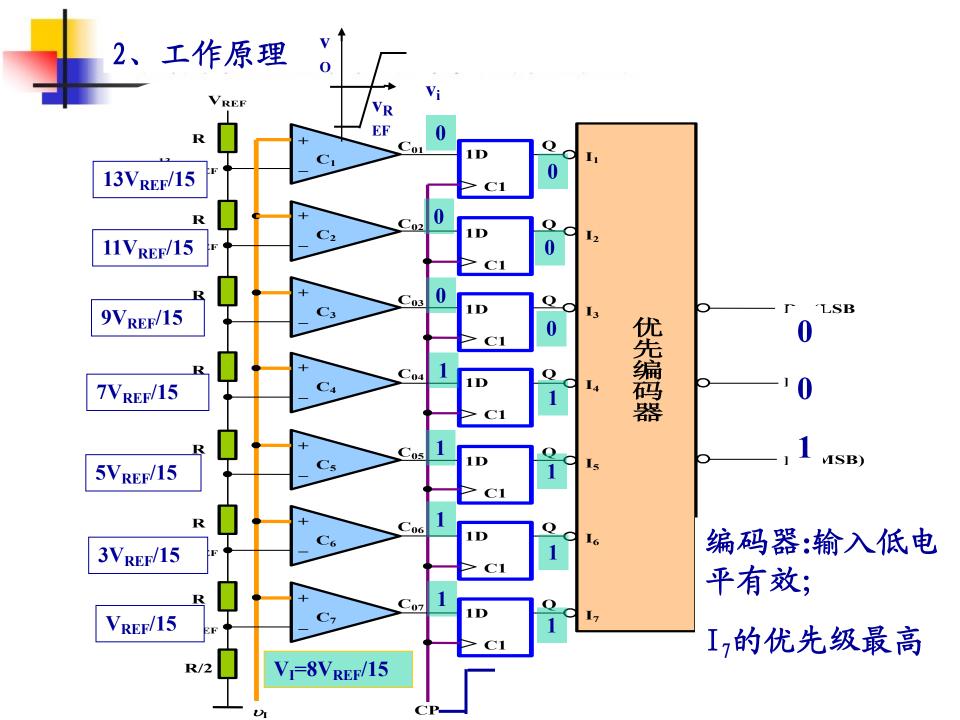
 $\Delta$ =1LSB=2/15 V

最大量化误差为:

$$|\varepsilon_{\rm max}| = 1/15{\rm V}$$

$$|\varepsilon_{\rm max}| = LSB/2$$

#### 9.2.2 并行比较型A/D转换器 1、电路组成 D触发器 1D $13V_{REF}/15$ > C1 R 11V<sub>REF</sub>/15 输出 > C1 数字 $\frac{Q}{|I_3|}$ 精密电阻网络 D<sub>0</sub> (LSB $\mathbb{C}_3$ 优先编码器 **9V**<sub>REF</sub>/15 量 > C1 $C_4$ $7V_{REF}/15$ > C1 $\frac{Q}{I_5}$ R D<sub>2</sub> (MSB) 1D **5V**<sub>REF</sub>/15 C1 R $\frac{Q}{I_6}$ $C_{06}$ 1D $C_6$ $3V_{REF}/15$ 输入模 > C1 R 拟电压 $V_{REF}/15$ 电压比较器 **≻** C1 R/2 CP



根据各比较器的参考电压值,可以确定输入模拟电压值 与各比较器输出状态的关系。比较器的输出状态由D触发器 存储,经优先编码器编码,得到数字量输出。

$v_{\rm I}$	C <sub>01</sub>	$C_{O2}$	$C_{O3}$	C <sub>O4</sub>	C <sub>O5</sub>	$C_{06}$	C <sub>07</sub>	$\mathbf{D_2}$	$\mathbf{D}_1$	$\mathbf{D}_0$
$0 \le \mathbf{V}_{\rm I} \le {\rm V}_{\rm REF}/15$	0	0	0	0	0	0	0	0	0	0
$V_{REF}/15 \le U_I \le 3V_{REF}/15$	0	0	0	0	0	0	1	0	0	1
$3V_{REF}/15 \le U_I \le 5V_{REF}/15$	0	0	0	0	0	1	1	0	1	0
$5V_{REF}/15 \le \boldsymbol{U}_{I} \le 7V_{REF}/15$	0	0	0	0	1	1	1	0	1	1
$7V_{REF}/15 \le U_I \le 9V_{REF}/15$	0	0	0	1	1	1	1	1	0	0
$9V_{REF}/15 \le U_I \le 11V_{REF}/15$	0	0	1	1	1	1	1	1	0	1
$11V_{REF}/15 \le U_{I} \le 13V_{R}/15$	0	1	1	1	1	1	1	1	1	0
$13V_{REF}/15 \le \mathbf{U}_{I} \le V_{REF}/15$	1	1	1	1	1	1	1	1	1	1

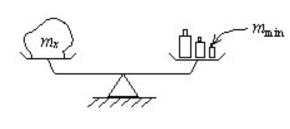
## 3、电路特点:

- •单片集成并行比较型A/D转换器的产品很多,如AD公司的AD9012 (TTL工艺8位)、AD9002 (ECL工艺,8位)、AD9020 (TTL工艺,10位)等。
- •在并行A/D转换器中,输入电压υ<sub>I</sub>同时加到所有比较器的输入端,从υ<sub>I</sub>加入到三位数字量稳定输出所经历的时间为比较器、D触发器和编码器延迟时间之和。如不考虑各器件的延迟,可认为三位数字量是与υ<sub>I</sub>输入时刻同时获得的。所以它的转换时间最短。
- •缺点是电路复杂,如三位ADC需7个比较器、7个触发器、8个电阻。位数越多,电路越复杂。
- •为了解决提高分辨率和增加元件数的矛盾,可以采取分级并行转换的方法。

# 9.2.3 逐次比较型A/D转换器

#### 1. 转换原理

逐次逼近转换过程与用天平称物重非常相似。 所用砝码重量: 8克、4克、2克和1克。 设待秤重量Wx = 13克。



#### 用天平测质量

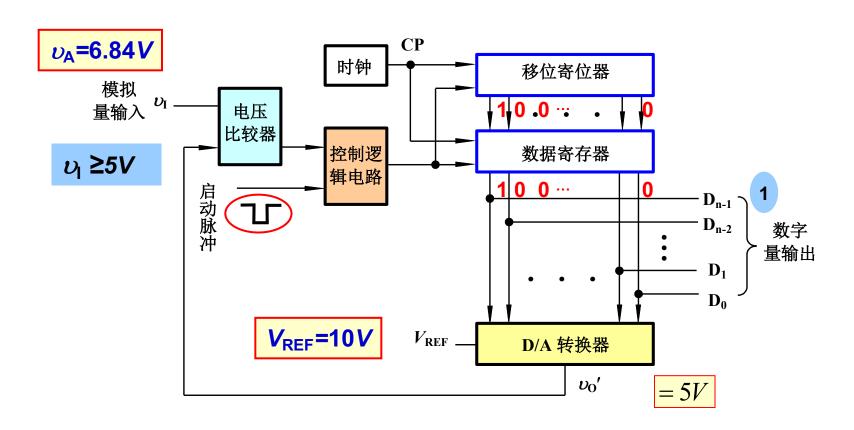
#### 称重过程

	所加砝码 重量		结果
第一次	8 克	砝码总重 < 待测重量 $W_x$ , $8$ 克砝码保留	8 克
第二次	再加4克	砝码总重仍 <待测重量 $W_x$ , $4$ 克砝码保留	12 克
第三次	再加2克	砝码总重 > 待测重量 $W_x$ , $2$ 克砝码撤除	12 克
第四次	再加1克	砝码总重 = 待测重量 $W_x$ , 1克砝码保留	13 克

# 9.2.3 逐次比较型A/D转换器

1. 转换原理

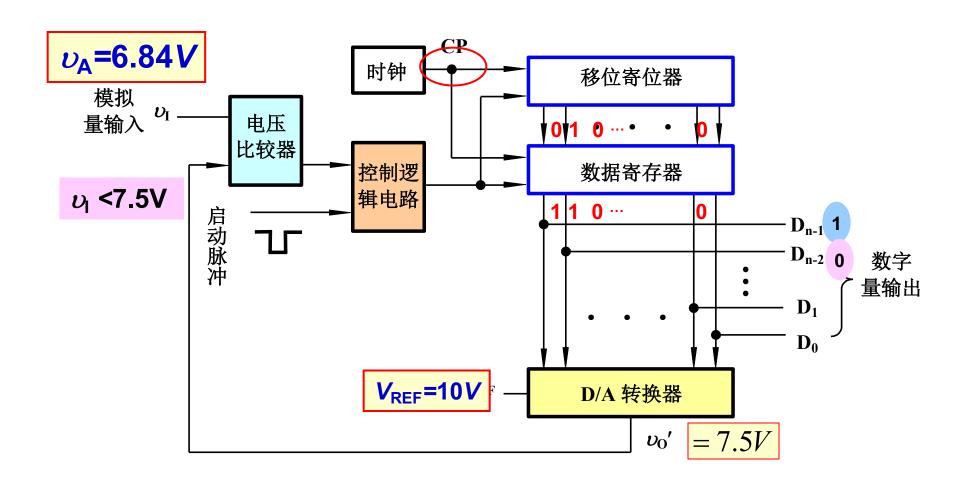
第一个CP:





#### 1. 转换原理

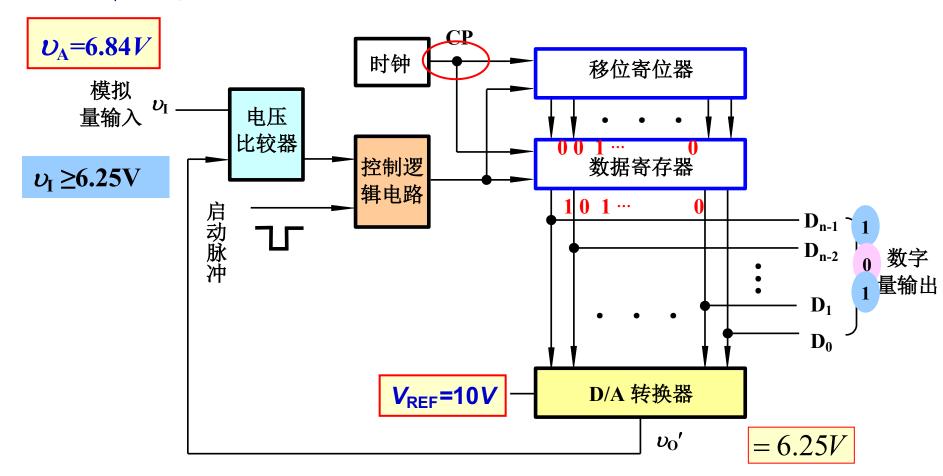
#### 第二个CP:





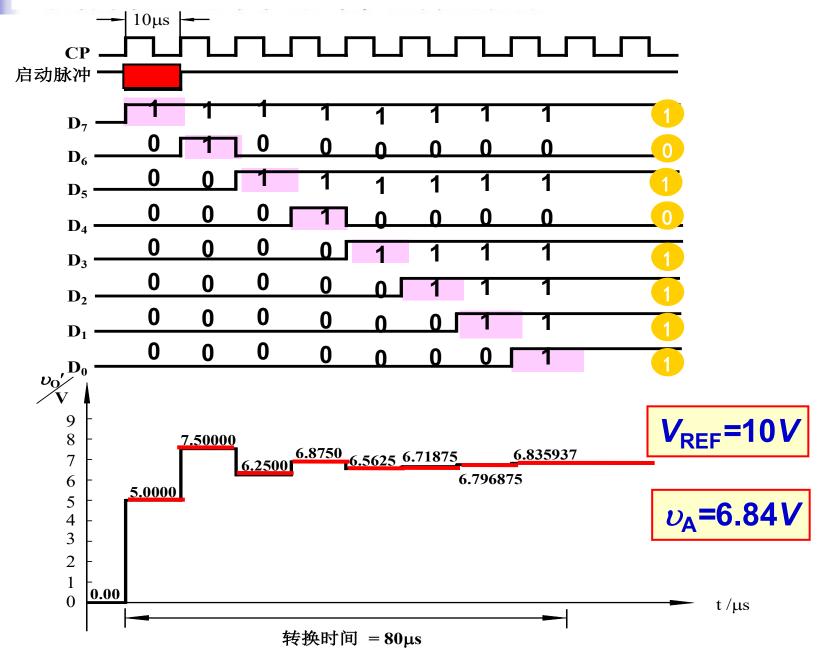
#### 1. 转换原理

## 第三个CP:



# -

## 9.2.3 逐次比较型A/D转换器





## 9.2.3 逐次比较型A/D转换器

## 小结:

- 1、逐次比较型A/D转换器输出数字量的位数越多转换精度越高;
- 2、逐次比较型A/D转换器完成一次转换所需时间与 其位数n和时钟脉冲频率有关,位数愈少,时钟频率 越高,转换所需时间越短;

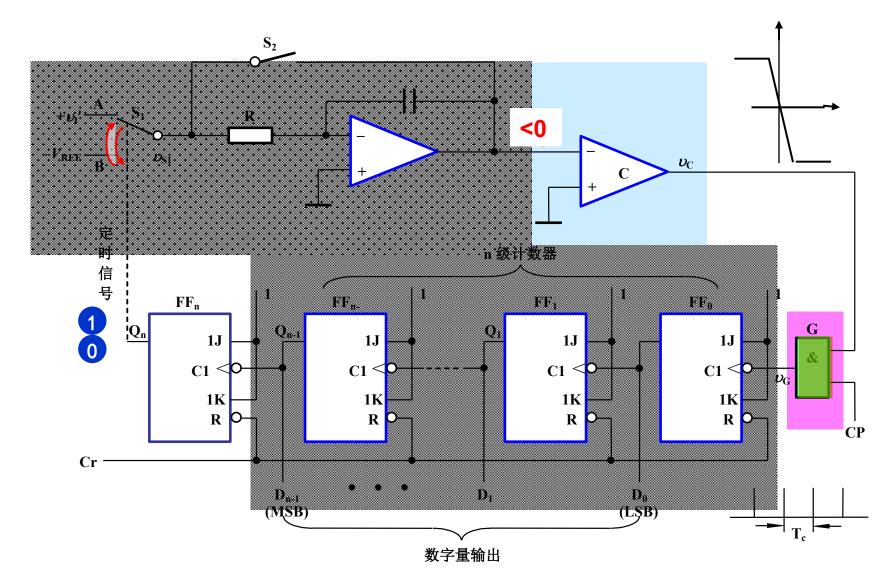
# 9.2.4 双积分式A/D转换器

## 1、双积分式A/D转换器的基本指导思想

对输入模拟电压和参考电压分别进行两次积分, 将输入电压平均值变换成与之成正比的时间间隔, 然后利用时钟脉冲和计数器测出此时间间隔,进而 得到相应的数字量输出。双积分式A/D转换器也称 为电压-时间-数字式积分器。

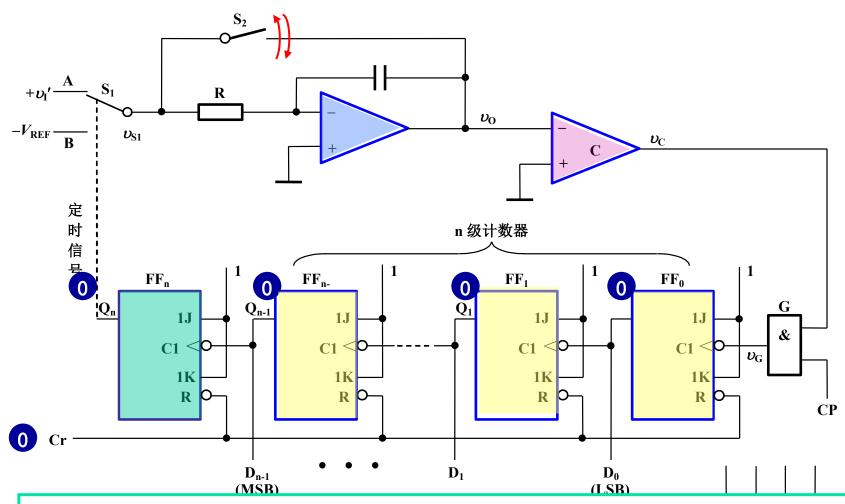
# 9.2.4 双积分式A/D转换器

### 1、电路组成

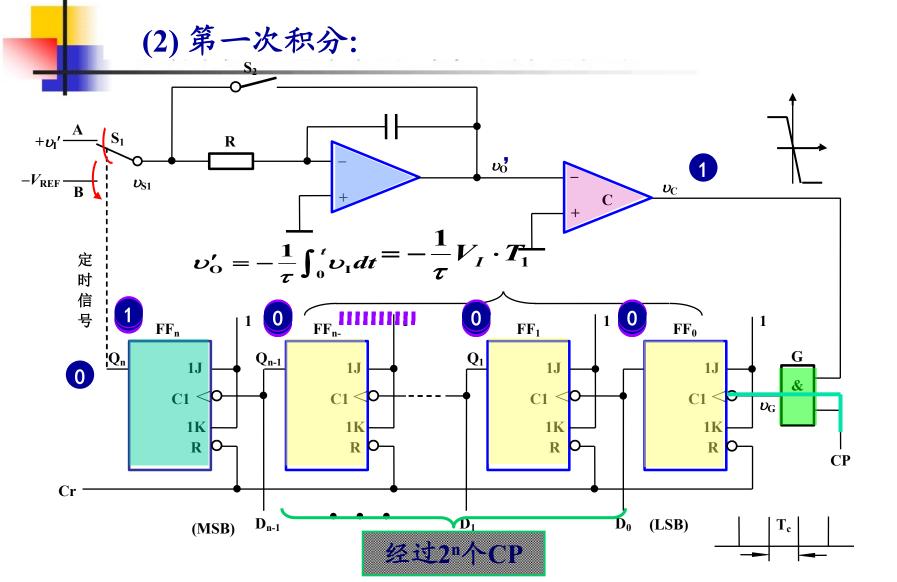


# 积分式A/D转换器

2、工作原理 1)准备阶段:

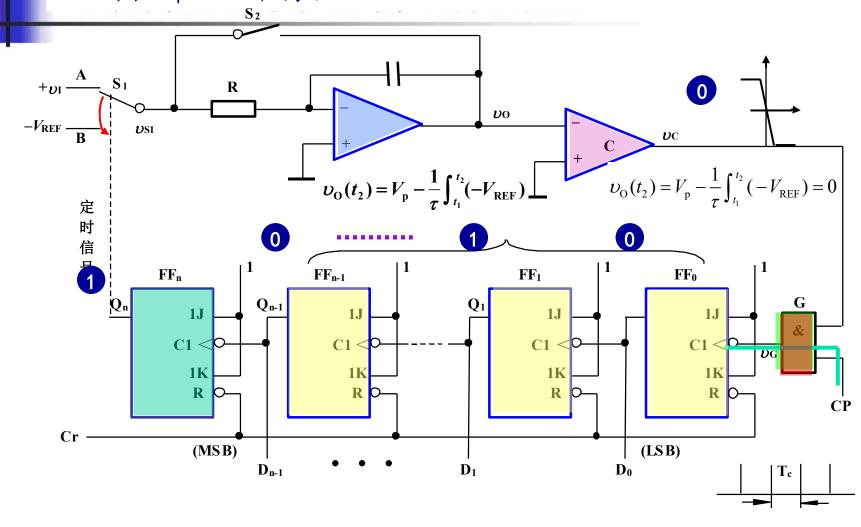


Cr信号将计数器清零; 开关 $S_2$ 闭合, 待积分电容放电完毕后, 断开S,使电容的初始电压为0。



 $t = t_0$ 时,开关 $S_1$ 与A端相接,积分器开始对 $\upsilon_I$ 积分。 经 $2^n$ 个CP后,开关切换到B, $\upsilon$  = $V_{P_0}$  第一积分时间为 $2^nT_C$ 

#### (2) 第二次积分:



 $V_{REF}$ 加到积分器的输入端,积分器反方向进行第二次积分;当 $t=t_2$ 时积分器输出电压 $\upsilon_0 \ge 0$ ,比较器输出 $\upsilon_C = 0$ ,时钟脉冲控制门G被关闭,计数停止。

在计数器所计的数 $\lambda=Q_{n-1}...Q_1Q_0$ , $\lambda$ 就是A/D转换器得到的结果。

# 9.2.4 双积分式A/D转换器

#### 优点:

1.由于转换结果与时间常数RC无关,从而消除了积分非线性带来的误差。  $\lambda = \frac{T_2}{T_c} = \frac{2^n}{V_{\text{DEF}}} V_{\text{I}}$ 

2.由于双积分A/D转换器在T1时间内采的是输入电压的平均值, 因此具有很强的抗工频干扰的能力。

$$T_1 = 2^n T_C$$

3. 只要求时钟源在一个转换周期时间内保持稳定即可。

$$T_2 = \frac{2^{\mathrm{n}} T_{\mathrm{C}}}{V_{\mathrm{REF}}} V_{\mathrm{I}}$$

# 9.2.5 A/D转换器的主要技术指标

#### 1.转换精度

单片集成A/D转换器的转换精度是用分辨率和转换误差来描述的。

#### •分辨率:

说明A/D转换器对输入信号的分辨能力。通常以输出二进制(或十进制)数的位数表示。

#### •转换误差:

表示A/D转换器实际输出的数字量和理论上的输出数字量之间的差别。

# 9.2.5 A/D转换器的主要技术指标

## 2.转换时间

指A/D转换器从转换控制信号到来开始,到输出端得到稳定的数字信号所经过的时间。A/D转换器的转换时间与转换电路的类型有关

并行比较A/D转换器(8位)	<50ns
逐次比较型A/D转换器	10~50μs
间接A/D转换器	10ms~1000ms

- ·并行比较A/D转换器的转换速度最高,
- ·逐次比较型A/D转换器次之,
- •间接A/D转换器(如双积分A/D)的速度最慢。

# 9.2.5 A/D转换器的主要技术指标

例10.2.1 某信号采集系统要求用一片A/D转换集成芯片在1秒钟内对16个热电偶的输出电压分时进行A/D转换。已知热电偶输出电压范围为0~0.025V(对应于0~450°C温度范围),需要分辨的温度为0.1°C,试问应选择多少位的A/D转换器,其转换时间为多少?

解:

由题意可知分辨率为

$$\frac{0.1}{450} = \frac{1}{4500}$$

12位A/D转换器的分辨率为  $\frac{1}{2^{12}-1} = \frac{1}{4095}$ 

故必须选用13位的A/D转换器。

系统的采样速率为每秒16次,采样时间为62.5ms。 对于这样慢速的采样任何一个A/D转换器都可达到。



# 10.2. 6 集成A/D转换器及其应用

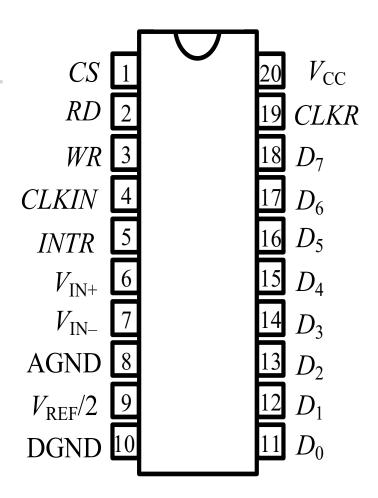


以ADC0804介绍集成A/D转换器及其应用。

1. ADC0804 引脚及使用说明

ADC0804是用CMOS集成工艺制成的逐次比较型模数转换芯片。分辨率8位,转换时间100μs,输入电压范围为0~5V,增加某些外部电路后,输入模拟电压可为±5V。

该芯片内有输出数据锁存器,当与计算机连接时,转换电路的输出可以直接连接在CPU 数据总线上,无需附加逻辑接口电路。









# 10.2. 6 集成A/D转换器及其应用



 $V_{\rm CC}$ 

## •引脚功能说明:

 $V_{\text{IN}}$ 、 $V_{\text{IN}}$ : ADC0804的两模拟信号输入端,用以接收单极性、双极性和差动输入信号。

 $D_7 \sim D_0$ : A/D转换器数据输出端,该输出端具有三态特性,能与微机总线相接。

AGND: 模拟信号地。

DGND: 数字信号地。

CLKIN: 外电路提供时钟脉冲输入

端。

RDCLKRWR  $D_7$ **CLKIN**  $D_6$  $D_5$ INTR  $V_{\rm IN+}$  $D_4$  $V_{\rm IN-}$ AGND  $D_2$  $V_{\rm REF}/2$  $D_1$ **DGND**  $D_0$ 

CLKR: 内部时钟发生器外接电阻端与CLKIN端配合可由芯片自身产生时钟脉冲,其频率为1/1.1RC。







# 10.2. 6 集成A/D转换器及其应用



•引脚功能说明:

**文**: 片选信号输入端,低电平有效,一旦有效表明A/D转换器被选中可启动工作。

WR:写信号输入,接受微机系统或其它数字系统控制芯片的启动输入端,低电平有效,当CS、WR同时为低电平时,启动转换。

*RD*:读信号输入,低电平有效,当、同时为低电平时,可读取转换输出数据。

 $V_{\rm CC}$ RD**CLKR** WR  $D_7$ **CLKIN**  $D_6$  $D_{5}$ INTR  $V_{\rm IN^+}$  $D_4$  $V_{\rm IN-}$  $D_3$ AGND  $D_2$  $V_{\rm REF}/2$  $D_1$ DGND

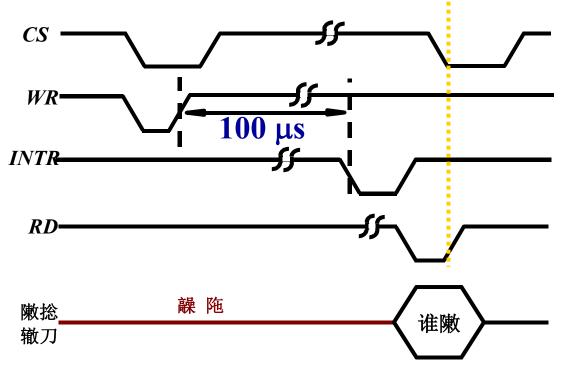
INTR: 转换结束输出信号, 低电平有效。输出低电平表示本次转换已完成。该信号常作为向微机系统发出的中断请求信号。



# 9.2.6 集成A/D转换器及其应用

• 使用A/D转换器时应注意以下几点:

- (1) 转换过程各信号的时序配合
  - ·当CS与WR同为低电平时,A/D转换被启动且在上升沿后100µs模数完成转换,转换结果存入数据锁存器,同时INTR自动变为低电平,表示本次转换已结束。



- ·如CS、RD同时来低电平,则数据锁存器三态门打开,数字信号送出,而在高电平到来后三态门处于高阻状态。
  - (2) 零点和满刻度调节
- (3) 参考电压的调节

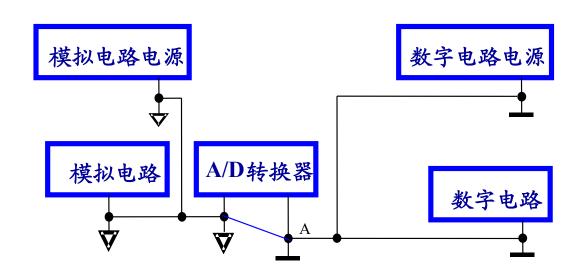


## 9.2.6 集成A/D转换器及其应用

• 使用A/D转换器时应注意以下几点:

## (4) 接地

•模数、数模转换电路 中要特别注意到地线 的正确连接,否则干 扰很严重,以致影响 转换结果的准确性。

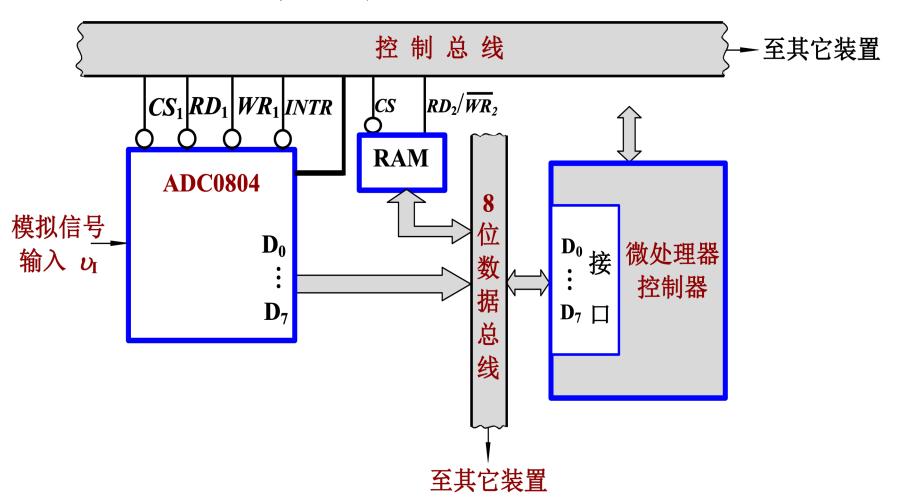


- ·A/D、D/A及采样保持芯片上都提供了独立的模拟地(AGND)和数字地(DGND)的引脚。
- 在线路设计中,必须将所有器件的模拟地和数字地分别相连,然后将模拟地与数字地仅在一点上相连接。



# 9.2.6 集成A/D转换器及其应用

## 2. ADC0804的典型应用



# 数字系统概述

- 数字系统组成
- 数字系统设计方法
  - ■自下而上
  - ■自上而下
- 数字系统的实现
  - 通用集成逻辑电路、微处理器、DSP、PLD、 ASIC