

# 数字电子技术作业(五)

谢悦晋 U202210333

Nov 6th, 2023

**6.2.4** 试分析图题 6.2.4 所示电路，列出状态转换表，并画出状态转换图。当输入序列A为01011011111111101,其输出序列Z是什么？该电路可以检测A的何种输入序列？

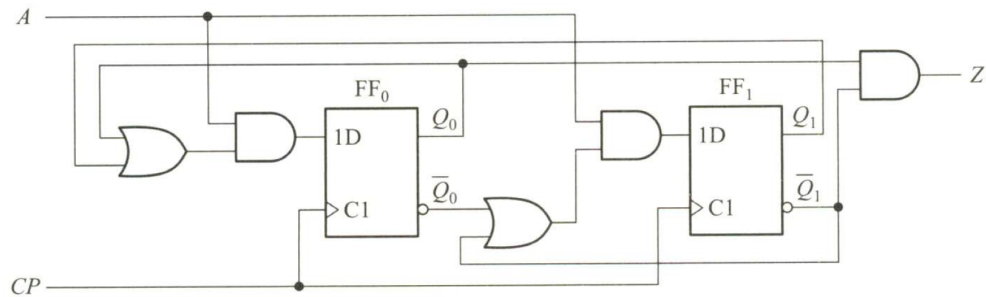


图 1: 6.2.4

解：

**Step 1.** 写出输出方程，激励方程，状态方程：

$$Z = Q_0 \bar{Q}_1, \begin{cases} D_{FF_0} = A(Q_1 + Q_0) \\ D_{FF_1} = A(\bar{Q}_0 + \bar{Q}_1) \end{cases}, \begin{cases} Q_0^{n+1} = A(Q_1^n + Q_0^n) \\ Q_1^{n+1} = A(\bar{Q}_0^n + \bar{Q}_1^n) \end{cases}$$

**Step 2.** 列出状态转换表

$Q_0^n Q_1^n$	$Q_0^{n+1} Q_1^{n+1} / Z$	
	A=0	A=1
00	00/0	01/0
01	00/0	11/0
10	00/1	11/1
11	00/0	10/0

**Step 3.** 画出状态转换图

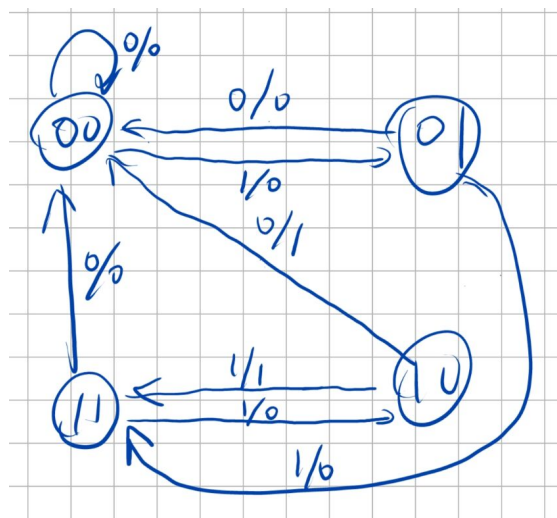


图 2: 6.2.4

输出序列为：0000 0000 0100 0101 0100，可以检测连续的三个1，若连续的三个1之后每跟着两个1就输出一个1，只要有0重新检测。

**6.2.6** 试分析图题 6.2.6 所示同步时序电路，写出激励方程组、状态转换方程组和输出方程，列出状态转换表并画出状态转换图。

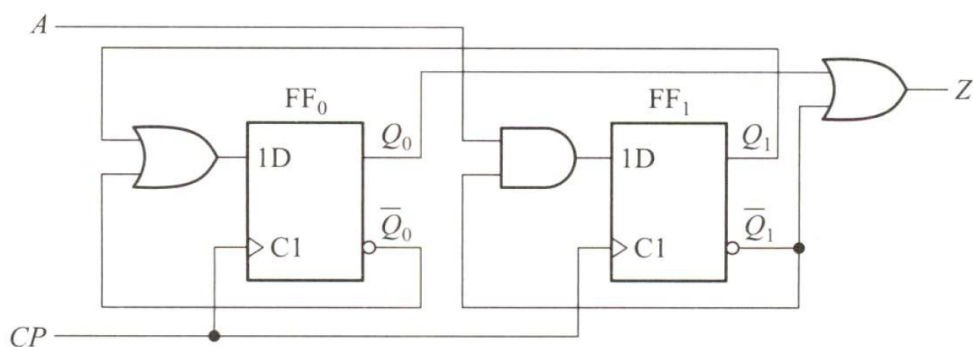


图 3: 6.2.6

解：

**Step 1** 写出输出方程，激励方程，状态方程：

$$Z = Q_0 + \overline{Q_1}, \begin{cases} D_{FF_0} = Q_1 + \overline{Q_0} \\ D_{FF_1} = A\overline{Q_1} \end{cases}, \begin{cases} Q_0^{n+1} = Q_1^n + \overline{Q_0}^n \\ Q_1^{n+1} = A\overline{Q_1}^n \end{cases}$$

**Step 2** 列出状态转换表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Z$	
	A=0	A=1
00	01/1	11/1
01	00/0	10/0
10	01/1	01/1
11	01/1	01/1

**Step 3.** 画出状态转换图

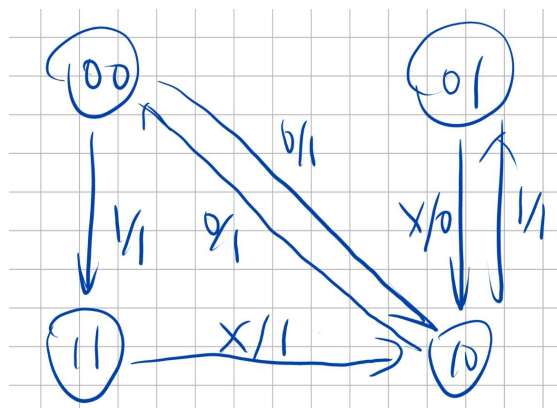


图 4: 6.2.6

**6.3.5** 试用下降沿触发的JK触发器和最少的门电路，实现图题 6.3.5 所示的Z<sub>1</sub>和Z<sub>2</sub>输出波形(要求写出Verilog程序)

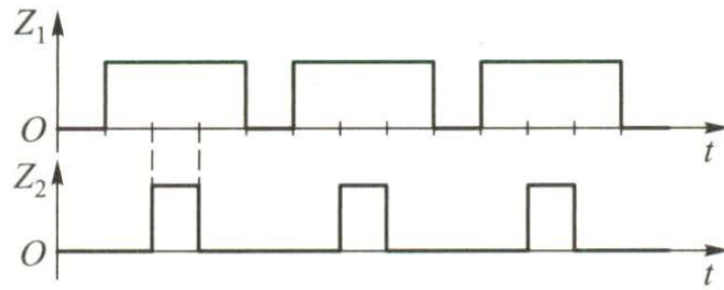


图 5: 6.3.5

**6.3.6** 试用上升沿触发的  $D$  触发器设计一个 1101 序列检测器(序列可重复), 输入为串行编码序列, 输出为检出信号(要求写出 Verilog 程序)