《计算机组织与系统结构》模拟试题 2

	题号	1		11.1	四	五.	六	七
总分	题分	20	10	10	20	14	16	10
合分人	得分							

(考试时间 120 分钟)

-,	填空	E题(本大题共 10 题,每题有一个或两个空,每空 1 分,共 20 分)在每个横线空格上填上
	最怡	台当的内容 。
	1.	一个数在机器中的表示形式(即将符号也数码化的数)称为 机器数 ,而它的数值
		(即用"+"、"-"表示符号,再加上绝对值)叫做。
	2.	指令的基本格式必须包含两个基本部分: <u>地址</u> 码和 <u>操作</u> 码。
	3.	无条件转移指令的地址码将确定下条指令的地址,通过改变 <u>程序计数器(或 PC)</u> 中
		的值来改变指令的执行顺序。
	4.	设 $X=-20$,字长 $n=8$ (含一位符号位),则 x 的原码为 <u>1 0010100</u> , x 的补码
		为 <u>11101100</u> ,x的移码为 <u>01101100</u> 。
	5.	若[X] $_{\text{H}}$ =2 $^{\text{n}}$ +X, (MOD 2 $^{\text{n}}$),则对于定点小数,n= <u>1</u> ; 对于 K 位定点整数(含符号位)
		n= <u>K</u> 。
	6.	若主存容量为 2^k (k 为偶数),则采用一维地址译码需条选择线(地址驱动
		线),采用二维地址译码需条选择线。
	7.	如果 CPU 要读主存的内容,那么 CPU 通过系统总线首先向主存发送 地址
		信号和
	8.	高速缓冲存储器的存取速度 <u>高</u> 于主存,因而基于程序访问的 <u>局部性</u> 特
		性,Cache 机制能够提高访存效率。
	9.	用流水线方式执行指令时,除硬件资源发生冲突会破坏流水线外,发生 <u>指令相关</u>
		和 转移指令 时也会破坏流水线。
	10.	寄存器间接寻址方式,有效地址存放在 寄存器 中,而操作数存放 存储单元 中。

二、	单项	选择题(本大题共 10 小题,每小题 1 分,共 10 分)在每小题的四个备选答案中,选出一				
	个』	正确的答案,并将其号码填在题干的括号内。				
	1.	一个完整的计算机系统应包括 (B) 两大	部分。			
		A、程序和数据	B、硬件和软件			
		C、主机和外设	D、整机和电源			
	2.	对于小数,其真值零的补码表示为(B)。				
		A、[-0]补=1.00···00	B、[-0]补=0.00···00			
		C、[-0]补=1.110011	D、[-0]补=0.00···01			
	3.	当指令中地址码所给出的是操作数的有效地	址时,被称为(B)。			
		A、立即寻址	B、直接寻址			
		C、基址寻址	D、相对寻址			
	4.	程序计数器 PC 的功能为(A)。				
		A、存放下条指令的地址				
		C、存放指令执行后的标志信息				
	5.		程序来完成,而是在(D)之间建立一条直			
		接数据通路,由硬件(DMA 控制器)来实现的				
		A、CPU 与主存之间				
	_	C、外设与 CPU 之间				
	6.		存储区,一般用在不同程序切换的场合。但在			
		以下(B)场合下不需使用堆栈。	/G +b			
		A、 切换到中断服务程序时的断点B、 程序跳转C、子稻	床炉和现场床炉 程序调用			
	7	至今为止,计算机中的所有信息均以二进制				
	۲.	A、节约元件	B、运算速度快			
		C、物理器件性能所致				
	8.	下列几种存储器中,(A) 是易失性存储器				
		A、Cache	B、EPROM			
		C、Flash Memory	D、CD-ROM			
	9.	某计算机的字长是 16 位,它的存储容量是	64KB,按字编址,其寻址范围是(B)。			
		A、0∼64K-1	B、0∼32K-1			
		C、0∼32KB	D、0∼64KB			
	10.	下面(B)情况下会提出中断请求。				

- A、DMA 要求窃取一个存储周期 B、一次 I/O 操作结束
- C、启动一次外设运行
- D、上述三种情况都发生
- 三、判断题(本大题共 10 小题,每小题 1 分,共 10 分)针对各小题的题意,判断其正确性。正确的打 $\sqrt{}$,错误的打 $\sqrt{}$ 。
 - 1. 动态存储器是一种易失性存储器。 (√)
 - 2. 处理机响应中断后,首先要保护程序的现场状态,在保护现场过程中,CPU 仍可响应更高级的中断申请,以实现中断的嵌套。 (X)
 - 3. 根据程序计数器 PC 中的地址,直接从主存中读出数据。 (X)
 - 4. 返回指令总是从栈顶取出返回地址,因此它是一条零地址指令。(√)
 - 5. RISC 机器的控制器总是采用微程序设计方式。(X)
 - 6. 堆栈指针 SP 的内容,表示当前堆栈内所存数据的个数。(X)
 - 7. 中断响应过程,是由硬件和中断服务程序共同完成的。(X)
 - 8. 一个数 X 是正数还是负数,是根据[X]*的符号位是"0"还是"1"确定的。(√)
 - 9. 在 DMA 传送期内, CPU 不能执行程序。(X)
 - 10. 原码、补码和移码三种编码表示中,只有原码"零"的表示不是唯一的。(√)
- 四、名词解释(本大题有10小题,每小题2分,共20分)用一到两句话简要解释各名词术语。
 - 1) SRAM

SRAM 是静态随机访问存储器的缩写,它是非破坏性读出存储器,无需再生和刷新,适合于用它来实现高速小容量的存储器,如 Cache 等。

2) 系统总线

总线是共享的传输介质,用来实现部件与部件之间的信息交换。系统总线指在 CPU、主 存和 I/O 这些主要部件之间进行信息传输的通路,主要由地址线、数据线和控制线组成。

3) 中断向量

中断向量是指中断服务程序的首地址和初始的程序状态字。

4) 同步通信

同步通信是指在总线上进行通信的双方由统一的时钟线进行定时控制,每个总线事务的传输过程都是在时钟信号的定时控制下进行。

5) 分时复用

两种信号共享同一组信号线,在不同的阶段传输不同的信息。例如,地址/数据信号线分时复用时,在事务开始的地址阶段时,先通过这组线传输地址信息,在数据传送阶段时

用来传输数据信息。

6) RISC

精简指令集计算机,这种计算机的指令系统中只包含常用的指令,采用简单指令格式和简单寻址方式、用硬连线路控制器实现指令系统。

7) MAR

存储器地址寄存器,用来存放送到地址线上去的地址信息。

8) I/O端口

在 I/O 接口中的各种数据缓冲寄存器、状态寄存器和控制寄存器。

9) LRU 算法

是一种替换算法,总是把最近最少用的主存块替换出去。

10) 机器字长

计算机的数据通路的宽度,具体来说,CPU 中计算部件、传输部件和存储部件的位数都 是匹配的,这些部件的宽度就是数据通路的宽度,也就是机器字长。

五、计算题(本大题有3小题,共14分)

1. 已知 $[x]_{*}=11001010$,求 $[x/2]_{*}$ 、 $[2x]_{*}$,并写出将 $[x]_{*}$ 扩展为 16 位后的形式。(4 分)

解: [x/2]*=1 1100101 0 (最后一位 0 丢弃,高位补符号 1)
[2x]*=1 1-0010100 (最高一位数值位 1 丢弃,最末位后补 0)
将[x]*扩展为 16 位后为: 11111111 11001010 (高位补足 8 位符号位)

2. 以 IEEE754 短浮点数格式表示十进制数: -3.25。要求写出过程,并最终用十六进制缩写形式表示。(4分)

解: -3.25 = -11.01₂ = -1.101₂ x 2¹ = (-1) ^s x 1.f x 2^{e-127}
s=1, f=(0.1010...0)₂, e=(127+1)₁₀=(128)₁₀=(1000 0000)₂
IEEE754 单精度浮点数表示为: 1 1000 0000 1010...0000 000
按 4 位一组进行组合: 1100 0000 0101 0000 0000
转换成十六进制表示为: C0500000H

3. 己知 x=-(12/16), y=13/16, 用 5 位补码定点加减运算, 求 x+y=?, x-y=?。要求说明是否溢出,结果要用十进制真值表示。(6 分)

解: $x=-(12/16) = -0.1100_2$ [x] $_*=1.0100$ $y=13/16=0.1101_2$ [y] $_*=0.1101$ [-y] $_*=1.0011$ [x+y] $_*=1.0100+0.1101=0.0001$

两个异号数相加,肯定不会溢出,所以 $x+y=0.0001_2=1/16$ [x-y] $_{*}=[x]_{*}+[-y]_{*}=1.0100+1.0011=0.0111$ 两个加数的符号为 1,但结果和的符号为 0,说明结果溢出。

六、分析题(本大题有 4 小题, 共 16 分)

- 1. 假设要传送的数据信息为 1000111, 约定其生成多项式为 $G(x)=x^3+1$,求其校验码。(3分)
- 解: 生成多项式为 G(x)=x³+1,用二进制来表示该生成多项式为 1001,所以最终的校验码应该有 3 位。在数据信息后添 3 个 0 后得: 1000111000,将该数除以 1001,采用模 2 除法,余数为: 110。所以校验码为 110, CRC 码为 1000111 110。

1001	110	
1001 / 1000111	000	
/ 1001		
0011		
0000		
0111		
0000		
1111		
1001		
110	0	
100		
10	10	
10		
	110	
	0000	余数
	110	 赤 奴

- 2. 假定一个磁盘的转速为 7200RPM, 道间移动时间为 0.01ms, 共有 1024 个磁道。那么, 该磁盘的平均存取时间是多少? (3分)
- 解: 平均寻道时间为: (0+1023x0.01)/2 = 5.12ms 平均等待延迟为: (0+1000x60/7200)/2 = 4.16ms 平均存取时间是 9.28 ms.
- 3. 某磁盘驱动器采用双面磁盘,每面有80道,每道有18个扇区,每扇区存储512个字节,请求出该磁盘驱动器的格式化容量? (2分)
- 解:该磁盘驱动器的格式化容量为: 2x80x18x512Byte= 1.44MB
- 4. 设某机主存容量为 4MB, Cache 容量为 16KB, 每字块有 8 个字, 每个字 32 位, 主存采用按字编址方式, Cache 为四路组相联映射。请问:
 - (1) 主存地址字段如何划分? (4分)

- (2) 设 Cache 的初始状态为空, CPU 依次从主存第 0, 1, 2, 3,, 99 号单元读出 100 个字, 重复按此序列读 10 次, 问命中率是多少? (4分)
- 解: (1) 主存容量为 $4MB = 2^{20}$ 字 $= 2^{17}$ 块 $\times 2^3$ 字/块

主存按字编址,所以地址位数为20位。

Cache 容量为 16KB= 2¹⁴B = 2⁹ 槽 x 2³ 字/槽 x 2² B/字

Cache 采用 4 路组相联,所以 Cache 划分为: 2⁷组 x2²槽/组 x2³字/槽

主存地址字段划分为:

标志	Cache 组	号 字地址
19	10 9	3 2 0

(2) 主存块大小为 8 个字,所以每 0-7 号单元映射到第 0 组,第 8-15 号单元映射到第 1 组,……,第 88-95 号单元映射到 11 组,第 96-99 号单元映射到第 12 组,第一次循环时,每次都是第一个单元未命中,以后每次都命中,以后各次循环时,每次都能命中,所以命中率为: (100x10-13)/1000 = 987/1000 = 98.7%

七、简答题(本大题有3小题,共10分)

1. DMA 与 CPU 在总线使用权上的关系如何? 为什么? (2分)

答: CPU 的优先级没有 DMA 高,即当 CPU 和 DMA 控制器同时要使用总线访问主存时, CPU 让出总线,让 DMA 控制器控制总线。因为 DMA 控制器是控制磁盘与主存之间的数据传送,如果 DMA 请求得不到及时响应,则磁盘数据又可能丢失。

2. 整个中断过程可以分成哪两个子过程?各自完成什么任务? (4分)

答:中断过程分为中断响应和中断处理两个子过程。CPU 通过执行一条隐指令来进行中断响应,完成关中断、保护断点和识别中断源的任务。中断响应的结果是得到了相应的中断服务程序的首地址,下一个指令周期开始,进入中断服务程序的执行。在中断处理(即:中断服务程序)阶段,完成保护现场、中断服务、恢复现场和中断返回的任务。

3. 什么叫刷新?为什么动态随机访问存储器要进行刷新? (4分)

答:动态随机访问存储器靠电容上存储电荷的多少来表示信息,而电容上的电荷一般只能维持 1-2ms,因此,即使电源不掉电,信息也会自动消失。为此,必须在 2ms 之内对所有单元恢复原状态, 这个过程称为刷新。