

# 计算机专业基础综合考试

## 模拟试卷 ( 五 )

一、单项选择题：第 1~40 小题，每小题 2 分，共 80 分。下列每题给出的四个选项中，只有一个选项最符合试题要求。

- 假设栈的容量为 3，入栈的序列为 1,2,3,4,5，则出栈的序列可能为 ( )。  
A. 3,2,1,5,4                      B. 1,5,4,3,2                      C. 5,4,3,2,1  
D. 4,3,2,1,5
- 若以 1234 作为双端队列的输入序列，则既不能由输入受限的双端队列得到，也不能由输出受限的双端队列得到的输出序列是 ( )。  
A. 1234                      B. 4132                      C. 4231  
D. 4213
- 在下列遍历算法中，在遍历序列中叶结点之间的次序可能与其他算法不同的算法是 ( )。  
A. 先序遍历算法                      B. 中序遍历算法                      C. 后序遍历算法  
D. 层次遍历算法
- 一般说来，若深度为  $k$  的  $n$  个结点的二叉树具有最小路径长度时，第  $k$  层（根为第 1 层）上的结点数为 ( )。  
A.  $n-2^{k-2}+1$                       B.  $n-2^{k-1}+1$                       C.  $n-2^k+n$   
D.  $n-2^{k-1}$
- 利用逐点插入建立序列 (50,72,43,85,75,20,35,45,65,30) 对应的二叉排序树后，要查找元素 30 要进行的元素间的比较次数是 ( )。  
A. 4                      B. 5                      C. 6  
D. 7
- 由 4 棵树组成的森林中，第一、第二、第三和第四棵树中的结点数分别为 30、10、20、5，当把森林转换成二叉树后，对应二叉树中根结点的右子树的左子树的结点数为 ( )。  
A. 29                      B. 9                      C. 25  
D. 19
- 如果具有  $n$  个顶点的图是一个环，则它有 ( ) 棵生成树。

A.  $n^2$

B.  $n$

C.  $n-1$

D. 1

8. 假设有  $n$  个顶点  $e$  条边的有向图用邻接表表示，则删除与某个顶点  $v$  相关的所有边的时间复杂度为 ( )。

A.  $O(n)$

B.  $O(e)$

C.  $O(n+e)$

D.  $O(ne)$

9. 折半查找有序表 (2,10,25,35,40,65,70,75,81,82,88,100)，若查找元素 75，需依次与表中元素 ( ) 进行比较。

A. 65,82,75

B. 70,82,75

C. 65,81,75

D. 65,81,70,75

10. 堆排序分为两个阶段，其中第一阶段将给定的序列建成一个堆，第二阶段逐次输出堆顶元素。设给定序列 {48,62,35,77,55,14,35,98}，若在堆排序的第一阶段将该序列建成一个堆（大根堆），那么交换元素的次数为 ( )。

A. 5

B. 6

C. 7

D. 8

11. 对 {05,46,13,55,94,17,42} 进行基数排序，一趟排序的结果是 ( )。

A. 05,46,13,55,94,17,42

B. 05,13,17,42,46,55,94

C. 42,13,94,05,55,46,17

D. 05,13,46,55,17,42,94

12. 计算机中，与 CPU 的 CPI 无关的因素是 ( )。

A. 时钟频率

B. 系统结构

C. 指令集

D. 计算机组织

13. 若数据在存储器中以小端方式存放，则十六进制数 12345678H 按字节地址从小到大依次为 ( )。

A. 78563412H

B. 87654321H

C. 12345678H

D. 21436587H

14. 按 IEEE754 标准规定的 32 位浮点数（单精度浮点数）41A4C000H 对应的十进制数是 ( )。

A. 4.59375

B. -20.59375

C. -4.59375

D. 20.59375

15. 设有一主存-Cache 层次的存储器，其主存容量 1MB，Cache 容量 16KB，每字块有 8 个字，每字 32 位，采用直接地址映像方式，若主存地址为 35301H，且 CPU 访问 Cache 命中，则该主存块在 Cache 的第 ( ) 字块中（Cache 起始字块为第 0 字块）。

A. 152

B. 153

C. 154

D. 151

16. 在页面尺寸为 4KB 的页式存储管理中，页表中的内容如下图所示，则物理地址 32773 对应的逻辑地址为 ( )。

虚页号	页框号	虚页号	页框号
0	2	3	8
1	5	4	7
2	7	5	11

- A. 32773                      B. 42773                      C. 12293  
D. 62773
17. 在通用计算机指令系统的二地址指令中, 操作数的物理位置可安排在( )。
- I. 一个主存单元和缓冲存储器                      II. 两个数据寄存器  
III. 一个主存单元和一个数据寄存器                      IV. 一个数据寄存器和一个控制存储器  
V. 一个主存单元和一个外存单元
- A. II、III和IV                      B. II、III                      C. I、II和III                      D. I、II、III和V

18. 某微机的指令格式如下所示:

15	10	9	8 7	0
操作码		X	D	

其中 D 为位移量, X 为寻址特征位。

X=00: 直接寻址; X=01: 用变址寄存器 X1 进行变址;

X=10: 用变址寄存器 X2 进行变址; X=11: 相对寻址

设 (PC)=1234H, (X1)=0037H, (X2)=1122H, 则指令 2222H 的有效地址是( )。

- A. 22H                      B. 1144H                      C. 1256H  
D. 0059H

19. 某机采用微程序控制方式, 微指令字长 24 位, 采用水平型编码控制的微指令格式, 断定方式。共有微命令 30 个, 构成 4 个互斥类, 各包含 5 个、8 个、14 个和 3 个微命令, 外部条件共 3 个。则控制存储器的容量应该为( )。

- A. 256×24bit                      B. 30×24bit                      C. 31×24bit  
D. 24×24bit

20. 数据总线的宽度由总线的( )定义。

A. 物理特性                      B. 功能特性                      C. 电气特性                      D. 时间特性

21. DMA 方式的接口电路中有程序中断部件, 其作用包括( )。

- I. 实现数据传送                      II. 向 CPU 提出总线使用权  
III. 向 CPU 提出传输结束                      IV. 检查数据是否出错
- A. 仅III                      B. III和IV                      C. I、III和IV  
D. I 和II

22. 某机有四级中断, 优先级从高到低为 1→2→3→4。若将优先级顺序修改, 改后 1 级中断的屏蔽字为 1101, 2 级中断的屏蔽字为 0100, 3 级中断的屏蔽字为 1111, 4 级中断的屏蔽字为 0101, 则修改后的优先顺序从高到低为( )。

- A. 1→2→3→4                      B. 3→1→4→2                      C. 1→3→4→2  
D. 2→1→3→4

23. 相对采用单一内核结构, 采用微内核结构设计和实现操作系统有诸多好处, 但是( )不是微内核的优势。

A. 使系统更高效                      B. 想添加新任务时, 不必修改内核

C. 使系统更安全                      D. 使系统更可靠

24. 有一个计数信号量 S, 若若干个进程对 S 进行了 28 次 P 操作和 18 次 V 操作后, 信号量 S 的值为 0, 然后又对信号量 S 进行了 3 次 V 操作。此时有( )个进程等待在信号量 S 的队列中。

- A. 2                      B. 0                      C. 3  
D. 7

25. 进程从运行状态到等待状态可能是( )。

A. 运行进程执行了 P 操作                      B. 进程调度程序的调度  
C. 运行进程的时间片用完                      D. 运行进程执行了 V 操作

26. 关于临界区问题(critical section problem)的一个算法(假设只有进程 P0 和 P1 可能会进入该临界区)如下(i 为 0 或 1), 该算法( )。

```
Repeat
    retry:  if(turn!=-1) turn=i;
           if(turn!=i) goto retry;
           turn=-1;
```

临界区

```
turn=0;
```

剩余区

```
until false;
```

- A. 不能保证进程互斥进入临界区, 且会出现“饥饿”  
B. 不能保证进程互斥进入临界区, 但不会出现“饥饿”  
C. 保证进程互斥进入临界区, 但会出现“饥饿”  
D. 保证进程互斥进入临界区, 不会出现“饥饿”

27. 设 m 为同类资源数, n 为系统中并发进程数。当 n 个进程共享 m 个互斥资源时, 每个进程的最大需求是 w, 则下列情况会出现系统死锁的是( )。

- A. m=2,n=1,w=2                      B. m=2,n=2,w=1                      C. m=4,n=3,w=2  
D. m=4,n=2,w=3

28. 总体上说,“按需调页”(Demand-paging)是一个很好的虚拟内存管理策略。但是,有些程序设计技术并不适合于这种环境。例如,( )。

- A. 堆栈                      B. 线性搜索                      C. 矢量运算  
D. 二分搜索

29. 在某请求分页系统中,内存的存取时间为  $1\mu\text{s}$ 。若有一个可用的空页或被置换的页未被修改,则它处理一个缺页中断需要  $8\mu\text{s}$ ; 若被置换的页已被修改,则处理一个缺页中断因增加写回外存时间而需要  $20\mu\text{s}$ 。假设所有访问页表都在 TLB 中,且 TLB 中存储有页面是否在主存中的信息。假定 70%被置换的页被修改过,为保证有效存取时间不超过  $2\mu\text{s}$ ,可接受的最大缺页中断率约为( )。

- A. 5.7%                      B. 11%                      C. 6.5%  
D. 50%

30. 在某个计算机系统中,内存的分配采用按需调页方式,测得当前 CPU 的利用率为 8%,硬盘交换空间的利用率为 55%,硬盘的繁忙率为 97%,其他设备的利用率可以忽略不计,由此断定系统发生异常,则解决方法是( )。

- I. 加大交换空间容量                      II. 增加内存容量                      III. 增加 CPU 数量  
IV. 安装一个更快的硬盘                      V. 减少多道程序的道数  
A. II、III和IV                      B. II和V  
C. I和II                      D. II、III和V

31. 信息在外存空间的排列也会影响存取等待时间。考虑几个逻辑记录 A、B、C、...、J,它们被存放于磁盘上,每个磁道存放 10 个记录,安排如表 1 所示。

表 1 每个磁道存放 10 个记录

物理块	1	2	3	4	5	6	7	8	9	10
逻辑记录	A	B	C	D	E	F	G	H	I	J

假定要经常顺序处理这些记录,磁道旋转速度为  $20\text{ms/r}$ ,处理程序读出每个记录后花  $4\text{ms}$  进行处理。考虑对信息的分布进行优化,如表 2 所示,相比之前的信息分布,优化后的时间缩短了( )。

表 2 优化后磁道存放的 10 个记录

物理块	1	2	3	4	5	6	7	8	9	10
逻辑记录	A	H	E	B	I	F	C	J	G	D

- A. 60ms                      B. 104ms                      C. 144ms  
D. 204ms

32. 下列有关虚拟设备的论述中,正确的是( )。

- A. 虚拟设备是指将独占设备转变成了共享设备  
B. 虚拟设备是指允许用户以标准化方式来使用物理设备  
C. 虚拟设备是把一个物理设备变换成了多个对应的逻辑设备

D. 虚拟设备是指允许用户程序不必全部装入多个对应的逻辑设备

33. 电路交换的优点有( )。

- I. 传输时延小                      II. 分组按序到达                      III. 无需建立连接                      IV. 线路利用率高

- A. I和II                      B. II和III                      C. I和III                      D. II和IV

34. 以下滑动窗口协议中,一定按序接收到达的分组有( )。

- I. 停止一等待协议                      II. 后退 N 帧协议                      III. 选择重传协议  
A. I和II                      B. I和III                      C. II和III                      D. I、II和III

35. 以下几种 CSMA 协议中,什么协议在监听到介质是空闲时一定发送( )。

- I. 1-坚持 CSMA                      II. p-坚持 CSMA                      III. 非坚持 CSMA  
A. 只有 I                      B. I和III                      C. I和II                      D. I、II和III

36. 一台主机的 IP 地址为 11.1.1.100,子网掩码为 255.0.0.0。现在用户需要配置该主机的默认路由。经过观察发现,与该主机直接相连的路由器具有如下 4 个 IP 地址和子网掩码:

- I. IP 地址: 11.1.1.1, 子网掩码: 255.0.0.0  
II. IP 地址: 11.1.2.1, 子网掩码: 255.0.0.0  
III. IP 地址: 12.1.1.1, 子网掩码: 255.0.0.0  
IV. IP 地址: 13.1.2.1, 子网掩码: 255.0.0.0

问 IP 地址和子网掩码可能是该主机默认路由的是( )。

- A. I和II                      B. I和III                      C. I、III和IV  
D. III和IV

37. 路由器中发现 TTL 值为 0 的分组,将进行( )处理,并向源主机返回( )的 ICMP 报文。

- A. 返回发送方,源点抑制                      B. 继续转发,改变路由  
C. 丢弃,时间超过                      D. 本地提交,终点不可达

38. 位于不同子网中的主机之间互相通信,下面说法中正确的是( )。

- A. 路由器在转发 IP 数据报时,重新封装源 IP 地址和目的 IP 地址  
B. 路由器在转发 IP 数据报时,重新封装目的 IP 地址和目的硬件地址  
C. 路由器在转发 IP 数据报时,重新封装源硬件地址和目的硬件地址  
D. 源站可以直接进行 ARP 广播得到目的站的硬件地址

39. 下列关于路由器的说法中,正确的是( )。

- A. 路由器处理的信息量比交换机少,因而转发速度比交换机快  
B. 对于同一目标,路由器只提供延迟最小的最佳路由

C. 通常的路由器可以支持多种网络层协议,并提供不同协议之间的分组转换

D. 路由器不但能够根据 IP 地址进行转发,而且可以根据物理地址进行转发

40. 第一次传输时,设 TCP 的拥塞窗口的慢启动门限初始值为 8(单位为报文段),当拥塞窗口上升到 12 时,网络发生超时, TCP 开始慢启动和拥塞避免,那么第 12 次传输时拥塞窗口大小为 ( )。

A. 5

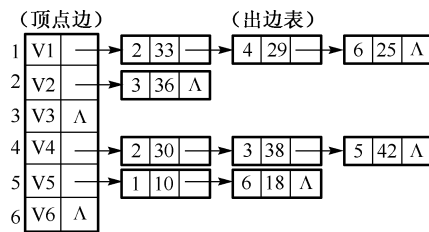
B. 6

C. 7

D. 8

二、综合应用题: 第 41~47 题, 共 70 分。

41. (10 分) 下图所示是一带权有向图的邻接表。其中出边表中的每个结点均含有三个字段,依次为为边的另一个顶点在顶点表中的序号、边上的权值和指向下一个边结点的指针。试求:



(1) 该带权有向图的图形。

(2) 从顶点 V1 为起点的广度优先搜索的顶点序列及对应的生成树。

(3) 以顶点 V1 为起点的深度优先搜索生成树。

(4) 由顶点 V1 到顶点 V3 的最短路径。

(5) 若将该图看成无向图,用 Prim 算法给出图 G 的一棵最小生成树的生成过程。

42. (12 分) 假设二叉树采用二叉链表存储结构,设计一个算法求其指定的某一层  $k$  ( $k>1$ ) 的叶子结点个数, 要求:

(1) 给出算法的基本设计思想。

(2) 写出二叉树采用的存储结构代码。

(3) 根据设计思想,采用 C 或 C++语言描述算法, 关键之处给出注释。

43. (11 分) 已知两个实数  $x=-68$ ,  $y=-8.25$ , 它们在 C 语言中定义为 float 型变量, 分别存放在寄存器 A 和 B 中。另外, 还有两个寄存器 C 和 D。A、B、C、D 都是 32 位的寄存器。请问下列问题(要求用十六进制表示二进制序列):

(1) 寄存器 A 和 B 中的内容分别是什么?

(2)  $x$  和  $y$  相加后的结果存放在 C 寄存器中, 寄存器 C 中的内容是什么?

(3)  $x$  和  $y$  相减后的结果存放在 D 寄存器中, 寄存器 D 中的内容是什么?

44. (12 分) 现有 4 级流水线, 分别完成取指、指令译码并取数、运算、回写四步操作。假设完成各部操作的时间依次为 100ns、100ns、80ns、50ns。请问:

(1) 流水线的操作周期应设计为多少?

(2) 若相邻两条指令如下, 发生数据相关, 而且在硬件上不采取措施, 那么第 2 条指令要推迟多少时间进行?

ADD R1,R2,R3	# R2+R3 -> R1
SUB R4,R1,R5	# R1-R5 -> R4

(3) 如果在硬件设计上加以改进, 至少需要推迟多少时间?

45. (7 分) 一个主修动物行为学、辅修计算机科学的学生参加了一个课题, 调查花果山的猴子是否能被教会理解死锁。他找到一处峡谷, 横跨峡谷拉了一根绳索(假设为南北方向), 这样猴子就可以攀着绳索越过峡谷。只要它们朝着相同的方向, 同

一时刻可以有多只猴子通过。但是如果在相反的方向上同时有猴子通过则会发生死锁（这些猴子将被卡在绳索中间，假设这些猴子无法在绳索上从另一只猴子身上翻过去）。如果一只猴子想越过峡谷，它必须看当前是否有别的猴子在逆向通过。请用 P、V 操作来解决该问题。

46.（8 分）在某段式存储管理系统中，逻辑地址为 32 位，其中高 16 位为段号，低 16 位为段内偏移量，以下是段表（其中的数据均为 16 进制）：

段	基地址	长度	保护
0	10000	18C0	只读
1	11900	3FF	只读
2	11D00	1FF	读/写
3	0	0	禁止访问
4	11F00	1000	读/写
5	0	0	禁止访问
6	0	0	禁止访问
7	13000	FFF	读/写

以下是代码段的内容（代码前的数字表示存放代码的十六进制逻辑地址）：

main	sin
240    push   x[10108]	360    mov   r2,4+(sp)
244    call   sin	364    ... 488    ret
248    ...	

试问：

- (1) x 的逻辑地址为 10108H，它的物理地址是多少？要求给出具体的计算过程。
- (2) 若栈指针 SP 的当前值为 70FF0H，push x 指令的执行过程：先将 SP 减 4，然后存储 x 的值。试问存储 x 的物理地址是多少？
- (3) call sin 指令的执行过程：先将当前 PC 值入栈，然后在 PC 内装入目标 PC 值。请问：哪个值被压入栈了？新的 SP 指针的值是多少？新的 PC 值是多少？
- (4) “mov r2,4+(SP)” 的功能是什么？（假设指令集与 x86 系列 CPU 相同）

47.（9 分）在本地主机使用 Ping 命令测试与远端主机 192.168.0.101 的连通性，Ping 测试仅进行了一次，由于测试数据较大，在 IP 层进行了数据分片。Ping 命令执行时，使用 Sniffer 工具捕获本机以太网发送方向的所有通信流量，得到 6 个 IP 数据报，表 1 以 16 进制格式逐字节给出了六个 IP 数据报的前 40 个字节。

- (1) 哪几个数据报是该次 Ping 测试产生的？为什么？
- (2) 本机 IP 地址是什么？这次测试 IP 数据报的 TTL 值被设为多少？
- (3) IP 数据报在被分片之前总长度是多少字节？

表 1 Sniffer 捕获到的 IP 数据报

编号	IP 数据报前 40 字节															
1	45 00 05 DC 08 00 32 7E	8F 04 20 00 04 00 CF 04	39 01 4B 52 61 62 63 64	C0 A8 00 15 65 66 67 68	C0 A8 00 65 69 6A 6B 6C											
2	45 00 02 80 08 00 AF 7D	8E F9 00 00 04 00 CE 04	71 01 37 1D CE 04 61 62	C0 A8 00 15 63 64 65 66	C0 A8 00 01 67 68 69 6A											
3	45 00 00 58 04 2E 00 16	8E FA 40 00 98 DE BE B3	80 06 E9 DA AC 74 A0 86	C0 A8 00 15 50 18 3B 08	C0 A8 00 02 BC F5 00 F5											
4	45 00 05 DC 61 62 63 64	8F 04 20 B9 65 66 67 68	39 01 4A 99 69 6A 6B 6C	C0 A8 00 15 6D 6E 6F 70	C0 A8 00 65 71 72 73 74											
5	45 00 05 9B 69 6A 6B 6C	8F 04 01 72 6D 6E 6F 70	39 01 6A 21 71 72 73 74	C0 A8 00 15 75 76 77 61	C0 A8 00 65 62 63 64 65											
6	45 00 00 58 04 2E 00 16	8F 05 40 00 98 DE BF 43	80 06 E9 CF AC 74 E1 A6	C0 A8 00 15 50 18 3F D0	C0 A8 00 79 17 1A 00 00											

IP 分组头的结构如图 1 所示。

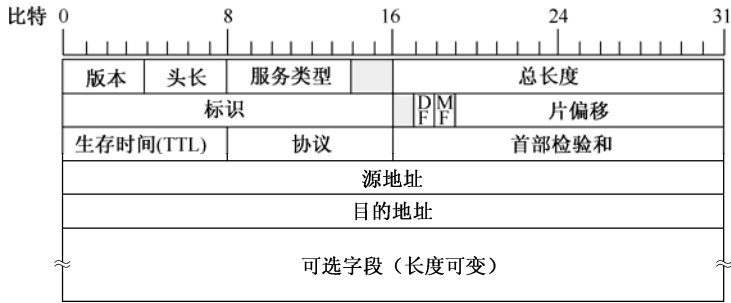


图 1 IP 分组头结构