

**TÊN MÔN HỌC:** **KỸ THUẬT ĐIỆN TỬ SỐ**

**SỐ TÍN CHỈ:** **2**

**TÊN BÀI GIẢNG:** **MẠCH LOGIC TỔ HỢP**

**TUẦN : 4** **( TỪ 09/03/2020 – 15/03/2020**

**GIẢNG VIÊN:** **PHẠM THỊ THU HÀ**

**KHOA:** **ĐIỆN TỬ**

# **I. Mục tiêu tuần 3**

**1. Hiểu, phân tích khái niệm, các phương pháp chung để phân tích một số mạch logic tổ hợp**

**2. Thiết kế một số mạch logic tổ hợp**

## **II. Yêu cầu tuần 3**

- 1. Trả lời các câu hỏi 1, 2, 3, 4, 6, 7, 8, trong bài giảng**
- 2. Thời gian đăng nhập và trả lời câu hỏi trong tuần 1:**

**TỪ 09/03/2020 – đến hết 15 /03/2020**

### **3. Quy định trong lớp học:**

Hàng tuần đăng nhập hệ thống để đọc bài, tóm tắt các ý chính. Phần nào không hiểu trao đổi để cô giải đáp)  
- Trả lời các câu hỏi theo bài yêu cầu ( cộng điểm chuyên cần hoặc điểm hệ số 1)

# NỘI DUNG BÀI GIẢNG



**Mạch logic tổ  
hợp**

**????**

# CHƯƠNG 2: MẠCH LOGIC TỔ HỢP

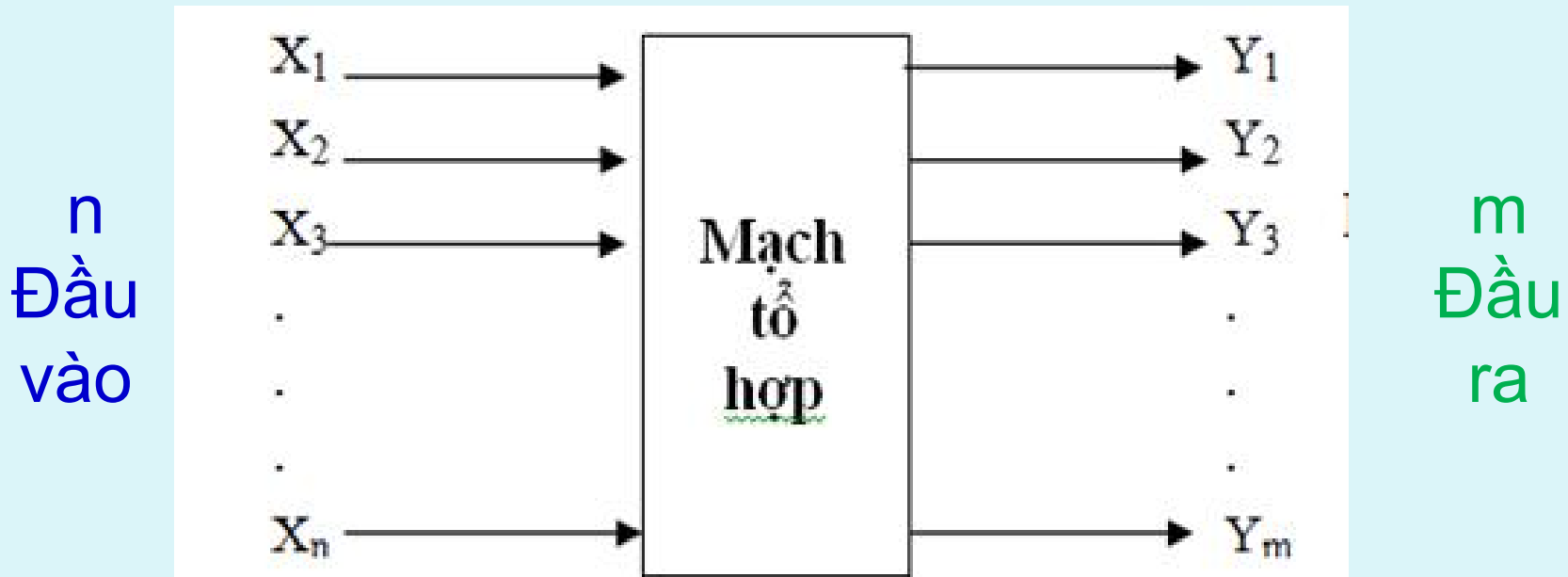
## 2.1. Khái niệm

Mạch tổ hợp là mạch mà giá trị của tín hiệu đầu ra ở thời điểm bất kỳ chỉ phụ thuộc vào tổ hợp giá trị biến đầu vào tại thời điểm đó.

(Các trạng thái của mạch tổ hợp tại các thời điểm trước không làm ảnh hưởng đến tín hiệu ra của mạch tại thời điểm sau)

# CHƯƠNG 2: MẠCH LOGIC TỔ HỢP

## Sơ đồ khối mạch logic tổ hợp

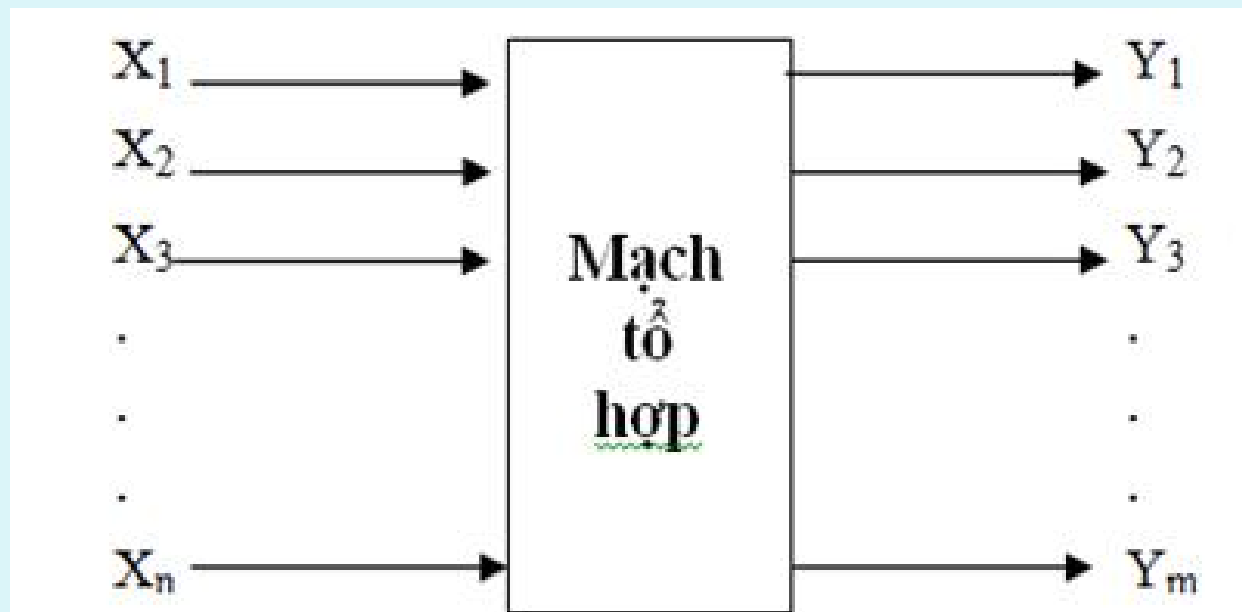


Phương trình mô tả quan hệ giữa đầu vào và đầu ra như sau:

$$Y_j = f(x_1, x_2, \dots, x_n)$$

# CÂU HỎI 1:

Trong sơ đồ khối của mạch tổ hợp e hãy cho biết tên của các đầu vào là gì? tên của các đầu ra là gì

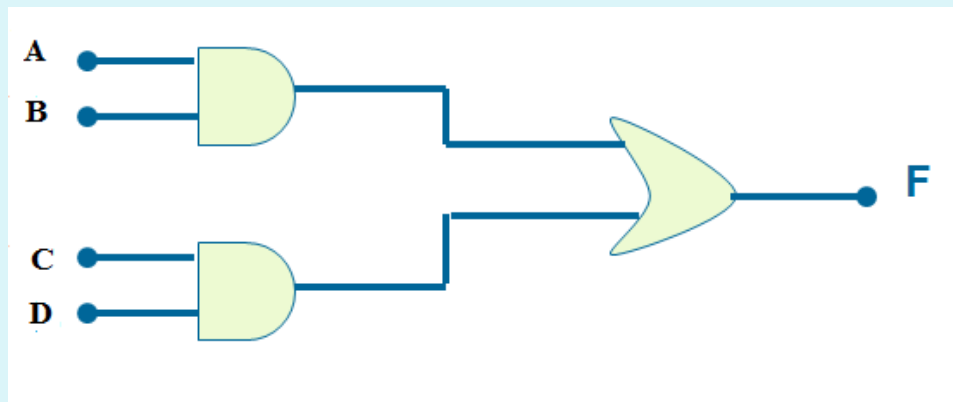


Sơ đồ khối mạch logic tổ hợp

## 2.2. Phân tích mạch logic tổ hợp

- Bước 1: Từ mạch logic tổ hợp đã cho xác định đầu vào là gì, đầu ra.
- Bước 2: Mạch có những phần tử nào, xác định tên, số lượng đầu vào, tên, số lượng đầu ra cho mỗi phần tử, viết lần lượt hàm logic cho mỗi phần tử đó .
- Bước 3: Viết hàm logic cho toàn mạch

Ví dụ: Phân tích mạch logic như sơ đồ sau.

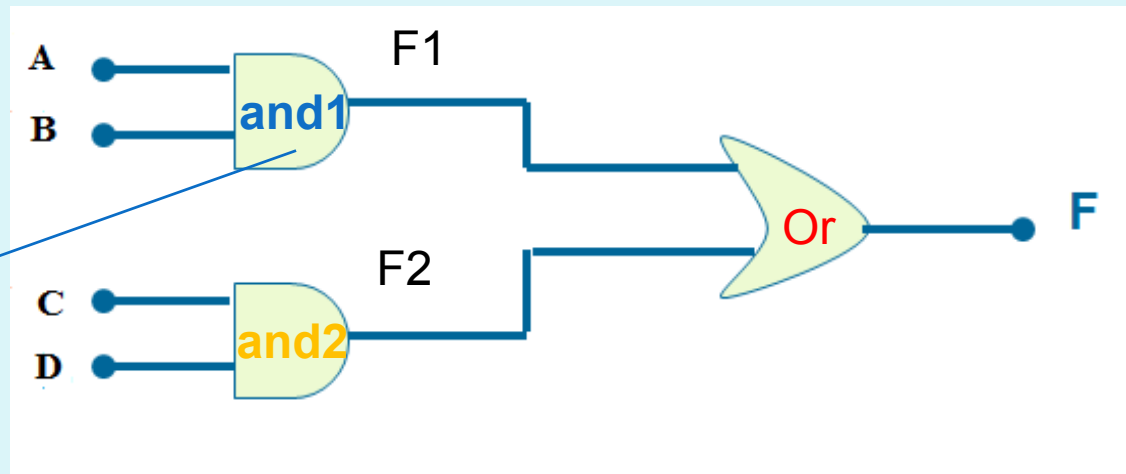




## 2.2. Phân tích mạch logic tổ hợp

Ví dụ: Phân tích mạch logic như sơ đồ sau.

Mạch có 4  
đầu vào:  
A, B, C



Có 1  
đầu ra  
là: F

Cổng AND 1:  
Thực hiện nhân các tín hiệu vào

có 2 đầu vào là A, B

1 đầu ra là F1

$$F1 = A.B$$

Cổng AND 2:  
Thực hiện nhân các tín hiệu vào

có 2 đầu vào là C, D

1 đầu ra là F2

$$F2 = C.D$$

Cổng OR :  
Thực hiện cộng các tín hiệu vào

Có hai đầu vào là F1, F2

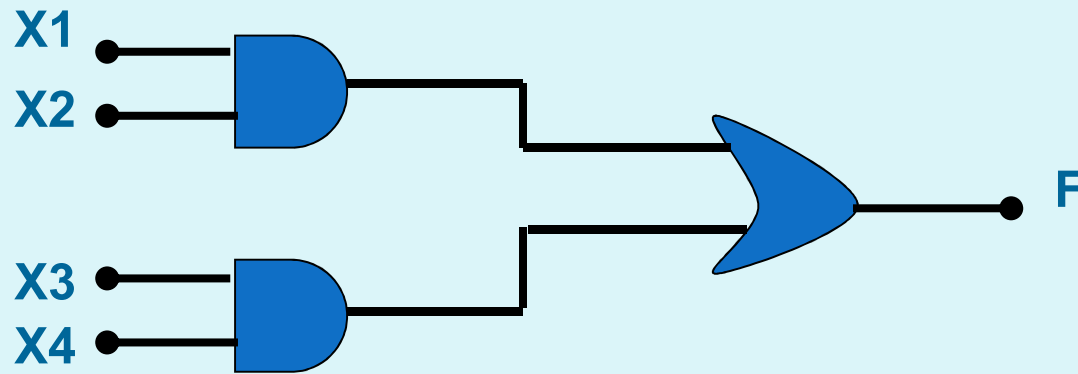
Có 1 đầu ra là F

$$F = F1 + F2 = AB + CD$$

Vậy đầu ra của toàn mạch là  **$F = F1 + F2 = AB + CD$**

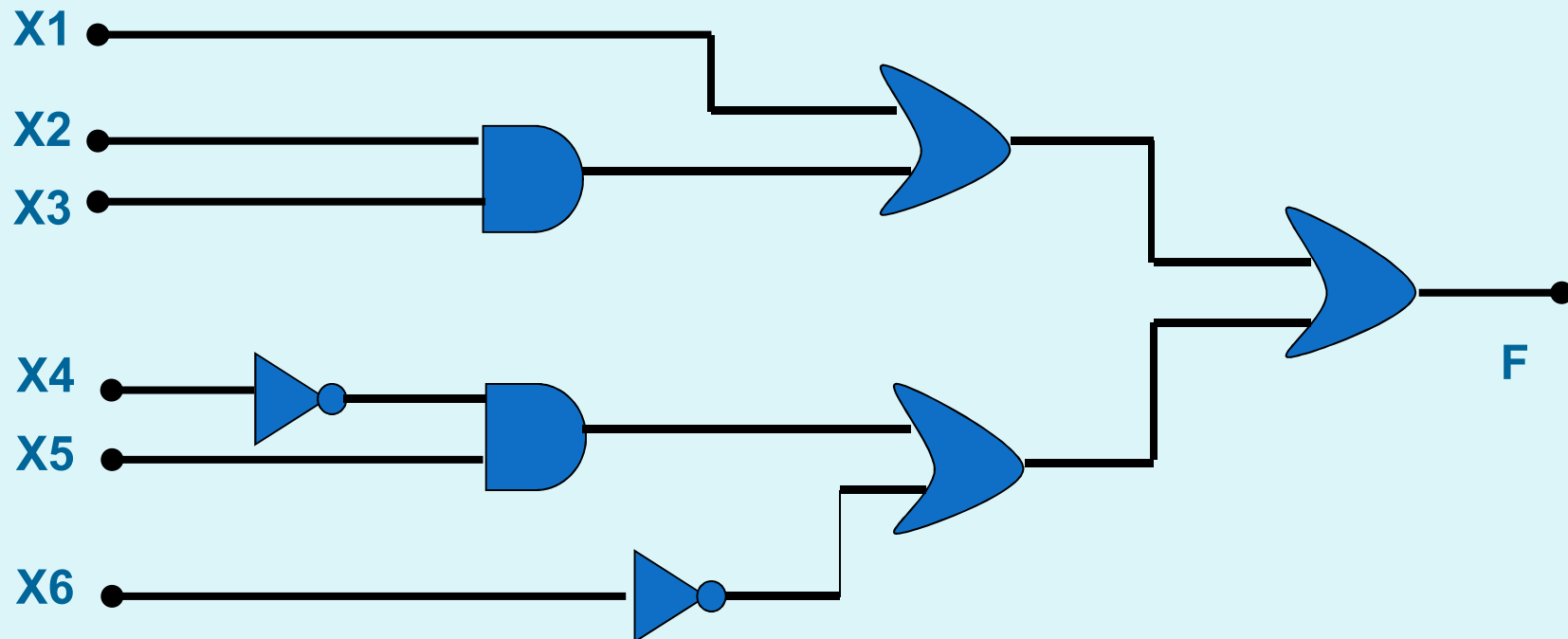
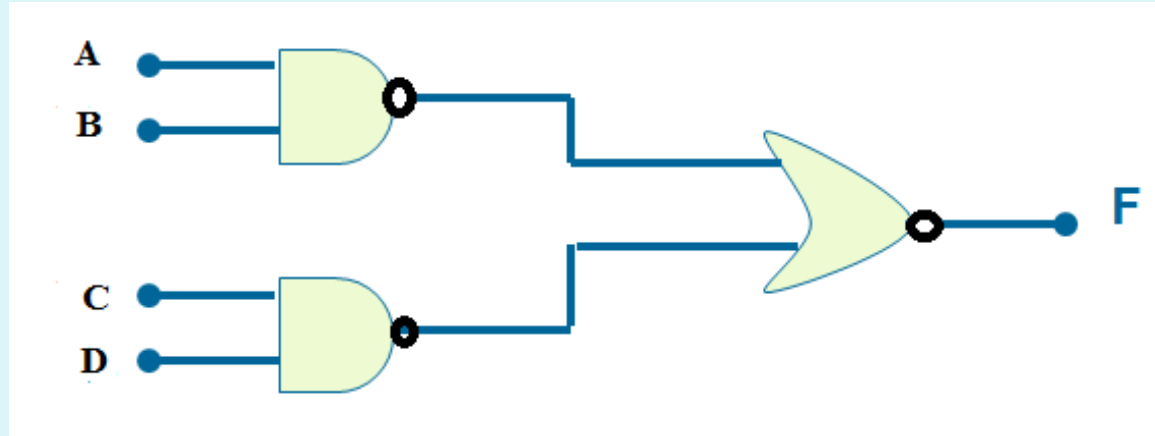
## CÂU HỎI 2:

Cho sơ đồ mạch logic tổ hợp như sau. Em hãy phân tích để tìm ra hàm F?



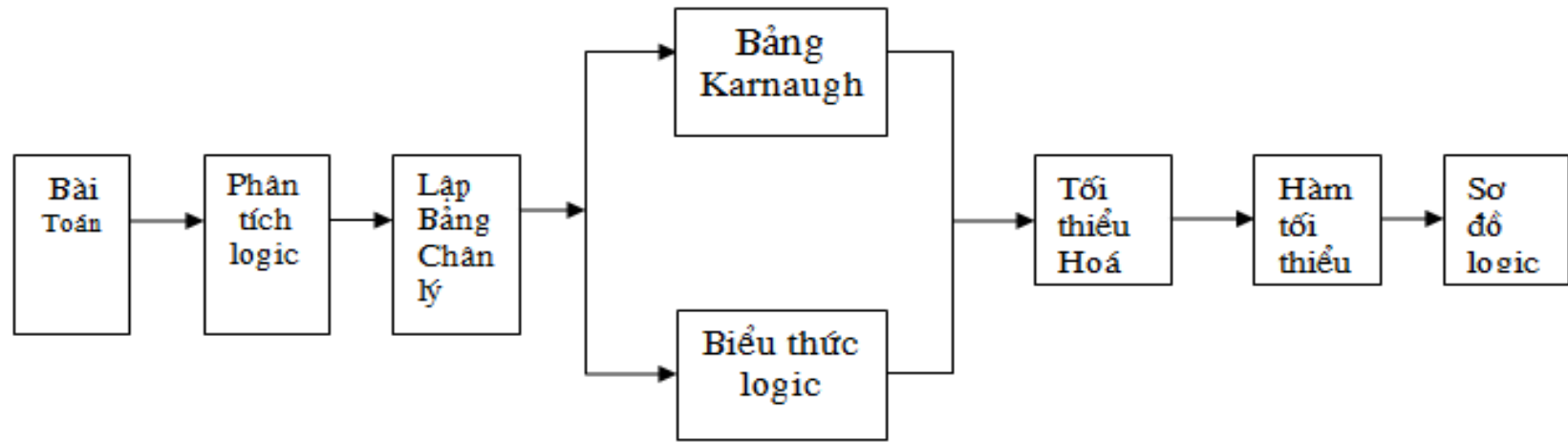
# CÂU HỎI 3:

Cho sơ đồ mạch điện. Xác định hàm ra của mạch logic sau:



## 2.3. Thiết kế mạch logic tổ hợp

### Quy trình



- Phân tích logic: xác định tín hiệu vào - ra.
- Lập bảng chân lý.
- Viết biểu thức: ảng.
- Tối thiểu hóa biểu thức trên: bằng Karnaugh hoặc bằng biểu thức logic.
- Đưa ra hàm tối thiểu: tổng của tích hoặc tích của tổng.
- Vẽ sơ đồ logic bằng các cổng AND - OR hoặc OR - AND.
- Biến đổi sang sơ đồ vi mạch thông dụng.
- Chọn linh kiện và ráp mạch.

**Ví dụ:** Thiết kế mạch logic tổ hợp cho Bài toán biểu quyết, hội đồng giám khảo gồm 2 người. Để biểu quyết một vấn đề, nếu một trong hai hoặc cả hai vị giám khảo bấm nút bỏ phiếu đồng ý thì đèn sáng vấn đề được chấp thuận ngược lại không chấp thuận

**1. Phân tích:** Số nút bấm = tổng số biến vào = 2, tên là A,B. Bấm nút = “1” ngược lại = 0

Đèn là hàm , có 1 hàm ra là F. Đèn sáng = “1”, đèn tắt = “0”

## 2. Bảng chân lý

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

## 3. Tìm hàm tối thiểu

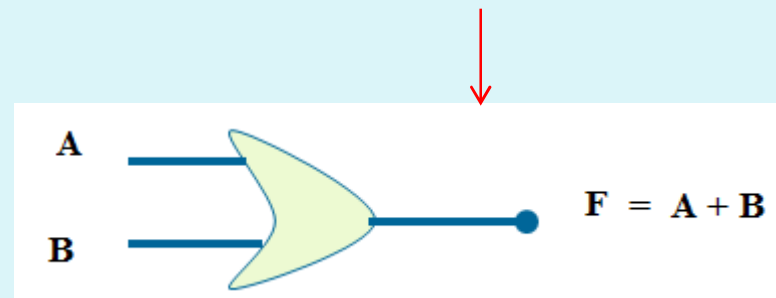
		B	
		0	1
A	0	0	1
	1	1	1

Vòng 1: có  $F_1 = \bar{A}B + AB = B$

Vòng 2: có  $F_2 = A\bar{B} + AB = A$

**4. Viết hàm logic tối thiểu:**  $F = F_1 + F_2 = A + B$

## 5. Vẽ mạch điện



## CÂU HỎI 4:

Thiết kế mạch logic tổ hợp cho Bài toán biểu quyết, một hội đồng giám khảo gồm 3 người. Để biểu quyết một vấn đề, nếu đa số vị giám khảo bấm nút bỏ phiếu đồng ý thì đèn sáng vấn đề được chấp thuận ngược lại không chấp thuận ?

## 2.4. Một số mạch logic tổ hợp

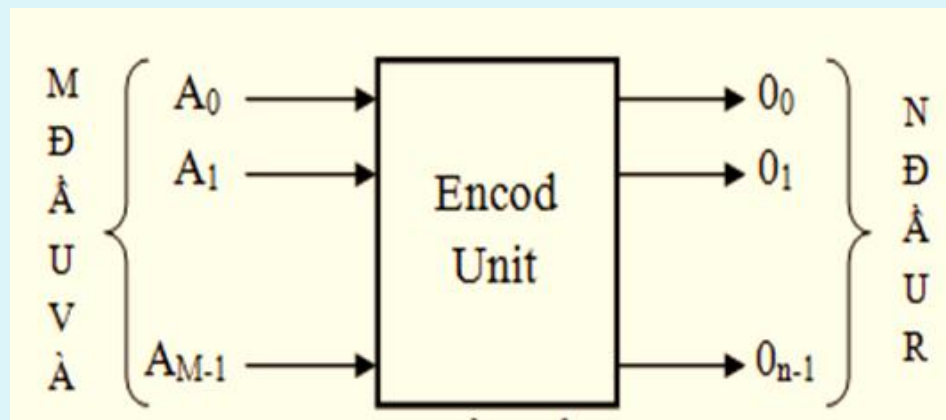
- 2.4.1. Mạch mã hoá
- 2.4.2. Mạch giải mã
- 2.4.3. Mạch ghép kênh
- 2.4.4. Mạch phân kênh
- .....

## 2.4.1. Mạch mã hoá

### \*Khái niệm:

Mạch mã hóa là mạch điện thực hiện quá trình biến đổi những ký hiệu quen thuộc của con người thành ký hiệu quen thuộc với máy tính.

Mạch điện thực hiện chuyển từ mã số này sang mã số khác được gọi là mạch chuyển mã và cũng được gọi là mạch mã hoá



Sơ đồ khối mạch mã hoá

### \* Các mạch mã hoá thông dụng

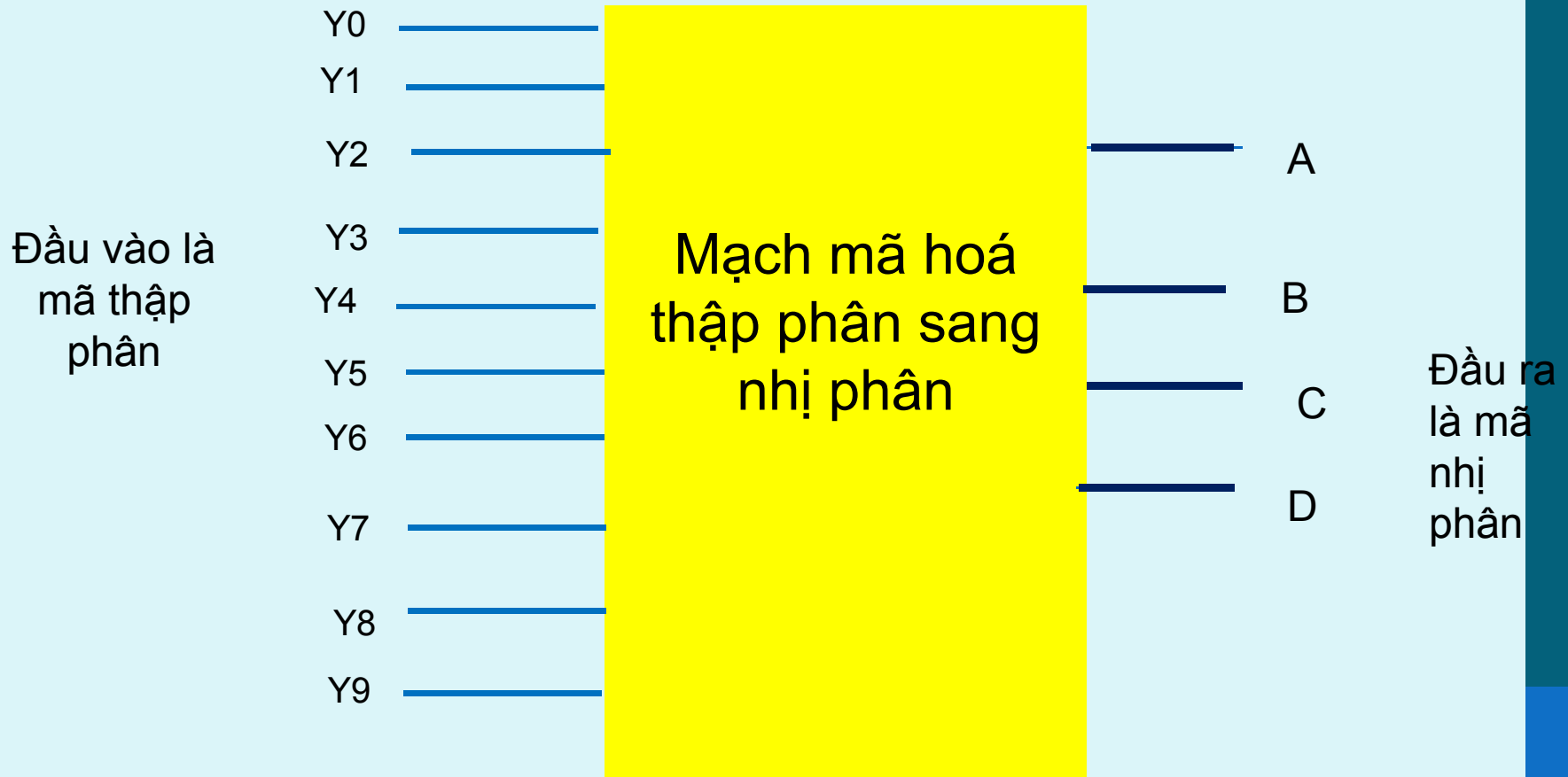
Mã hoá mã thập phân sang mã nhị phân

Mã hoá ký tự sang nhị phân,...



# Mạch Mã hoá mã thập phân sang mã nhị phân

Là mạch điện thực hiện chuyển mã thập phân (gồm 10 chữ số là các số 0,1,...,9) ở đầu vào thành một từ mã nhị phân tương ứng ở đầu ra



Số 0 sau khi qua mạch mã hoá thập-nhị phân = mã nhị phân 4 bit là 0000

Số 1 sau khi qua mạch mã hoá thập-nhị phân = mã nhị phân 4 bit là 0001

.....

## Bảng chân lý

Tín hiệu vào		Các hàm ra			
		D	C	B	A
(0)	$Y_0$	0	0	0	0
(1)	$Y_1$	0	0	0	1
(2)	$Y_2$	0	0	1	0
(3)	$Y_3$	0	0	1	1
(4)	$Y_4$	0	1	0	0
(5)	$Y_5$	0	1	0	1
(6)	$Y_6$	0	1	1	0
(7)	$Y_7$	0	1	1	1
(8)	$Y_8$	1	0	0	0
(9)	$Y_9$	1	0	0	1

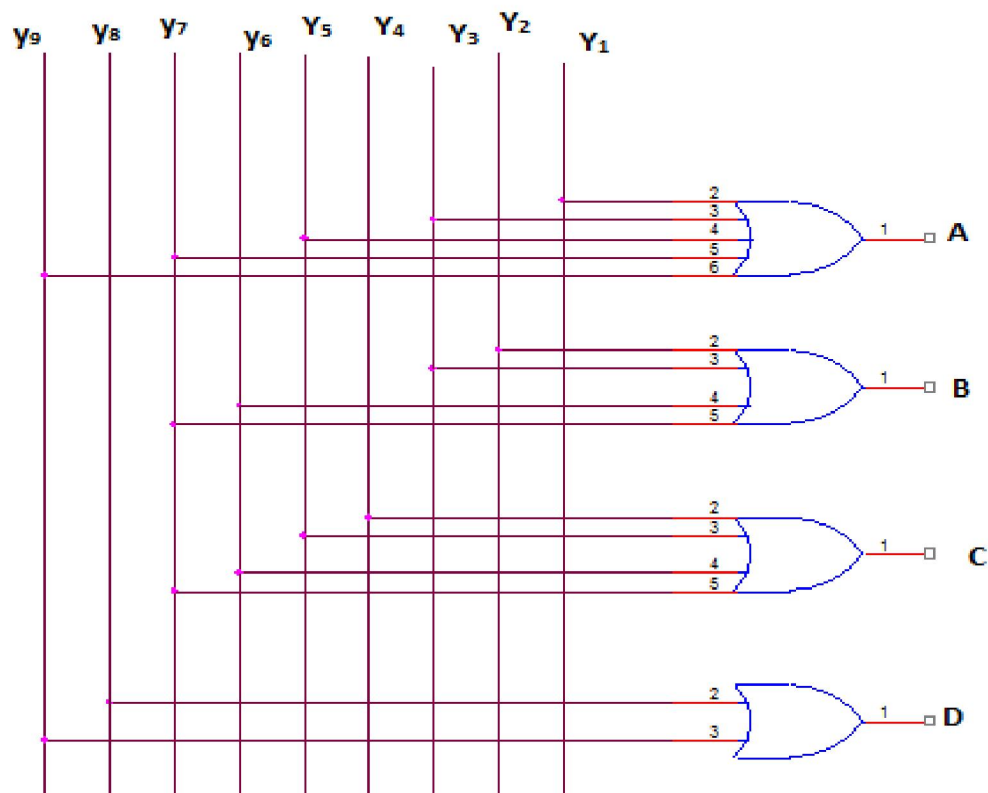
Từ bảng chân lý ta tìm được hàm Boolean như sau:

$$A = Y_1 + Y_3 + Y_5 + Y_7 + Y_9$$

$$B = Y_2 + Y_3 + Y_6 + Y_7$$

$$C = Y_4 + Y_5 + Y_6 + Y_7$$

$$D = Y_8 + Y_9$$

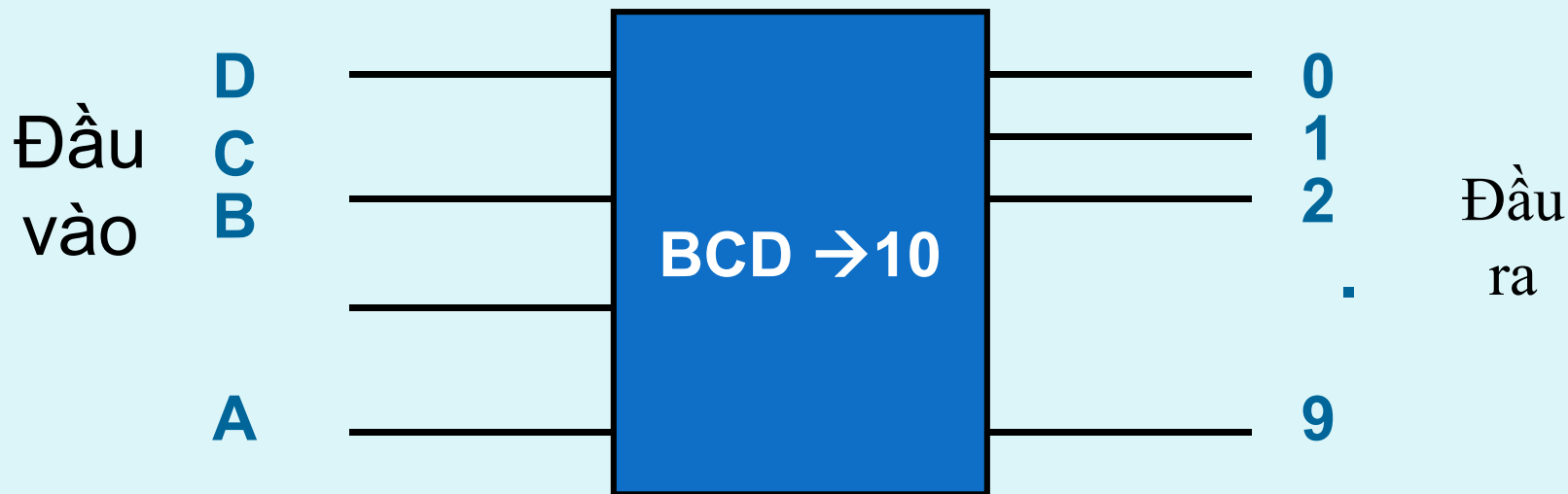


## 2.4.2. Mạch giải mã BCD sang thập phân

### Khái niệm

Bộ giải mã BCD sang thập phân là mạch điện thực hiện chuyển mã nhị phân 4 bit ở đầu vào thành mã thập phân có 10 đầu ra.

### Sơ đồ khối



# Bảng chân lý

Các hàm ra			
A	B	C	D
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0



**Các em tối thiểu hóa các đầu ra như sau**

0

CD	00	01	11	10
AB 00	1	0	0	0
01	0	0	0	0
11	x	x	x	x
10	0	0	x	x

$$0 = \overline{A}\overline{B}\overline{C}\overline{D}$$

2

CD	00	01	11	10
AB 00	0	0	0	1
01	0	0	0	0
11	x	x	x	x
10	0	0	x	x

$$2 = \overline{B}\overline{C}\overline{D}$$

1

CD	00	01	11	10
AB 00	0	1	0	0
01	0	0	0	0
11	x	x	x	x
10	0	0	x	x

$$3 = \overline{B}CD$$

$$1 = \overline{A}\overline{B}\overline{C}\overline{D}$$

3

CD	00	01	11	10
AB 00	0	0	1	0
01	0	0	0	0
11	x	x	x	x
10	0	0	x	x

$$3 = ABC$$

4

CD	00	01	11	10
AB 00	0	0	0	0
01	1	0	0	0
11	x	x	x	x
10	0	0	x	x

$$4 = \overline{B}\overline{C}\overline{D}$$

6

CD	00	01	11	10
AB 00	0	0	0	0
01	0	0	0	1
11	x	x	x	x
10	0	0	x	x

$6 = B\overline{C}\overline{D}$

5

CD	00	01	11	10
AB 00	0	0	0	0
01	0	1	0	0
11	x	x	x	x
10	0	0	x	x

$$5 = B\overline{C}D$$

7

CD	00	01	11	10
AB 00	0	0	0	0
01	0	0	1	0
11	x	x	x	x
10	0	0	x	x

$$7 = BCD$$



## CÂU HỎI 6:

Các em vẽ bảng Karnaugh, tối thiểu hàm của đầu ra 8, 9 tương tự như cách trên

## CÂU HỎI 7:

Từ kết quả của các hàm ra ở trên các em  
hãy vẽ mạch điện?  
(cách vẽ tương tự như mạch mã hoá)