

电子科技大学 2023-2024 学年第 1 学期期中 考试 A 卷

座位号

考场教室

任课教师

学号

姓名

学院

电子科技大学 2023-2024 学年第 1 学期期中 考试 A 卷

参考答案及评分标准

考试科目： 计算机系统结构 考试形式： 闭卷 考试日期： 2023 年 11 月 1 日

本试卷由 四 部分构成，共 4 页。考试时长： 75 分钟

题号	一	二	三	四	合计
得分					

得 分

一、选择题（每小题 3 分，共 30 分）

- 1、如果 X 为正数，有[X]_补求[-X]_补是将（ D ）。
- A、[X]_补各位值保持不变
- B、除符号位外，各位变反，末位加 1
- C、[X]_补符号位变反，其他各位不变
- D、[X]_补连同符号位一起变反，末位加 1
- 2、指令操作所需的数据不会来自（ D ）。
- A、寄存器 B、指令本身 C、主存 D、控制存储器
- 3、单地址指令（ C ）。
- A、只能对单操作数进行加工处理 B、只能对双操作数进行加工处理
- C、既能对单操作数进行加工处理，也能对双操作数进行运算
- D、无处理双操作数的功能
- 4、用一条指令来实现将一个存储单元(源单元)的内容传送至另一个存储单元(目的单元)，一般采取的办法是（ A ）。
- A、先将源单元内容送到 CPU 内的某个暂存器，再将该暂存器内容送往目的单元
- B、源单元内容被读出到数据总线后，随后写入目标单元
- C、在源单元与目标单元之间建立虚拟通道直接传输
- D、先将源单元内容送到某 I/O 端口，再将该端口内容送往目的单元
- 5、用补码表示的双符号位定点整数 110110 进行算术左移 1 位运算，正确结果是（ C ）。
- A、111100 B、101101 C、101100 D、011011
- 6、三级时序系统提供的三级时序信号是（ B ）。

- A、指令周期、工作周期、节拍 B、工作周期、节拍、脉冲
C、指令周期、机器周期、时钟周期 D、指令周期、微指令周期, 时钟周期
- 7、模型机中, 指令 MOV — (R1), @ (R0) + 的长度为两字节 (源采用自增型双间址寻址, 目的采用自减型寄存器寻址; 存储器按字编址, AB、DB 总线的宽度均为 16 位), 则该指令从取指开始到执行完成, 共需要 (A) 次访问存储器。
A、4 次 B、5 次 C、6 次 D、7 次
- 8、已知主存地址 1000H 中的内容为 1003H, 主存地址 1001H 的内容为 1002H, 主存地址 1002H 中的内容为 1001H, 主存地址 1003H 中的内容为 1000H, 采用自减型寄存器间址-(R0)读取操作数, R0 内容为 1002H, 则操作数是 (C)。
A、1000H B、1001H C、1002H D、1003H
- 9、在微程序控制中, 机器指令和微指令的关系是 (B)。
A、 每一条机器指令由一条微指令来解释执行
B、 每一条机器指令由一段微程序来解释执行
C、一段机器指令组成的工作程序, 可由一条微指令来解释执行
D、 一条微指令由若干条机器指令组成
- 10、假设指令系统的指令字长 16 位, 每个地址段 6 位, 若两地址指令需要 14 条, 那么单 (一) 地址指令最多有 (C) 条。
A、16 B、64 C、128 D、256

得 分

二、判断题(正、误: 用 √、× 表示) (每小题 2 分, 共 20 分)

- 1、压栈操作是指将需要保存的内容写入堆栈指针 SP 中。(×)
2、对原码和补码而言, $-1/2$ 都是一个规格化的尾数。(×)
3、减少指令中地址数目的办法是采用以寄存器为基础的寻址。(×)
4、并行加法器的运算速度取决于全加器单元的速度。(×)
5、补码加法运算中, 若符号位运算后产生进位, 则运算结果一定会溢出。(×)
6、根据模型机时序, $M \rightarrow MDR \rightarrow C$ 与 $C \rightarrow MDR \rightarrow M$ 操作都可以在一个时钟内完成。(×)
7、独立编址是指 I/O 端口地址和存储器地址是分开的, 所以对 I/O 访问必须有专门的 I/O 指令。(√)
8、每条指令的执行都必须包含取指周期、源周期、目的周期和执行周期。(×)
9、在工作周期状态转换中, 执行周期结束后, 接着一定会进入取指周期。(×)
10、微程序控制方式下, 微程序存放在主存中。(×)

得分

三、计算题（共 20 分）

1、将 $(36.75)_{10}$ 转换成 IEEE754 短浮点数格式，写出详细转换过程，最终结果用十六进制数表示。（20 分）

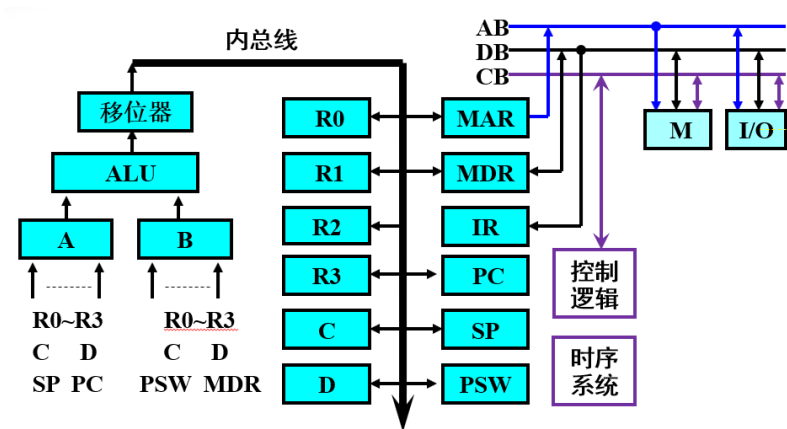
$(36.75)_{10} = (+100100.11)_2$ (3 分)
 $(100100.11)_2 = 1.0010011 \times 2^5$ (3 分)
 $E = 127 + 5 = 132 = (1000100)_2$ (4 分)
 $M = 00100110000000000000000000000000$ (3 分)
 $S = 0$ (1 分)
 $F = (0100\ 0010\ 0001\ 0011\ 0000\ 0000\ 0000\ 0000)_2$ (3 分)
 $= 42130000H$ (3 分)

得分

四、分析设计题（共 30 分）

1、某 CPU 组成：用 4 片 SN74181 和 1 片 SN74182 芯片构成的 ALU 一个，选择器 A、B，移位器；通用寄存器 R0~R3，暂存器 C、D；指令寄存器 IR，程序计数器 PC，程序状态字寄存器 PSW，堆栈指针 SP；地址寄存器 MAR，数据缓冲寄存器 MDR；CPU 内单向数据总线一组；控制系统和时序系统等部件。

(1) 画出一种 CPU 数据通路框图（寄存器级）；（10 分）



各寄存器或部件连接正确 0.5 分，20*0.5=10 分

(2) 补充下面画横线部分的指令流程或微命令 (每空 2 分, 共 14 分)

指令流程

微命令

FT0: $M \rightarrow IR$

$PC+1 \rightarrow PC$

ST0: $PC \rightarrow MAR$

$PC \rightarrow A$ 输出 A DM CPMAR

ST1: $M \rightarrow MDR \rightarrow C$

EMAR R SMDR $MDR \rightarrow B$ 输出 B DM CPC

ST2: $PC+1 \rightarrow PC$

$PC \rightarrow A$ A+1 DM CPPC

ST3: $C+R0 \rightarrow MAR$

ST4: $M \rightarrow MDR \rightarrow C$

DT0: $R1 \rightarrow MAR$

DT1: $M \rightarrow MDR \rightarrow D$

DT0 节拍完成后应增加的时序转换微命令是: $T+1$ CPT (/P)

DT1 节拍完成后应增加的时序转换微命令是: $1 \rightarrow ET$ CPET (/P)

ET0: $C+D \rightarrow MDR$ $C \rightarrow A$ $D \rightarrow B$ A+B DM CPMDR

ET1: $MDR \rightarrow M$ EMAR W(EMDR)

ET2: $PC \rightarrow MAR$

(3) 写出上述指令流程对应的指令 (6 分)

ADD (R1), X(R0)