

电子科技大学 2024-2025 学年第 1 学期期中 考试 A 卷

考试科目: 计算机组成原理 考试形式: 闭卷 考试日期: 年 月 日

成绩构成比例: 平时 24 %, 期中 16 %, 实验 0 %, 期末 60 %

本试卷由 四 部分构成, 共 5 页。考试时长: 90 分钟 注: _____

题号	一	二	三	合计
得分				

一、选择题 (每小题 2 分, 共 20 分)

得分

1. CPU 从主存取出一条指令并执行该指令的时间 _____, 它通常包含若干个 _____, 而后者又包含若干个 _____。(A)
2. 直接寻址的无条件转移指令的功能是将指令中的地址码送入哪个部件? (A)
3. 在微程序控制器中, 微程序的入口微地址是通过 (B) 得到的。
4. 下列寄存器中, 汇编语言程序员可见的是 (B):
5. 用二地址指令来完成算术运算时, 其结果一般存放在哪个部件? (A)
6. 根据模拟机的指令系统, 假设一条单操作数指令 (取指令的地址为 0080H), 其目的操作数

采用变址寻址, 则该指令执行时, PC 值等于 (C)。

7. 微程序控制器中, 机器指令和微指令的关系是什么? (B)

8. 寄存器间接寻址方式中, 操作数在什么部件中? (A)

9. 在浮点数中, 判断规格化形式的原则是什么? (B)

10. 执行操作的数据不可能来自 (C)

1. 浮点数运算的对阶过程规则为: 使小的阶码向大的阶码对齐。(V)

2. 单地址指令不仅可以处理单操作数运算, 还可以处理双操作数运算。(V)

3. 减少指令中一个地址码位数的办法是采用隐地址方式。(X)

4. 在指令设置中, 通过设置扩展码的方式来扩展操作码的类型, 其基本思想是利用指令中空闲的地址码字段来扩展操作码。(V)

5. 并行加法器的运算速度取决于全加器单元的运行速度。(X)

6. 并行加法器中的进位链, 必定是并行进位链。(X)

7. 某机器采用 16 位单字长指令, 采用扩展操作码, 地址 _____ 为 4 位, 现已定义 9 条三地址指令, 那么第一条二地址指令的操作码为 10010000。(X)

8. 寄存器间址和存储器间址相比, 存储器间址速度更快。(X)

二、判断题 (20 分, 每小题 2 分)

得分

右移一位。(✓) 不扣分

0. 控制器内包括有操作码译码器、指令寄存器、地址译码器和通用寄存器输入设备。(×)

三、计算题 (30分, 共3小题)

得分	
----	--

码, 写出主要转换过程。(本题 8 分)

解: -0.75 转换为二进制: -0.11

移向右侧位置: -1.1×2^{-1}

$$e = -1, \text{ 验证: } e + 127 = 126, = \text{控制} 0111 \ 1110$$
 $S=1$ 尾数 $M=1$

32位单精度浮点数的： 1011 1111 0100 0000 0000 0000 0000 0000

16油例:037-40 0000H

已知 $X = -0.0101$, $Y = 0.0011$, 用原码一位乘, 求 $X * Y = ?$ (本题 10 分)

$\bar{X} \pm X_{\text{max}} = 1.0000 \pm .0011$

$\hookrightarrow C_n = 1$
 $\hookrightarrow 00.0010 \quad 1.001$
 00.0101

001.1 1100.00 ←

→ 00.0001

111.1 0000.00 ←

模型机中(所有寄存器、数据总线和地址总线都是16位宽),某主存储器部分单元的

地址码与存储器内容对应关系如下:

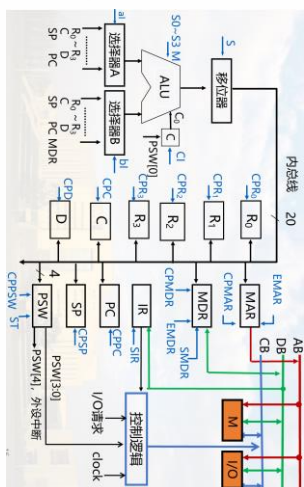
第 3 页

得分

四、綜合題(共30分)

某CPU组成:用SN74181构成的ALU一个,选择器A、B,移位器;通用寄存器RO~R3,暂存器C、D,指令寄存器IR,程序计数器PC,程序状态字寄存器PSW,地址寄存器MAR,数据缓冲寄存器DMR,堆栈指针SP;CPU内单向数据总线一组等部件。

1. 画由一种CPU数据通路框图(寄存器级)(5分)



2. 拟定减法指令 SUB @R1), X(R0) 的操作周期 DIT 的指令流程, 并根据指令流程写出对应的微命令序列。(例如: PC←A, 输出 A, DM, T+1, CPMAR, CPT) (15 分)

第 4 页

周期	指令流程	对应微命令序列
ST0	PC → MAR	PC → A, 取指令A, DM, CPMAR, T+1, CPTQ̄)
ST1	M → MDR → C	EMAR, R (SMOR), MDR → B, 寄存器B, DM CPC, T+1, CPTQ̄)
ST2	PC ← PC	PC → A, At1, DM, CPC, T+1, CPTQ̄)
ST3	B + C → MAR	B → A, C → B, AtB, DM, CPMAR, T+1, CPTQ̄)
ST4	M → MDR → C	EMAR, R (SMOR), MDR → B, 寄存器B, DM, CPTQ̄) I → D1, CPTQ̄), CPTQ̄), CPTQ̄), CPTQ̄)

3. 补充下列微命令对应的指令流程 (共10分, 每空2分)

DT0: PC → MAR

RO → B, 直通 B, DM, CPMAR

DT1: M → MDR → D

EMAR, R (SMOR), MDR → B, 直通 B, DM, CPD

ET0: C → D → MDR

C → A, D → B, A → B, DM, CPMAR

ET1: MDR → M1

EMDR, #

ET2: PC → MAR

PC → A, 直通 A, DM, CPMAR