第四章 存储子系统

一. 单项选择题

请将单项选择题答案填在下面:

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
(1)	(1)	(1)	(4)	(4)	(4)	(4)	(4)	(4)	(2)	(2)	(2)	(4)	(4)	(4)
16	17	18	19	20	21	22	23	24	25	26	27	28	29	30
(2)	(2)	(2)	(3)	(3)	(3)	(2)	(2)	(2)	(2)	(2)	(1)	(3)	(3)	(3)
31	32	33	34	35	36	37								
(1)	(1)	(1)	(1)	(1)	(1)	(1)								

二. 填空题

- 1.主存、高速缓存 2.双稳态触发电路 3. 双稳态触发电路
- 4.低 5.平均寻道时间、平均旋转时间、数据传输速率 6.磁表面

存储器 7.集中刷新、分散刷新、异步刷新 8.循环效验法(或

CRC 法) 9.256B、1KB、64KB、1MB

四. 设计题

- 1. 答: (1) 直接加到各存储芯片的地址线是: A0∽A11
 - (2) 四个片选信号的逻辑式; /A₁₃/A₁₂、/A₁₃A₁₂、A₁₃/A₁₂、A₁₃/A₁₂、
 - (3) 画出存储器逻辑图(芯片级)。
- 2. 答: (1)直接加到各存储芯片的地址线是: A0∽A10
 - (2) 四个片选信号的逻辑式; /A₁₂/A₁₁、/A₁₂A₁₁、A₁₂/A₁₁、A₁₂A₁₁
 - (3) 画出存储器逻辑图(芯片级)。
- 3. 答: (1) 直接加到各存储芯片的地址线是:

固化区 3K: 2KB: A0∽A10

1KB: A0∽A9

随机读写区 5KB: 2KB: A0∽A10

2KB: A0∽A10

1KB: A0∽A9

- (2) 四个片选信号的逻辑式; /A₁₂/A₁₁、/A₁₂A₁₁/A₁₀、A₁₂/A₁₁/A₁₀、A₁₂/A₁₁A₁₀、A₁₁A₁₀、A₁₁A₁₀
- (3) 画出存储器逻辑图(芯片级)。
- 4. 答: (1) 直接加到各存储芯片的地址线是:

固化区 4K: 2KB: A0∽A10

2KB: A0∽A10

随机读写区 3KB: 2KB: A0∽A10

1KB: A0∽A9

- (2) 四个片选信号的逻辑式; /A₁₂/A₁₁、/A₁₂A₁₁、A₁₂/A₁₁、A₁₂/A₁₁、A₁₂A₁₁/A₁₀
- (3)画出存储器逻辑图(芯片级)。
- 5.答: 由于地址范围在 20000H∽21FFFH 之间: 即 8KB, 因此, 是全译码;
 - (1) 需要 $2K \times 4b$ 的芯片 8 片构成 8KB 的存储器; 每组芯片地址分配: $A0 \hookrightarrow A10$;
- (2)选择地址线作为 3-8 译码器的使能端: A19∽A14; 选择地址线作为 3-8 译码器的输入端: A13A12A11;

(3)

A ₁₉	A ₁₈	A ₁₇	A ₁₆	A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀			•						•	A ₀
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

使能端

输入端

片内单元选择

因此, 使能端/G_{2A}:A₁₉ A₁₈ A₁₆A₁₅ A₁₄=00000

 $/G_{2B}:A_{17}=1$

输入端 C: A₁₃=0

B: $A_{12}=0/1$

A: $A_{11}=0/1$

6. (1) 芯片的地址范围

16KB: C000-FFFF:

8KB(1): A000-BFFF; 8KB(2): 8000-9FFF; 8KB(3): 6000-7FFF

2KB(1): 3000-3FFFF; 2KB(1): 2000-2FFFF

- (2)可以直接替换不用做修改,因为2片2KB芯片各自都占据4KB的范围。
- 3. 答: (1) 转子子程序是有意调用,而中断服务子程序是随机调用; (2分)
- (2) 转子子程序的执行受主程序或上层子程序控制,而中断服务子程序一般与被中断的现行程序无关;(2分)
 - (3) 不存在同时调用多个转子子程序的情况,而可能发生多个外设

同时请求 CPU 为自己服务的情况。(1分)

4. 答: (1) 传送方向 (1分)

(2) 主存缓冲区首地址 (1.5分)

(3) 交换量

(1分)

(4) 外设寻址信息

(1.5分)

5. CRT 显示系统内的字符发生器中存放的是:字符点阵信息。 (5

分)