实验7：yosys的安装与使用

Yosys 是一款功能强大的开源逻辑综合工具，最初由 Clifford Wolf 开发，于 2013 年正式推出。它支持从硬件描述语言（如 Verilog）生成门级网表，并广泛应用于 FPGA 和 ASIC 的设计流程中。作为一个灵活且模块化的框架，Yosys 提供了丰富的内置命令和脚本语言，用户可以根据需求自定义逻辑优化与变换过程。本实验将指导你如何安装和使用yosys，你需要：

* 在Linux系统安装并熟悉如何使用Yosys工具。
* 提交一个报告，报告中包含你的工具运行截图、我给你的verilog所撰写的选择器器件文件（top.v）对应的网表图。

请根据以下规则提交你的报告：

1. 上传你的报告你的报告，报告文件名应为你的学生ID（例如，12345678.pdf），报告格式为PDF格式，字体大小为12，