CS99xxZ 主板 CPLD 编程说明

一、帧长

主控 ARM 与 CPLD 通过 SPI 接口进行通信,一帧数据长度为 25 位。

WR_RD_Order1	WR_RD_Order0	Rec_Order7	Rec_Order6	Rec_Order5	Rec_Order4
Rec_Order3	Rec_Order2	Rec_Order1	Rec_Order0	DATA15	DATA14
DATA13	DATA12	DATA11	DATA10	DATA9	DATA8
DATA7	DATA6	DATA5	DATA4	DATA3	DATA2
DATA1	DATA0				

Bit25:bit24=WR_RD_Order1:WR_RD_Order0 01 为 CPLD 接收主控制器发送过来的数据 10 为主控制器从 CPLD 中读数据

二、主控制器写命令、数据到 CPLD 中

CPLD 作为控制使用的管脚为 17 个,输出时,按照如下顺序进行排列:

Bit16	Bit15	Bit14	Bit13
77 脚	76 脚	75	<mark>74 脚</mark>
SINE_CD4053_B	SINE_CD4053_A	W_CD4053_C	W_CD4051_A
Bit12	Bit11	Bit10	Bit9
73 脚	<mark>72 脚</mark>	<mark>71 脚</mark>	70 脚
W_CD4053_B	W_CD4051_B	W_CD4051_A	GR_CD4053_C
BIT8	BIT7	BIT6	BIT5
<mark>69 脚</mark>	<mark>68 脚</mark>	<mark>57 脚</mark>	56 脚
GR_CD4053_A	GR_CD4053_B	OUT_C	W_OUT_C
BIT4	BIT3	BIT2	BIT1
<mark>55 脚</mark>	<mark>20 脚</mark>	19 脚	18 脚
METER_SOURCE_C	Self_CD4051_EN	Self_CD4051_C	Self_CD4051_B
BIT0			
17 脚			_
Self_CD4051_A			

Rec Order7...Rec Order0:共 8 位,此 8 位为 CPLD 从主控制器接收的命令字。

00000000: 控制管脚的低 16 位,即 BIT15~BIT0

00000001: 控制管脚的高 1 位,即 BIT16,此位在一帧数据的最低位

00000010: 耐压测试的频率字

00000011: 接地测试的频率字

00000100: 测试启动正弦波命令(接地启动 0xEE, 耐压启动 0x66)

三、主控制器从 CPLD 中读数据

Rec Order7...Rec Order0:共 8 位,此 8 位为 CPLD 从主控制器接收的命令字。

00000000: 读出的 ERROR 状态放在 7、6、5bit。

00000001: 读 OSC 脉冲宽度

四、频率控制字的计算

f。为 CPLD 使用的时钟频率,此处为 1MHz。

 f_{out} 为 DDS 输出频率,比如 50Hz、60Hz、100Hz、200Hz、400Hz

M 为频率控制字

N为DDS累加器的长度,此处为25

$$M = \frac{f_{\text{out}} \times 2^{N}}{f_{c}} = \frac{50 \times 2^{25}}{1000000} = 1677.7216$$

\$\times 1678D = 68EH\$