

学号：	姓名：	班级：
实验题目： 二进制补码加法器		
实验学时： 2	实验日期： 2023. 04. 11	
<p>实验目的：</p> <ol style="list-style-type: none"> <li>1. 根据补码加法器的模型，理解数据流及其时序关系。</li> <li>2. 掌握加法器实现补码加、减运算的基本原理。</li> </ol>		
<p>硬件环境：</p> <ol style="list-style-type: none"> <li>1. 实验室台式机</li> <li>2. 计算机组成与设计实验箱</li> </ol>		
<p>软件环境：</p> <p>QuartusII 13.0</p>		
<p>实验内容与设计：</p> <p>1、实验内容</p> <p>本实验运算器模型，可分为数据运算以及符号位的产生两部分。</p>		
<p>实验要求：</p> <ul style="list-style-type: none"> <li>◆ 数据宽度为 4 位，设计出实验线路图。</li> <li>◆ 设计试验步骤。</li> <li>◆ 使用开关进行数据加载，完成补码加、减运算。</li> <li>◆ 符号位运算采用双符号位，累加器应有清零控制。</li> </ul>		

◆ 通过指示灯观察运算结果，记录实验现象，写出实验报告。

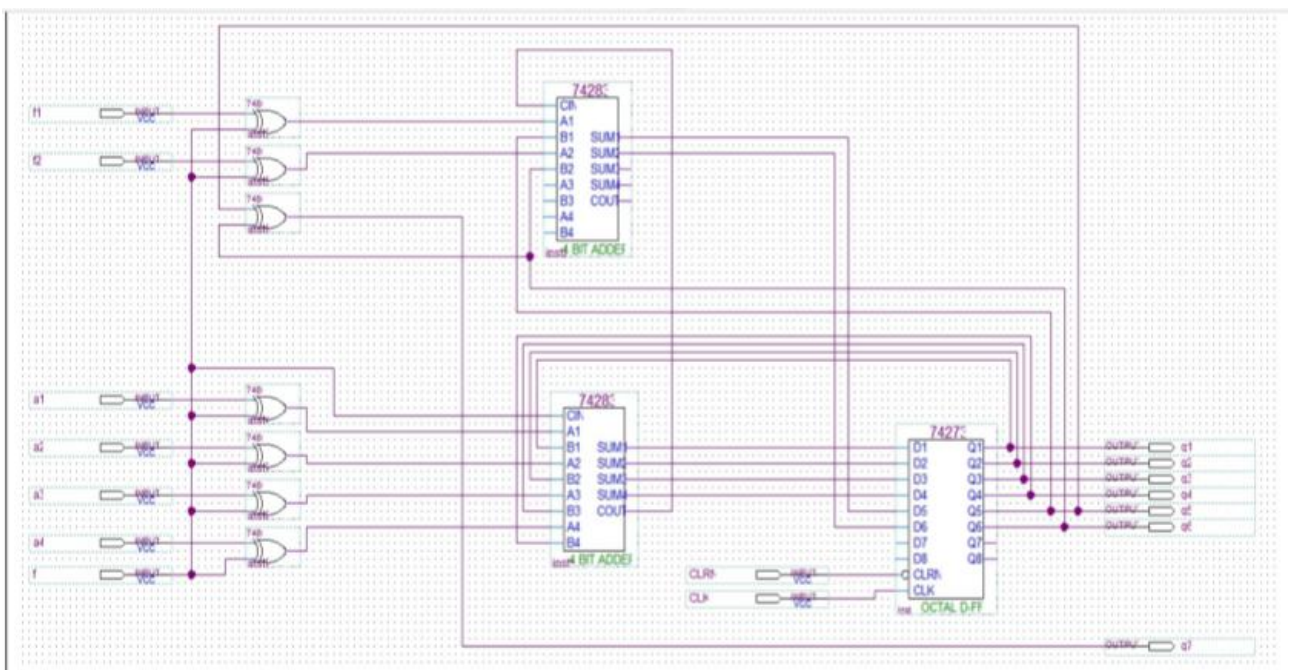
参考器件：

累加器选用一片 74LS273；加法器用两片 74 LS283；原、反码控制器用一片 74LS86。

溢出判断用一片 74LS86。

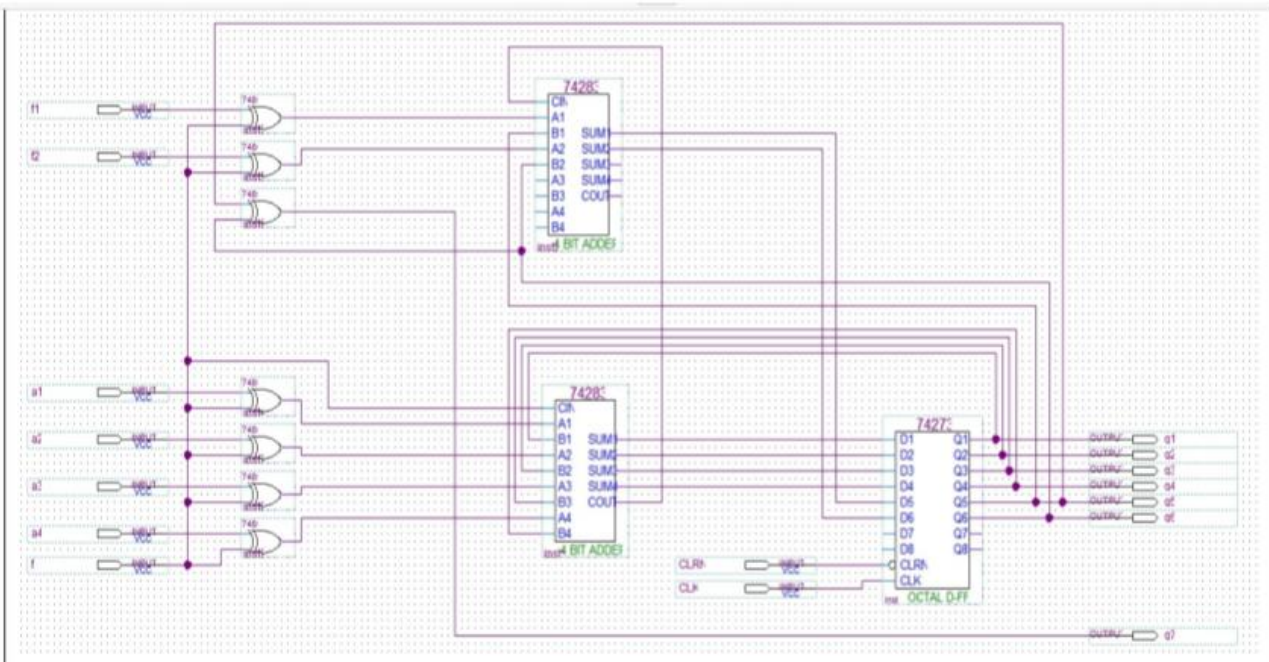
本实验我们需要一个 input 来作为 CLK 脉冲输入，当发生正沿跳变产生输出。同时使用一个 input 用于清 0，在输入方面，我们有两个输入来作为符号位，同时一个输入用来表示当前所作操作是加法还是减法，四个输入作为输入数据，我们将 74273 的输出与 74283 相连，这样就能达到累加的效果，在输出端有一位用来判断是否溢出，有两位用来表示符号，剩余四位表示输出数据。

## 2、实验原理图



### 3、实验步骤

(1) 原理图输入：根据电路图，使用 9 个 input 元件、7 个 xor、2 个 74283、1 个 74273、7 个 output 实现逻辑运算电路的连线。实验原理图如下：



(2) 管脚锁定：将 a3-a0 绑定键 4-键 1，f1、f2 分别绑定键 5 和键 6，f 绑定键 7，CLK 绑定键 8，CLRn 绑定红色拨码开关 Dout1，实验管脚分配图如下：

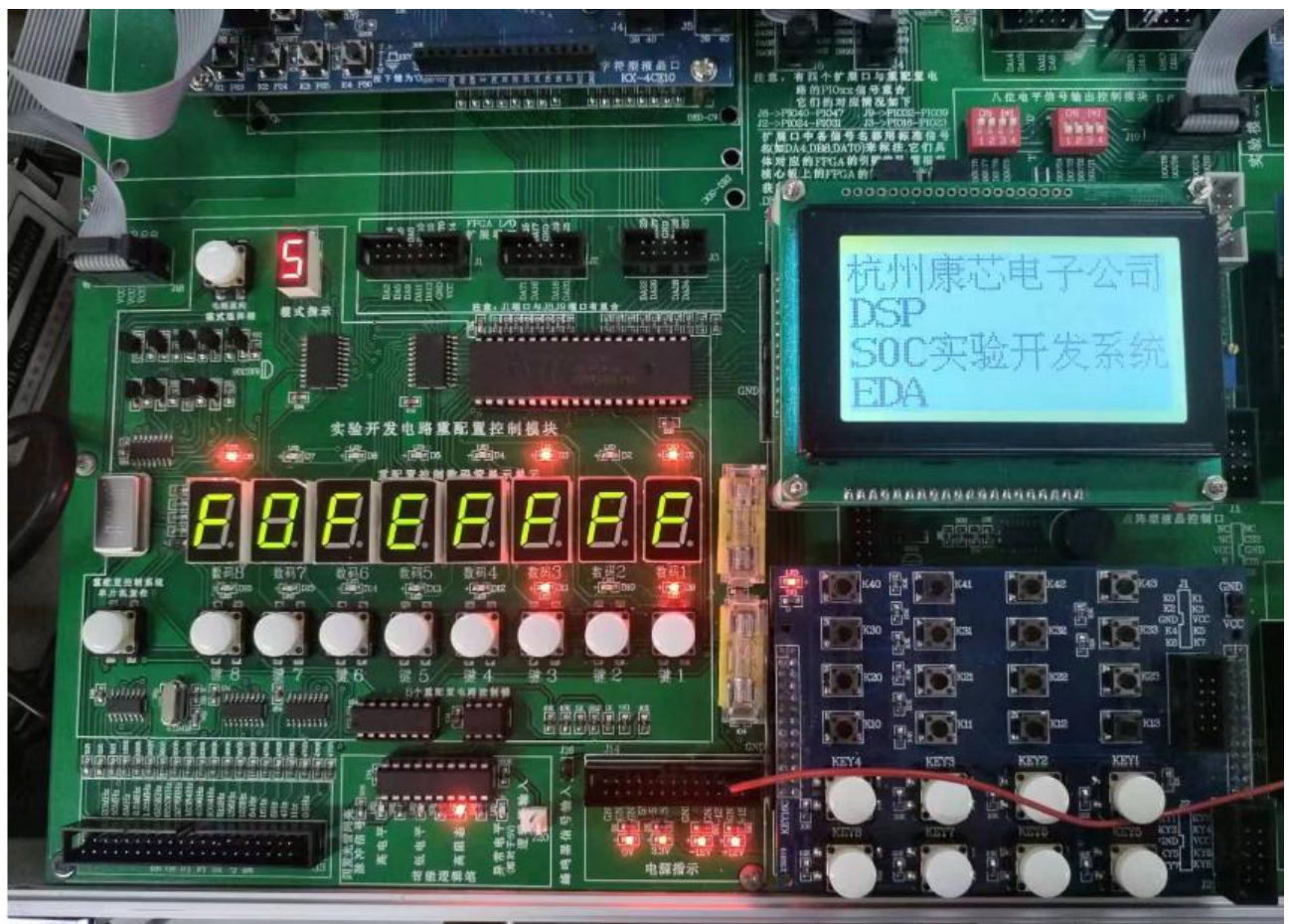
a1	Input	PIN_52	3	B3_N0	PIN_52	2.5 V (default)	BmA (default)
a2	Input	PIN_55	4	B4_N0	PIN_55	2.5 V (default)	BmA (default)
a3	Input	PIN_64	4	B4_N0	PIN_64	2.5 V (default)	BmA (default)
a4	Input	PIN_66	4	B4_N0	PIN_66	2.5 V (default)	BmA (default)
b5	Input	PIN_67	4	B4_N0	PIN_67	2.5 V (default)	BmA (default)
b6	Input	PIN_75	5	B5_N0	PIN_75	2.5 V (default)	BmA (default)
bm	Input	PIN_34	2	B2_N0	PIN_34	2.5 V (default)	BmA (default)
CLK	Input	PIN_84	5	B5_N0	PIN_84	2.5 V (default)	BmA (default)
CLRn	Input	PIN_144	8	B8_N0	PIN_144	2.5 V (default)	BmA (default)
q1	Output	PIN_60	4	B4_N0	PIN_60	2.5 V (default)	BmA (default) 2 (default)
q2	Output	PIN_65	4	B4_N0	PIN_65	2.5 V (default)	BmA (default) 2 (default)
q3	Output	PIN_70	4	B4_N0	PIN_70	2.5 V (default)	BmA (default) 2 (default)
q4	Output	PIN_74	5	B5_N0	PIN_74	2.5 V (default)	BmA (default) 2 (default)
q5	Output	PIN_77	5	B5_N0	PIN_77	2.5 V (default)	BmA (default) 2 (default)
q6	Output	PIN_83	5	B5_N0	PIN_83	2.5 V (default)	BmA (default) 2 (default)
q7	Output	PIN_42	3	B3_N0	PIN_42	2.5 V (default)	BmA (default) 2 (default)

(3) 原理图编译、适配和下载：选择 EP4CE6/10 完成原理图的编译适配和下载。

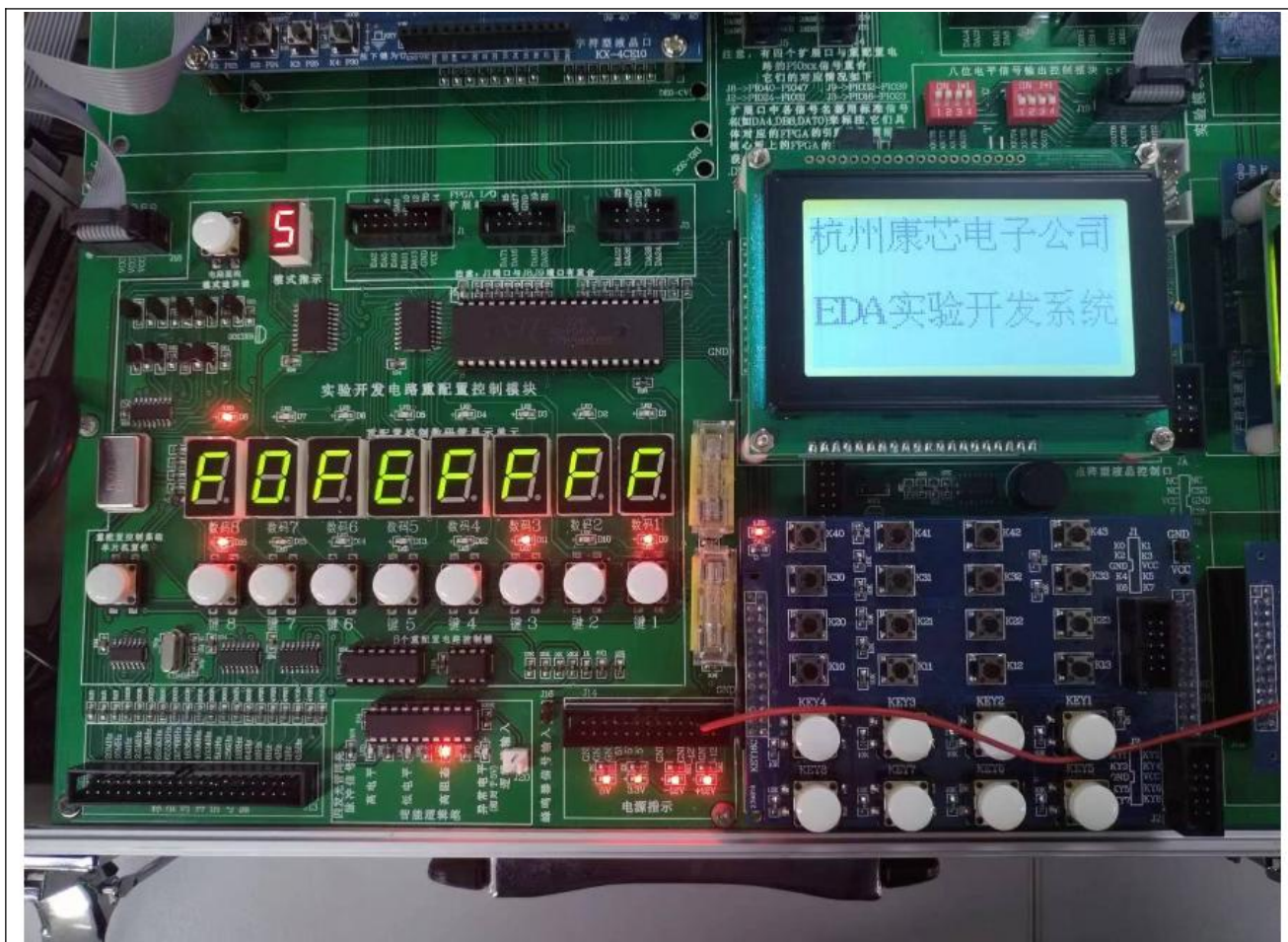
#### 4、实验结果

一开始时，我们先输入一个正数，即我们在符号位输入为 00，同时选择加法运算，输入的数据为 0101，则此时输出的数据即为 0101，输出符号位也为 00 且没有溢出。



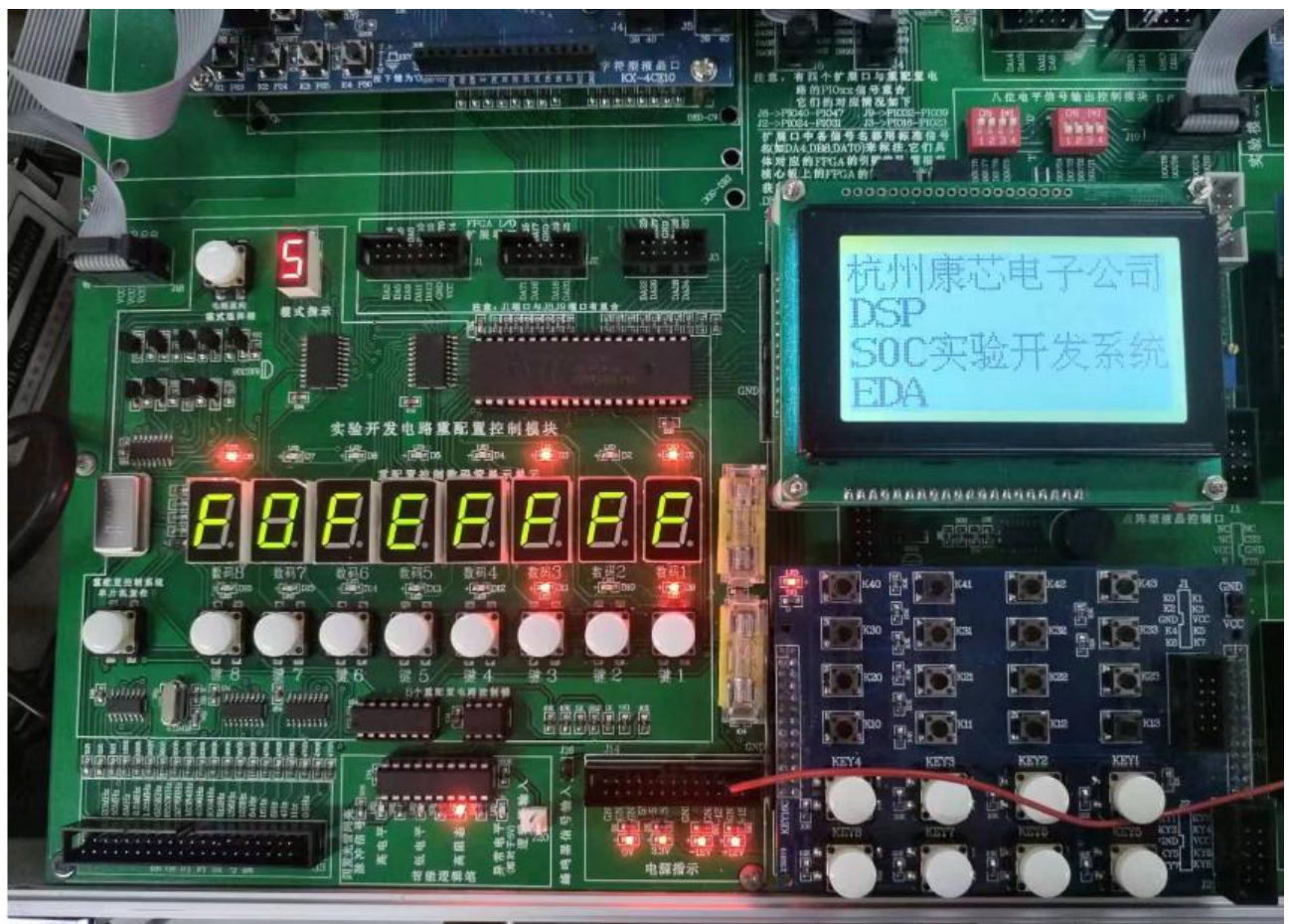


接下来我们选择做减法运算，由于我们已经存入了一个正数 0101，所以此时如果我们选择做减法运算，同时在输入符号位值为 00，数据置为 0101，得理论上得到的输出为 0，经测试，实验正确。



下展示累加功能，先在符号位输入 00，并选择加法运算，在数据输入 0101，即可得到输出为 0101，符号为 00。



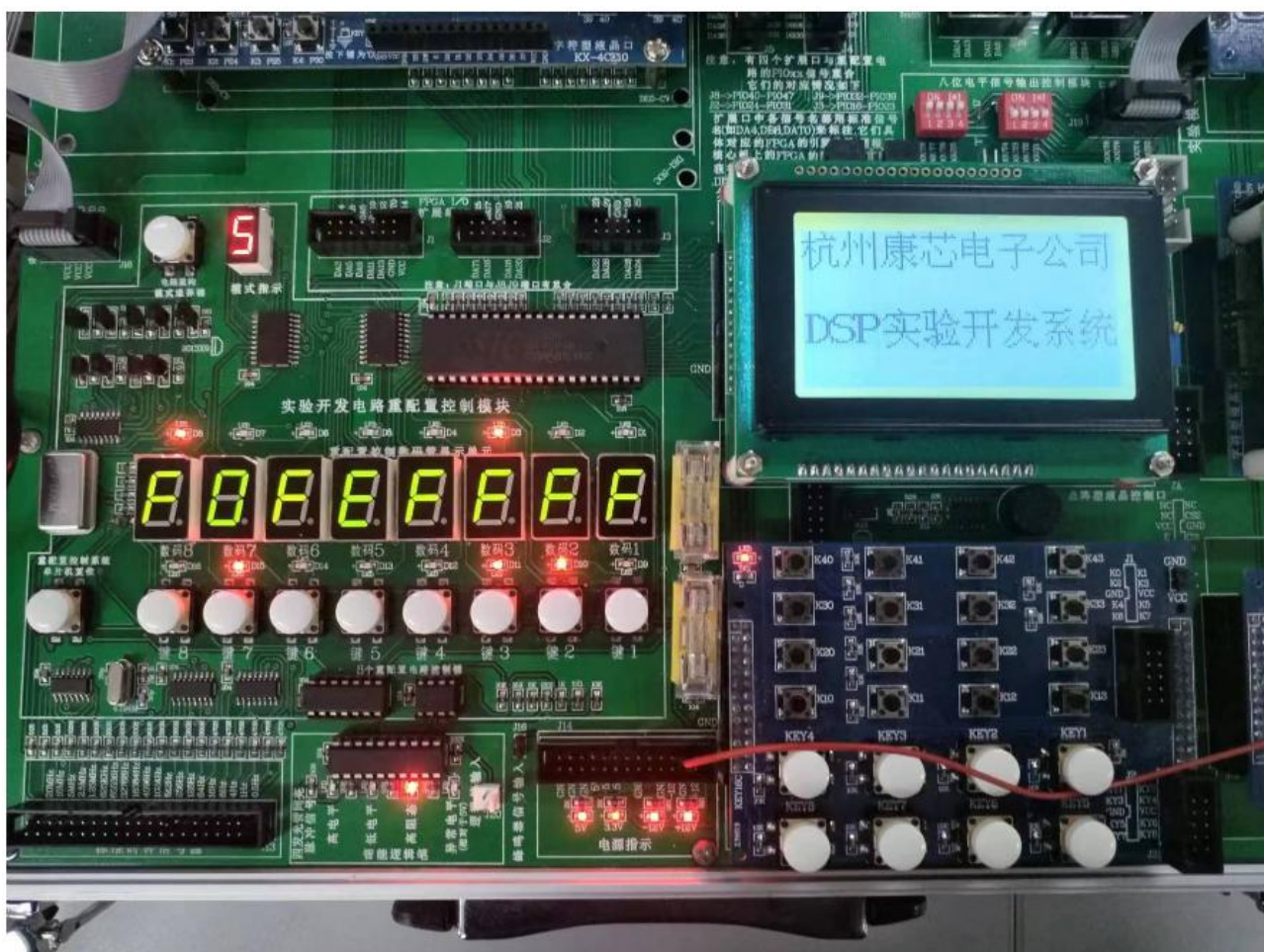


接下来，我们再输入一个 000101，其中高两位是符号，同时选择加法运算，则此时得到的输出理应为 001010，经测试正确。



之后我们在测试减法功能，由于此时 74273 中的值为 001010，接下来我们在符号输入 00，同时选择减法运算，在数据处输入 0110，则理论上应得到 000100，经测试正确。





结论分析与体会：

这次的实验让我对二进制补码加法器有了一个深入的理解，也清楚了补码加减法转化的操作及原理。对 74237 和 74283 也有了更好地认知，同时也对计算机硬件部分在做加法运算时产生溢出有了进一步的认知。