中山大学软件学院 2009 级计算机应用软件(2011 学年秋季学期)

《SE-315 计算机体系结构》期末试题答案(A)

- I. Fill in the blank (1 pt per blank, 20 pts in total)
- 1. 存储容量 I/O 带宽; 2. N N/2; 3. SPEC2000 100; 4. 资源 结构; 5. 向后 向前; 6. 硬件 软件;
- 7. 平均修复时间 平均无故障时间 8. 向量 标量;、
- 9. 超标量 超流水线; 10. 集中式共享存储器多处理结构、分布式共享存储器结构
- II. Single-choice questions (1 pt per question, 10 pts)
- 1. D: 2. A: 3. C: 4. B: 5. B:
- 6. D; 7. D; 8. D; 9. D; 10. C_o
- III. T or F questions (the right to play " $\sqrt{}$ "; the wrong fight " \times ",1 pt per question, 10 pts in total)
- 1. $\sqrt{2}$, \times ; 3. $\sqrt{2}$, 4. \times ; 5. \times ;
- 6. \times ; 7. $\sqrt{}$; 8. \times ; 9. $\sqrt{}$; 10. $\sqrt{}$ °
- IV. Calculation or to answer the following questions (12 points per question, 60 points in total)
- 1. (1) 计算机体系结构的量化原则有: ① 大概率事件优先的原则; ② Amdahl 性能公式;
- ③ CPU 性能公式; (④ 局部性原理; ⑤ 利用并行性。
- (2) 加速比主要取决于两个因素: ①在原有的计算机上,能被改进并增强的部分在总执行时间中所占的比例; ②通过增强的执行方式所取得的改进,即如果整个程序使用了增强的执行方式,那么这个任务的执行速度会有多少提高。
- (3)一个计算机体系结构,从产生到消亡,大约需要 15-20 年时间,经历的阶段包括:硬件-系统软件-应用软件-消亡。
- 2. (1) 指令 I_1 和 I_2 之间有 RW 相关, I_2 和 I_3 之间有 RW 相关, I_1 和 I_3 之间有 WW 相关, I_1 和 I_2 之间还有 WR 相关。
- (2) 对 I_1 和 I_2 之间的 WR 相关,可用定向传送解决。根据寄存器重命名技术,对引起 RW 相关的 I_2 中的 R_2 ,对引起 WW 相关的 I_3 中的 R_1 ,可分别换成备用寄存器 R_2 '、 R_1 '。 经寄存器重命名后,程序代码段实际执行时变为:
 - I_1 ADD R1, R2, R4
 - I_2 ADD R2', R1, 1
 - I_3 SUB R1', R4, R5
- 3. (1) 根据平均访存时间公式:平均访存时间=命中时间+失效率×失效开销可知,可以从以下三个方面改进 Cache 性能:
 - (2) 降低失效率;② 减少失效开销;③ 减少 Cache 命中时间
 - (2) 在多处理机系统中的私有 Cache 会引起 Cache 中的内容相互之间以及共享存储器

之间互不相同的问题, 称为多处理机的 Cache 一致性问题。出现 Cache 一致性问题的原因主要有如下三点: ① 共享可写数据引起的不一致性; ② 进程迁移引起的数据不一致性; ③ I/O 传输所造成的数据不一致性。

- 4. (1) 由于高速缓冲存储器的引入,可以在层次结构存储器中较好的解决存储系统中价格、容量和速度三者之间的矛盾。因此,计算机存储系统的设计基本使用层次结构;
- (2) 平均访存时间是: (12ns x 0.75) + (100ns x 0.25)= 34ns

5. (1)

- 1. 程序锁固有的指令级并行性
- 2. 硬件实现上的困难。多流出的处理器需要大量的硬件资源,,随着每个时钟周期流出指令数的增加,所需要的硬件成正比例地增长,所需的存储器带宽和寄存器带宽也大大增加了,这样的带宽要求必然导致大量增加硅片面积,加大面积就导致时钟频率下降、功耗增加、可靠性降低等一系列问题。
- 3. 超标量和超长指令字处理器固有的技术限制。
 - (2) IPC 值较大表明系统的性能较好; CPI 值较大则表明系统的性能较差。