

软件安装手册

Mips246

2017-9-19

目录

1. 软件介绍	2
1.1 Modelsim	2
1.2 Vivado	2
2. 软件安装	3
2.1 获取软件	3
2.2 安装环境&软件版本	3
2.3 安装 Modelsim	3
2.4 安装 Vivado	10
2.5 Vivado 与 Modelsim 关联	22
2.6 测试实验——在开发板上跑流水灯	28
3. 常见问题	38

1. 软件介绍

本实验要使用的软件主要有 Modelsim 和 Vivado，其中 Modelsim 用于模块仿真，Vivado 用于综合下板。

1.1 Modelsim

Modelsим 仿真软件是由 MentorGraphic 公司的子公司 Model 技术公司开发的工业界上最为通用的仿真器之一。它可以用于 Verilog 仿真、VHDL 仿真或者两者的混合仿真。请访问 <http://www.mentor.com> 获取更多信息。

1.2 Vivado

Vivado 设计套件，是 FPGA 厂商赛灵思公司 2012 年发布的集成设计环境。包括高度集成的设计环境和新一代从系统到 IC 级的工具，这些均建立在共享的可扩展数据模型和通用调试环境基础上。这也是一个基于 AMBA AXI4 互联规范、IP-XACT IP 封装元数据、工具命令语言(TCL)、Synopsys 系统约束(SDC) 以及其它有助于根据客户需求量身定制设计流程并符合业界标准的开放式环境。请访问 <http://china.xilinx.com/> 获取更多信息。

2. 软件安装

2.1 获取软件

访问 <http://mips246.tongji.edu.cn/ide.aspx> 可以获取到本实验所需的所有软件资源。
也可以从软件提供商的官方网站上获取最新版本的软件资源。

Vivado:

http://www.mentor.com/company/higher_ed/modelsim-student-edition

Vivado:

<http://china.xilinx.com/products/design-tools/vivado.html>

2.2 安装环境&软件版本

Windows 7 专业版，32 位操作系统。

Modelsim se 10.1 a。

Vivado 14.4。

2.3 安装 Modelsim

访问 <http://mips246.tongji.edu.cn/ide.aspx> 获得所需的安装程序，如图 2.3.1 所示。

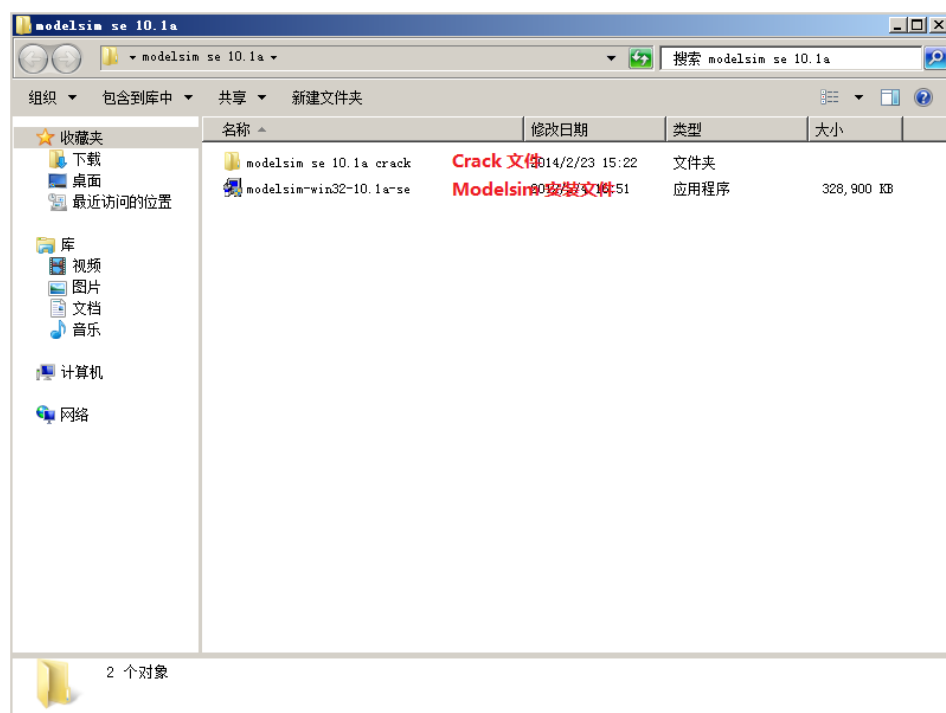


图 2.3.1

打开 Modelsim 安装文件，进入安装界面，如图 2.3.2。



图 2.3.1

点击 Next 进入下一步，，选择安装位置，**注意：安装路径中不要出现中文字符。**如图 2.3.3 所示。



图 2.3.3

同意安装协议，程序将开始安装，如图 2.3.4, 2.3.5 所示。

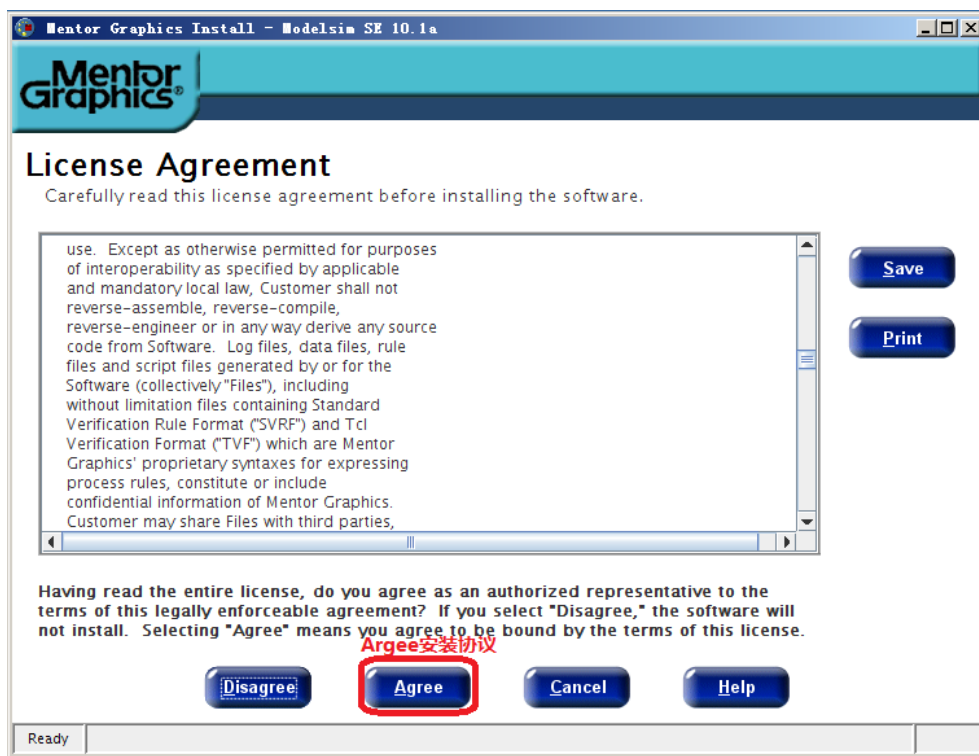


图 2.3.4

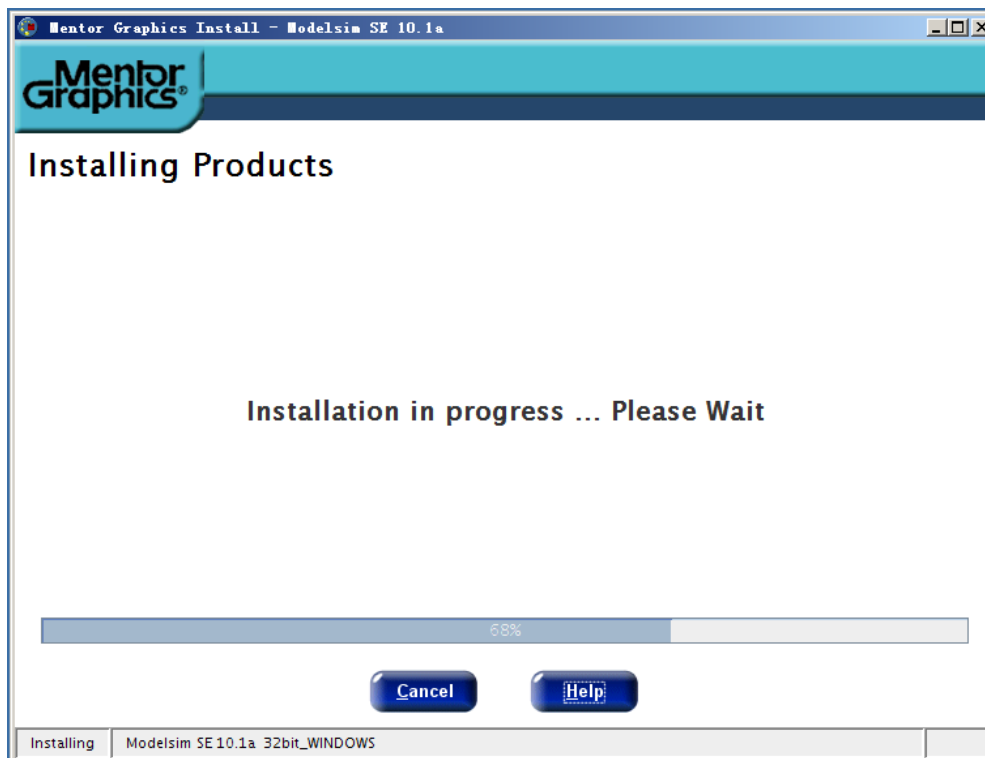


图 2.3.4

在安装到 50%时，会提示是否要在桌面上创建快捷方式，若需要，点击 Yes 即可，如图 2.3.5 所示。

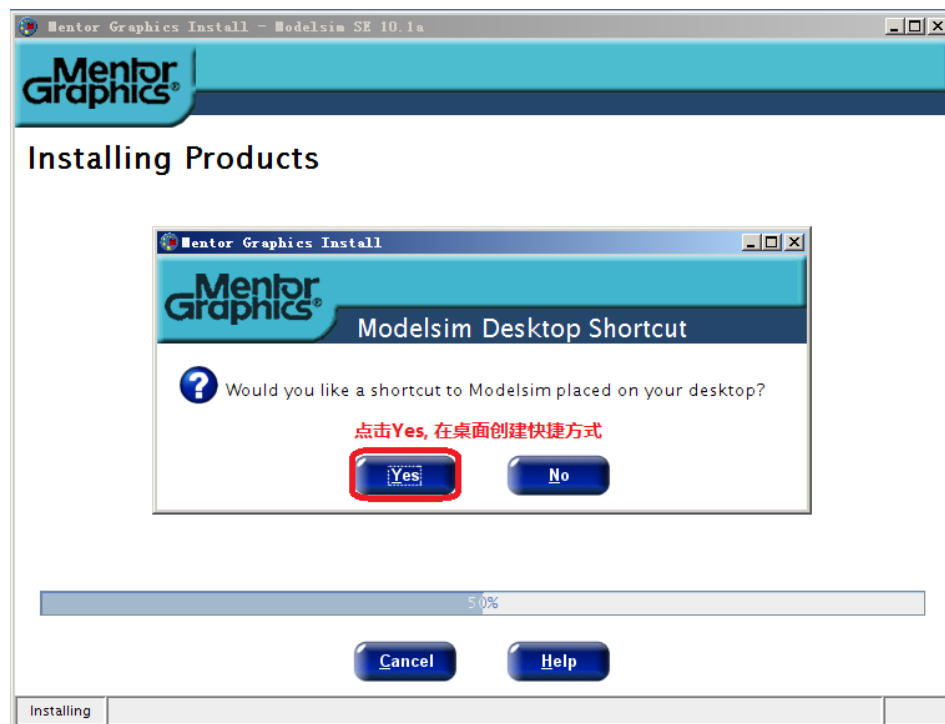


图 2.3.5

接下来会提示是否需要在环境变量 path 中加入 modelsim 可执行目录，若需要，点击 Yes 即可。如图 2.3.6 所示。

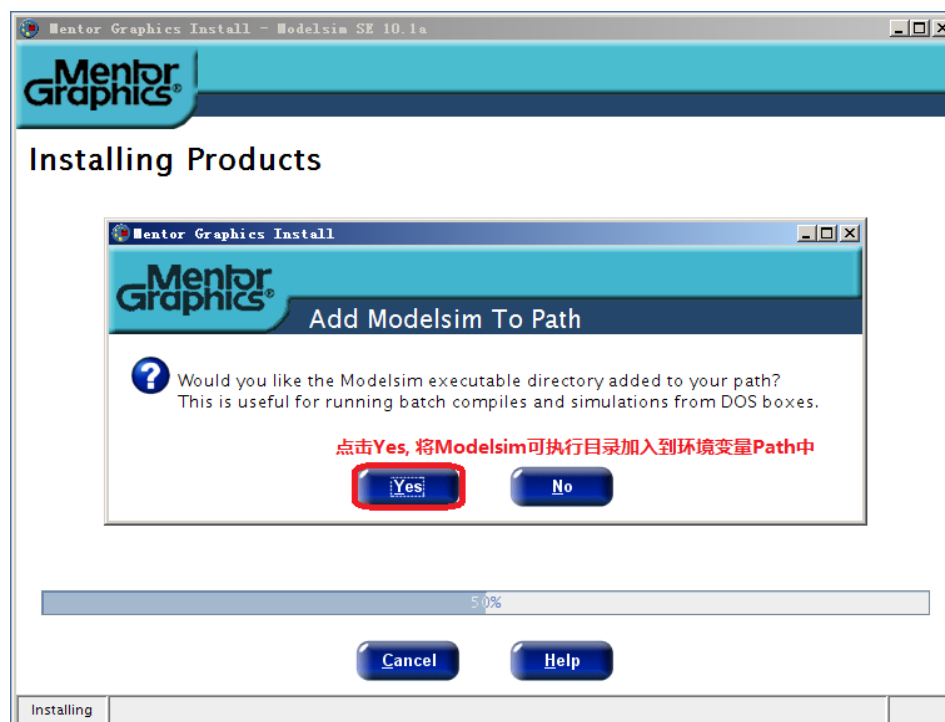


图 2.3.6

接下来会提示是否要安装 Hardware Security Key，这里我们选择 No。如图 2.3.7 所示。



图 2.3.7

安装完成，点击 Done。如图 2.3.8 所示。



图 2.3.8

安装完成后，打开 Modelsim SE 10. 1a，会提示 License 错误，点击确定关闭。如图 2.3.9 所示。

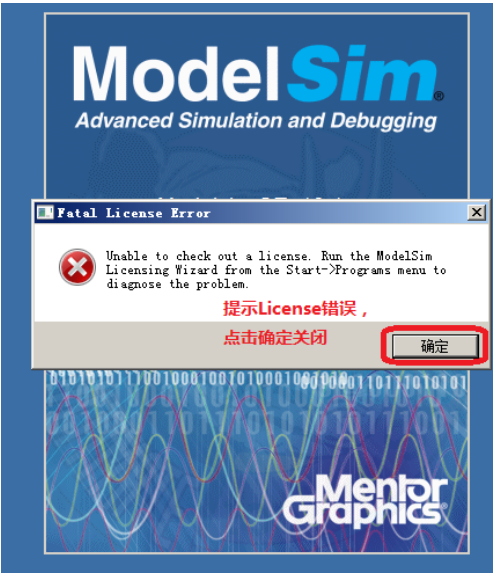


图 2. 3. 9

将 modelsim se 10.1a crack 文件夹中的 crack.bat 和 MentorKG.exe 文件复制到 modelsim 安装目录下的 win32 目录，如图 2.3.10 所示。

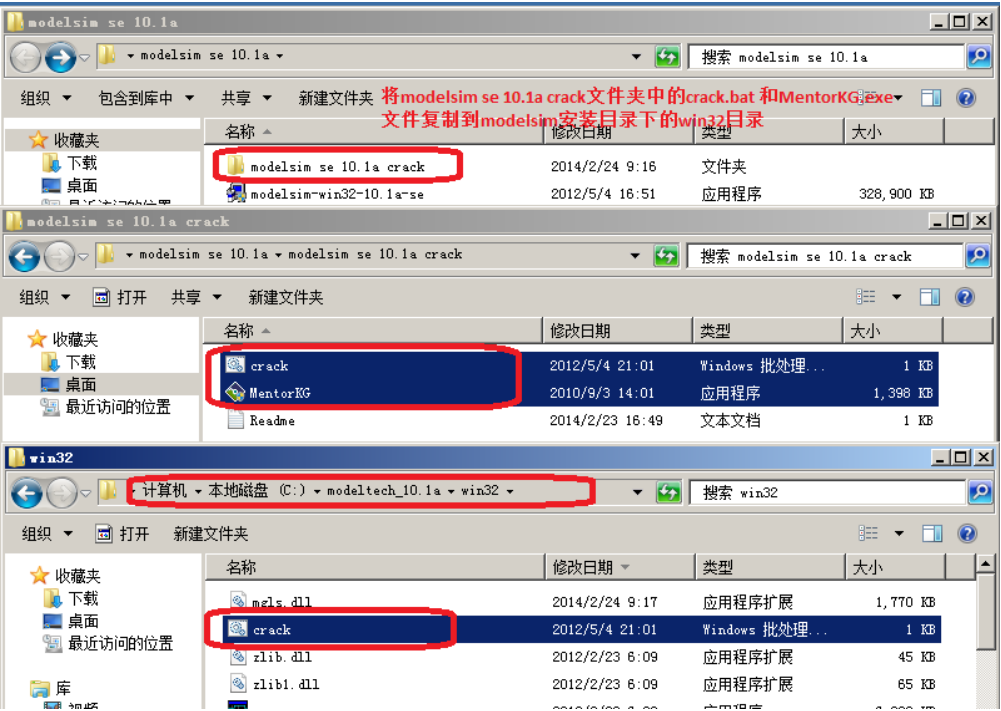


图 2. 3. 10

运行复制后的 crack.bat 文件，运行成功后会生成 License 文本文件，将该文件另存到本地。如图 2.3.11 所示。

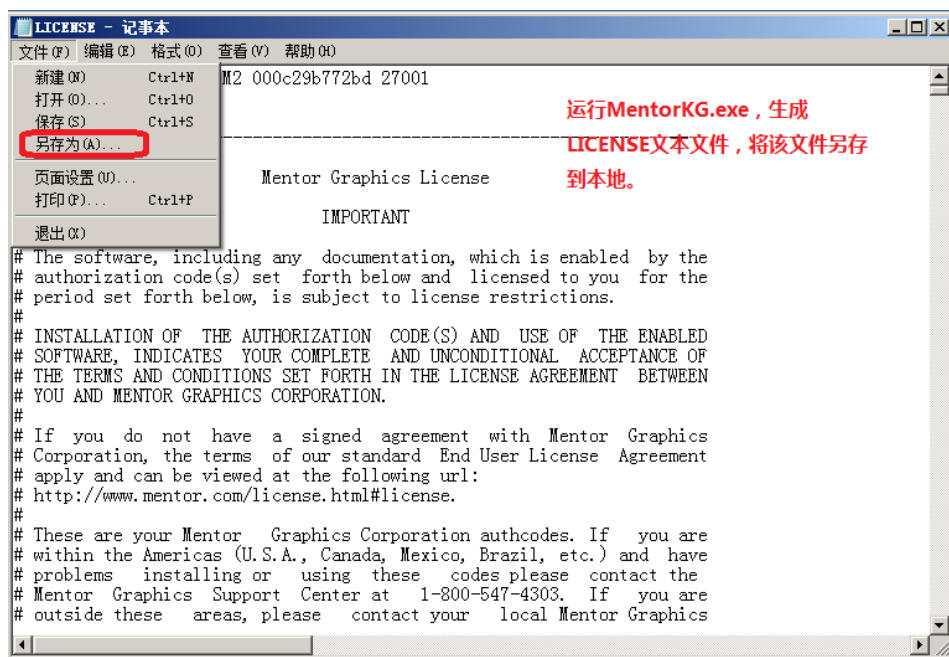


图 2.3.11

在环境变量设置中新建系统环境变量，变量名为 LM_LICENSE_FILE，变量值为保存的 LICENSE 文件路径，如 C:\modeltech_10.1a\LICENSE.TXT。如图 2.3.12 所示。

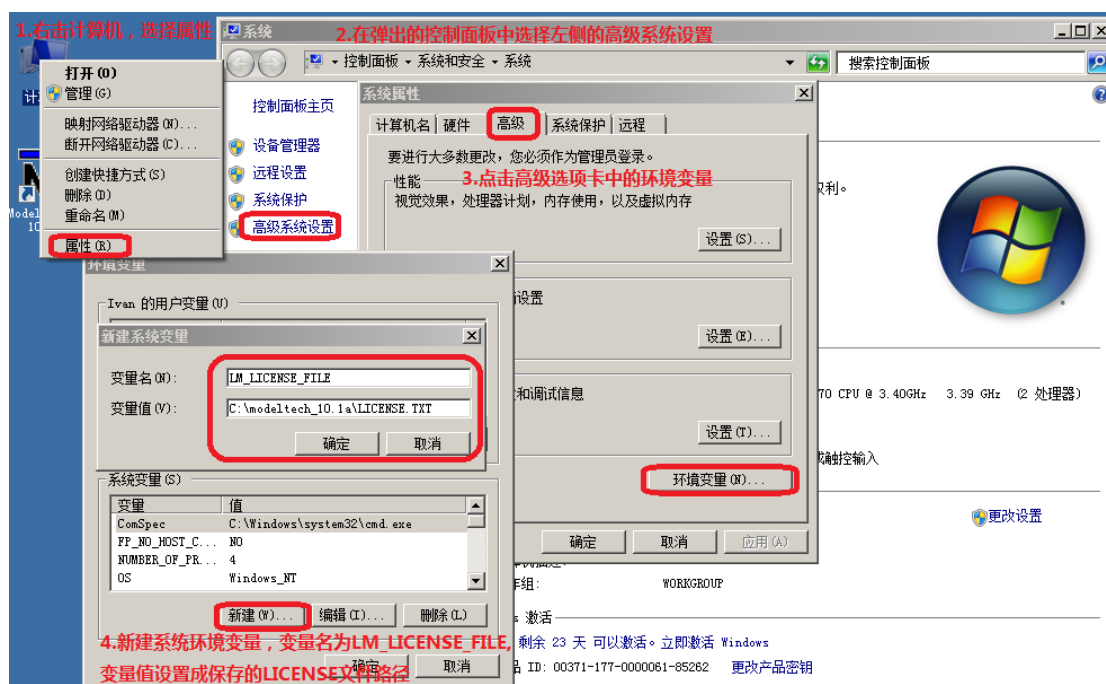


图 2.3.12

设置完成后，就可以正确运行，如图 2.3.13 所示。

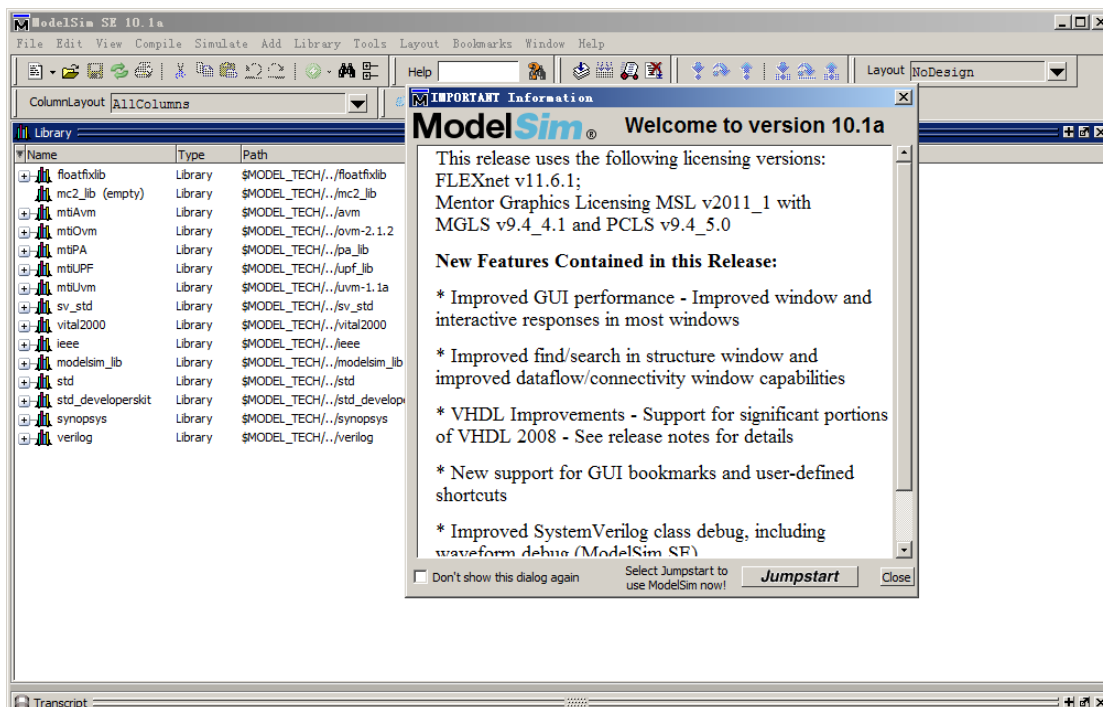


图 2. 3. 13

如果 modelsim se 10.1 a 不能正确安装使用，请到 modelsim 官方网站获取最新版本的 student 版安装使用。

http://www.mentor.com/company/higher_ed/modelsim-student-edition

2.4 安装 Vivado

访问 <http://mips246.tongji.edu.cn/ide.aspx> 获得所需的安装程序，如图 2.4.1 所示。

开发工具

文件名	大小
logisim-win-2.7.0.rar	5613 KB
Mars4_5 导出十六进制文件及结果比对说明.rar	25306 KB
modelsim_10.4c.rar	303700 KB
vivado.rar	9826529 KB
vivado在线安装程序.rar	51348 KB
Xilinx ISE 14.7.rar	8018467 KB
Xilinx_ise_vivado.lic	0 KB

添加

图 2. 4. 1

打开 vivado 2016.2 安装文件夹，如图 2. 4. 2 所示。

bin	2015/1/19 10:12	文件夹	
data	2015/1/19 10:12	文件夹	
lib	2015/1/19 10:12	文件夹	
payload	2015/1/19 10:18	文件夹	
scripts	2015/1/19 10:12	文件夹	
tps	2015/1/19 10:18	文件夹	
batchxsetup	2014/11/19 7:46	文件	1 KB
batchxsetup.bat	2014/11/19 7:46	Windows 批处理...	2 KB
msvcpr110.dll	2014/11/19 7:46	应用程序扩展	523 KB
msvcr110.dll	2014/11/19 7:46	应用程序扩展	855 KB
vccorlib110.dll	2014/11/19 7:46	应用程序扩展	247 KB
xsetup	2014/11/19 7:46	文件	2 KB
xsetup.exe	2014/11/19 7:46	应用程序	429 KB

图 2.4.2

双击 xsetup.exe 安装文件，如下图所示，并点击 NEXT。如图 2.4.3 所示。

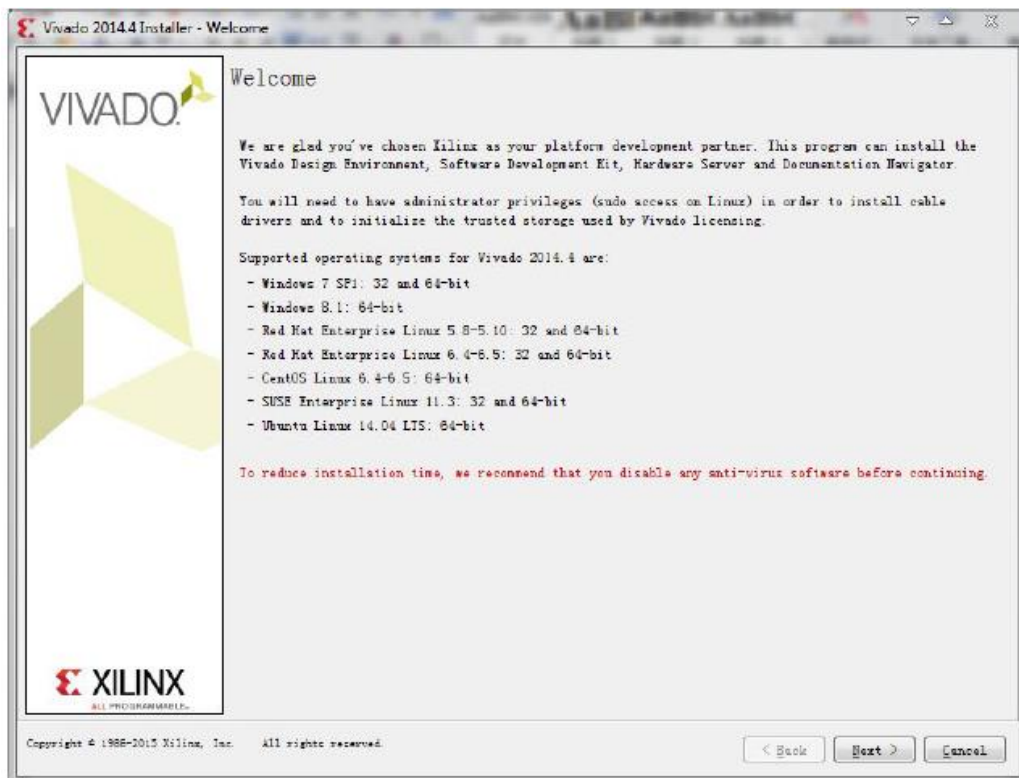


图 2.4.3

Ps: 图种所示支持的操作系统及版本。

vivado 2014.4 支持win7 sp1 32 和64 位操作系统，
win8.1 64 位操作系统，

Red Hat Enterprise Linux 5.8-5.10 版32 和64 位操作系统，
Red Hat Enterprise Linux 6.4-6.5 版32 和64 位操作系统，
CentOS Linux 6.4-6.5 版64 位操作系统，

SUSE Enterprise Linux 11.3 版32 和64 位操作系统，

Ubuntu Linux 14.04 LIS 版64 位操作系统。

进入 Accept License Agreement 界面：并勾选三个红色对选框，并点击 NEXT，如图 2.4.4。

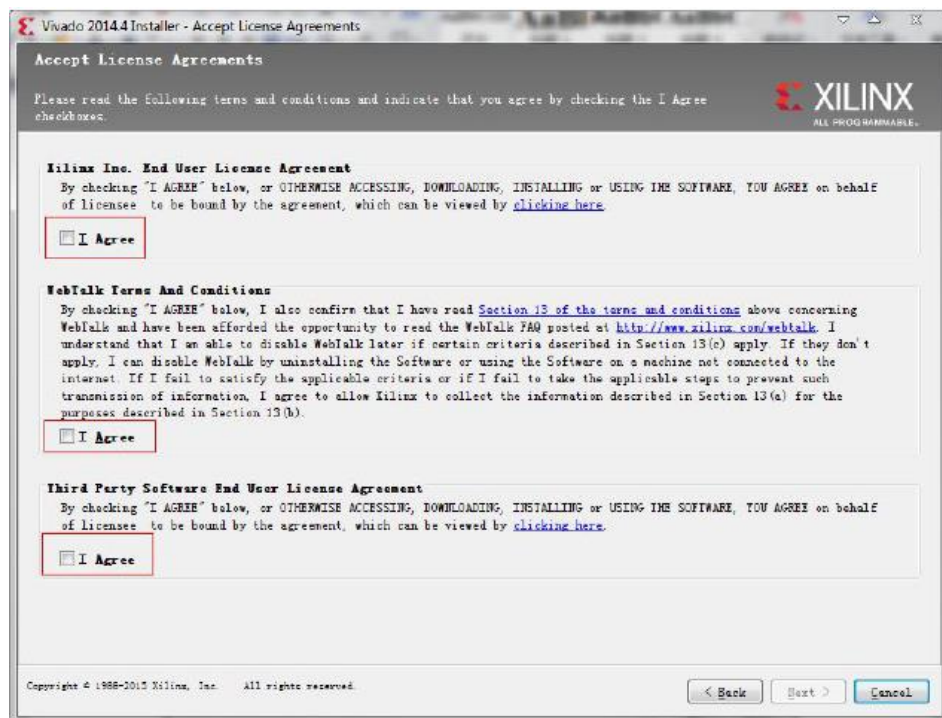


图 2.4.4

选择安装版本，选择 Vivado System Edition ，并点击 NEXT，如图 2.4.5。

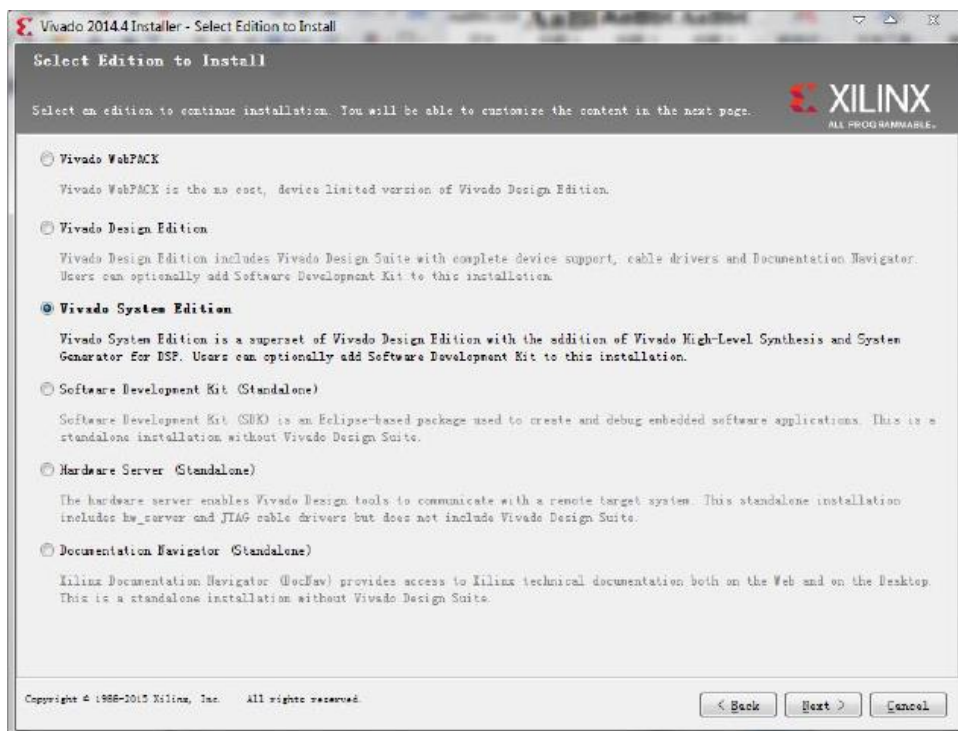


图 2.4.5

如图 2.4.6，为软件默认选项，因此需勾选 Software Development Kit。点击 NEXT。

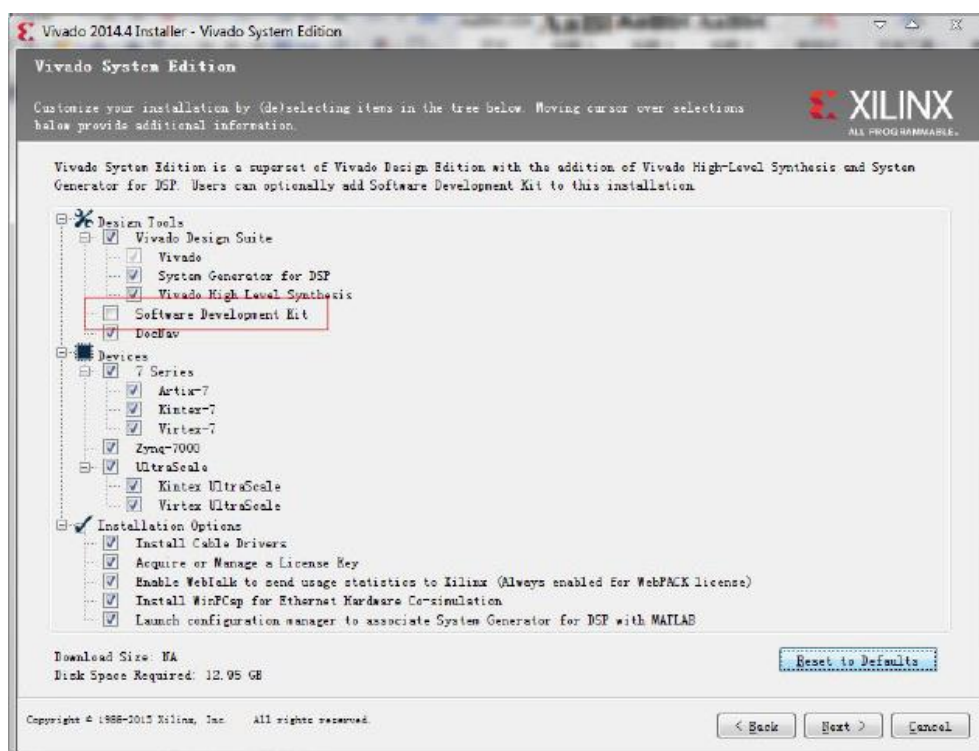


图 2.4.6

如图 2.4.7，Select Destination Directory 界面，选择安装目录（非中文路径），并点击 NEXT。

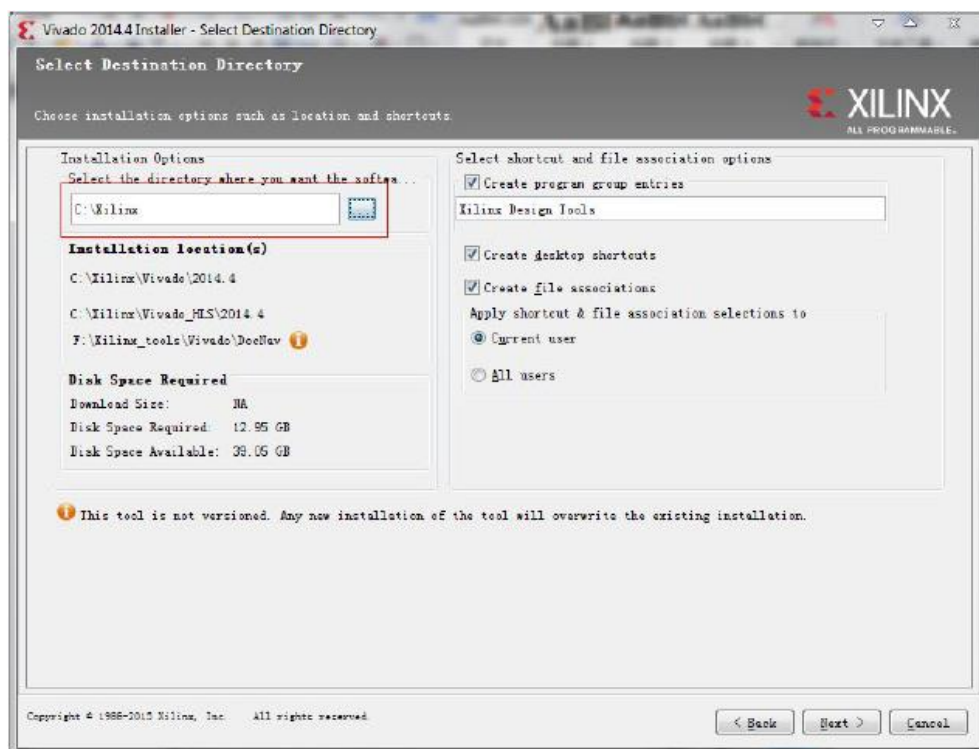


图 2.4.7

点击 install。如图 2.4.8，2.4.9 所示。



图 2.4.8



图 2.4.9

开始安装整个安装过程大约30分钟。如果您的电脑安装360 软件，在安装过程中会出现阻止对话框，请允许本次操作，如图2.4.10，2.4.11所示。

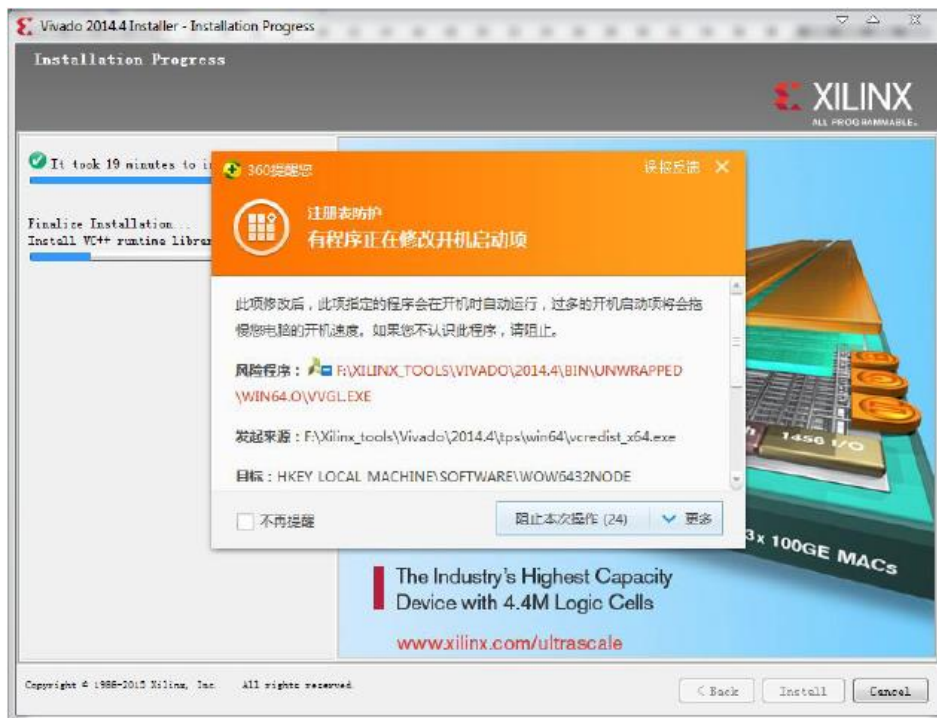


图 2. 4. 10

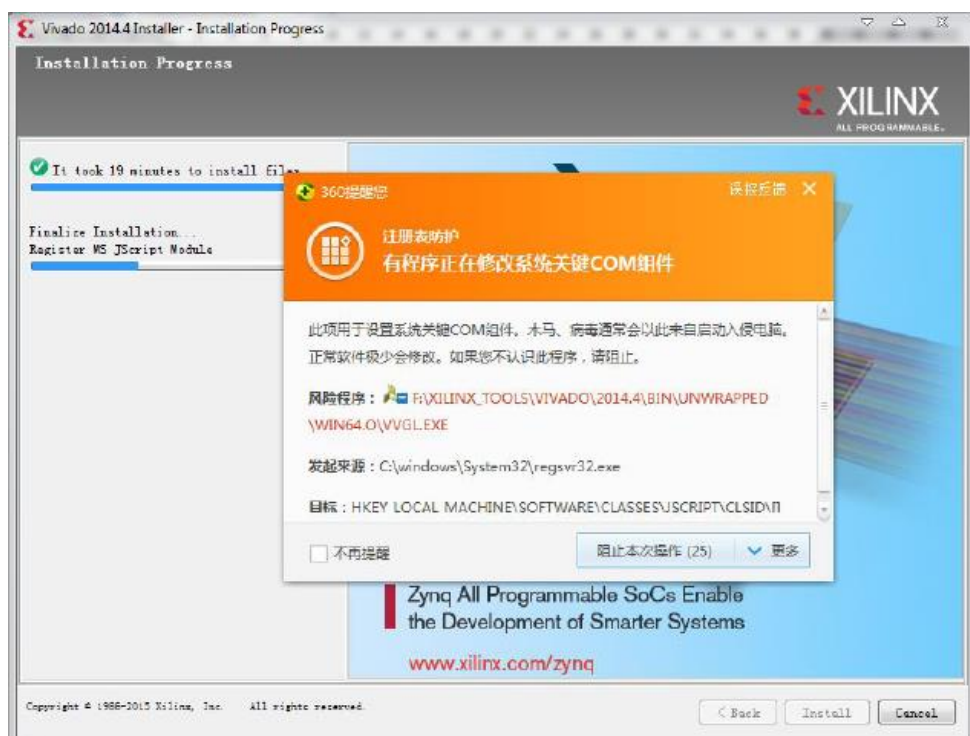


图 2. 4. 11

在安装大约 70% 的时候，软件会请求是否安装 winpcap，点击“确定”进行安装。如图 2. 4. 12 所示。

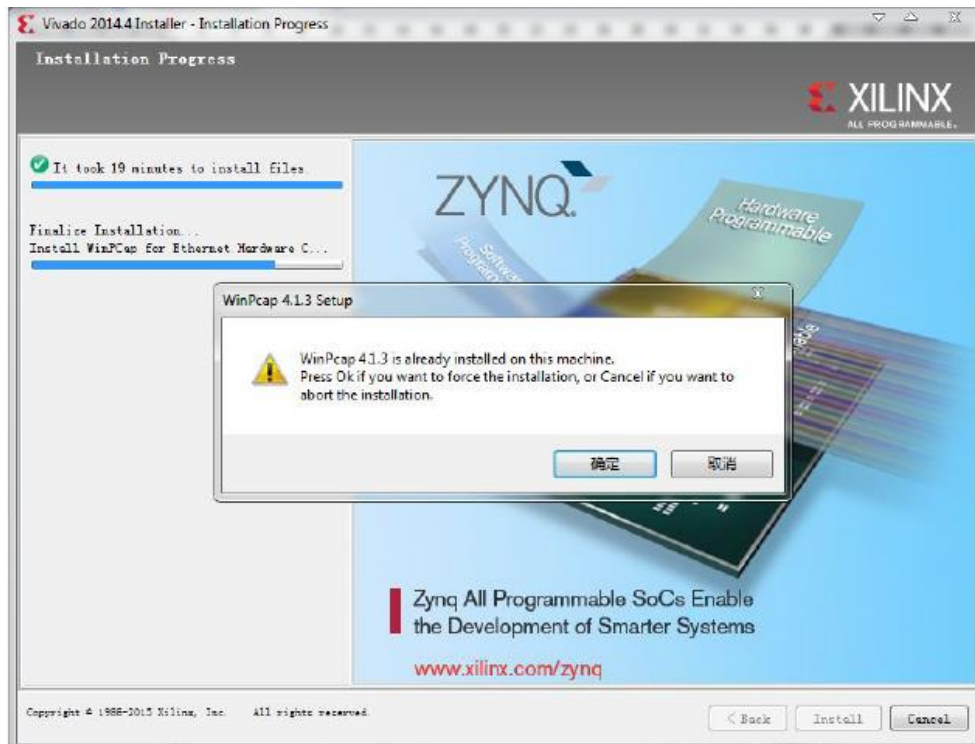


图 2. 4. 12

点击 NEXT。如图 2.4.13 所示。



图 2. 4. 13

点击 I Agree。如图 2. 4. 14。



图 2. 4. 14

勾选对话框，并点击 Install 进行安装。如图 2. 4. 15。

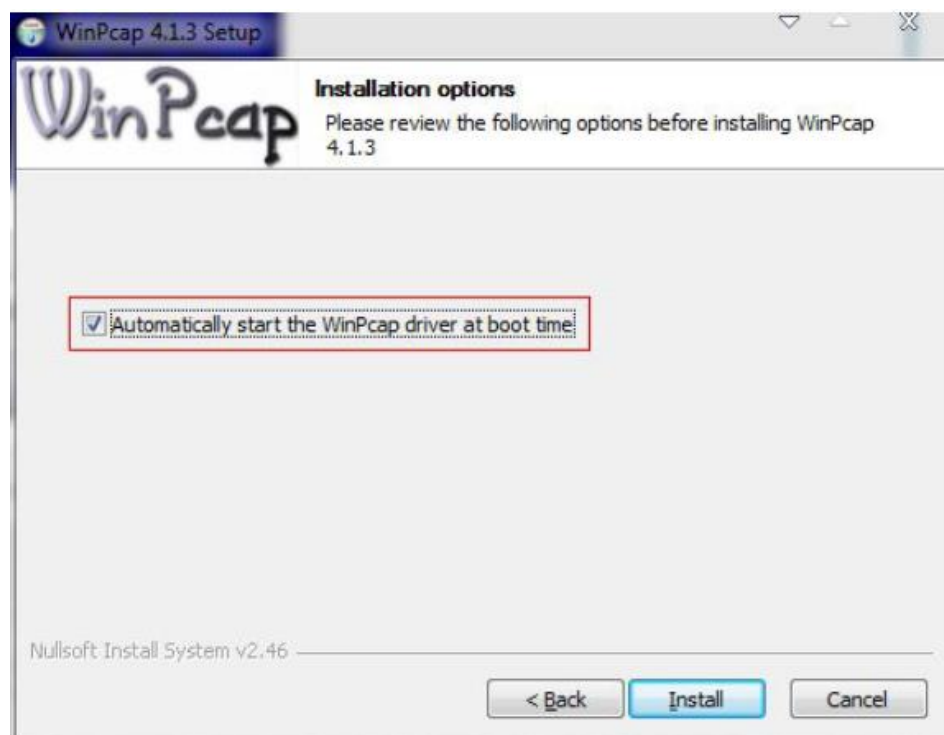


图 2. 4. 15

在安装 winpcap 过程中 360 同样会提示阻止本次操作对话框，请允许本次操作。如图 2.4.16 所示。



图 2. 4. 16

winpcap 安装结束并点击 finish。如图 2.4.17 所示。



图 2. 4. 17

在安装过程中，会提示是否匹配 matlab，由于本机没有安装 matlab，所以点击 ok。如图 2.4.18，2.4.19 所示。

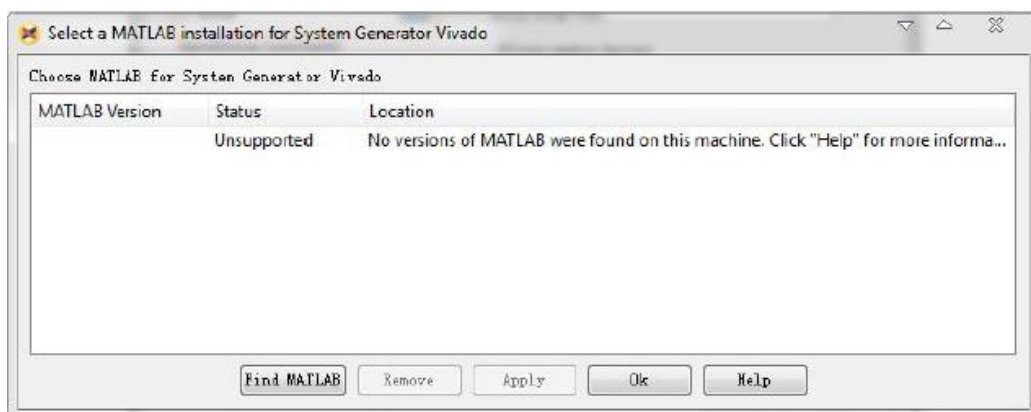


图 2. 4. 18

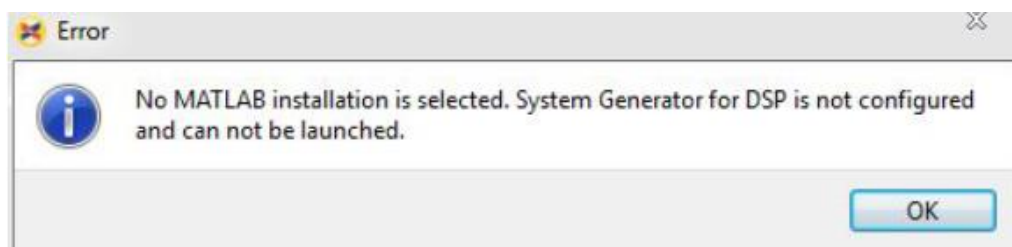


图 2. 4. 19

在 vivado 安装结束后会出现安装结束提示对话框。点击“确定”。如图 2.4.20 所示。



图 2. 4. 20

同样会出现 vivado LICENSE 管理器，激活 vivado。我们选择 load license。如图 2.4.21 所示。



图 2. 4. 21

我们选择 load license。如图 2.4.22 所示。



图 2. 4. 22

点击 copy license，选择本地的 license。并点击 ok。如图 2.4.23 所示。

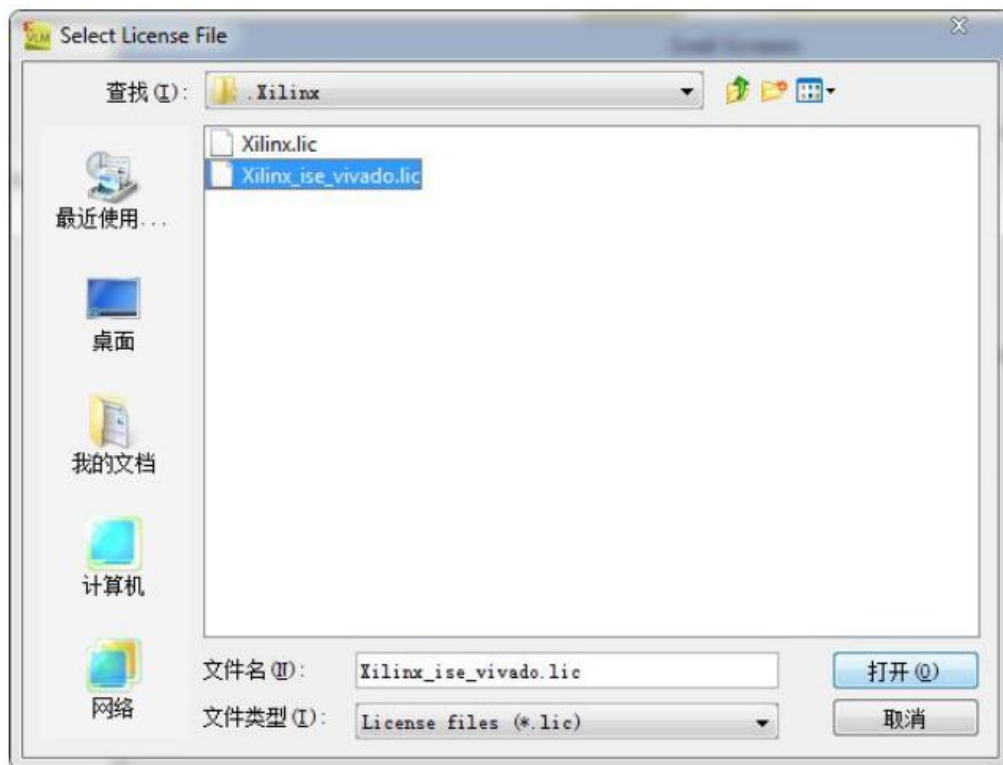


图 2.4.23

license 导入成功后，点击 ok。如图 2.4.24 所示。



图 2.4.24

查看 license 激活状态，已激活。如图 2.4.25 所示。

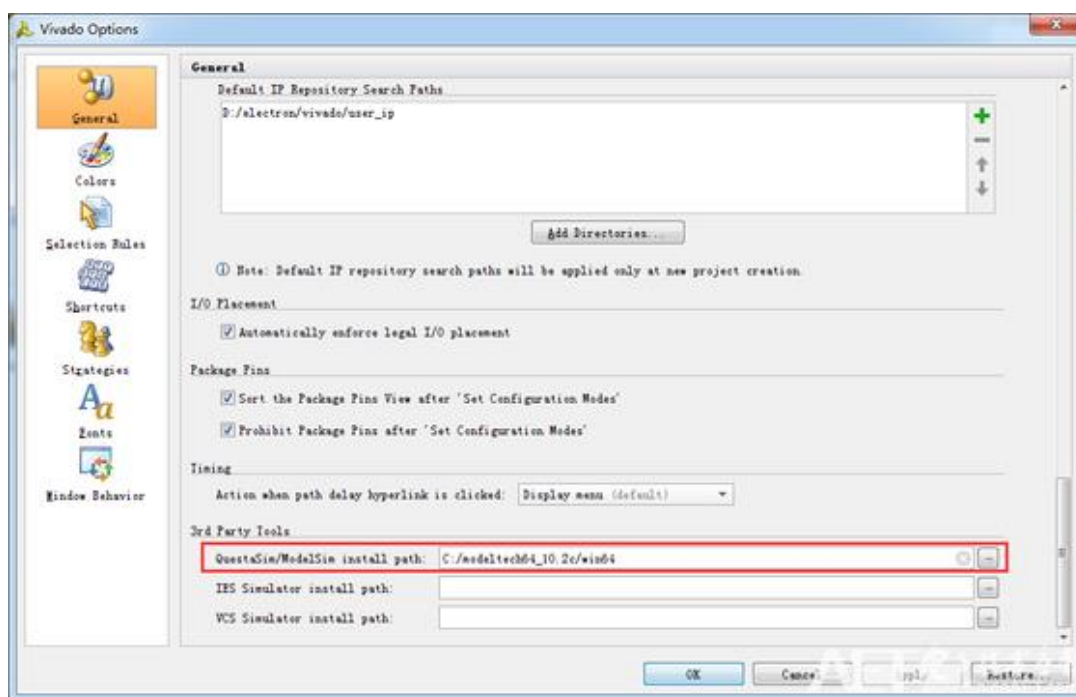


图 2.5.1 设置 modelsim 的安装路径

二、器件库编译。首先，在 modelsim 安装路径中新建一个名为 vivado2014_lib 的文件夹（路径和文件名可改），如图 2.5.2 所示。

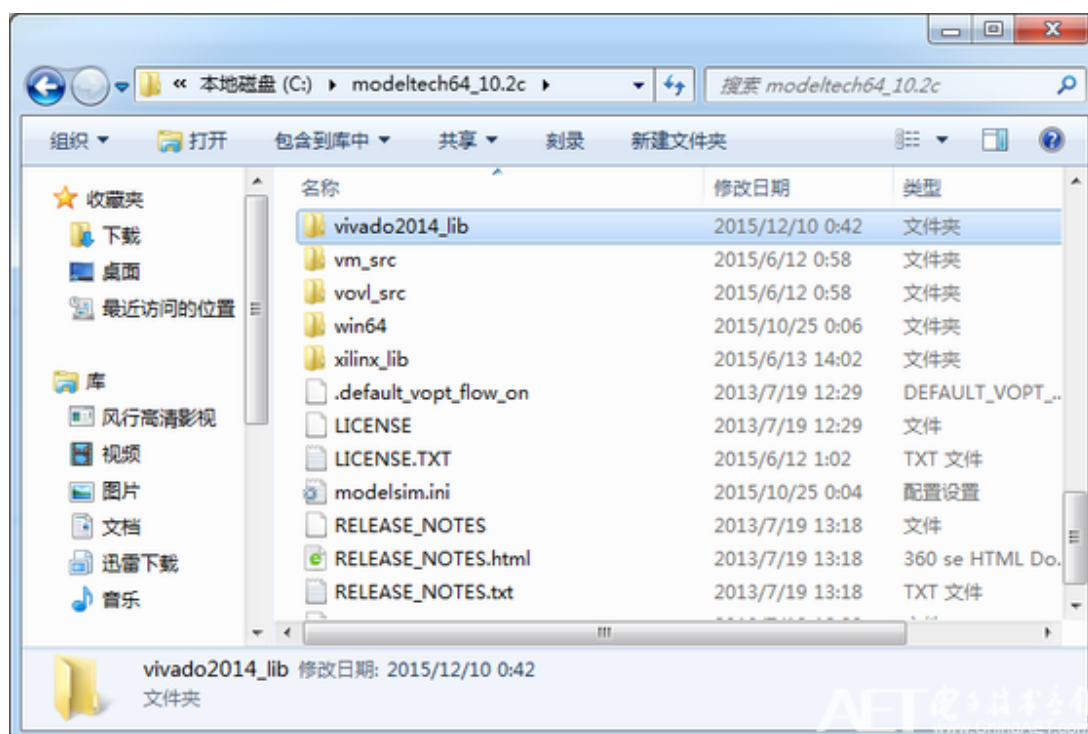


图 2.5.2 在 modelsim 安装路径下新建 vivado2014_lib 文件夹

接着选择 vivado 菜单“Tools”——>“Compile Simulation Libraries...”命令，如图 2.5.3 所示。

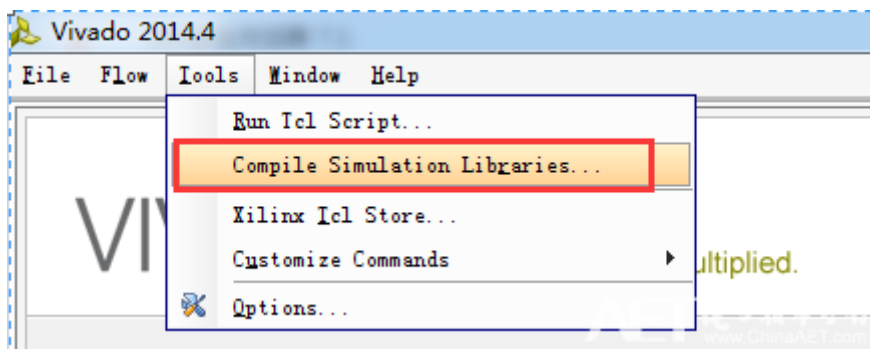


图 2.5.3 选择“Compile Simulation Libraries...”命令

在弹出的对话框中设置器件库编译参数，仿真工具“Simulator”选为 ModelSim，语言“Language”、库“Library”、器件家族“Family”都为默认设置 All（当然也可以根据自己的需求进行设置），然后在“Compiled library location”栏设置编译器件库的路径，这里选前面新建的 vivado2014_lib 文件夹，此外在“Simulator executable path”栏设置 modelsim 执行文件的路径，其他参数默认，如图 2.5.4 所示。

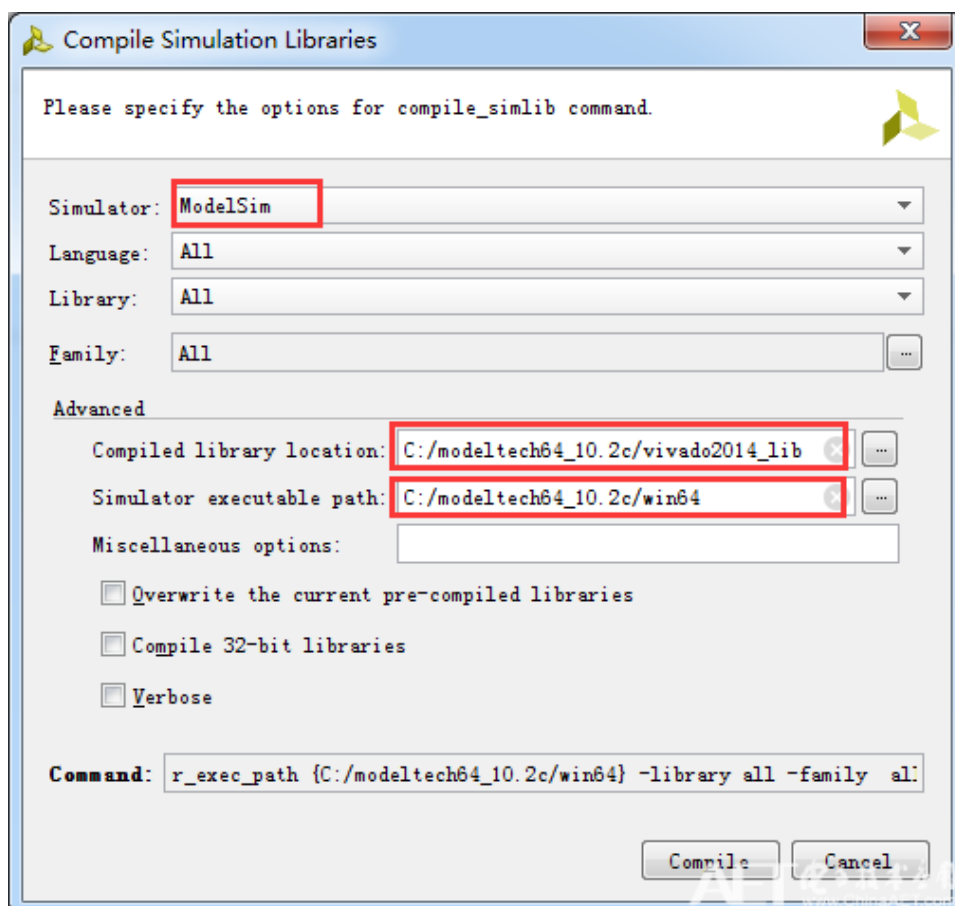


图 2.5.4 设置器件库编译参数

设置好参数后点击“Compile”按钮开始器件库的编译。图 2.5.5 所示为正在编译器件库的过程中。器件库编译结束后给出编译报告，从报告中看出 0 个警告和 0 个错误，如图 2.5.6 所示。

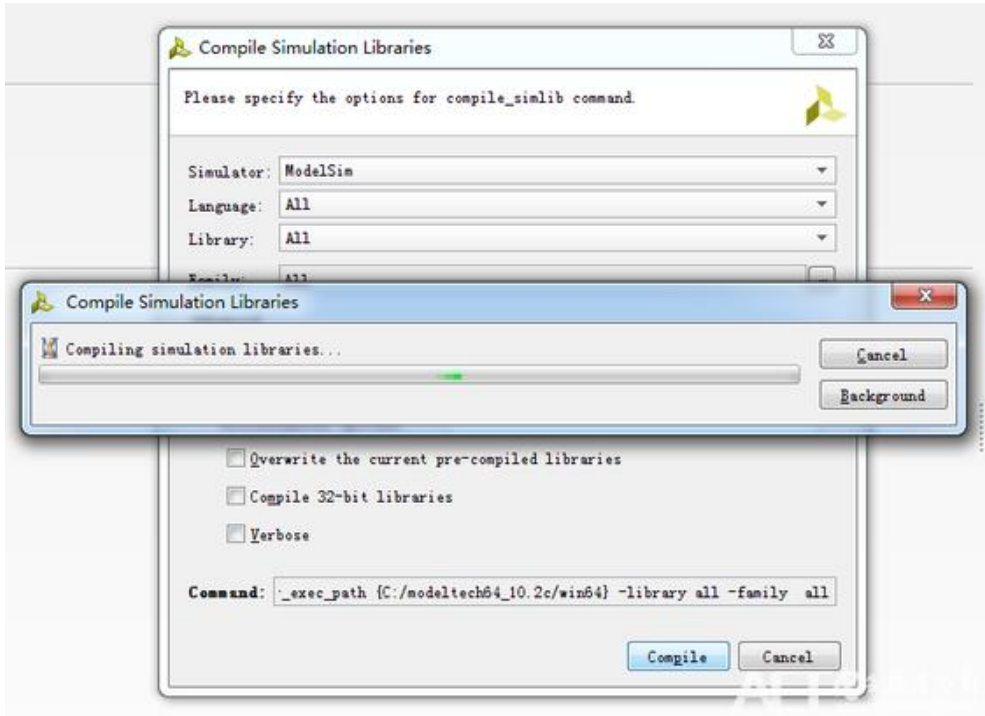


图 2.5.5 正在编译器件库的过程中

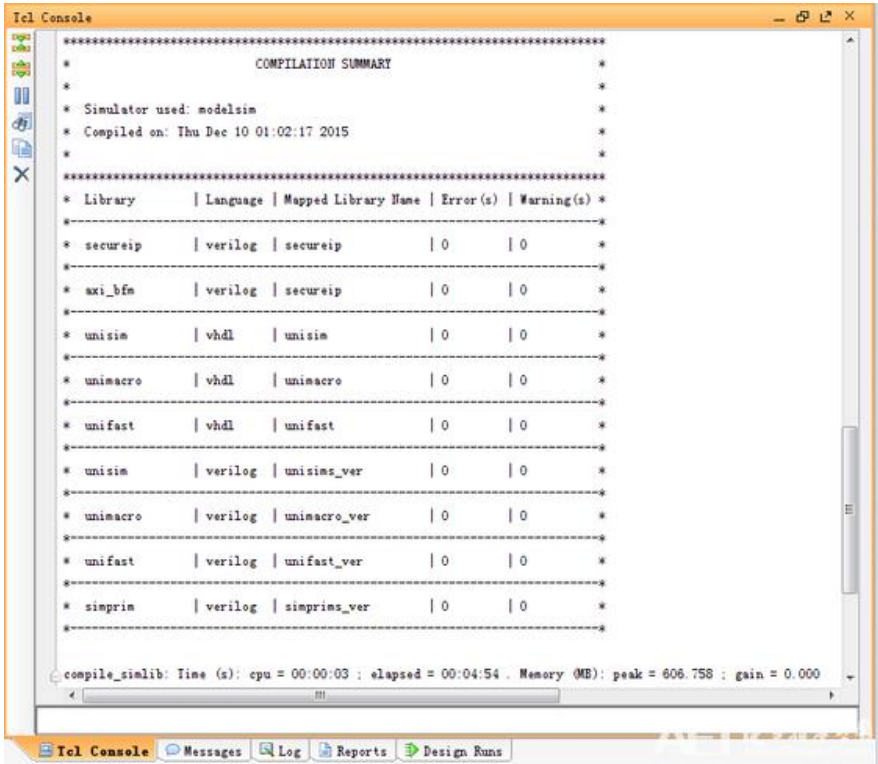


图 2.5.6 器件库编译结束后产生编译报告

打开 modelsim 安装路径下的 vivado2014_lib 文件夹，便可以看到已经产生了器件库，如图 2.5.7 所示。

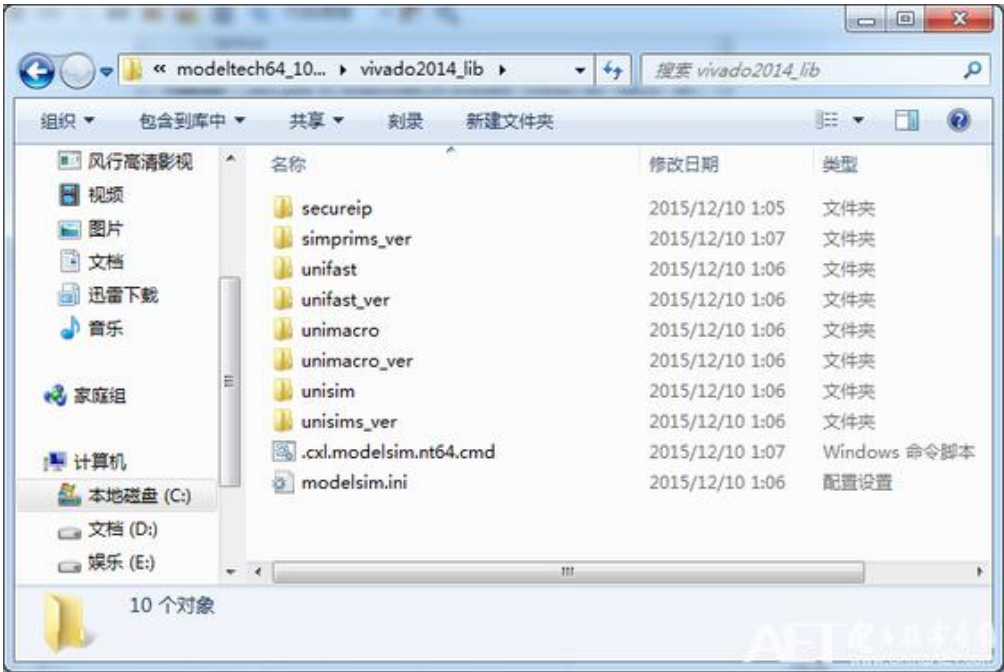


图 2.5.7 已在 vivado2014_lib 文件夹中生成器件库

三、在 vivado 中关联了 modelsim 软件和编译器件库之后，就可以在 vivado 中调用 modelsim 软件对设计进行仿真了。不过，在对每一个新建的工程设计进行仿真时需要进行一些设置。选择 vivado 菜单“Flow”——>“Simulation Settings...”命令或点击流程向导中选择“Simulation Settings...”命令，分别如图 2.5.8 和图 2.5.9 所示。

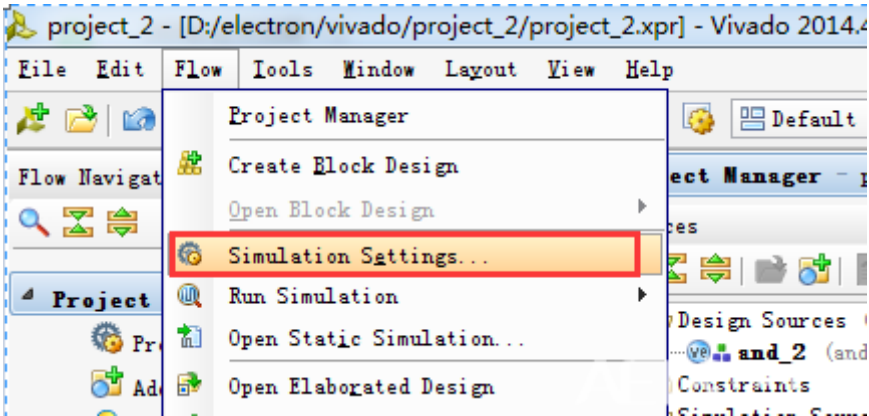


图 2.5.8 从菜单选择“Simulation Settings...”命令

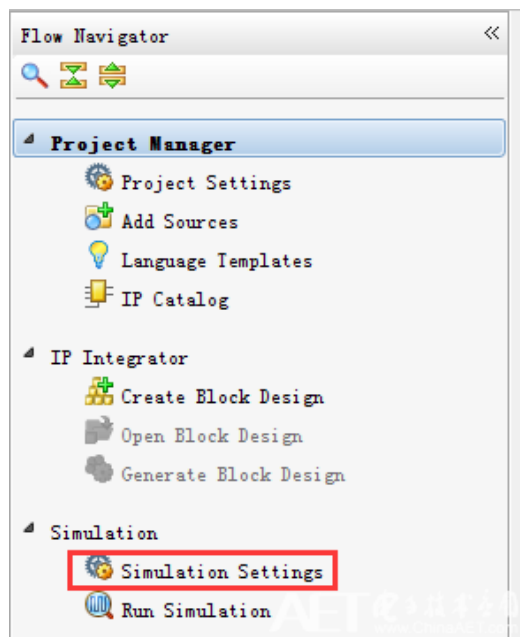


图 2.5.9 从流程向导中选择“Simulation Settings...”命令

在弹出的对话框中，设置仿真工具为 modelsim、仿真语言为 verilog 或 VHDL 或混合，当设计中用到 vivado 中自带的仿真工具时，还要指定器件库的路径，如图 2.5.10 所示。关于仿真的其他参数在这里就不作介绍了。

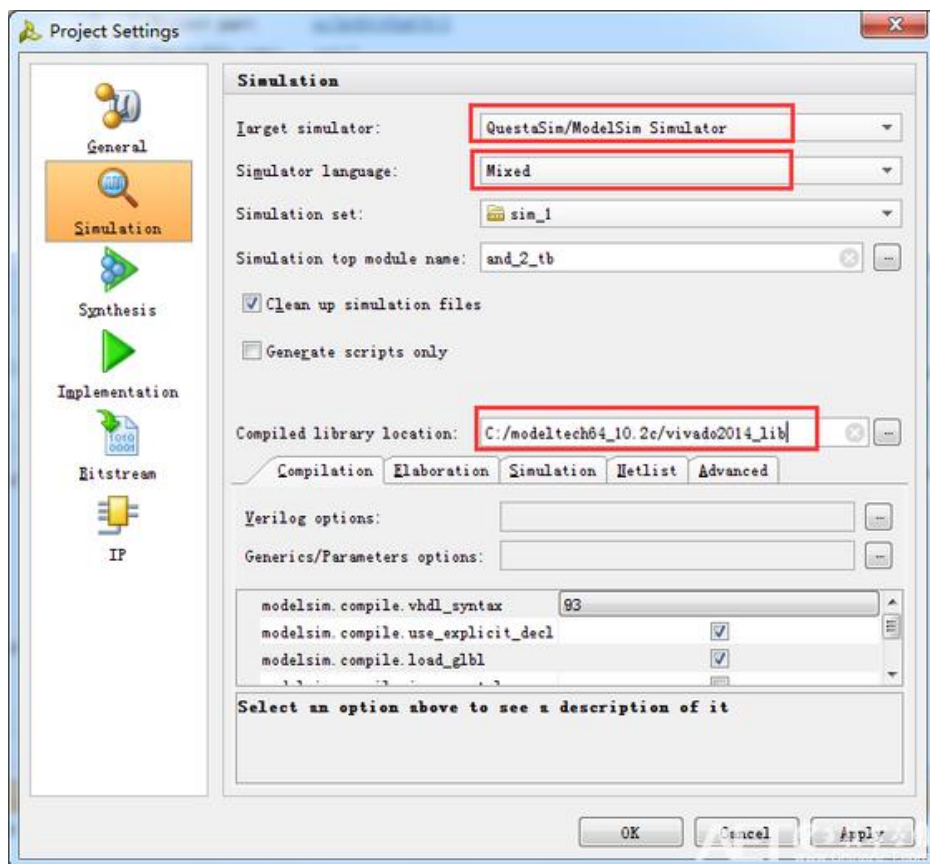


图 2.5.10 设置仿真参数

设置好仿真参数后，如果设计文件和仿真文件也准备好，那么就可以开始对设计的功能进行仿真了。选择菜单“Flow”——>“Run Simulation”——>选相应的仿真类型或点击流程向导中的“Run Simulation”——>选相应的仿真类型进行仿真，如图 2.5.11 所示。

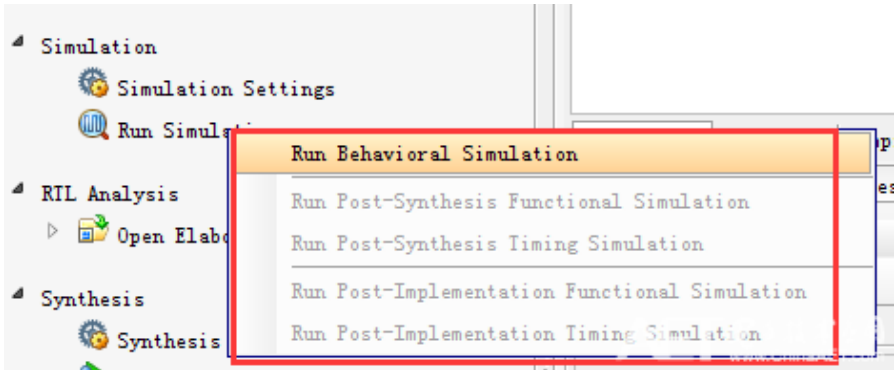


图 2.5.11 选择相应的仿真类型进行仿真

2.6 测试实验——在开发板上跑流水灯

在 2.5 节中的编译库成功后，创建工程 vivado_design_flow，选择 Add Source 新建模块，在弹出的对话框中选择 Add or create design sources，点击 Next 继续，如图 2.6.1 所示。

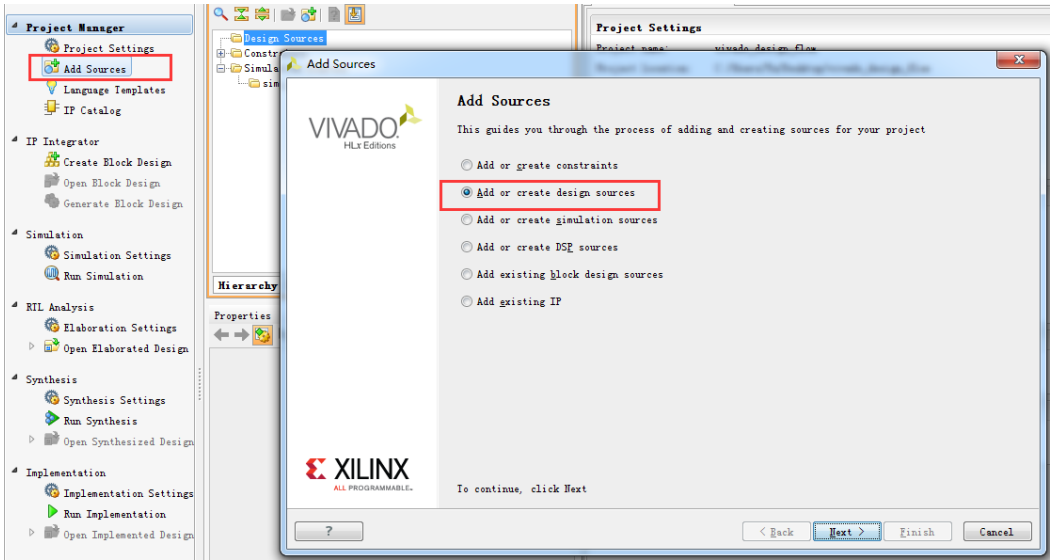


图 2.6.1

点击 Create File，输入文件名，点击 ok 继续。如图 2.6.2 所示。

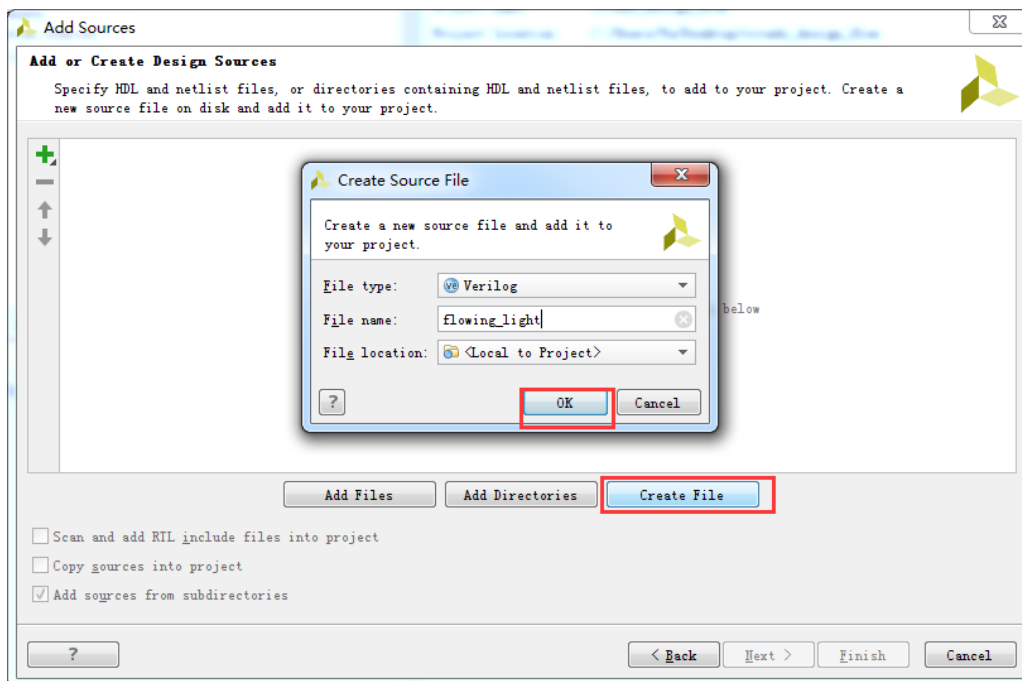


图 2.6.2

点击 Finish 继续，接下来弹出模块定义对话框，点击 Ok 即可，也可以在弹出的定义模块对话框中输入端口名等信息。如图 2.6.3，2.6.4 所示。

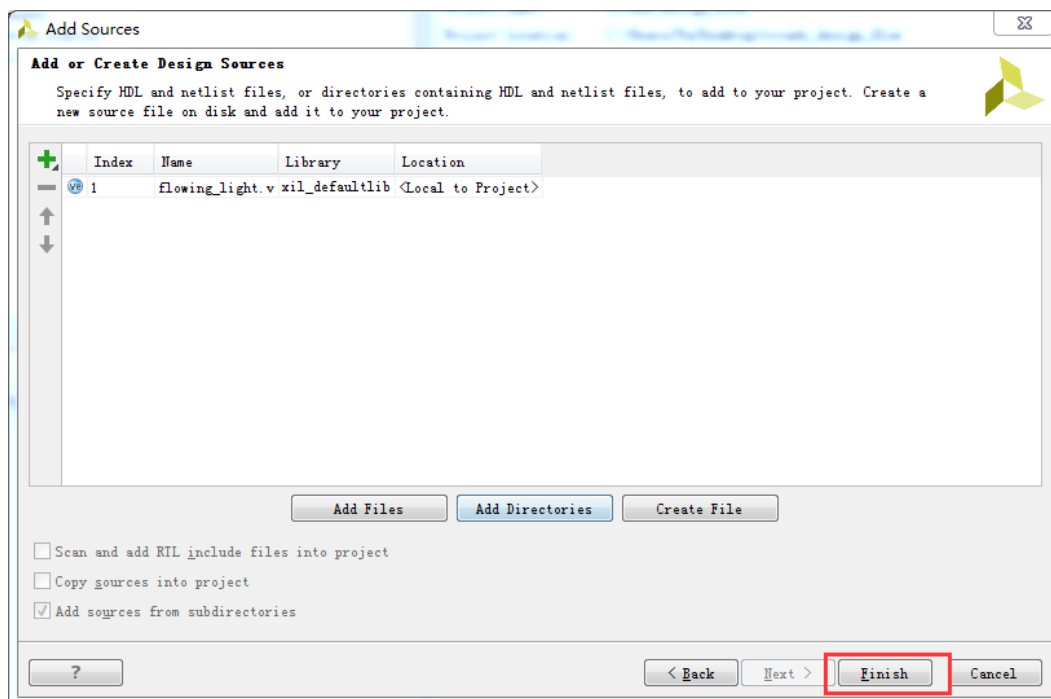


图 2.6.3

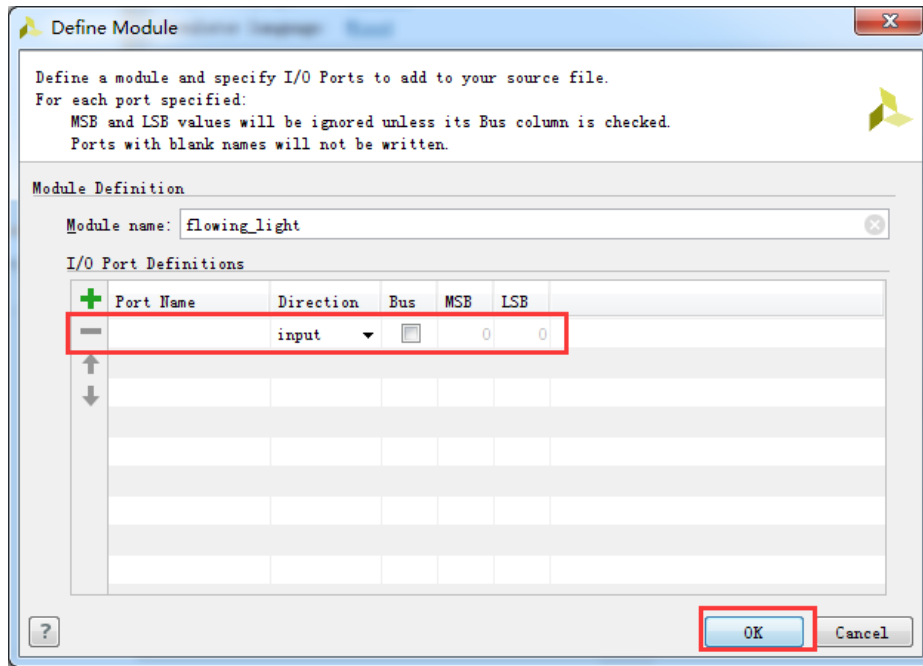


图 2.6.4

输入如图 2.6.5 所示的代码完成 flowing_light 模块。

```

23 module flowing_light(
24     input clk,
25     input rst,
26     output [3:0] led
27 );
28
29     reg[23:0] cnt_reg;
30     reg[3:0] light_reg;
31
32     always @ (posedge clk)
33     begin
34         if(rst)
35             cnt_reg <= 0;
36         else
37             cnt_reg <= cnt_reg + 1;
38     end
39
40     always @ (posedge clk)
41     begin
42         if(rst)
43             light_reg <= 4'b00001;
44         else if(cnt_reg == 24'hffffff) begin
45             if(light_reg == 4'b1000)
46                 light_reg <= 4'b00001;
47             else
48                 light_reg <= light_reg << 1;
49         end
50     end
51     assign led = light_reg;
52 endmodule

```

图 2.6.5

在左侧边栏，选择 **Add Source** 新建测试模块，选择 **Add or create simulation source**，点击 **next** 继续，如图 2.6.6 所示。

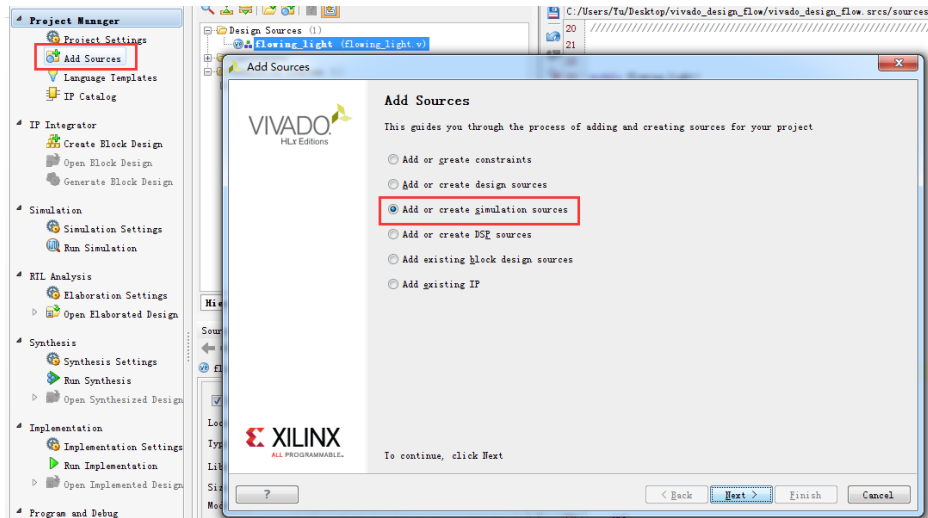


图 2.6.6

点击 **Create File**，输入文件名，点击 **ok** 继续，接下来弹出模块定义对话框，点击 **Ok** 即可，也可以在弹出的定义模块对话框中输入端口名等信息。如图 2.6.7，2.6.8 所示。

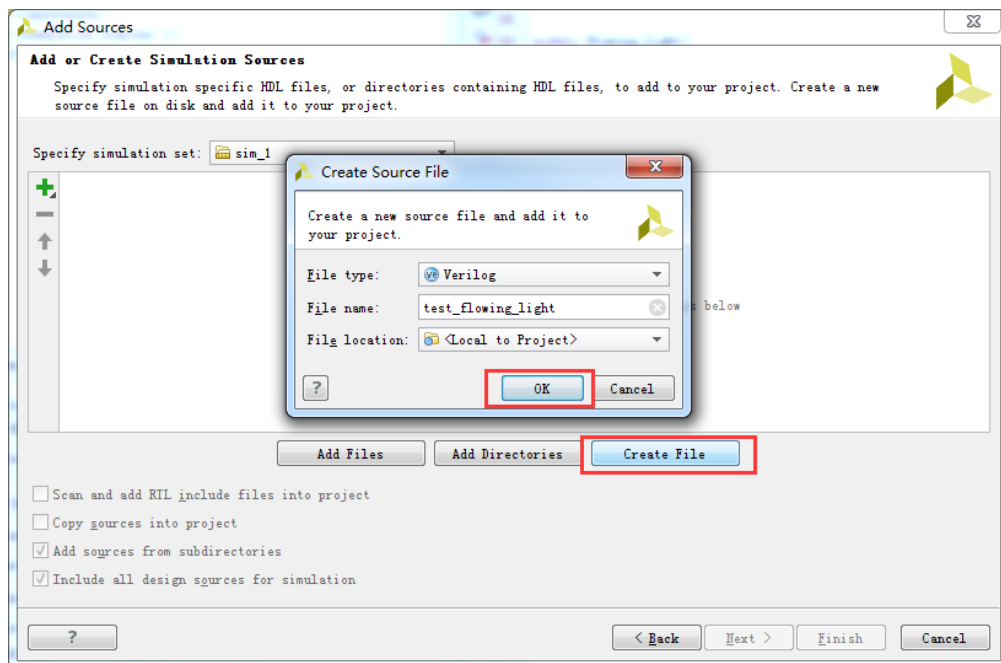


图 2.6.6

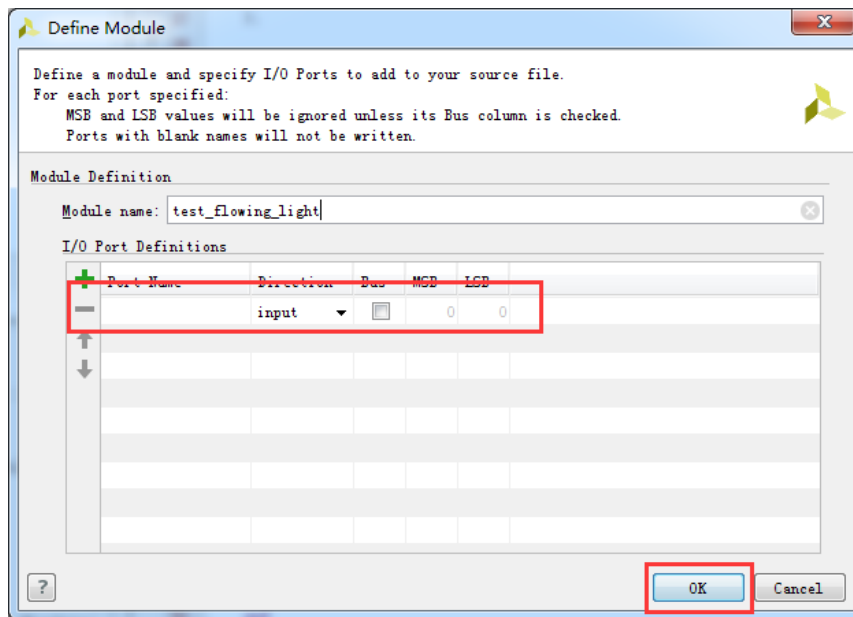


图 2.6.8

接下来点击 ok 完成创建，在创建好的 test_flowling_light 文件中输入如图 2.6.9 所示的代码。

```

23 module test_flowling_light(
24
25 );
26
27 reg clk;
28 reg rst;
29 wire[3:0] led;
30
31 flowing_light u0(
32 .clk(clk),
33 .rst(rst),
34 .led(led));
35
36 parameter PERIOD = 10;
37
38 always begin
39     clk = 1'b0;
40     #(PERIOD/2) clk = 1'b1;
41     #(PERIOD/2);
42 end
43
44 initial begin
45     clk = 1'b0;
46     rst = 1'b0;
47     #100;
48     rst = 1'b1;
49     #100;
50     rst = 1'b0;
51 end
52 endmodule

```

图 2.6.9

选择 test_flowng_light 模块，点击左侧边栏中的 Run Simulation —Run Behavioral Simulation，Vivado 会调用 modelsim 进行仿真，在 ModelSim 中将 U0 添加进 Wave 中，仿真结果如图 2.6.10 所示。

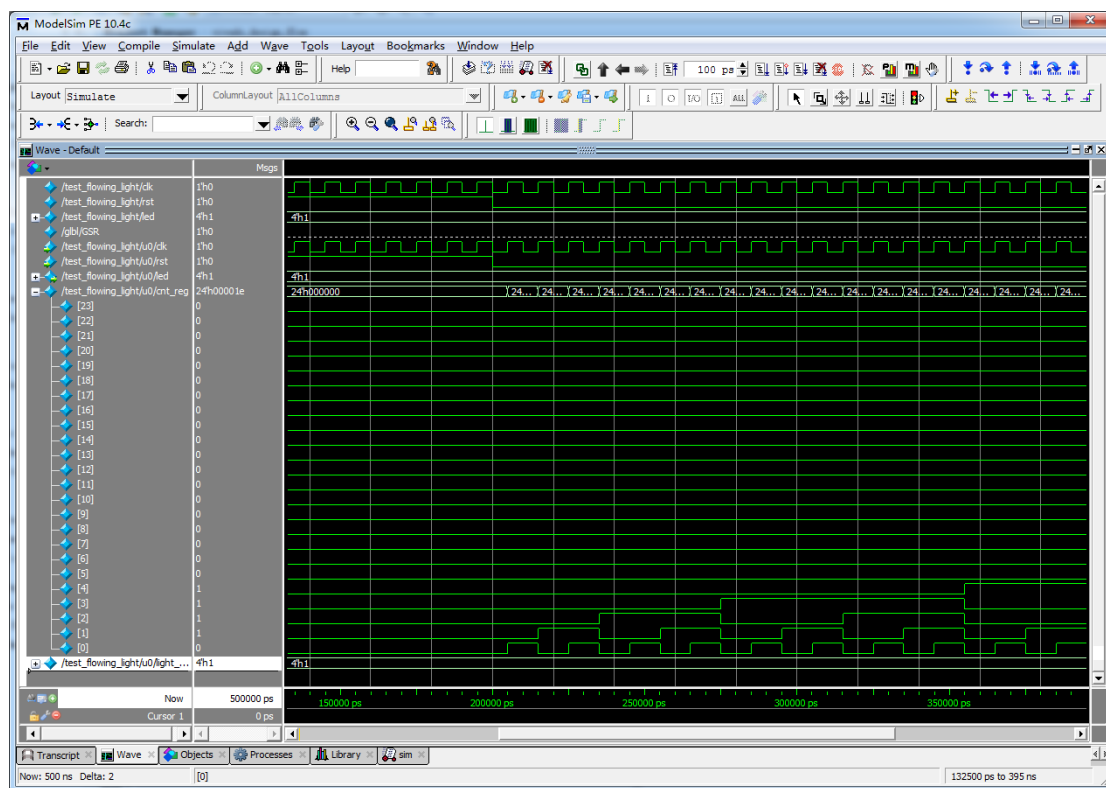


图 2.6.10

在仿真后，如图 2.6.11 所示创建约束文件。

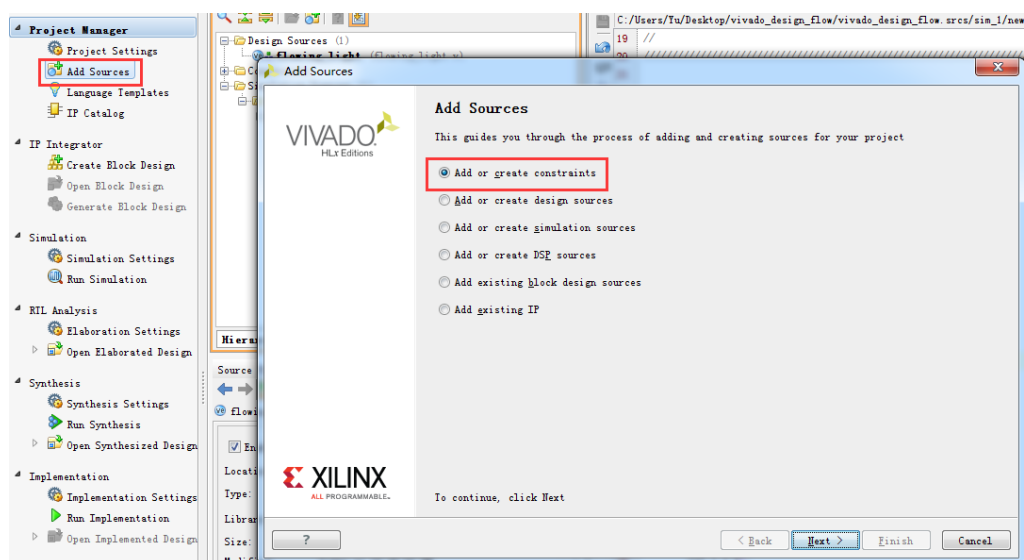


图 2.6.11

点击 Create File，输入文件名，选择 Ok，完成约束文件创建。如图 2.6.12 所示。

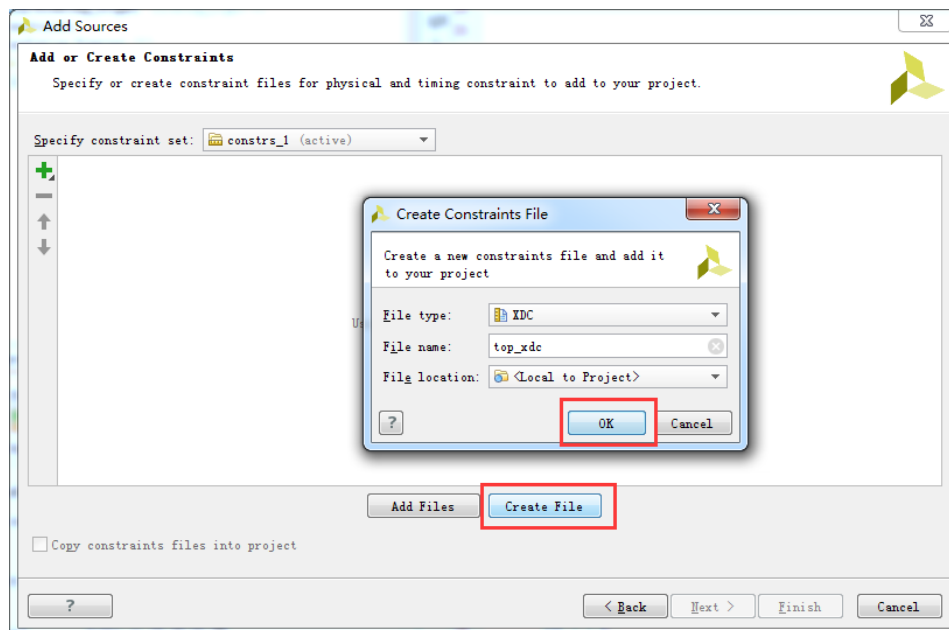


图 2. 6. 12

在约束文件中输入以下代码。

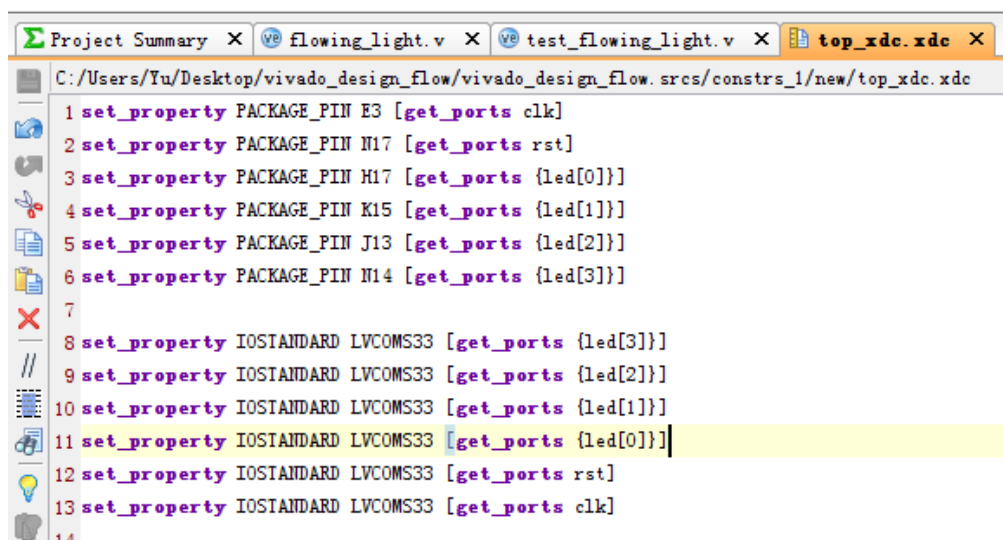


图 2. 6. 13

接下来，在 vivado 左侧边栏中的点击 Run Synthesis，开始综合，如图 2.6.14 所示。

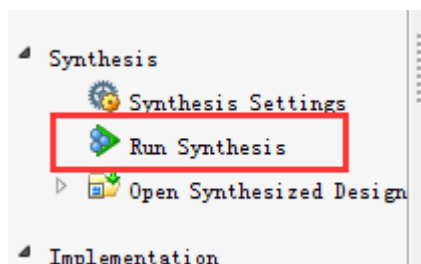


图 2. 6. 14

综合成功后,在跳出来的选项框中可直接选择 Run Implementation,或者点击 Cancele,在左侧边栏中点击 Run Implementation,执行 Implementation 步骤。如图 2.6.15 所示。

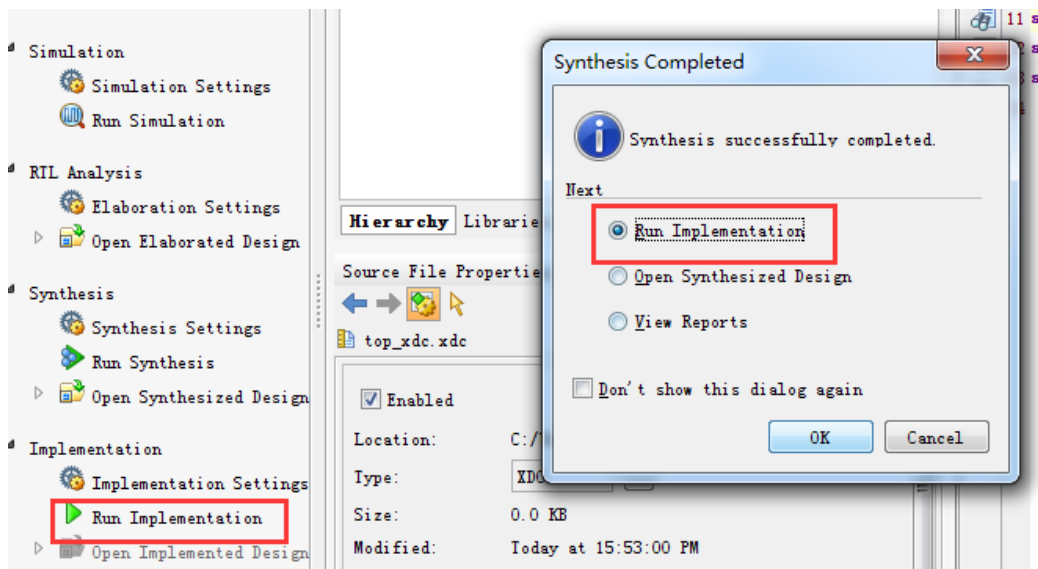


图 2. 6. 15

Implementation 成功后,在跳出来的选项框中可直接选择 Generate Bitstream,或者点击 Cancele,在左侧边栏中点击 Generate Bitstream,生成流文件。如图 2.6.16 所示。

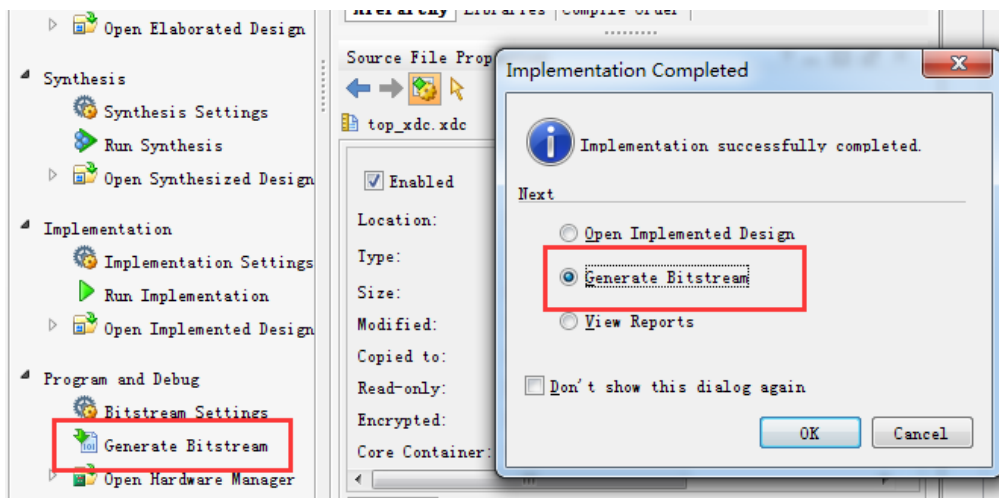


图 2. 6. 16

若在生成流文件的过程中出现[DRC 23-20]的错误,可新建一个 tcl 文件,在文件中输入:

```
set_property SEVERITY {Warning} [get_drc_checks NSTD-1]
set_property SEVERITY {Warning} [get_drc_checks RTSTAT-1]
set_property SEVERITY {Warning} [get_drc_checks UCIO-1]
```

之后在 vivado 中点击 Tools—Project Settings, 把 tcl 文件导入。如图 2.6.17 所示。

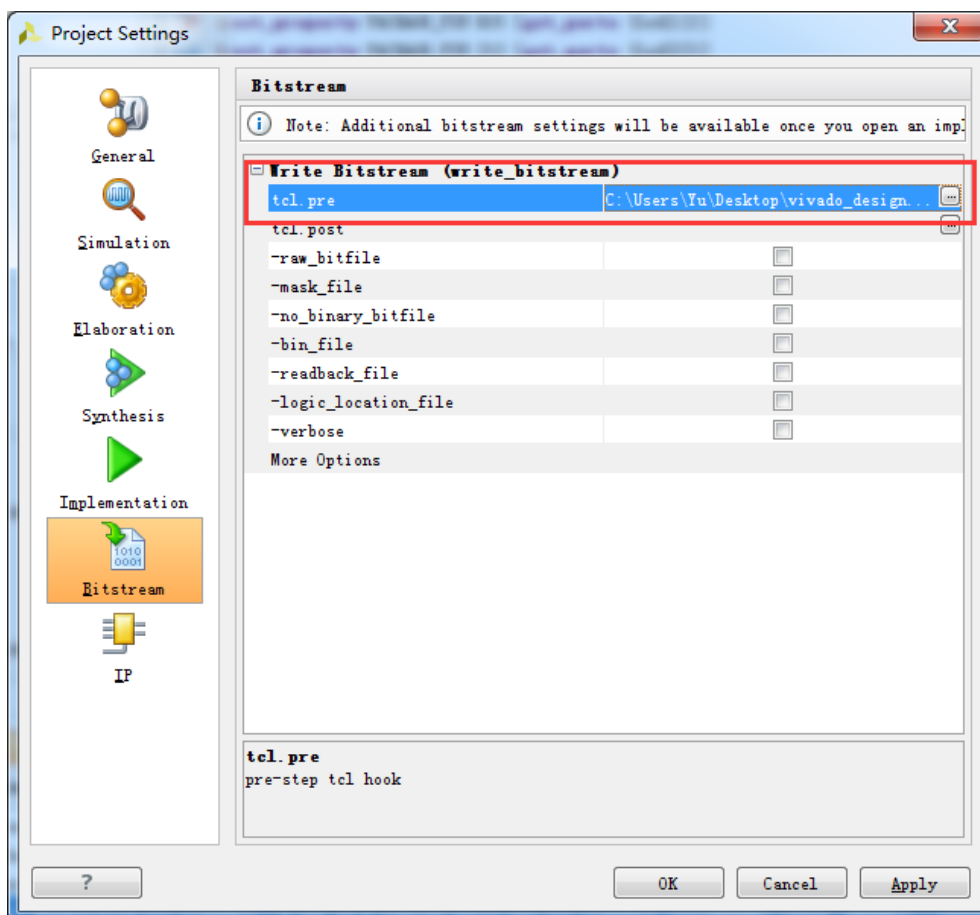


图 2.6.17

接下来再次生成流文件，便可成功生成。将 N4 板通过数据线与电脑连接起来，打开开关，然后点击左侧边栏中的 Hardware Manager—Open Target—Open New Target，在跳出来的对话框里全部点击 Next 即可。如图 2.6.18 所示。

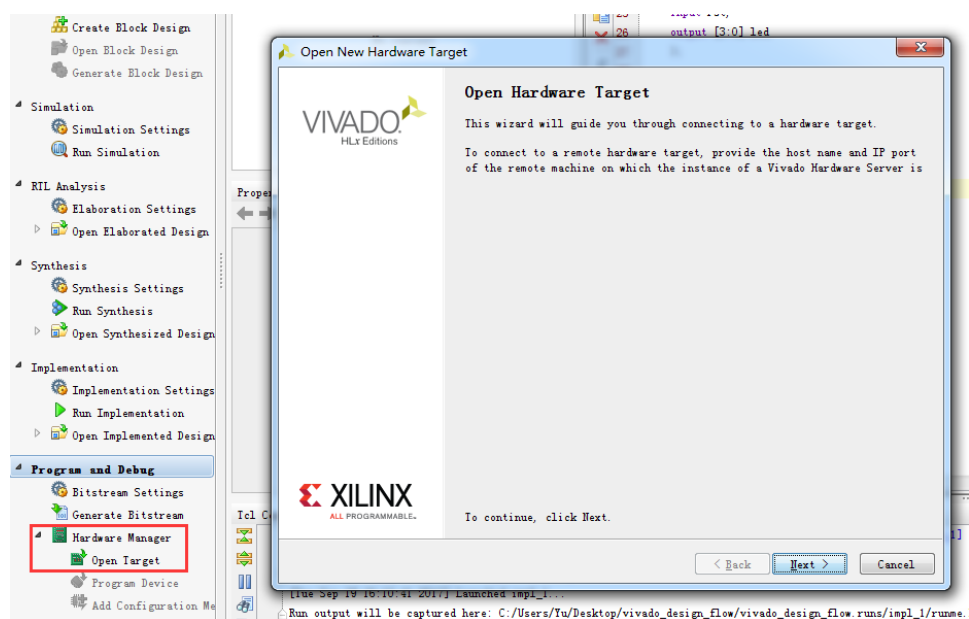


图 2.6.18

右击设备，点击 Program device，在弹出来的对话框中选择刚刚生成的 bit 文件，点击 Program 即可成功下板，如图 2.6.19 所示。

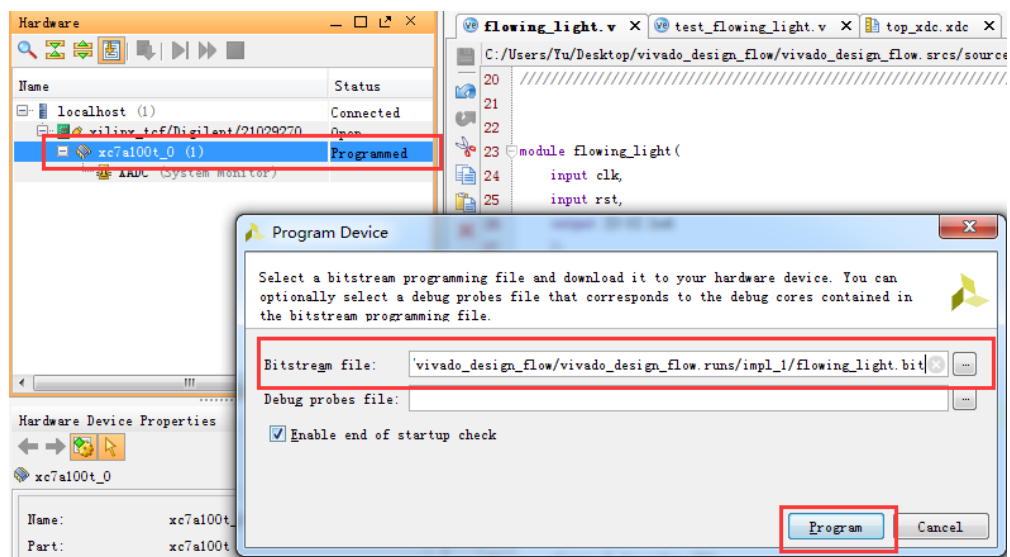


图 2.6.19

3. 常见问题

1. 在使用 modelsim se 过程中，只能打开一个 modelsim 程序，如果已经有 modelsim 在运行，再次打开 modelsim 会提示 license 错误，如图 3.1 所示。



图 3.1

2. 如果在 WINDOWS XP 打开 MODELSIM 时程序不能运行，只出现 LOGO 启动界面，可以检查是否已经安装 MICROSOFT VISUAL C++ 2005 SP1 REDISTRIBUTABLE PACKAGE，下载地址：<http://www.microsoft.com/zh-cn/download/details.aspx?id=5638>
3. Vivado 工程的路径中不能出现中文！
4. 如果 Vivado 不能识别到开发板或者开发板驱动不能正确安装，可以安装提供的 DigilentAdept 软件，也可以从 Xilinx 网站上下载该软件，下载地址：

<http://www.digilentinc.com/Products/Detail.cfm?Prod=ADEPT2>

安装后打开软件，将开发板连接到电脑后会自动识别开发板，如图 3.2 所示。

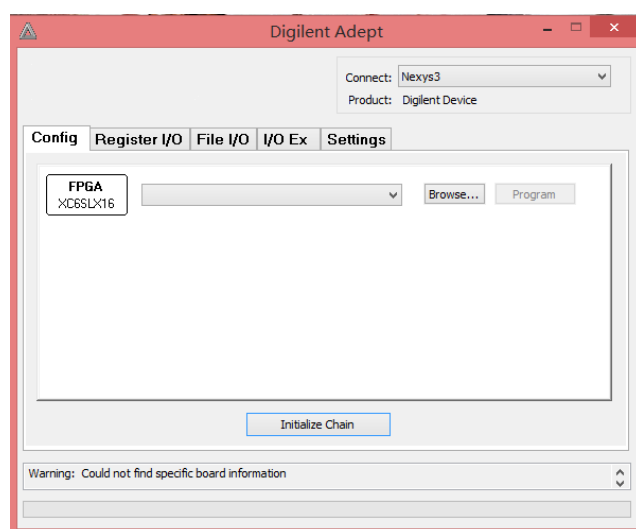


图 3.2