

题量: 19 满分: 25.0 截止日期: 2020-06-29 17:20

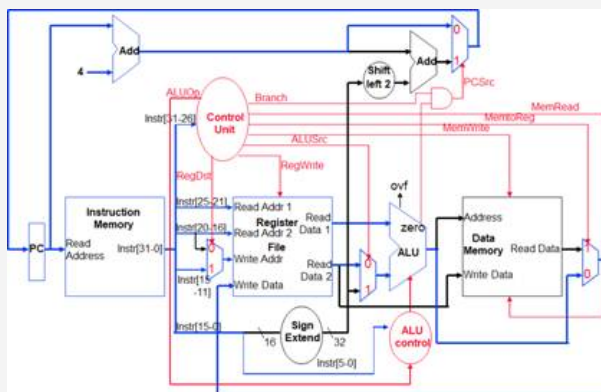
## 一、单选题

1 图 (参见 P178 页图 4-19) 中基本的单周期 MIPS 实现仅能实现某些指令。可以在这个指令集中加入新的指令, 对下面的新指令而言 ☒

指令: LWI Rd,Rt (Rs)

解释:  $\text{Reg}[\text{Rd}] = \text{Mem}[\text{Reg}[\text{Rt}] + \text{Reg}[\text{Rs}]]$

取指阶段所使用的单元是:



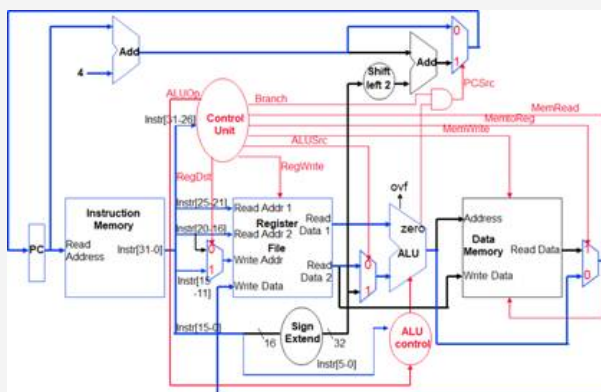
- A、寄存器的写端口
- B、寄存器的读端口, 控制单元
- C、指令存储器
- D、数据存储器

2 图 (参见 P178 页图 4-19) 中基本的单周期 MIPS 实现仅能实现某些指令。可以在这个指令集中加入新的指令, 对下面的新指令而言 ☒

指令: LWI Rd,Rt (Rs)

解释:  $\text{Reg}[\text{Rd}] = \text{Mem}[\text{Reg}[\text{Rt}] + \text{Reg}[\text{Rs}]]$

译码阶段所使用的单元是:



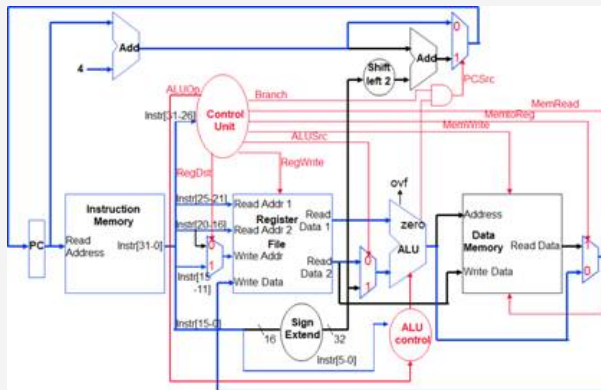
- A、寄存器的写端口
- B、数据存储器
- C、寄存器的读端口, 控制单元

3 图 (参见 P178 页图 4-19) 中基本的单周期 MIPS 实现仅能实现某些指令。可以在这个指令集中加入新的指令, 对下面的新指令而言 ☒

指令: LWI Rd,Rt (Rs)

解释:  $\text{Reg}[\text{Rd}] = \text{Mem}[\text{Reg}[\text{Rt}] + \text{Reg}[\text{Rs}]]$

运算阶段所使用的单元是:



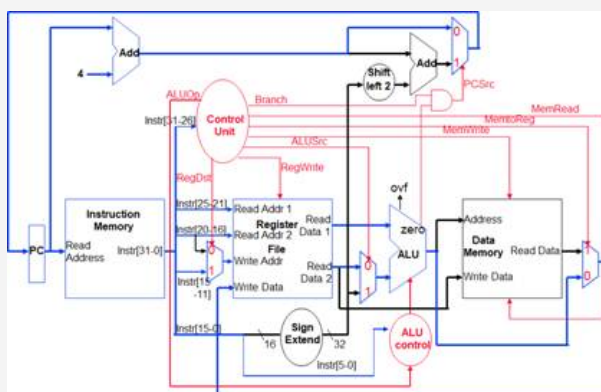
- A、 算数逻辑单元
- B、 指令存储器
- C、 数据存储器
- D、 寄存器的读端口, 控制单元

4 图 (参见 P178 页图 4-19) 中基本的单周期 MIPS 实现仅能实现某些指令。可以在这个指令集中加入新的指令, 对下面的新指令而言 ☒

指令: LWI Rd,Rt (Rs)

解释:  $\text{Reg}[\text{Rd}] = \text{Mem}[\text{Reg}[\text{Rt}] + \text{Reg}[\text{Rs}]]$

关于该指令的访存下面叙述正确的是:



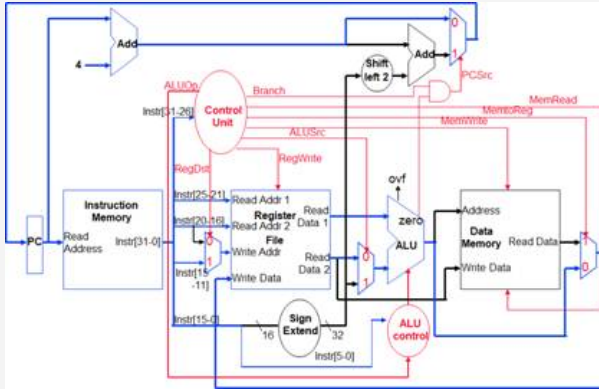
- A、 以上都不对
- B、 使用 Rt,Rs 寄存器号的和为地址访存
- C、 使用 Rt,Rs 寄存器的值的和为地址访存
- D、 无法访存

5 图 (参见 P178 页图 4-19) 中基本的单周期 MIPS 实现仅能实现某些指令。可以在这个指令集中加入新的指令, 对下面的新指令而言 ☒

指令: LWI Rd,Rt (Rs)

解释:  $\text{Reg}[\text{Rd}] = \text{Mem}[\text{Reg}[\text{Rt}] + \text{Reg}[\text{Rs}]]$

使用寄存器堆单元的阶段是:



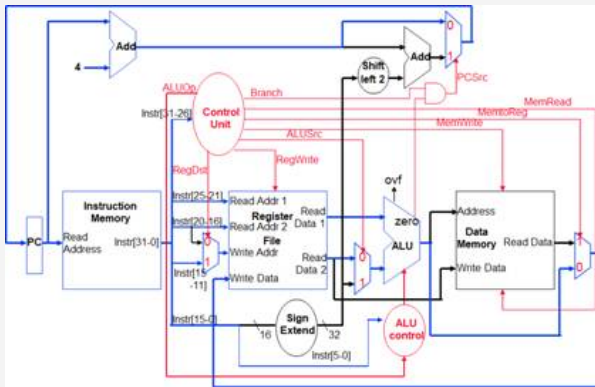
- A、译码, 写回
- B、访存
- C、取指, 译码
- D、运算, 写回

6 图 (参见 P178 页图 4-19) 中基本的单周期 MIPS 实现仅能实现某些指令。可以在这个指令集中加入新的指令, 对下面的新指令而言 ☒

指令: LWI Rd,Rt (Rs)

解释:  $\text{Reg}[\text{Rd}] = \text{Mem}[\text{Reg}[\text{Rt}] + \text{Reg}[\text{Rs}]]$

假设该机器仍然只支持 R/I/J 三种指令格式, 设计该指令可以设计为



- A、J 型
- B、R 型
- C、I 型
- D、无法实现

## 二、判断题

1 许多现代计算机也有很简单的指令集。



|    |   |   |
|----|---|---|
| 2  | 在流水线中，两条指令同时访问同一个硬件会发生数据冒险。                   | ☑ |
|    |   |   |
| 3  | 将计算机中的处理器更换为更高速的型号，只能降低响应时间不会增加吞吐率。           | ☑ |
|    |   |   |
| 4  | 闪存最大的缺点是写的次数多了会被用坏。                           | ☑ |
|    |   |   |
| 5  | 流水线中，转发不能避免所有的流水线阻塞。                          | ☑ |
|    |   |   |
| 6  | 计算机中的寄存器越多越好。                                 | ☑ |
|    |   |   |
| 7  | 对于流水线电路，IF/ID 级流水线寄存器存储的内容仅仅是取到的指令            | ☑ |
|    |   |   |
| 8  | 在流水线中，由于一条指令必须等待另一条指令的完成而造成的流水线暂停，称为数据冒险。     | ☑ |
|    |   |   |
| 9  | 内存存放正在运行的程序 / 数据。由 DRAM 构成。动态芯片需不断刷新，掉电信息不丢失。 | ☑ |
|    |   |   |
| 10 | 在流水线中，解决控制冒险的方法只能是遇到分支就阻塞。                    | ☑ |
|    |   |   |
| 11 | 为了实现流水线，必须在流水线各级之间加入流水线寄存器，以便存储中间结果。          | ☑ |
|    |   |   |
| 12 | 不同的计算机有不同的指令集，但它们非常相似。                        | ☑ |
|    |   |   |
| 13 | 流水线的控制信号均在译码阶段产生并存储在流水线寄存器中。                  | ☑ |

