# Московский государственный технический университет имени Н.Э. Баумана

Факультет «Радиоэлектроника и лазерная техника» Кафедра «Радиоэлектронные системы и устройства»

#### Р.Ш. Загидуллин, Д.И. Оглоблин

# Лабораторный практикум по курсу «Основы электроники».

Электронное учебное издание

#### Усилители

Методические указания к выполнению лабораторного практикума по дисциплине «Основы электроники» для специальности ИУ-7

Москва

(С) 2017 МГТУ им. Н.Э. БАУМАНА

УДК 517.31
Рецензент:
Загидуллин Р.Ш., Оглоблин Д.И. Лабораторный практикум по курсу Электроника. Усилители - М.: МГТУ имени Н.Э Баумана, 2017. 57 с.
Электронное учебное издание
Загидуллин Равиль Шамильевич, Оглоблин Дмитрий Игоревич
Лабораторный практикум по курсу «Основы электроники».

© 2017 МГТУ имени Н.Э. Баумана

#### СОКРАЩЕНИЯ ТЕРМИНОВ, АББРЕВИАТУРЫ

- АЧХ амплитудно-частотная характеристика;
- ПОС положительная обратная связь
- ВАХ вольтамперная характеристика
- ООС отрицательная обратная связь
- ОБ схема включения транзистора с обшей базой
- ОЭ схема включения транзистора с общим эмиттером
- ОК схема включения транзистора с общим коллектором
- РТ рабочая точка
- БП, ВЈТ биполярный транзистор (Bipolar Junction Transistor)
- ПТ, JFET полевой транзистор с управляющим p-n переходом (Junction Field Effect Transistor)
- МОП (МДП), MOSFET, NMOS, PMOS полевой транзистор с структурой металл окись (диэлектрик) полупроводник.
- $KMO\Pi$  комплементарные (дополняющие) полевые транзисторы, имеющие разную проводимость и зеркальные характеристики.

#### Оглавление

СОКРАЩЕНИЯ ТЕРМИНОВ, АББРЕВИАТУРЫ	3
Введение	6
Цель практикума	8
Часть 1. Биполярный транзистор	
ЭКСПЕРИМЕНТ 1. Снятие ВАХ биполярного транзистора в схеме с ОЭ	8
Задание на работу	10
ЭКСПЕРИМЕНТ 2. Установка рабочей точки каскада с ОЭ дополнительными элеме	ентами
схемы	12
Задание на работу	15
ЭКСПЕРИМЕНТ 3. Исследование влияния температуры на положение рабочей точки к	саскада
с ОЭ	16
Задание на работу	17
ЭКСПЕРИМЕНТ 4. Инвертор на основе ключа на биполярном транзисторе	
Задание на работу	21
ЭКСПЕРИМЕНТ 5. Повышение быстродействия ключа на биполярном транзисторе.	
Задание на работу	
ЭКСПЕРИМЕНТ 6. Изучение влияния обратных связей в ключевой схеме на бипол	
транзисторе	
Задание на работу	27
Часть 2 Полевой транзистор	
ЭКСПЕРИМЕНТ 7. Характеристики полевого транзистора	29
Задание на работу	31
ЭКСПЕРИМЕНТ 8. Полевой транзистор в импульном режиме	
Задание на работу	35
ЭКСПЕРИМЕНТ 9. Инвертор на основе КМОП ключа	
Задание на работу	
Схема 2И-НЕ	
Ячейка триггера статической памяти.	

#### Приложения

Литеј	ратура	.55
5.	Требования к оформлению отчета	55
4.	Стабилизация положения рабочей точки каскада с ОЭ	3
3.	Анализ Dynamic DC.	50
2.	Построение нагрузочной прямой в программе Місгосар	47
1.	К расчету и настройке усилительного каскада	.45

#### **ВВЕДЕНИЕ**

Методические указания содержит описания лабораторных практикумов по курсу «Основы электроники». Лабораторный практикум должен выполняться на персональном компьютере пользователя с применением программ Містосар и с использованием технологий компьютерных измерительных приборов. Защита лабораторных работ происходит в специализированной аудитории, оснащенной компьютерами и программными комплексами. Теоретические положения, относящиеся к материалу лабораторных работ, объясняются на лекциях. К каждой работе имеются краткие теоретические сведения.

Контрольные мероприятия – содержание работ, задания, программное обеспечение, предварительный контроль и контроль при защите во время проведения лабораторных работ, осуществляется на интернет ресурсе <a href="http://e-learning.bmstu.ru/portal\_rk6/">http://e-learning.bmstu.ru/portal\_rk6/</a> - среда MOODLE. Логины/пароли для использования ресурса выдаются на первых лекциях и лабораторных.

#### Для специальности ИУ7, РК6:

Лабораторная 5 включает эксперименты 1 - 3,

Лабораторная 6 – эксперименты 4 - 6,

Лабораторная 7 – эксперименты 7 - 9.

Программа лабораторных работ сформирована так, что требуется сохранять результаты выполненных экспериментов для составления отчета о проделанной работе и отправки результатов для проверки. Последующие работы часто являются продолжением предыдущих.

**Номер варианта задания** определяется номером студента в списке группы и номером группы: см. Задания для групп перед модулем 1 в e-learning.bmstu.ru/rk6.

• Библиотеки транзисторов находятся в архиве отечественных полупроводниковых приборов Lib Bipol/перед Модуль 1/Электроника PK6 /e-learning.bmstu.ru/rk6. Прочесть архивы можно любым текстовым редактором.

#### Некоторые сведения о САПР Місгосар:

Значения компонентов задаются либо непосредственно (2600), либо в показательной форме (2.6E3), либо условными буквенными обозначениями (2.6K).

Используются следующие буквенные обозначения для множителей  $10^{-15}$   $10^{-12}$   $10^{-9}$   $10^{-6}$   $10^{-3}$   $10^{3}$   $10^{6}$   $10^{9}$   $10^{12}$ 

фемпто пико нано микро мили кило мега гига тера

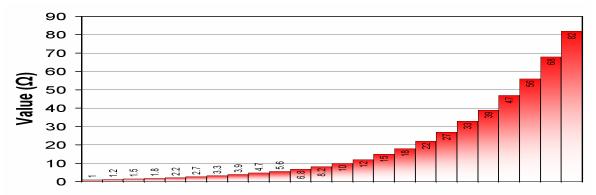
F(f) P(p) N(n) U(u) M(m)  $K(\kappa)$  MEG(meg) G(g) T(t) 1e-15 1e-12 1e-9 1e-6 1e-3 1e3 1e6 1e9 1e12

Следует обратить внимание, что в МісгоСар:

- целая часть чисел отделяется от дробной не запятой, а точкой. Например, 1 .3К или 1 .3ЕЗ.
- буквенные обозначения следует вводить в английском алфавите

#### Ряды номиналов радиодеталей

Номиналы промышленно выпускаемых электронных компонентов (сопротивление резисторов, ёмкость конденсаторов, индуктивность небольших катушек индуктивности) не являются произвольными. Существуют установленные стандартом специальные ряды номиналов, представляющие собой множества значений от 1 до 10. Графическое представление ряда номиналов резисторов Е12 приведено ниже. Показаны две декады номиналов.



Название ряда указывает общее число элементов в нём, то есть ряд E24 содержит 24 числа в интервале от 1 до 10 (декаде), E12 — 12 чисел и т. д. B E12 будет 12 членов на декаду: 1, 1.2, 1.5, 1.8, 2.2, 2.7, 3.3, 3.9, 4.7, 5.6, 6.8, 8.2.

Ряд	Числовые коэффициенты					Отклонение, %	
E6	1,0	1,5	2,2	3,3	4,7	6,8	± 20
F12	1,0	1,5	2,2	3,3	4,7	6,8	. 10
E12	1,2	1,8	2,7	3,9	5,6	8,2	± 10
	1,0	1,5	2,2	3,3	4,7	6,8	
	1,1	1,6	2,4	3,6	5,1	7,5	7
E24	1,2	1,8	2,7	3,9	5,6	8,2	±5
Ì	1,3	2,0	3,0	4,3	6,2	9,1	7

Каждый ряд соответствует определённому допуску в номиналах деталей. Так, например компоненты из ряда E6 имеют допуск от номинала  $\pm 20$  %, из ряда  $E12 - \pm 10$  %, из  $E24 - \pm 5$  %. Ряды устроены так, что следующее значение отличается от предыдущего чуть меньше, чем на двойной допуск. Ряд E12 получается вычёркиванием из ряда E24 каждого второго номинала, аналогично, E6 получается вычёркиванием из E12 каждого второго номинала.

По своей сути номинальные ряды эта классическая таблица десятичных логарифмов. Другими словами, в логарифмическом масштабе элементы ряда E24 делят отрезок от 1 до 10 на 24 равные части. Универсальный способ определения номинала для любого ряда:  $\mathbf{V}(\mathbf{n}) = \mathbf{10}^{\mathbf{n}/\mathbf{N}} = \exp(\mathbf{n}/\mathbf{N} \ln \mathbf{10})$ , где где  $\mathbf{N}$  - номер ряда (6, 12, 24 и т. д.), а  $\mathbf{n} = 0$ , 1, 2, ..., (n) означает порядковый номер номинала в ряду.

Указанные сведения о рядах номиналов резисторов нужно использовать при расчете базовых и коллекторных цепей и округлять полученные значения до значений ряда E24.

#### ЦЕЛЬ ПРАКТИКУМА:

Получить навыки в использовании базовых возможностей программы Містосар и знания при исследовании и настройке усилительных и ключевых устройств на биполярных и полевых транзисторах.

#### ЧАСТЬ 1. БИПОЛЯРНЫЙ ТРАНЗИСТОР

#### ЭКСПЕРИМЕНТ 1.

Снятие вольтамперных характеристик (ВАХ) биполярного транзистора

Краткие теоретические сведения

BAX транзисторов устанавливают связь между токами в электродах и напряжениями, приложенными к этим электродам. Зависимость между величинами определяется из двух семейств статических характеристик:

$$_{
m BXOДHЫX:}$$
  $oldsymbol{I}_{
m BX} = oldsymbol{f}(oldsymbol{U}_{
m BX})_{
m ПрИ} oldsymbol{U}_{
m BЫX} = oldsymbol{const};$   $oldsymbol{I}_{
m BIXOДHЫX:} oldsymbol{I}_{
m BIX} = oldsymbol{f}(oldsymbol{U}_{
m BIX})_{
m ПрИ} oldsymbol{I}_{
m BX} = oldsymbol{const}.$ 

В зависимости от схемы включения транзистора значения  $I_{\text{вх}}$ ,  $I_{\text{вых}}$ ,  $U_{\text{вк}}$ ,  $U_{\text{вых}}$  будут различными. Поэтому и внешний вид характеристик будет различным. Наиболее часто на практике применяют схему включения транзистора с общим эмиттером ОЭ. При таком включении входным электродом является база, эмиттер заземляется (общий электрод), а выходным электродом является коллектор (рис.1-1.а).

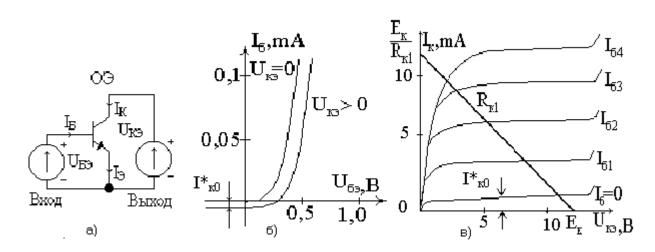


Рис.1-1. ВАХ биполярного транзистора, включенного по схеме ОЭ

Входной характеристикой транзистора, включенного по схеме с ОЭ, является зависимость входного тока  $I_6$  от напряжения  $U_{69}$  при заданном напряжении  $U_{\kappa 9}$ . Совокупность таких зависимостей называется семейством входных характеристик транзистора (рис.1 б). При  $U_{\kappa 9}=0$  тепловой ток  $I_{\kappa 0}$  в цепи коллектора отсутствует и зависимость  $U_{69}=f_1(I_6)$  соответствует ВАХ база-эмиттерного p-n—перехода, включенного в прямом направлении. При  $U_{\kappa 9}>0$  в цепи коллектора появляется ток -  $I_{\kappa 0}$ , направленный навстречу току  $I_6$ . Для компенсации этого тока в цепи базы нужно создать ток  $I_6=I_{\kappa 0}$ , приложив соответствующее напряжение  $U_{69}$ . Это приводит к смещению входной характеристики вправо вниз.

Выходной характеристикой транзистора по схеме с ОЭ считается зависимость  $I_{\kappa}$  =  $f_2(U_{\kappa 3})$  при заданном токе  $I_6$  (рис.1-1 в). Если  $U_{63}$ =0, в цепи коллектора протекает только тепловой ток, так как в этом случае инжекция дырок из эмиттера в базу (для p-n-ртранзистора  $I_{\kappa 0} = -I_6$ ) или инжекция электронов из эмиттера в базу (для n-p-n-транзистора) отсутствует. При  $U_{\kappa 3}$ =0 ток в цепи коллектора не проходит, это объясняется тем, что напряжение  $U_{63}$  и  $U_{\kappa 3}$  направлены встречно друг другу, т.е. потенциал коллектора выше потенциала базы и коллекторный переход оказывается при этом закрыт. Поэтому выходные характеристики не пересекают ось ординат.

При работе транзистора с коллекторной нагрузкой  $R_{\kappa}$  связь между коллекторным током  $I_{\kappa}$  и напряжением на коллекторе  $U_{\kappa}$  выражается уравнением нагрузочной характеристики:  $I_{\kappa} = (E_{\kappa} - U_{\kappa})/R_{\kappa}$ 

**Нагрузочная характеристика** представляет прямую на семействе коллекторных характеристик транзистора (см. рис.1-1-в), пересекающуюся с осями координат в точках  $I_{\kappa} = E_{\kappa}/R_{\kappa}$  и  $U_{\kappa >} = E_{\kappa}$  соответственно.

Построение нагрузочной прямой в МСхх описано в Приложении на стр. 47.

На нагрузочной характеристике выбирают **рабочую точку**  $\Pi$  так, что бы размах выходного напряжения был максимальным в рамках активной области. Этой точке соответствует ток базы и напряжение базы на входной BAX. Установка транзистора в рабочую точку по постоянному току позволяет реализовать его свойства как усилителя.

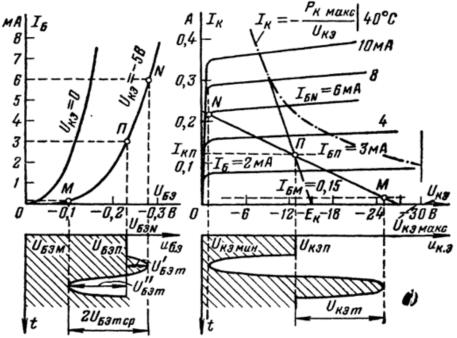


Рис.1.8. Для PNP транзистора выбрана PT с напряжением на коллекторе -13 В, током коллектора 0.125 А. (Напряжение питания -25 В, максимальный ток 0.22 А). При этом ток базы равен 3 мА, напряжение на базе примерно -0.23 В для входной ВАХ с напряжением на коллекторе -5 В (другой характеристики нет).

#### Задание на работу:

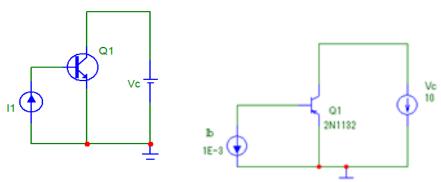
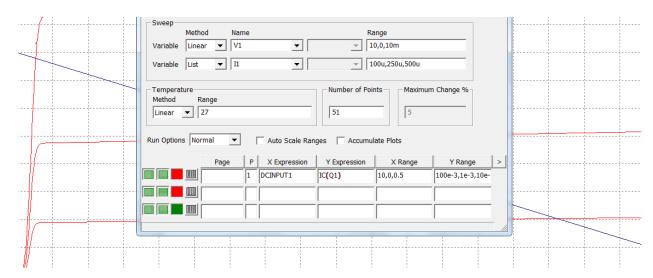


Рис.1-7 a) NPN б) Схема для получения ВАХ для PNP транзистора – питание должно быть отрицательным

- 1. Получить в программе MCxx выходную и входную BAX биполярного транзистора своего варианта по схеме рис. 1-7а,б использую возможности режима моделирования DC (см. Приложение стр. 50):
  - Напряжение коллектор-эмиттер задается универсальным источником напряжения Vc с значением напряжения 0-10 V, изменяющимся линейно,
  - ток универсальным источником тока (Component/Analog primitives/Waveform Sourses) с максимальным значением не более 1 mA, изменяющимся таблично (list  $250, 500, 750 \,\mu\text{A}$  рис. 1-9).

Обратить внимание на правильную полярность при исследовании своего варианта транзистора: PNP транзисторы имеют отрицательное напряжение питания и вытекающий из базы ток, NPN - наоборот. Приблизительные установки пределов анализа по постоянному току для BAX приведены на рис. 1-9.



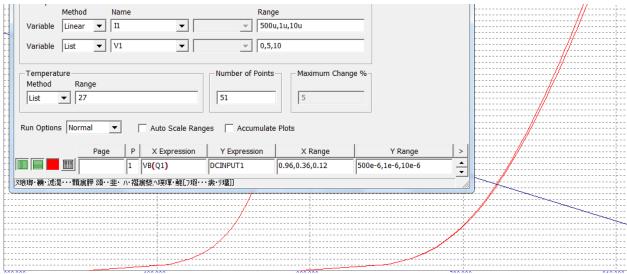
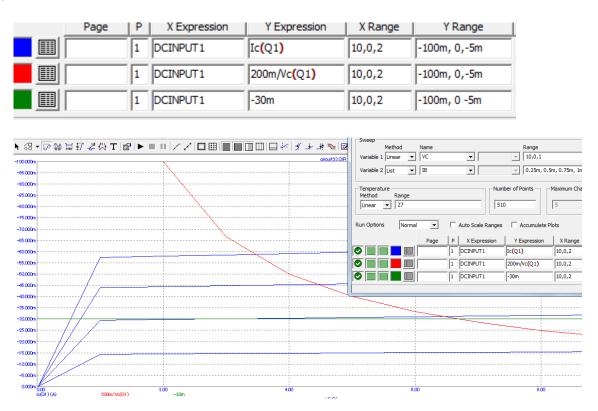


Рис 1-9. Установка пределов анализа DC при снятии BAX.

а). На выходной ВАХ построить для своего варианта транзистора кривую предельно допустимой мощности, определив максимальную мощность, рассеиваемую на коллекторе, и максимальный ток и напряжение из справочника (в интернете).

Выражение для кривой предельно допустимой мощности определяется как (Рмакс/Значение Коллекторного напряжения). Например, 30 мА определяет максимальный ток (свой для каждого транзистора). Настройка пределов для PNP транзистора приведена ниже.



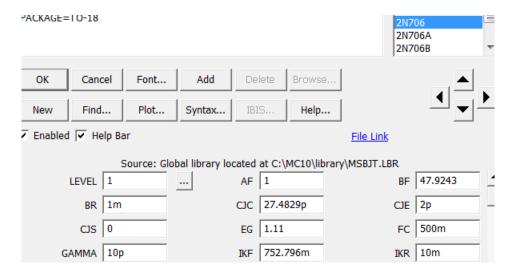
б). Построить на выходной ВАХ нагрузочную прямую см. Приложение 2 стр. 50 данного пособия, рис.  $\Pi 2$  - 1,  $\Pi 2$  - 9 близко к кривой максимальной мощности так, что бы нагрузочная кривая не пересекала кривую максимальной мощности и не превышала максимальные напряжения и тока варианта транзистора.

Выбрать **рабочую точку** (ток и напряжение коллектора) на середине нагрузочной прямой. Определить сопротивление Rk, которое нужно установить в схему, для того, что бы обеспечить работу транзистора в рабочей точке при выбранном напряжении питания.

$$Rk = (Ek - U_{PT})/Ik$$

в). Определить ток базы в рабочей точке по приблизительной формуле  $Ib=Ik/(BF=\beta)$ , а также по входной BAX примерно требуемое напряжение на базе.

 $BF = \beta$  — табличное значение коэффициента усиления транзистора. Находится в таблице MCxx при выборе транзистора или в таблице S-параметров транзистора .model KT315a NPN(Is=21.11f Xti=3 Eg=1.11 Vaf=115 Bf=69.74 Ise=233.2f....



#### ЭКСПЕРИМЕНТ 2.

УСТАНОВКА РАБОЧЕЙ ТОЧКИ КАСКАДА УСИЛЕНИЯ С ОБЩИМ ЭМИТТЕРОМ ДОПОЛНИТЕЛЬНЫМИ ЭЛЕМЕНТАМИ СХЕМЫ.

Для усиления в режиме A (линейный режим) простейшей является схема установки режима транзистора по постоянному току фиксированным током базы (рис. 2-1 а). Как правило, напряжение коллектора выбирается равным половине напряжения источника питания. Ток коллектора в рабочей точке известен из предыдущего эксперимента. Сопротивление коллектора определяется по закону Кирхгофа,  $R_K = (E_K - U_{PT})/I_K$ , где  $U_{PT}$  и  $I_K$  - параметры выбранной рабочей точки.

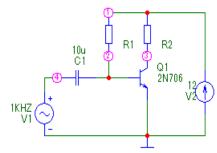
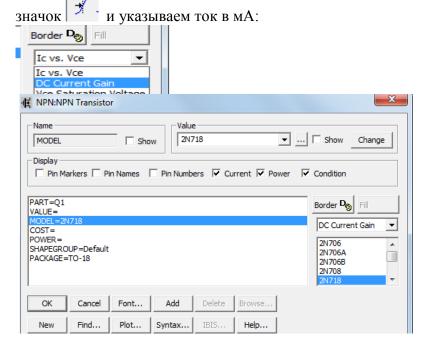


Рис. 2-1 а) Схема стабилизации базового тока. Конденсатор  $C_1$  предотвращает изменение рабочей точки базы по постоянному току вследствие работы генератора V1.

На основании выбранного тока коллектора рассчитывают реальный коэффициент усиления, который зависит от тока коллектора. График зависимости BF от тока коллектора можно получить в диалоговом окне при установке транзистора в схему (см. Приложение 2 стр. 47).

Сначала вводим транзистор, потом меняем «Ic vs Vce» на «DC Current Gain», далее Plot,



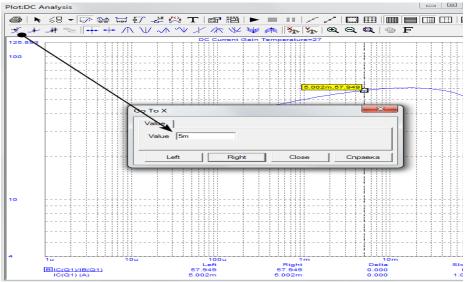


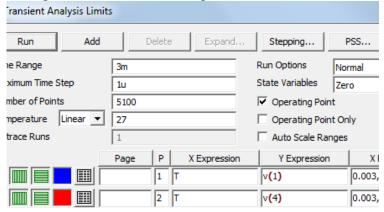
Рис. 2-2

Сопротивление  $R_{\rm B}$  в цепи базы определяется выражением  $R_{\rm B}$  =  $(E_{\rm K}-U_{\rm B9})/I_{\rm B9}$ , где ток  $I_{\rm B9}$  можно определить а) по входной статической характеристике транзистора. **Однако это неудобно и неточно**, поскольку входные BAX вблизи 0.6-0.9 В расположены густо и сильно зависят от температуры и напряжения коллектора.

б) ток базы определяют из тока коллектора по формуле  $I_6 = I_{\kappa} / \beta$ . Напряжение  $U_{E9}$  известно из входной характеристики. Для кремния это примерно 0,75 V. Некоторые неточности расчета можно скорректировать после моделирования проверкой режима каскада по постоянному току. В частности, нужно проверить, чему равно напряжение по постоянному

**Внимание:** при настройке генератора нужно выбрать модель — 1МГц (низкочастотный генератор) и установить амплитуду напряжения (внизу) 0.02 В и частоту 1 кГц.

При настройке режима Transient установить Time Range (период развертки 3 мс, что бы увидеть 3 периода колебаний генератора) и определить точки входного и выходного сигнала на принципиальной схеме флажком «1» или «Node» и указать их при выборе.



#### Схема установки режима фиксированным напряжением на базе

В данной схеме напряжение на базе транзистора VT1 формируется и поддерживается постоянным вспомогательным делителем напряжения на резисторах  $R_1$  и  $R_3$  рис. 2-3-а. Напряжение делителя не зависит от температуры и позволяет стабилизировать рабочую точку транзистора. Через указанные резисторы протекают токи делителя  $I_1$  и  $I_2$ , причем ток  $I_1 = I_2 + I_0$ . Поскольку  $U_{E3=}0.75$ , а  $E_1 = I_0-12$  , то  $I_1 = I_0$  всегда значительно больше  $I_2 = I_0$ .

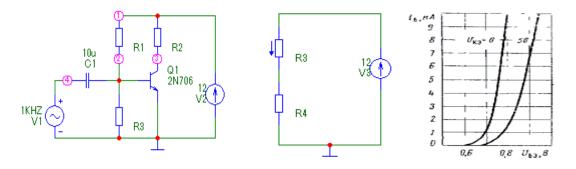


Рис. 2-3 а) Установка режима фиксированным напряжением базы б) Резисторный делитель напряжения без учета тока базы в) Входная характеристика транзистора. Напряжение базы определяется током базы и зависит от температуры и напряжения коллектора.

В первом приближении, если выбрать ток делителя в 10 раз больше тока базы, последним можно пренебречь. Тогда,  $I_{R1}=U_{R1}/R1=I_{R3}=U_{R3}/R3$ . Отсюда  $R1/R3=U_{R1}/U_{R3}$ . Если установить напряжение на базе 0.9 B, то отношение сопротивлений  $R1/R3=(Ek-U_{63})/U_{63}=(12-0.9)/0.9=\sim11$ .

Далее, нужно оценить ток базы и выбрать ток делителя в 10 раз больше тока базы. При напряжении питания 12 В и сопротивлении  $Rk=R_2=510$  Ом, напряжении на коллекторе 6 В, ток коллектора равен примерно 12 мА (6В/510 Ом). При коэффициенте усиления  $\beta=50$  ток базы будет 0.24 мА. Выберем ток делителя  $I_{\pi}=3$  мА. Рассматриваем делитель б). При токе 3 мА сумма сопротивлений ( $R_1+R_3=12B/3$ )  $R_3=4$ .

Как выяснили ранее, отношение сопротивлений R1/R2 ~= 11. Отсюда R1 ~= 3,6k, R3~= 330 Ом (ряд E24, Ряды номиналов радиодеталей).

Как и в предыдущем случае, после моделирования проверяем напряжение на коллекторе (v node) и подстройкой резистора R3 обеспечиваем половину напряжения питания. Это обеспечит и максимальный коэффициент усиления каскада.

#### Задание на работу:

1. Рассчитать схему транзисторного каскада с фиксированным током базы (рис. 2-1), приняв  $U_{PT}$  на середине нагрузочной прямой — то есть, определить величину сопротивлений Rk и Rб.

Считать, что ток базы в  $\beta$  раз меньше тока коллектора. Величину  $\beta = BF$  для конкретного тока коллектора рассчитать из табличных параметров своего транзистора (см. Приложение 2 стр.52). Указать величины рассчитанных сопротивлений на схеме.

Установить на входе схемы генератор гармонического напряжения с амплитудой 20 мВ и частотой 1 кГц и **определить коэффициент усиления по напряжению** как отношение размаха синусоиды на выходе к размаху синусоиды на входе. Настроить пределы временного анализа так, что бы увидеть 2-3 периода колебаний.

\*) Внимание: при правильном расчете выходное и входное напряжения должны быть противофазны.

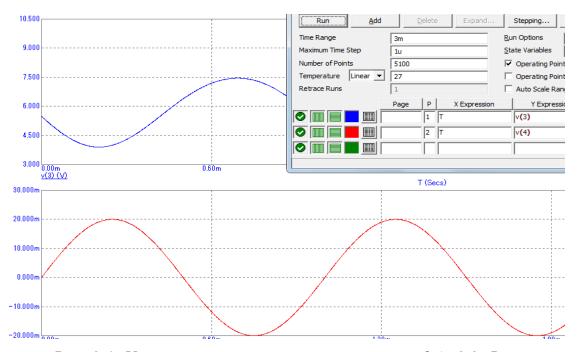


Рис. 2-4. Усиленный и исходный сигнал в схеме 2-1, 2-2. Регулировкой сопротивления базы можно изменять рабочую точку и усиление каскада..

2. Повторить расчет для схемы с делителем напряжения (рис. 2-3), приняв ток делителя в 10 раз больше тока базы и рассчитать сопротивления делителя (R1, R3 на рис. 2-3) так, что бы обеспечить на базе  $\sim$ 0.9-1 В. Например, (R1 + R3) = 12к, а отношение сопротивлений R1/R3  $\sim$ =  $\sim$ 11. Указать рассчитанные сопротивления на схеме.

Установить на входе схемы генератор гармонического напряжения с амплитудой 20 мВ и частотой 1 кГц. Настроить пределы временного анализа так, что бы увидеть 2-3 периода колебаний. Измерить реальное напряжение по постоянному току на базе и коллекторе транзистора, используя клавишу Node Voltage [13]

или «v» в МС11 (работоспособны после запуска режима Transient). Если напряжение на коллекторе будет значительно отличаться от (Ek/2) В, изменением резистора R3 надо его получить.

Определить коэффициент усиления каскада по напряжению.

#### \*) Для PNP транзисторов питание должно быть отрицательным.

#### ЭКСПЕРИМЕНТ 3.

Исследование влияния температуры на положение рабочей точки каскада с общим эмиттером биполярного транзистора

Краткие теоретические сведения.

Транзисторы являются полупроводниковыми приборами, в которых количество носителей тока (электронов и дырок) зависит от температуры, поэтому возникает необходимость стабилизации их токов и напряжений в режиме покоя. Наибольшее влияние оказывает на режим работы транзистора температурная зависимость обратного тока базы. Изменение тока базы  $I_{06}$  в интервале температур  $t^0$  C приводит к изменению тока коллектора в  $\beta$  раз, т.е.  $I_{k\,0} = I_{06}*$   $\beta$ .

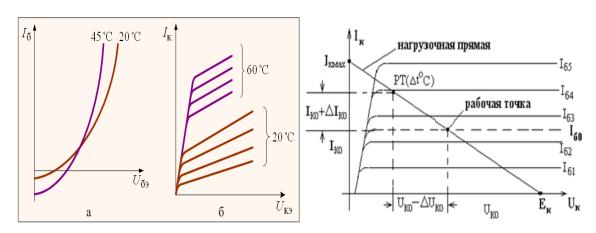


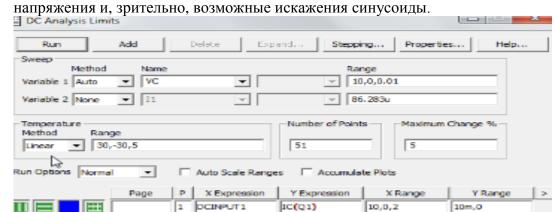
Рис. 3-1 Изменение ВАХ и рабочей точки от температуры.

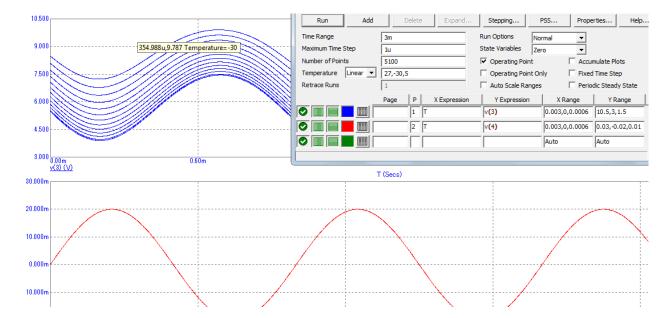
Изменение коллекторного тока покоя при изменении температуры приводит к уходу положения рабочей точки от первоначально установленного значения. На рис. 3-1 новое положение рабочей точки обозначено как РТ ( $t^{\circ}$  С). Сдвиг рабочей точки по нагрузочной прямой может привести к росту (уменьшению) усиления каскада, к искажениям синусоиды (рис.3-3) и к превышению предельно допустимой мощности. Искажения синусоиды появляются из-за превышения допустимого переменного напряжения в рабочей точке.

#### Задание на работу:

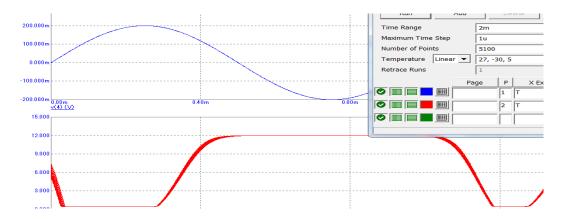
- 1. Провести исследование влияния температуры на входную и выходную ВАХ биполярного транзистора. Для этого использовать схему Эксперимента 1, задав изменение температуры от -30 до +30 градусов по Цельсию. В схеме задать значение тока для генератора I1, равному току базы рабочей точки, в диалоговом окне пределов анализа отказаться от переменной Variable2.
- 2. Провести исследование влияния *температуры* на выходной сигнал усилителя, полученного в предыдущем задании в схемах с стабилизацией тока базы или

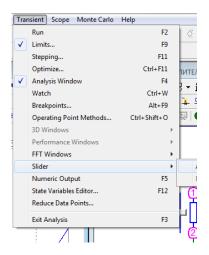
напряжения базы (рис.2-3, 2-5). Задать изменение температуры от -30 до +30 градусов по Цельсию с шагом 5 град. Определить изменение выходного





3. Провести *качественный анализ работы* усилительного каскада при изменении амплитуды входного сигнала, увеличив амплитуду входного сигнала в пять десять раз. Для качественной оценки влияния амплитуды входного напряжения на вид выходного сигнала можно воспользоваться слайдером рис.3-3. Объяснить изменение выходного сигнала.





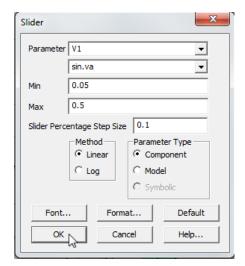


Рис.3-3

#### ЭКСПЕРИМЕНТ 4. Ключ на биполярном транзисторе

Простейший ключ на биполярном транзисторе показан на рис. 4-1. Эта схема при правильном расчете выполняет логическую функцию инвертора.

Резистор  $R_{\rm K}$  в цепи базы служит для задания необходимого тока базы. Резистор  $R_{\rm K}$  является внутренней нагрузкой ключа, а резистор  $R_{\rm H}$  – его внешней нагрузкой. Величина внешней нагрузки может меняться в широких пределах. Предельной нагрузкой, при которой ключ должен сохранять свои параметры, считают величину  $R_{\rm K} = R_{\rm H}$ . Схема, показанная на рис. 4-1, отличается малой мощностью, затрачиваемой на управление состоянием ключа, и малым напряжением на ключе в открытом состоянии (0,1- 0,3 V).

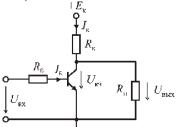


Рис. 4-1

**Статический режим.** В статическом режиме ключ может быть закрыт (транзистор находится в режиме отсечки), либо открыт (транзистор находится в режиме насыщения). Ключ закрыт, когда напряжение на входе меньше напряжения логического нуля Uвх $^0$ . Для кремниевого транзистора оно менее 0.5 В.

Если входное напряжение равно нулю, транзистор находится в состоянии отсечки. В этом режиме  $Ik = I6\sim0$ ,  $Uk \sim Ek$ . Сопротивление закрытого ключа составляет сотни кОм.

Если на входе действует импульс напряжения такой величины, чтобы транзистор находился в режиме насыщения, то ток базы

$$I_{6} = \frac{U_{\text{bx}} - U_{63}}{R_{6}} \approx \frac{U_{\text{bx}}}{R_{6}}$$

В режиме насыщения оба перехода смещены в прямом направлении и ток коллектора возрастает до наибольшего значения:

$$I_{\mathrm{K}} = I_{\mathrm{KHac}} = \frac{E_{\mathrm{K}} - U_{\mathrm{K3}}}{R_{\mathrm{K}}} \approx \frac{E_{\mathrm{K}}}{R_{\mathrm{K}}}$$

Напряжение Uкэ в режиме насыщения составляет 0.1–0.3 B, а выходное сопротивление – несколько десятков ом. Для насыщения транзистора необходимо, чтобы ток базы стал больше минимального значения, при котором начинается насыщение транзистора:

$$I_{\rm 6} > \frac{I_{\rm \tiny KHac}}{\beta} \approx \frac{E_{\rm \tiny K}}{\beta R_{\rm \tiny K}}$$

Глубину насыщения транзистора характеризуют коэффициентом или степенью насыщения, который определяет, во сколько раз реальный ток базы превосходит минимальное значение, при котором имеет место режим насыщения:

$$S = \frac{I_6}{I_{6 \text{ Hac}}}$$

Величину коэффициента насыщения обычно выбирают от 1.5 до 3.Транзистор должен входить в режим насыщения, когда входное напряжение превышает напряжение

логической единицы  $U^1_{_{\mathtt{BX}}}$  . Для ключей на биполярных транзисторах  $U^1_{_{\mathtt{BX}}} \approx 1.5~\mathrm{B}$ 

#### Пример расчета инвертора на БТ.

Рассчитать сопротивление в цепи базы транзисторного ключа на рис. 4-1, при котором транзистор находится в состоянии насыщения. Значения элементов:  $R_{\rm K}=1~{\rm KOM}$  ,  $E_{\rm K}=5~{\rm B}$  ,  $U_{\rm BX}=5~{\rm B}$  ,  $\beta=50$  . Коэффициент насыщения  ${\rm S}=1~{\rm H}~{\rm S}=2$ .

Решение. Поскольку транзистор находится в состоянии насыщения,

$$U_{\text{кэ}} = U_{\text{кэ нас}} \approx 0.2 \text{ B}$$
. Ток коллектора  $I_{\text{кнас}} = \frac{E_{\text{к}} - U_{\text{кэ}}}{R} = \frac{5 - 0.2}{1} = 4.8 \text{ мA}$ 

Минимальный ток базы, при котором транзистор переходит в насыщение,

$$I_{\text{6-HaC}} = \frac{I_{\text{KHaC}}}{\beta} = \frac{4.8}{50} = 0.096 \text{ mA}$$

Сопротивление резистора в цепи базы, обеспечивающее коэффициент насыщения  $S=1,\ R_6=(U_{\text{BX}}-U_{\text{бэ}})/\ I_{\text{бнас}}=44\ \text{кOm}.$ 

Сопротивление резистора в цепи базы, обеспечивающее коэффициент насыщения  $\mathcal{S}=2$ 

$$R_6 = \frac{U_{\text{вх}} - U_{63}}{SI_{6\text{Hac}}} = \frac{4.3}{2 \cdot 0.096} \approx 22 \text{ кОм}$$

**Динамический режим работы ключа.** Переходные процессы в ключах на биполярных транзисторах определяются:

- наличием емкостей эмиттерного и коллекторного переходов. При переключениях происходит заряд и разряд этих емкостей.

- накоплением и рассасыванием неосновных носителей в базе при переходе транзистора в режимы насыщения и отсечки.

В электронике длительности фронта и спада определяют как время изменения сигнала от 0,1 до 0,9 и от 0,9 до 0,1 размаха импульса соответственно. Размах импульса определяется как разность амплитуд

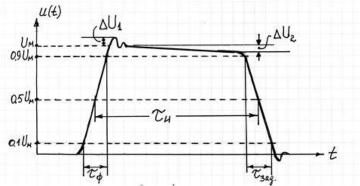


Рис.4.2 Измерение фронта.

На интервале времени  $0-t_1$  ключ закрыт. Процесс открывания ключа можно разделить на три этапа: задержка фронта, формирование фронта и накопление избыточного заряда в базе. Задержка фронта коллекторного тока  $t_3$  — это интервал времени между моментом начала действия импульса и моментом, когда ток коллектора достигает значения, равного 0,1  $I_{Khac}$ .

 $u_{\text{EX}}$   $t_{\text{I}}$   $t_{\text{I}}$ 

Задержка фронта обусловлена зарядом барьерной емкости эмиттерного перехода. С момента начала отпирания транзистора начинается формирование фронта выходного импульса (интервал  $t_{\phi}$  на рис. 4-3). Когда ток коллектора достигает уровня  $I_{\text{Кнас}}$ , напряжение на коллекторе уменьшается до величины  $U_{\text{КЭнас}}$ . Ток базы достигает величины  $I_{\text{Бнас}}$  и продолжает увеличиваться, в базе происходит накопление неосновных носителей. Общее время включения  $t_{\text{вкл}}$  складывается из времени задержки и длительности фронта:

$$t_{\text{BKM}} = t_3 + t_{\Phi}.$$

Рис.4.3. Импульс на входе и выходе.

После окончания действия входного импульса начинается рассасывание избыточного заряда в базе. За счет этого коллекторный ток не меняется в течение времени  $t_p$ . Затем начинается спад коллекторного тока. Одновременно растет напряжение коллектора. Общая длительность выключения

$$t_{ t выкл} = t_{ t P} + t_{ t c}$$
 , здесь  $t_{ t c}$  – время спада коллекторного тока.

Для уменьшения задержки, связанной с перезарядкой емкостей биполярного транзистора, сопротивление резисторов выбирают небольшим (порядка нескольких килоом). Однако основным фактором, ограничивающим быстродействие ключа на рис. 4-3, является насыщение транзистора. Время рассасывания  $t_p$  существенно превышает остальные временные интервалы.

Справка по Microcap: На рис. показано графическое изображение импульсного источника и форма генерируемого импульсного сигнала.

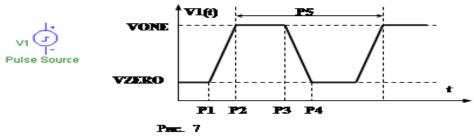


Таблица 3

Параметр	Размерность
Начальное значение	В
Максимальное значение	B
Начало переднего фронта	C
Начало плоской вершины	C
импульса	
Конец плоской вершины	C
импульса	
Момент достижения уровня	C
VZERO (конец заднего фронта)	
Период повторения	C
	Начальное значение Максимальное значение Начало переднего фронта Начало плоской вершины импульса Конец плоской вершины импульса Момент достижения уровня VZERO (конец заднего фронта)

PULSE – импульсный сигнал, показанный на рис. 7;

IMPULSE — импульсный сигнал с нулевой длительностью фронтов (P1=P2, P3=P4) и площадью импульса, равной 1, при этом длительность импульса (P4-P1) близка к нулю (приближенная модель д-импульса); SAWTOOTH — пилообразный импульсный сигнал, длительность переднего фронта которого (P2-P1) равна длительности самого импульса (P4-P1), а длительность вершины равна нулю (P3-P2=0);

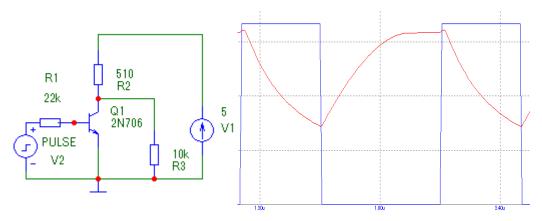
SQUARE— импульсный сигнал с нулевой длительностью фронтов (прямоугольный сигнал), а при длительности вершины импульса, равной половине периода повторения, такой сигнал называется меандром; TRIANGLE—импульсный сигнал, имеющий форму треугольника (в частности, при P2-P1=P4-P3 и P3-P2=0—сигнал приобретает форму равнобедренного треугольника).

#### \*) Для исследования выбрать режим «PULSE» с приблизительными параметрами

	Source: Local page 'Models'	
P1 0	P2 0	P3 2u
P4 2u	P5 4u	VONE 5
VZERO 0		

Рис.4-4. Настройка импульсного генератора.

#### Задание на работу: Для схемы электронного ключа, показанной на рис.4-4,



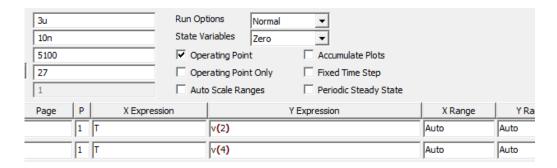


Рис. 4-4 Транзисторный ключ и его характеристики при s = 1.

1. Определить сопротивление Rb для режима работы ключа со степенью насыщения s=1, получить входной импульс и исследовать выходной в режиме Transient при напряжении питания 5B, амплитуде входного импульса 5B. Длительность импульса предварительно выбрать в соответствии с рис. 4-4. Если транзистор вашего варианта не успевает отреагировать, следует увеличить P3 и P5 в 3-5 раз.

**Примечание:** Необходимо помнить, что значение BF зависит от величины коллекторного тока. Этот график может быть построен средствами Microcap при выборе транзистора, заказав его построение из набора графиков характеристик (см. Приложение 2). Если данных по зависимости коэффициента усиления от тока коллектора нет, принять BF в рабочей точке равным 0.8 от BF в таблице.

- 2. Получить аналогичные графики для степени насыщения s = 2, 5, 20. Степень насыщения необходимо изменять за счёт уменьшения значения сопротивления резистора Rb (возможно использование Stepping).
- \*) Внимание, для транзистора **PNP** нужно изменить полярность источника питания и подать на вход импульс отрицательной полярности Vone = -5, Vzero = 0. В схеме с диодом Шоттки для PNP следует также изменить направление включения диода.

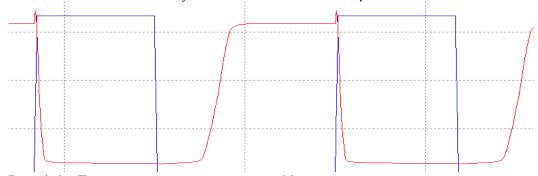


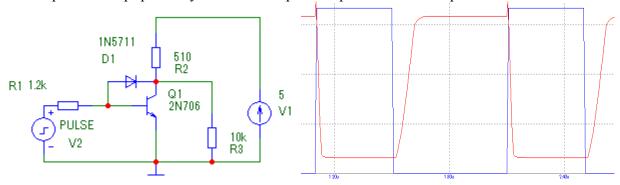
Рис. 4-4а. Транзисторный ключ при s=20.

3. Определить на временных диаграммах длительности переднего t10 и заднего фронтов t01, время рассасывания tp и напряжение на коллекторе транзистора в режиме насыщения. Измерения удобно проводить в режиме работы с курсорами, выбрав кнопку на панели инструментов или нажав «горячую клавишу» F8.



Время переднего фронта определяется по уровню от 0,1 до 0,9 от амплитуды выходного импульса напряжения, время заднего фронта от уровня 0,9 до 0.1.

4. Установить диод Шоттки для степени насыщения s=20 по приведенной схеме и продемонстрировать уменьшение времени рассасывания заряда в базе.



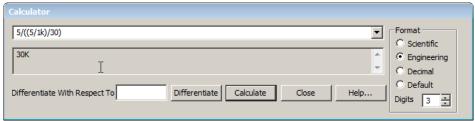
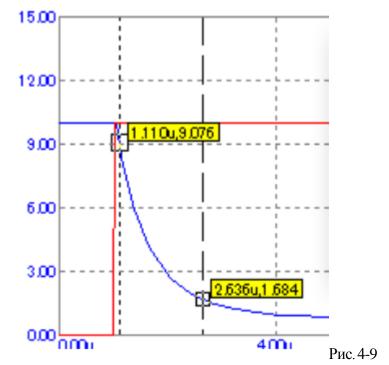


Рис.4-8. Встроенный калькулятор в Місгосар



Фронты импульса (измеряются от 0.1 до 0.9 U).

### ЭКСПЕРИМЕНТ 5. **Повышение быстродействия ключа на биполярном** транзисторе

#### Краткие теоретические сведения

Как известно из теории, при увеличении импульсного тока базы, открывающего транзистор, уменьшается длительность переднего фронта, но транзистор попадает в область глубокого насыщения, что приводит к увеличению времени обратного переключения. Удовлетворить противоречивые требования по переднему и заднему фронту удаётся путём введения в цепь управления форсирующего конденсатора (рис.5-1а), который позволяет увеличить ток базы на короткий промежуток времени, в то время как стационарные токи базы практически не меняются.

В реальных транзисторных ключах дополнительно учитывается ёмкость коллекторного перехода Ск. При грубой оценке можно считать, что к коллектору транзистора подключена интегрирующая RC-цепь, имеющая постоянную времени RkCk. Эта цепь дополнительно увеличивает длительности фронтов выходного импульса. Для уменьшения ее влияния стремятся применять высокочастотные транзисторы, имеющие малые ёмкости Ск, а в цепь коллектора включают небольшие сопротивления.

Для исключения глубокого насыщения транзистора коллекторный переход шунтируют диодом Шоттки (рис. 5-16), имеющим малое время переключения, низкое напряжение отпирания  $(0.2-0.3~\mathrm{B})$  и малое сопротивление в открытом состоянии. Когда транзистор закрыт или находится в активном режиме, напряжение коллектор-база положительно (U кб > 0) и к диоду приложено обратное напряжение. При открывании транзистора напряжение на коллекторном переходе уменьшается и диод открывается, что способствует уменьшению времени рассасывания заряда в базе (укорочение рассасывания заряда в результате дополнительного тока через диод).

Изготавливаются диоды Шоттки на общем кристалле одновременно с остальными элементами в едином технологическом процессе. Транзисторы с диодами Шоттки часто называют транзисторами с барьером Шоттки или транзисторами Шоттки.

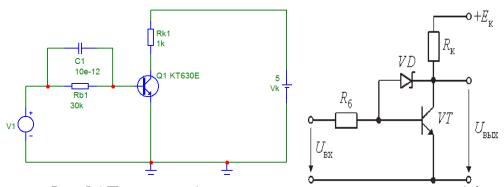
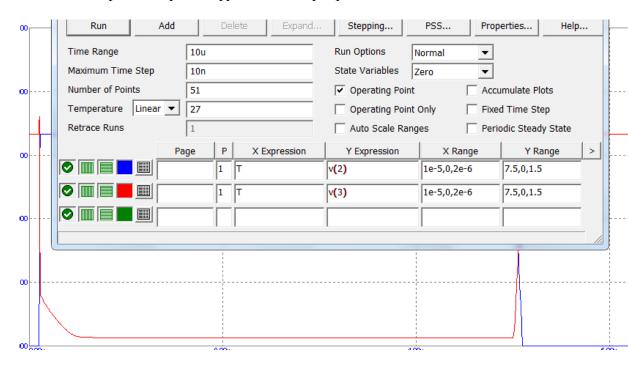


Рис. 5-1 Повышение быстродействия транзисторного клюса: a) форсирующая емкость и б) диод Шоттки

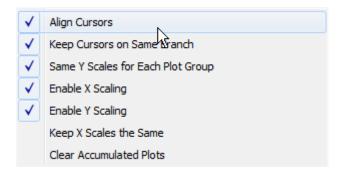
#### Задание на работу.

1. В настроенном стенде Эксперимента 4 (для транзистора согласно варианту) подобрать емкость форсирующего конденсатора в диапазоне единиц - десятков пФ и величину сопротивления R6, обеспечивающих максимальное укорочение переднего и заднего фронта импульса, что бы получился инвертор, близкий к идеальному. Результат привести на графике.

2. Убрать конденсаторы и диод, заменить транзистор NPN на 2N915, PNP на 2N3307, 2N2945 (любой с BF>100 и CJC <20 pF) и повторить измерения, подтвердить значимость транзистора для функции инвертирования.



Рекомендации: Для облегчения проведений измерений желательно установить режим работу курсоров (меню Scope) одновременного измерения (Align Cursors):



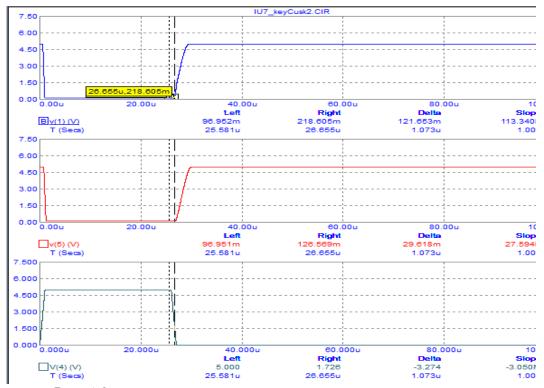


Рис. 5-3

## ЭКСПЕРИМЕНТ 6. Изучение влияния обратных связей в ключевой схеме на биполярном транзисторе.

**Цель работы**: смоделировать схему мультивибратора с жестким режимом самовозбуждения, исследовать влияние параметров схемы на частоту, форму и амплитуду генерируемых колебаний, освоить методику измерений параметров выходного импульса с помощью программы схемотехнического анализа.

#### Краткие теоретические сведения

Мультивибратор представляет собой генератор колебаний почти прямоугольной формы на основе двухкаскадного усилителя с положительной обратной связью (ПОС), в котором выход каждого каскада соединен с входом другого. Колебания представляют собой смену квазиустойчивых состояний, в которых каждый транзистор попеременно находится в открытом состоянии, характеризующимся напряжением на базе  $U_6 > 0.7~B$ , напряжением на коллекторе  $U_{\kappa} = (0.1-0.2)~B$  и током коллектора  $I_{\kappa} = V\kappa/R\kappa$ , и закрытом состоянии, характеризующимся напряжением на базе  $U_6 < 0.6~B$ , напряжении на коллекторе  $U_{\kappa} = V\kappa$ , токе коллектора  $I_{\kappa} = 0$ . Фаза перехода очень короткая относительно длительности нахождения в состояниях благодаря глубокой положительной обратной связи, охватывающей два каскада усиления. ПОС существует только тогда, когда оба транзистора открыты.

Переход транзисторов из одного состояния в другое определяют времязадающие цепочки  $R_{61}$  C1 и  $R_{62}$  C2 и соотношение напряжений  $V_6$  и  $V_\kappa$ . Открытие (закрытие) одного транзистора передается на базу другого с некоторой задержкой, а положительная обратная связь формирует короткие фронты.

Математические модели мультивибратора отличаются от реальных необходимостью введения разбаланса в плечах, что бы колебания возникли, в редакторе начальных условий.

Мультивибраторы являются основой для создания триггеров – устройств, имеющих широкое применение в вычислительной технике для выработки импульсов определенной длины, в качестве элементов памяти, регистров и пр.

Задание на работу. Исследовать работу симметричного транзисторного мультивибратора, генерирующего импульсы с частотой примерно 1 кГц, при заданном напряжении питания 12 Вольт с номиналами элементов, представленных на рис. 6-1.

Транзисторы использовать своего варианта. Для PNP сменить полярность напряжения питания.

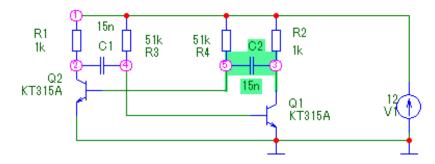
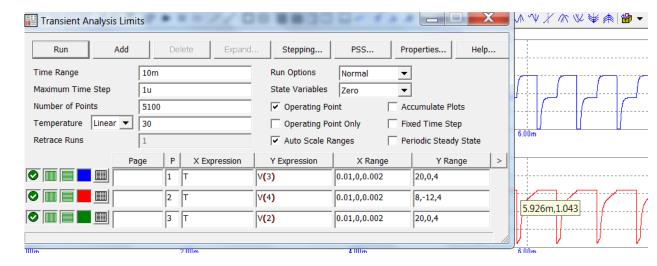


Рис.6-1. Типовая схема мультивибратора.



- 1. Получить осциллограммы напряжений в мультивибраторе (напряжения на коллекторе и базе) и измерить параметры выходных импульсов.
- 2. Изменить длительность импульсов на коллекторе в сторону увеличения и уменьшения изменением постоянной времени цепочки R4C2 (R3C1).
- 3. Оценить примерно влияние транзистора (ключа) на период колебаний. (Заменить транзистор на любой другой n-p-n и повторить измерения).

#### Контрольные вопросы к эксперименту 6

- 1. Какие элементы имеют основное влияние на частоту мультивибратора?
- 2. Как влияет замена транзистора на параметры колебания?
- 3. Чем отличается работа математической модели мультивибратора от реального устройства?

#### Часть 2. Полевой транзистор.

#### ЭКСПЕРИМЕНТ 7. Характеристики полевого транзистора

#### Краткие теоретические сведения

Полевыми транзисторами называются полупроводниковые элементы, которые управляются электрическим полем сигнала практически без затрат мощности. Существуют две больших группы полевых транзисторов:

- полевые транзисторы с управляющим p n переходом (JFET Junction Field Effect Transistor), в которых изоляция канала от источника управляющего напряжения обеспечивается обратно смещенным p n переходом, они могут быть как n канальные, так и p канальные;
- полевые транзисторы с МОП (металл оксид полупроводник) или МДП (металл диэлектрик полупроводник) структурой. Зарубежное обозначение MOSFET или сокращенно MOS. В этих транзисторах изоляция канала от управляющего электрода обеспечивается с помощью диэлектрика (двуокиси кремния).

Обозначения: **Затвор** 3 (G – gate) – yправляющий электрод. Он управляет величиной сопротивления между **стоком** C (D - drain) и **истоком** U (S - source). Управляющим напряжением является напряжение  $U_{3\mu}$ .

В системе моделирования Місгосар транзисторы с управляющим р – n переходом обозначаются как NJFET и PJFET, МОП – транзисторы как NMOS и PMOS (Component/ Analog Primitives/Active Device). В МісгоСАР не делается различие между МОП транзисторами со встроенным и индуцированным (наведенным) каналом. Отличить один тип транзистора от другого можно по величине напряжения отсечки или пороговому напряжению – параметр VTO полевого транзистора. DNMOS и DPMOS – это МОП транзисторы с индуцированным каналом, у которых подложка соединена с истоком.

Работа полевого транзистора с управляющим p-n - переходом (JFET) основана на изменении сопротивления канала сток – исток за счет изменения обратного напряжения  $U_{3\mu}$ . Характеристики полевого транзистора с управляющим p-n – переходом показаны на рис. 7- 1. Качественно выходные характеристики полевого транзистора подобны характеристикам биполярного транзистора. При этом сток полевого транзистора соответствует коллектору биполярного транзистора, затвор - базе и исток – эмиттеру биполярного транзистора. Так как входной ток полевого транзистора практически равен 0, то входная характеристика не строится, а используется **переходная** (передаточная) **характеристика** – зависимость тока стока от напряжения на затворе.

Из передаточной характеристики видно, что ток стока транзистора протекает при напряжении  $U_{3u}=0$ . Значение тока стока при  $U_{3u}=0$  называется начальным током стока  $I_{C \text{ нач}}$ . Его величина для маломощных полевых транзисторов  $I_{C \text{ нач}}=1, ..., 50$  мА. Напряжение  $U_{3u}$  не должно превосходить величины +0.5 В, т.к. в противном случае p-n переход между затвором и каналом смещается в прямом направлении и транзистор будет потреблять большой входной ток, при этом теряется основное преимущество полевого транзистора — возможность управления напряжением, а не током.

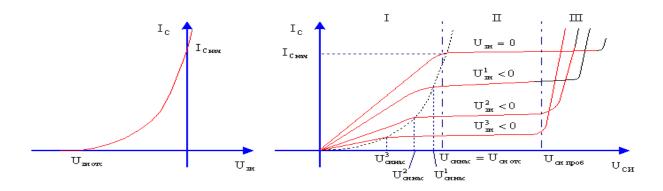


Рис. 4. Характеристики полевого транзистора с управляющим р - п переходом

- а) передаточная характеристика
- б) выходные характеристики

Рис.7-1

Напряжение  $U_{3и}$ , при котором ток стока прекращается, называется **напряжением отсечки** полевого транзистора. Для n – канальных транзисторов напряжение отсечки отрицательное, а для p – канальных положительное. Величина напряжения отсечки составляет  $|U_{otc}| = 0,5 \dots 5$  В.

В выходных характеристиках полевого транзистора выделяют три области:

- I транзистор используется как омическое управляемое сопротивление. При этом напряжение между стоком и истоком относительно мало (до 5 B).
- II область насыщения. В усилительных каскадах транзистор работает в области насыщения. В III области происходит пробой транзистора.

Управление JFET осуществляется напряжением на затворе и для количественной оценки

действия затвора используют крутизну характеристики

$$S = \frac{d\Gamma_c}{dU_{3\mu}}$$
 при  $U_{c\mu} = const.$ 

 $S_{max} = \frac{2I_{c \text{ нач}}}{U_{orc}}$  Максимальное значение часто достигается при  $U_{3u} = 0$ ;

Максимальная крутизна полевого транзистора составляет  $S_{max} = 2, ..., 20$  мА/В - при равных токах стока полевого и коллектора биполярного транзисторов, крутизна характеристики полевого транзистора существенно ниже, чем биполярного.

#### МОП (МДП, MOSFET) полевой транзистор.

Положительное напряжение на затворе (для NMOS) образует поперечное электрическое поле, которое отталкивает дырки и притягивает к приповерхностному слою диэлектрика свободные электроны, имеющиеся в кремниевой подложке. В результате, при некотором положительном напряжении в приповерхностном слое формируется канал, по которому пойдет ток  $I_{cu}$ . Чем выше напряжение на затворе транзистора  $U_{3u}$ , тем шире канал и, следовательно, больше сила тока. Такой режим работы полевого транзистора называется **режимом обогащения.** 

В **режиме обеднения** в канале, легированном при изготовлении, уже присутствуют электроны, поэтому он пропускает ток уже без управляющего напряжения на затворе и «запирает» этот ток при подаче отрицательного напряжения.

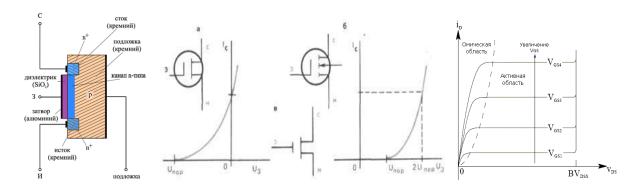


Рис.7-2 Переходные характеристики в режиме «обеднения» и «обогащения».

Семейство переходных характеристик полевых транзисторов.

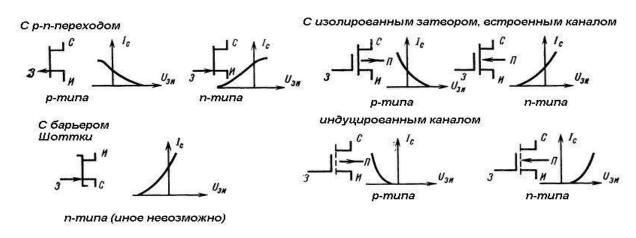


Рис. 7-3 Переходные характеристики полевых транзисторов

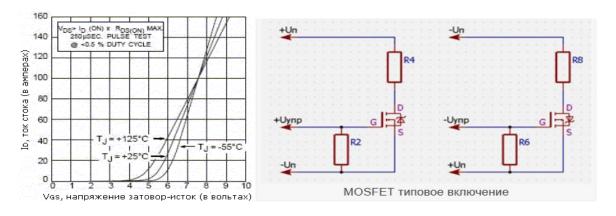


Рис.7-4 а) переходная характеристика NMOS б) типовое включение NMOS (п-канал, «+» на затворе и стоке) в) типовое включение PMOS (р-канал, «-» на затворе и стоке).

#### Задание на работу:

1. В режиме DC определить переходные (зависимость выходного тока от входного напряжения) характеристики полевого транзистора с управляющим p – n – переходом (JFET) и МОП – транзистора. Нечетные номера используют NJFET и PMOS, четные –PJFET и NMOS транзисторы. Для определения характеристик транзистора используйте схемы, представленные на рис.7-5 с учетом варианта

задания. Указать, при каких напряжениях на затворе запирается JFET и при каких открывается MOS для вашего варианта.

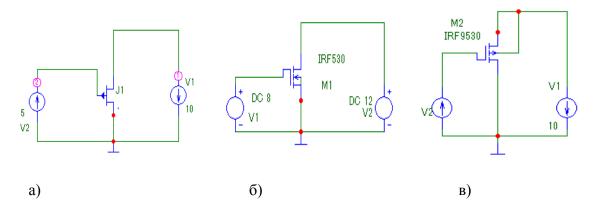


Рис.7-5 Схема снятия переходных характеристик транзистора PJFET (a), NMOS, PMOS **Внимание:** DCINPUT1 - это первый параметр (variable). Если нужны переходные характеристики, ставим на первое место источник напряжения затвора.

По передаточной характеристике транзистора с управляющим p-n — переходом (JFET) определить напряжение отсечки, начальный ток стока и максимальную крутизну транзистора. Сравнить крутизну транзистора с расчетным значением по формуле (1).

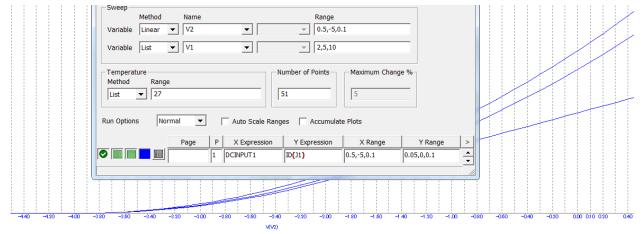


Рис. 7-6. Настройка пределов изменения DC анализа JFET.

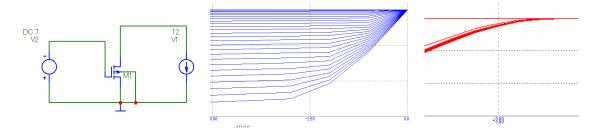


Рис. Выходные и переходные характеристики P-MOS. Отрицательные значения токов говорят о дырочной проводимости.

2. В режиме DC определить выходные характеристики полевого транзистора с управляющим p – n – переходом (JFET) и МОП транзистора (четные номера заданий используют NMOS, нечетные – PMOS). Для определения выходных

характеристик транзистора используйте схему, представленную на рис.7-5. По выходным характеристикам определить область насыщения транзисторов.

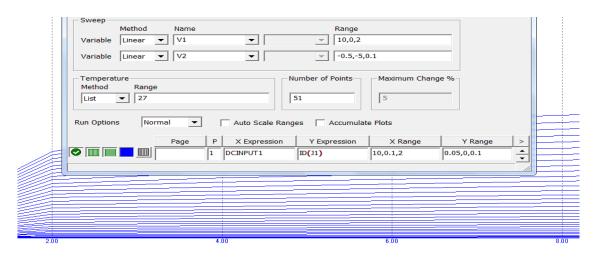


Рис. 7-7. Настройка пределов для снятия выходной ВАХ

3. Включить JFET как усилитель по схеме с общим истоком и цепью автосмещения (рис.7-8). Подать на вход гармонический сигнал 20mV частотой 1 кГц и определить коэффициент усиления по напряжению.

**Теория:** Поскольку транзистор требует отрицательного напряжения на затворе относительно стока, а источник питания Eс однополярный, применяется цепь автоматического смещения на резисторах  $R_{\rm CM}$  и  $R_{\rm U}$ . Постоянная составляющая тока затвора пренебрежимо мала, поэтому падение напряжения на  $R_{\rm CM}$  практически равно нулю, затвор заземлен. За счет падения напряжения на резисторе Rи вследствие тока истока, между затвором и истоком образуется отрицательное напряжение смещения. На рис. 7-8 представлены статические характеристики, на которых построена нагрузочная прямая и проведен графический анализ работы усилителя.

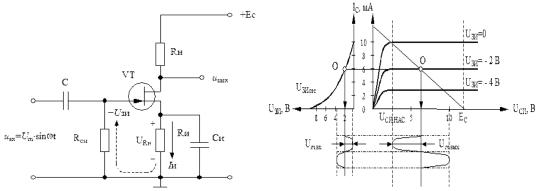
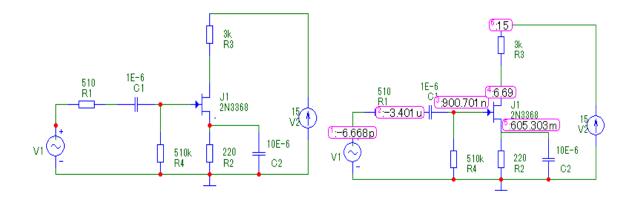


Рис. 7-8 а) схема однокаскадного усилителя ОИ на полевом транзисторе с управляющим p-n переходом б) графический анализ работы усилителя ОИ

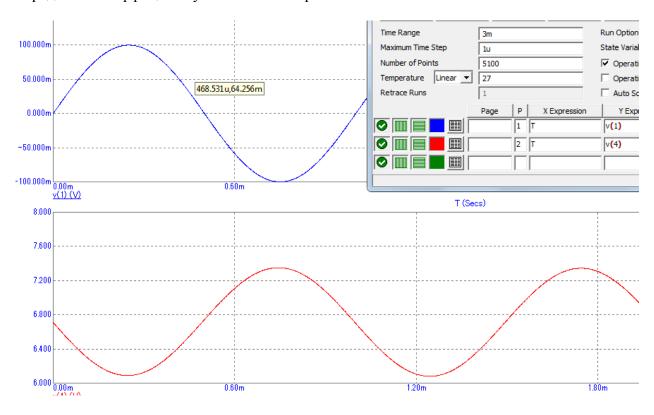
Рабочая точка выбрана для класса усиления A ( $U_{\rm cu}=6$  B,  $I_{\rm c}=6$  мА). Перенесём рабочую точку на сток — затворную характеристику. Получим  $U_{\rm 3u}=-2$  В. Чтобы получить такое напряжение смещения при токе  $I_{\rm c}=6$  мА, следует установить в цепи истока

$$R_{M} = \left| \frac{U_{5M}}{I_{\odot}} \right| = \frac{2}{6 \cdot 10^{-3}} \approx 333$$
 Ом.

а) При настройке проверить работу каскада по постоянному току: Analysis/Dynamics DC/Node Voltage (флаг 1 – точки на схеме, флаг 13 – напряжения в точках (для МС9-10)).



б). В режиме Transient получить временную развертку входного и выходного сигнала и определить коэффициент усиления по напряжению.



#### ЭКСПЕРИМЕНТ 8. Полевой транзистор в импульсном режиме.

**Теория:** а). *Ключи на полевых транзисторах* отличаются малым остаточным напряжением. В статическом состоянии ключ на полевом транзисторе потребляет очень малый ток управления. Однако этот ток увеличивается при увеличении частоты переключения. Очень большое входное сопротивление ключей на полевых транзисторах фактически обеспечивает гальваническую развязку входных и выходных цепей. Это позволяет обойтись без трансформаторов в цепях управления.

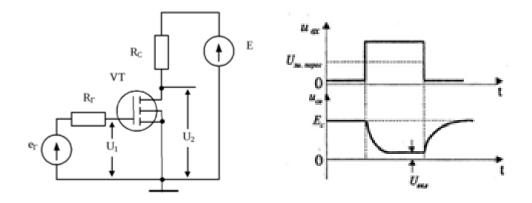


Рис. 8-1 Схема цифрового ключа на МДП-транзисторе с индуцированным каналом n-типа и резистивной нагрузкой и соответствующие временные диаграммы.

При нулевом входном сигнале транзистор заперт и  $u_{cu} = E_c$ . Если напряжение Uвх больше порогового напряжения  $U_{3u.nopoc}$  транзистора, то он открывается и напряжение  $u_{cu}$  уменьшается.

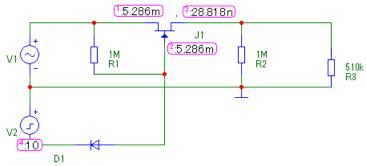
Задание на работу: Исследовать аналоговый ключ на транзисторе с управляющим р – n переходом (NJFET)

Собрать схему ключа с управляющим p-n переходом (рис.8-3). R1=R2=1M. Тип транзистора взять из таблицы вариантов. Диод \$GENERIC.

- а). Подключить на вход ключа синусоидальный источник напряжения с частотой  $2\ \kappa\Gamma$ ц и амплитудой  $5\ B$ .
- б). В качестве управляющего напряжения использовать источник импульсного сигнала Pulse Source (имя модели Pulse). Сформировать управляющее воздействие с крутыми фронтами (P2 > P1, P4 > P3) и амплитудой 10B таким образом, чтобы время, в течение которого ключ замкнут или разомкнут, составляло несколько периодов входного сигнала.

В режиме Transient определить выходной сигнал.

**Схема ключа** на полевом транзисторе с управляющим p-n переходом показана на рис. 8-3 (7). Сопротивление R1 и диод D1 используются для управления ключом напряжением  $\pm 15$  В. Пусть входной сигнал изменяется в пределах  $\pm 10$  В, а управляющий  $U\pm 15$  В. Если управляющий дискретный сигнал  $U_{ynp}=+15$  В, то диод VD закрыт. Так как входной ток полевого транзистора практически равен 0, то напряжение на затворе будет равно напряжению на истоке, т.е.  $U_{3u}=0$ . Следовательно, транзистор будет открыт и  $U_{вых}=U_{вx}$ .

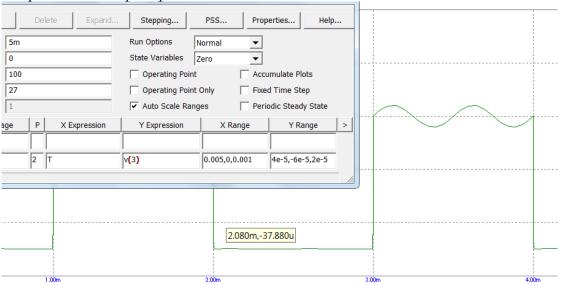


Puc.8-3

Eсли  $U_{ynp}=$  -15 B, то диод VD открыт, даже в худшем

случае, когда входное напряжение равно минимальному значению -10 В. Напряжение на затворе транзистора около -15 В, что на 5 В меньше минимального напряжения на истоке. Транзистор будет надежно закрыт, выходное напряжение ключа равно 0.

Величина  $R_1$  должна быть такой, чтобы при открытом транзисторе токи утечки затвора и обратный ток диода не создавали заметного запирающего напряжения транзистора на нем, например 0.1 - 1 МОм.



#### б) Инвертор на основе КМОП ключа.

Инвертор в цифровой технике «переворачивает» сигнал: если на входе низкий уровень сигнала, то транзистор закрыт, ток через резистор нагрузки не течет, все напряжение Vcc оказывается на выходе. А если на входе высокий уровень, то транзистор во включенном состоянии проводит ток и потенциал стока (выходной сигнал) практически равен нулю (низкий уровень) - рис. 9.1 а — схема полевого транзистора с каналом п-типа.

Инвертор с минимальным потреблением мощности можно реализовать на комплементарной (дополняющей) паре полевых транзисторов (рис. 9-1б). В такой схеме используются два МОП-транзистора с индуцированными каналами n- и p- типов. Подложки обоих транзисторов соединены с истоками.

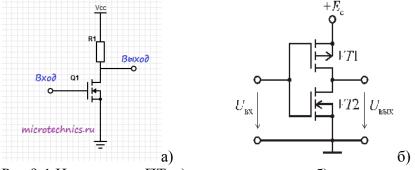


Рис.9-1 Инвертор на ПТ а) с каналом п-типа, б) на комплементарной паре

Если входное напряжение имеет высокий уровень Uвх > U, то транзистор VT2 находится в состоянии насыщения, а VT1 – отсечки, и выходное напряжение не превышает 10 мВ. Если напряжение имеет низкий уровень, транзистор VT1 находится в насыщении, а VT2 в отсечке и выходное напряжение равно Ес.

Транзисторы в схеме ключа рассчитывают так, чтобы они были согласованы, т. е. имели одинаковые (по модулю) пороговые напряжения и удельные проводимости. Этим обеспечивается одинаковая нагрузочная способность ключа как в открытом так и в закрытом состояниях. Поскольку приповерхностная подвижность дырок  $\mu_p$  в 2–4 раза меньше подвижности электронов  $\mu_n$ , для согласования ширину канала транзистора VT1 выбирают в 2–4 раза большей, чем у VT2. Длина каналов обоих транзисторов одинакова.

**Передаточной характеристикой** КМОП инвертора называется зависимость выходного напряжения логического элемента от напряжения на его входе. На передаточной характеристике можно выделить несколько областей (рис. 9-3 а,б):

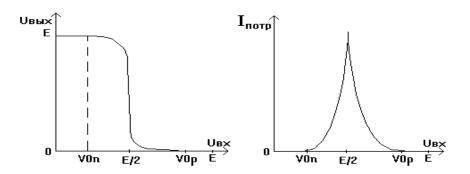


Рис.9-3. Зависимость выходного напряжения (а) и потребляемого тока (б) КМОП-инвертора от входного напряжения.

КМОП схемы при напряжении ниже  $V_{0n}$  и выше  $V_{0p}$  ток не потребляют. Максимум потребляемого тока наблюдается в точке входного напряжения, близком E/2 (рис.9-3 б). При этом исправные транзисторы не должны находиться в этой точке (разрешается только 1 или только 0).

#### Основные свойства КМОП-ключа:

- а) идеальный логический инвертор;
- б) быстродействие значительно выше, чем у других типов ключей.
- в) очень малое потребление энергии от источника питания в статическом режиме. Динамические потери, т. е. мощность, рассеиваемая КМОП инвертором при тактовой частоте f, определяются формулой  $P_d = fCE^2$ . Повышение быстродействия достигается уменьшение емкостей транзисторов и нагрузки, снижением питающего напряжения;
- г) Входное сопротивление КМОП ключа бесконечно велико, поэтому к его выходу можно подключить большое число аналогичных ключей. Однако каждый дополнительный ключ увеличивает емкость нагрузки, что приводит к замедлению переключения.

Задание на работу: 1. Собрать схему КМОП цифрового ключа (рис.9-6).

Подать на вход последовательность прямоугольных импульсов длительностью 1-10 мкс. Оценить быстродействие данной комплементарной пары, рассчитав задержку  $T_{3ад} = (t_{10} + t_{01})/2$ , где  $t_{10}$  задержка перехода из 1 в 0;  $t_{01}$  – задержка перехода из 0 в 1 по уровню 0,5.

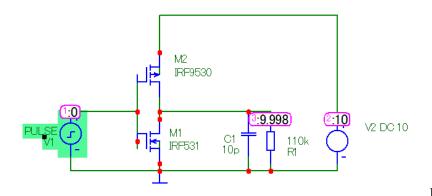


Рис.9-6

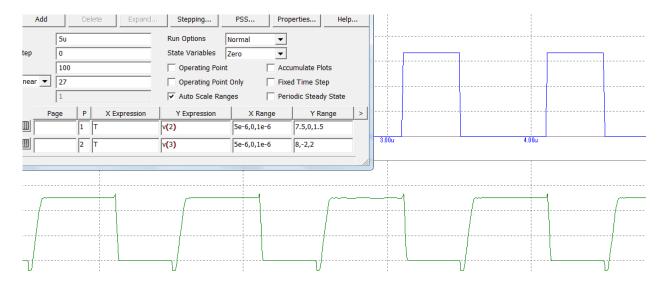


Рис.9-7.Инвертор КМОП.

2) получить передаточную характеристику (Analysis > DC... > Run) Рис.9-8; Определить значения входного напряжения, при которых открываются транзисторы, значение максимального тока через комплементарную пару для напряжения источника питания 5V. Объяснить отличие полученной переходной характеристики от идеальной на Рис.9-3.

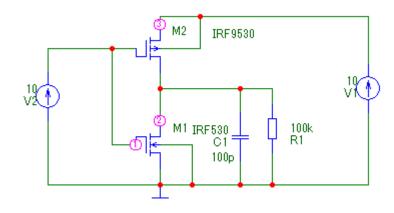


Рис.9-8

<sup>\*)</sup> транзисторы из задания условно комплементарны, поэтому характеристики отличаются от идеальных.

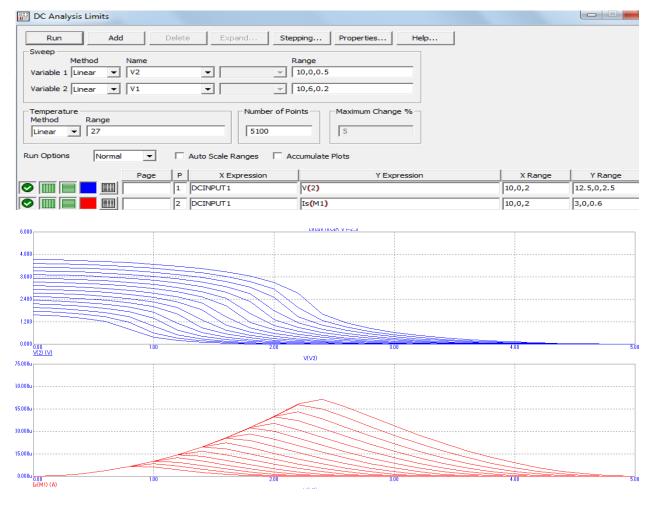
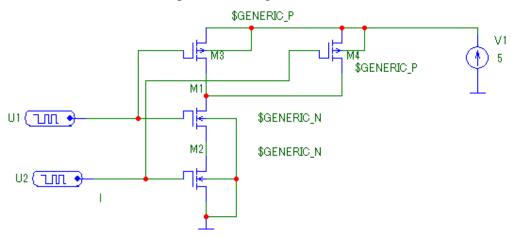


Рис.9-9. а) Переходная характеристика при разных уровнях сигнала и напряжениях питания б) Ток в комплементарной паре.

3). Собрать стенд для исследования работы логического элемента 2И-НЕ на полевых транзисторах NMOS и PMOS: Component/Analog Primitives/Active Devices/P-N MOS.

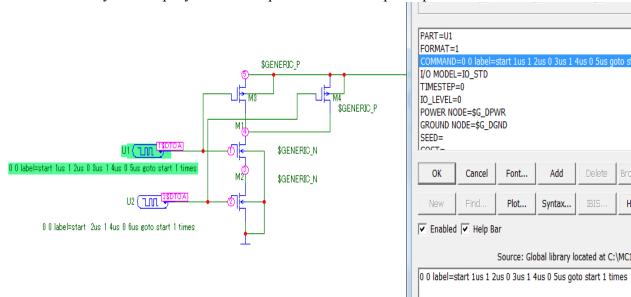


В качестве источников сигналов использовать цифровой генератор импульсов Component/Digital Primitives/Stimulus Generator/STIM1 со следующим набором нулей и единиц (бит) – «кликаем» на поле *command* и копируем:

U1 **0 0 label=start 1us 1 2us 0 3us 1 4us 0 5us goto start 1 times** (Означает, во время 0 логический 0, это метка старт, через 1 мкс – логическая единица (1), через 2 мкс логический 0, через 3 мкс – логическая 1, через 4 мкс –логический 0, через 5 мкс на метку старт, повторяем 1 раз) => посылка 0-1-0-1 дважды

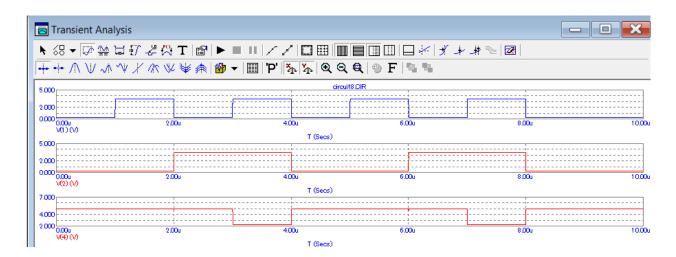
## U2 **0 0 label=start 2us 1 4us 0 6us goto start 1 times** – посылка 0-0-1-1 дважды.

Переключения на входах и выходах выполняются одновременно. В реальности всегда имеются задержки, поэтому в схемах вводят «поводыря» - сигнал тактовой частоты, который заставляет логику переключаться только в момент появления переднего или заднего фронта тактового импульса. В результате задержками можно пренебречь.

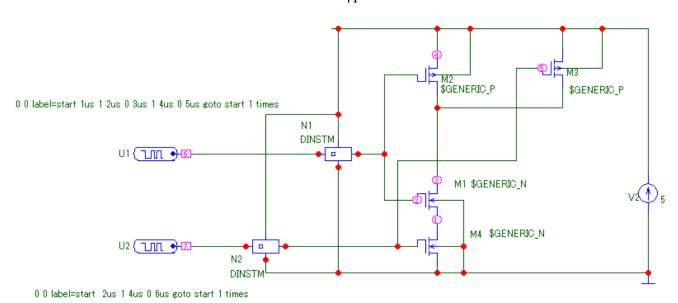


Исследовать работу схемы, выполняющей логическую функцию 2И-НЕ, получить напряжения на входах 1 и 2 и выходе 4 в режиме Transient и составить таблицу истинности логического элемента. Привести стандартное обозначение логического элемента в схемотехнике.

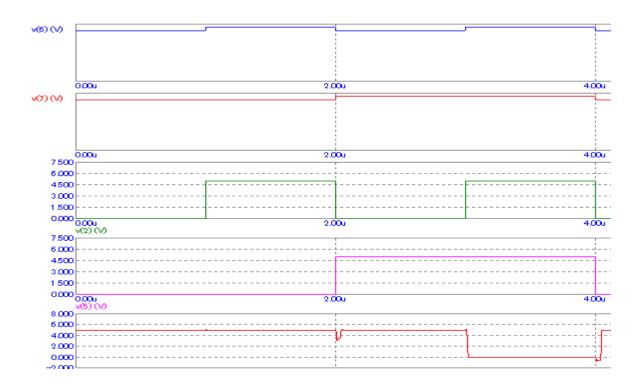
Обратите внимание, что подобное схемное решение не требует никаких элементов, кроме транзисторов, что удобно в ИС, и работает при питании от 3 до 15 В.



\*). **Если схема работает неудовлетворительно** (задержки и отсутствие срабатывания), причина в уровне входного сигнала, недостаточного для КМОП (порог срабатывания 3.5 В для «1» и 1.5 В для нуля). Для согласования уровней сигнала цифрового генератора и аналоговой схемы необходимо ввести Интерфейс Digital To Analog (DToA): Component/Digital Primitivies/DtoA Converters/N/ DINSTM (рис. ниже).



Подготовиться к вопросу, какие напряжения необходимы для получения 1 и 0 на входе TTL логики и КМОП при питании 5В?



ЭКСПЕРИМЕНТ 9. Устройство ячейки триггера статической памяти.

Подобно ячейкам динамической памяти триггеры объединяются в единую матрицу, состоящую из строк (row) и столбцов (column), последние из которых так же называются битами (bit) рис. 1. На ячейку статической памяти расходуется целых шесть транзисторов четыре идут на сам триггер и еще два - на управляющие "защелки".

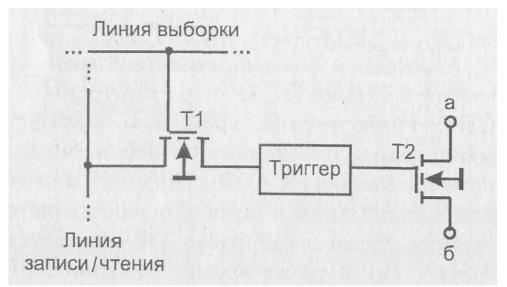


Рис. 1. Устройство одно-портовой ячейки SRAM-памяти

В основе всех триггеров статической оперативной памяти лежит кольцо из двух логических инверторов в виде полевых транзисторов, соединенных по типу "защелки" (см. рис. 2). Если подать на линию D сигнал, соответствующий единице, то, пройдя сквозь элемент T2, он обратится в ноль. Но, поступив на вход следующего элемента, - T1 - этот ноль вновь превратится в единицу. Поскольку, выход элемента T1 подключен ко входу элемента T2, то даже после исчезновения сигнала с линии D, он будет поддерживать себя самостоятельно, т.к. триггер перейдет в устойчивое состояние. Естественно, если на линию D\_ подать сигнал, соответствующий логическому нулю, - все будет происходить точно так же, но наоборот!

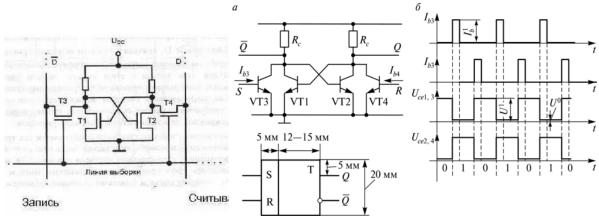


Рис. 2. Устройство простейшего триггера.

Считывание данных с ячейки статической памяти, в отличие от чтения с ячейки динамической памяти, не приводит к потере сохраненного бита данных, поэтому, перезапись данных в ячейку статической памяти не требуется.

**Задание на работу:** Собрать схему рис. 3 , подать сигналы на входы S и R и записать результат на выходе Q для вашего варианта MOS.

Настройки генераторов STIM:

# левый правый 0 0 label=start 1us 0 2us 0 4us 1 4.2us 0 7us 1 7.2us 0 9us 1 9.2us 0 0 0 label=start 1us 1 1.2us 0 3us 0 4us 0 5us 1 5.2us 0 8us 1 8.2us 0

**Внимание!** Работа триггера зависит от типа транзистора. Многие транзисторы из задания являются «силовыми» с большими паразитными емкостями. Используйте 2N6660-2N6661.

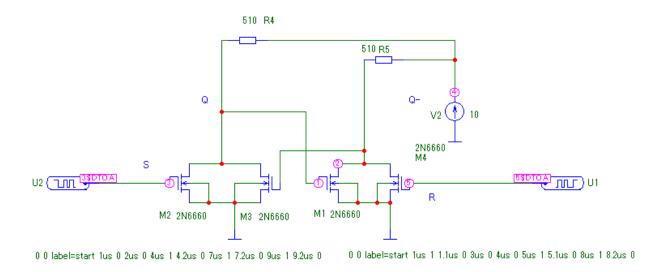
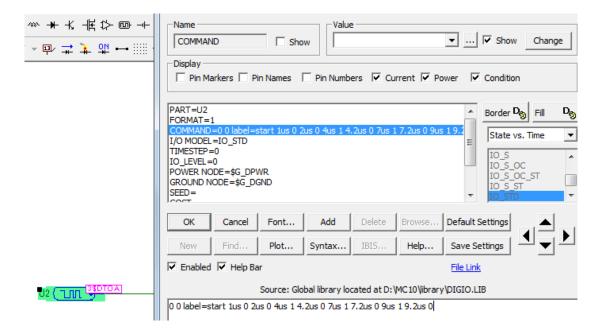
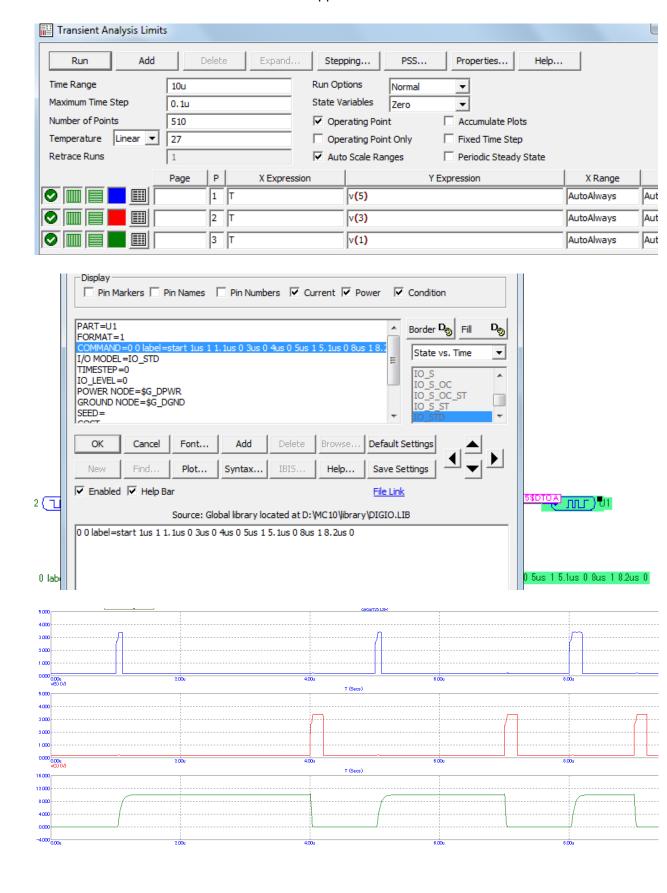


Рис. 3. Схема учебного триггера на элементах NMOS с последовательностями импульсов на входах S и R.





# Приложения:

# 1. К РАСЧЁТУ И НАСТРОЙКЕ УСИЛИТЕЛЬНОГО КАСКАДА

Основным видом каскадов предварительного усиления являются резистивные каскады, так как они обеспечивают равномерное усиление в широкой полосе частот при крайней простоте схемы, а также малых габаритах и низкой стоимости ее элементов.

Для расчета и исследования работы каскада применяются: 1) графический метод и 2) приближенный аналитический метод.

Графический метод основан на использовании статических характеристик усилительного элемента, представляющих собой экспериментально определенные нелинейные зависимости между токами и напряжениями в его цепях, относящиеся к режиму короткого замыкания (статический режим) и являющиеся типовыми (усредненными) для усилительного элемента данного типа. Построение динамических характеристик позволяет перейти к указанным зависимостям для заданных сопротивлений нагрузки и источников сигнала при определенных питающих напряжениях и способах их подведения (динамический режим работы).

**Графический метод** позволяет наглядно и наиболее точно: а) выбрать исходный режим работы усилительного элемента (исходную рабочую точку); б) определить величины, характеризующие режим работы при наличии сигнала (постоянные и переменные напряжения, токи и мощности в выходной и входной цепях каскада); в) определить величину нелинейных искажений.

Недостатками графического метода являются некоторая его громоздкость и затруднительность использования для выявления зависимостей между различными характеризующими динамический режим величинами. Кроме того, графический метод расчета возможен при наличии достаточно полных семейств выходных и входных статических характеристик транзистора.

**Приближенный аналитический метод** основан на идеализации (линеаризации) статических характеристик усилительного элемента и нахождении усредненных значений его параметров, которые в пределах используемого поля характеристик считаются постоянными величинами.

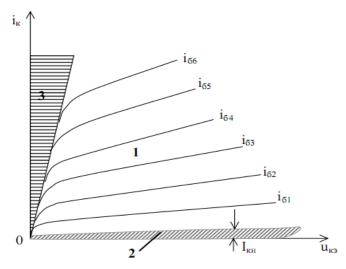


Рис. П1-1

Существуют три области поля характеристик транзистора:

- 1) активная область, определяемая прямым смешением на эмиттерном p-n переходе и обратным смешением на коллекторном p-n-переходе;
  - 2) область отсечки, определяемая обратным смешением на обоих p-n переходах;
  - 3) область насыщения, определяемая прямым смешением на обоих p-n переходах.

В режиме усиления может использоваться только активная область 1, в пределах которой транзистор открыт, а между токами коллектора и базы существует зависимость близкая к линейной.

При усилении симметричных сигналов используется режим класса A, при котором ток в выходной цепи транзистора протекает в течение всего периода изменения напряжения выходного сигнала и  $\Delta$ Iк < Ікнас. К таким сигналам, помимо гармонических колебаний, относятся сигналы звуковых передач, телевизионных изображений и различных импульсных устройств с двухсторонними импульсами.

В режиме А рабочая точка выбирается на середине линейного участка сквозной динамической характеристики. При синусоидальном изменении ЭДС источника сигналов с амплитудой Еб коллекторный ток изменяется также синусоидально с амплитудой Ікт. Режим А применяется при симметричных сигналах в каскадах предварительного усиления, а также в оконечных каскадах при небольших мощностях усилителя (до 0,5...1 Вт). Преимуществом режима А является малая величина нелинейных искажений, обеспечиваемая использованием линейного участка характеристики. Недостатком является малая величина КПД каскада, объясняемая большой постоянной составляющей выходного тока.

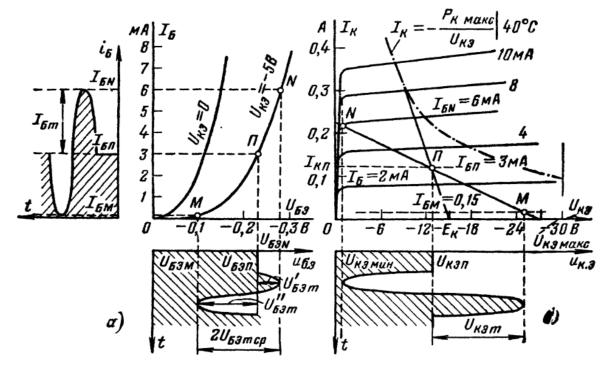


Рис. П1-2.

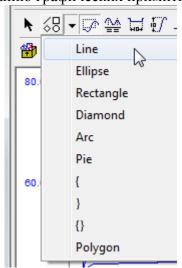
Ограничением в режиме А является допустимое наибольшее значение выходного тока при максимальной температуре или наименьшее значение напряжения, соответствующее переходу к области насыщения. Ограничением по минимуму является начало искривления (загиба) сквозной динамической характеристики в области малых токов.

# 1. ПОСТРОЕНИЕ НАГРУЗОЧНОЙ ПРЯМОЙ В ПРОГРАММЕ МІСКОСАР

В режиме анализа по постоянному току в Місгосар существует возможность нанести нагрузочную прямую непосредственно на выходную статическую ВАХ транзистора.

Для этого можно воспользоваться сервисными возможностями программы по

рисованию графических примитивов:



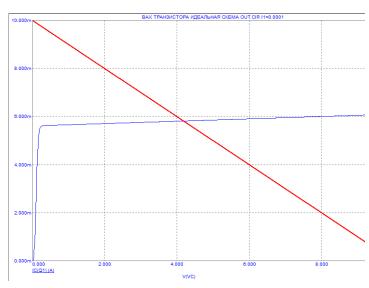


Рис. П2-1.

Примечание: желательно отменить флажок Auto Scale Ranges, задать пределы графика по оси X и Y соответственно, как напряжение питания Ек и ток насыщения коллектора при заданном сопротивлении нагрузки. Задание пределов на графиках: (Максимальное, Минимальное, шаг сетки графика).

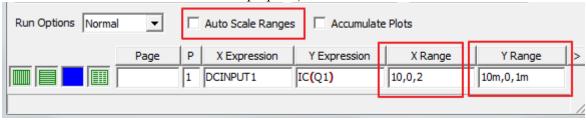


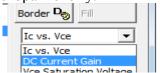
Рис. П2-2.

Далее, проведя расчет, после получения решения можно провести прямую через заранее заданные точки.

Определение тока базы, который определит положение рабочей точки, может быть проведено двумя вариантами:

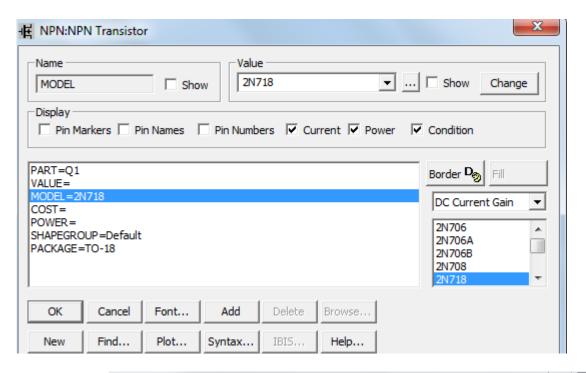
- а) расчета тока базы, используя зависимость Ib= Ik/ BF
- б) изменением тока базы до получения пересечения ветвью ВАХ заданной точки и фиксацией значения тока базы,

В первом случае необходимо учитывать зависимость BF от тока коллектора. График зависимости BF от тока коллектора можно получить в диалоговом окне при установке транзистора в схему.



Сначала вводим транзистор, потом меняем «Ic vs Vce» на

«DC Current Gain», далее Plot, значок и указываем ток в мА:



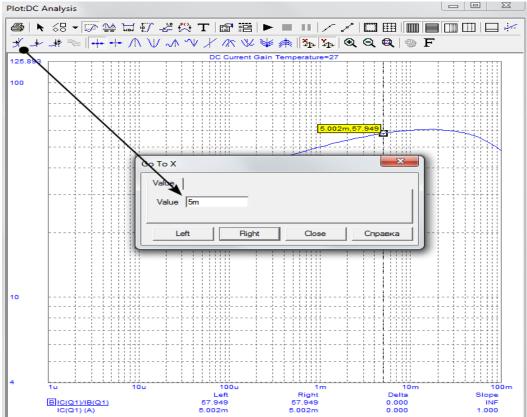


Рис. П2-3

Полученное значение BF **при заданном значении тока коллектора** может быть использовано при расчете тока базы.

Если полученное значение BF<20, следует принять меры к увеличению коллекторного тока (что характерно для мощных транзисторов).

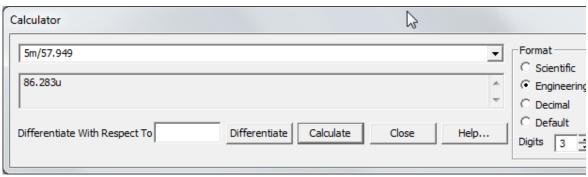


Рис. П2-4

Подставляя это значение в диалоговое окно пределов анализа, в поле Range для Variable 2 позволит получить требуемую ветвь выходной характеристики:

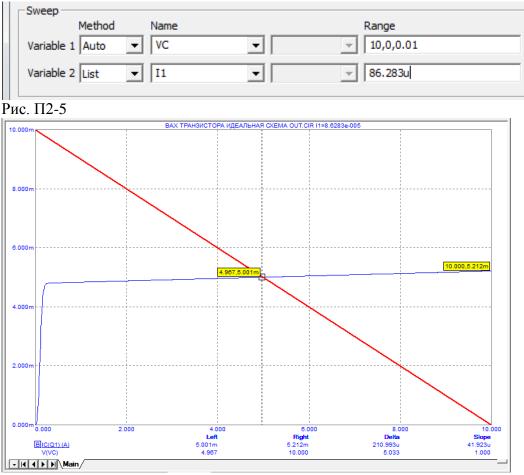


Рис. П2-6

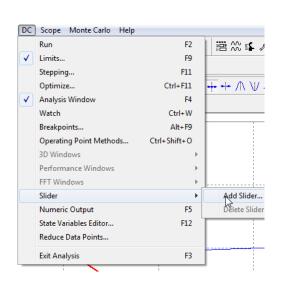
Аналогичные операции можно провести для определения тока базы определяющего максимальный и минимальный ток коллектора.

Изменение входного тока базы возможно при использовании слайдера, но для нормальной работы в этом режиме, в пределах анализа необходимо исключить вторую переменную из условий расчета



Рис. П2-7

и ввести слайдер, определяющий управление входным источником тока:



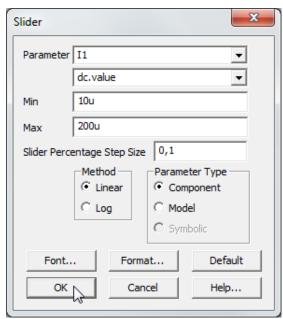


Рис. П2-8 Появившийся слайдер даст возможность оперативно («на лету») изменять значение тока базы и регистрировать результат:

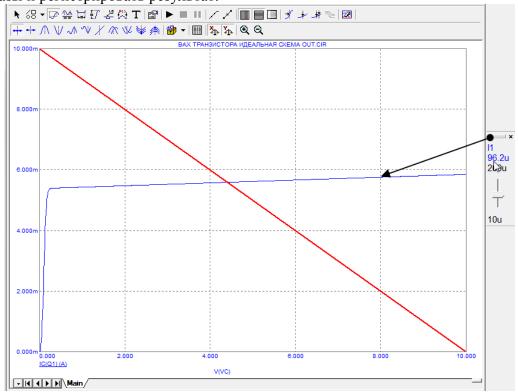


Рис. П2-9.

# 2. ИСПОЛЬЗОВАНИЕ ВОЗМОЖНОСТИ АНАЛИЗА DYNAMIC DC

Для проверки и настройки усилительного каскада можно использовать возможности анализа **Dynamic DC** (рис.1-3), в котором пределы и параметры анализа можно быстро регулировать.

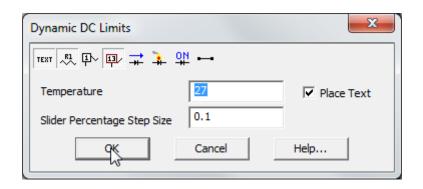
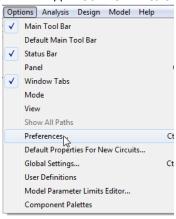


Рис.1-3 Настройка режима Dynamic DC

Примечание: пределы анализа (Dynamic DC Limits) определяют Slider Percentage Step Size - точность задания параметров элемента в схеме при настройке в этом режиме. По умолчанию, слайдеры не показываются на схеме рядом с элементами регулировки, поэтому рекомендуется установить видимость этих элементов через меню:



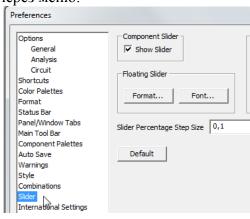


Рис.1-4

Для обеспечения точной настройки каскада можно использовать дополнительный элемент Slider

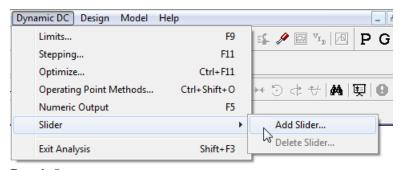


Рис.1-5

Для регулировки параметра необходимо «щелкнуть» по элементу слайдер и использовать либо движение движка, либо клавиши на клавиатуре со стрелками вверх или вниз.

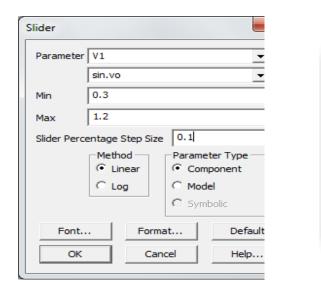
V1(sin.vo)

V1.sin.vo

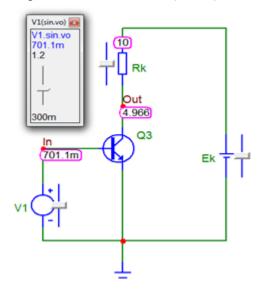
600m

300m

1.2



Управляющий элемент (Slider) можно разместить в любом месте экрана.



# 3. СТАБИЛИЗАЦИЯ ПОЛОЖЕНИЯ РАБОЧЕЙ ТОЧКИ КАСКАДА УСИЛЕНИЯ ПО СХЕМЕ С ОБЩИМ ЭМИТТЕРОМ

При увеличении температуры окружающей среды в первую очередь увеличивается неуправляемый начальный ток коллекторной цепи Іко. Этот ток, небольшой по абсолютной величине, вызывает значительные изменения (увеличение) тока коллектора в прямом направлении, и, если не предусмотреть никаких мер, то будет иметь значительную величину, что приведет к лавинообразному процессу роста выходного тока и выходу транзистора из строя. Чтобы этого не произошло, в аналоговой аппаратуре предусмотрена стабилизация исходного режима транзистора.

Стабилизация может осуществляться как за счет линейной отрицательной обратной связи, так и за счет нелинейных цепей, компенсирующих изменение выходного тока, вызываемое дестабилизирующими факторами.

Основными схемами линейной стабилизации являются коллекторная и эмиттерная. Принципиальная схема каскада с коллекторной стабилизацией для включения ОЭ приведена на рисунке:

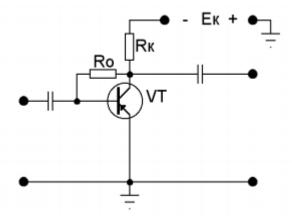


Рис. П3-1

Из рисунка видно, что коллекторная стабилизация может быть получена на основе схемы смешения фиксированным током базы посредством переключения резистора R0 с вывода источника питания на коллектор транзистора. Расчета сопротивления резистора Ro будет проводится из расчета напряжения на коллекторе транзистора, а не напряжении источника питания. Этим достигается зависимость тока в цепи R0 от величины исходного эмиттерного тока, поскольку потенциал коллектора относительно обшей точки будет зависеть от температурных изменений.

$$U_{\kappa \ni 0} = E_{\kappa} - I_{\ni 0} R_{\kappa}.$$

Схема эмиттерной стабилизации для включения ОЭ приведена на рисунке:

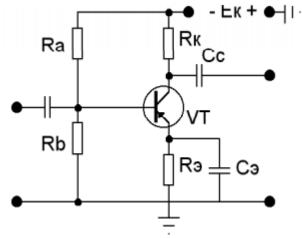


Рис. П3-2

Схема эмиттерной стабилизации получена на основе схемы смешения фиксированным напряжением базы. Благодаря делителю напряжение URb на резисторе Rb не изменяется, поскольку не зависит от параметров транзистора. При увеличении температуры увеличивается выходной ток, и, следовательно, возрастает падение напряжения Urэ на резисторе Rэ, включенном в цепь эмиттера. Это означает, что напряжение смешения на базе Uбэо уменьшается, поскольку

$$U_{690} = U_{Rb} - U_{R9}.$$

Последнее обстоятельство приводит к тому, что ток через транзистор уменьшается, и рабочая точка стремится вернуться в исходное состояние. Таким образом, элементами эмиттерной стабилизации являются резисторы Ra, Rb и Rэ.

Для улучшения стабилизации сопротивления делителя следует выбирать по возможности малыми. Однако уменьшение Ra и Rb ограничивается возрастанием постоянного тока, потребляемого делителем от источника питания, а также - снижением входного сопротивления каскада. Для уменьшения коэффициента нестабильности нужно увеличивать сопротивление резистора Rэ. Но величина Rэ определяется выбором исходного режима транзистора и не может быть увеличена больше, чем это диктуется выбранным режимом работы транзистора по постоянному току.

Конденсатор Сэ, включенный параллельно Rэ, ставится для исключения внешней отрицательной обратной связи для переменного тока, снижающей коэффициент усиления каскада, и никакого отношения к стабилизации исходного режима работы не имеет.

#### 4. ТРЕБОВАНИЯ К ОФОРМЛЕНИЮ ОТЧЕТА

Отчет по лабораторной работе выполняется в Word, Open Office, (.pdf, odt) и состоит из текста и скриншотов результатов измерений и расчетов. Отчет загружается на сайт <a href="http://e-learning.bmstu.ru/portal\_rk6/">http://e-learning.bmstu.ru/portal\_rk6/</a> (среда MOODLE) в раздел Отчеты по каждой лабораторной в соответствии с полученным паролем.

В отчете следует привести цель и задачи работы, вариант задания (тип транзистора, параметры транзистора), автора, краткую методику проведения измерений в Місгосар при моделирования ВАХ и динамических режимов. Обязательно приводить скриншоты схем, настройки пределов измерений вместе с формулами расчета токов и напряжений в Місгосар, временные характеристики, а также вид экспериментальных результатов ВАХ транзисторов. При измерении динамических параметров необходимо разместить на графике не менее трех периодов входных и выходных сигналов.

### ЛИТЕРАТУРА.

- 1. Марченко А. Л. Основы электроники. Учебное пособие для вузов/А. Л. Марченко. М.: ДМК Пресс. 2008. 296 с. ил. Табл. 25. Ил. 252. Библиогр. 26 назв. ISBN 978-5-94074-432-0
- 2. Multisim, LabVIEW и Signal Express. Практика автоматизированного проектирования электронных устройств.— М.: Горячая линия—Телеком, 2009.—366 с.: ил. (ISBN 978-5-9912-0022-6. УДК 621.37/.39.001.63 ББК 32.844-02 3-14).
- 3.LabVIEW в исследованиях и разработках. М: Горячая линия Телеком, 2005. 352 с.ил. Загидуллин Р.Ш.1
- 4. Амелина М.А., Амелин С.А. Программа схемотехнического моделирования Місго-Сар. Версии 9, 10. Смоленск, Смоленский филиал НИУ МЭИ, 2012. -617 с, ил.