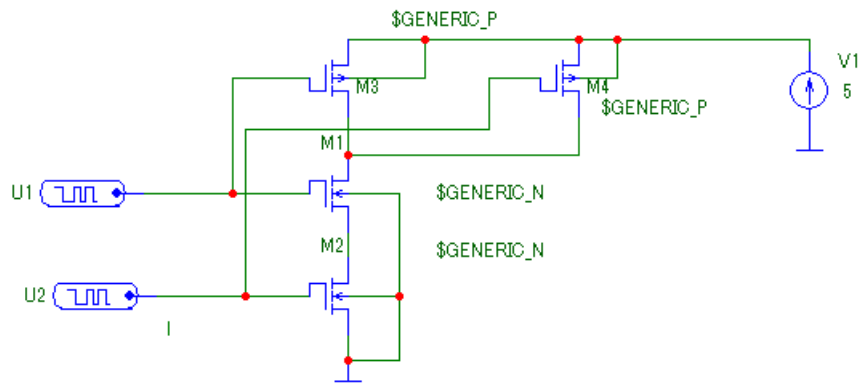


Вариант 1

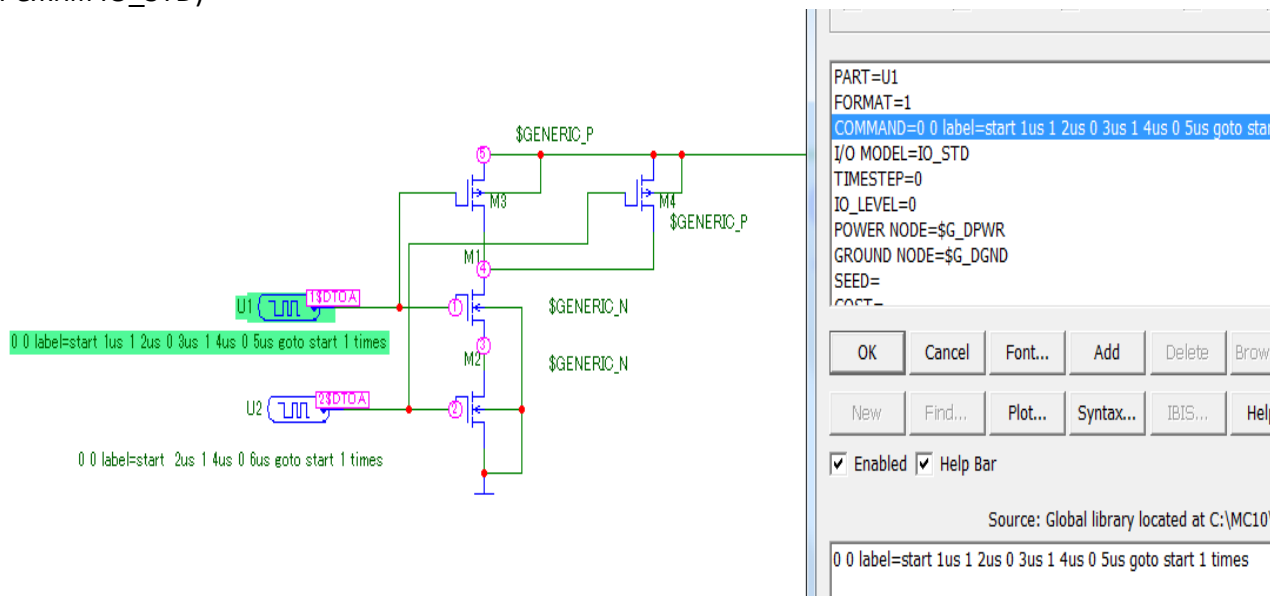


- собрать стенд для исследования работы логического элемента на полевых транзисторах NMOS и PMOS: Component/Analog Primitives/Active Devices/P-N MOS.
- в качестве источников сигналов использовать цифровой генератор импульсов Component/Digital Primitives/Stimulus Generator/STIM1 со следующим набором нулей и единиц (бит) - кликаем на поле command и копируем:

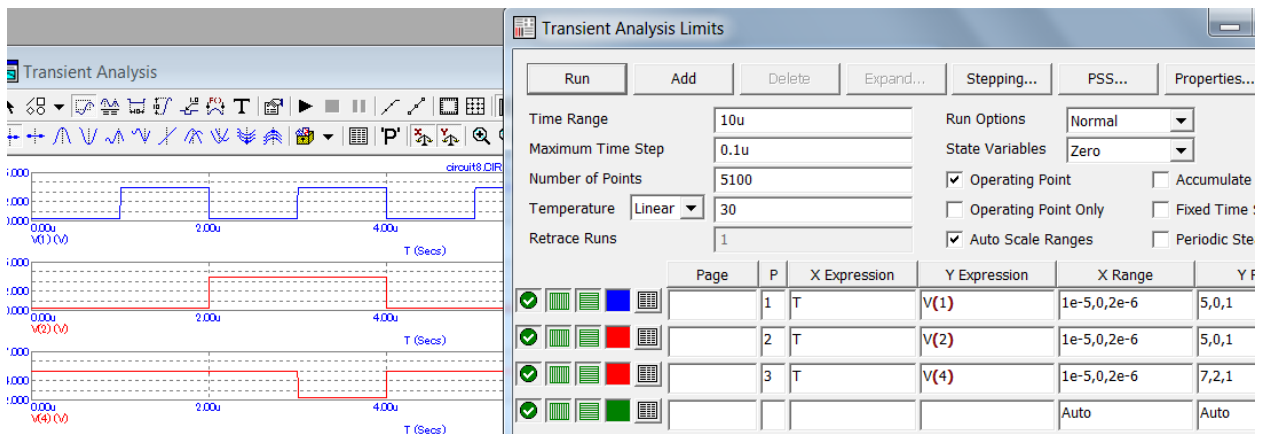
U1 0 0 label=start 1us 1 2us 0 3us 1 4us 0 5us goto start 1 times (Означает, во время 0 логический 0, это метка старт, через 1 мкс – логическая единица (1), через 2 мкс логический 0, через 3 мкс – логическая 1, через 4 мкс – логический 0, через 5 мкс на метку старт, повторяем 1 раз) => посылка 0-1-0-1 дважды

U2 0 0 label=start 2us 1 4us 0 6us goto start 1 times— посылка 0-0-1-1 дважды.

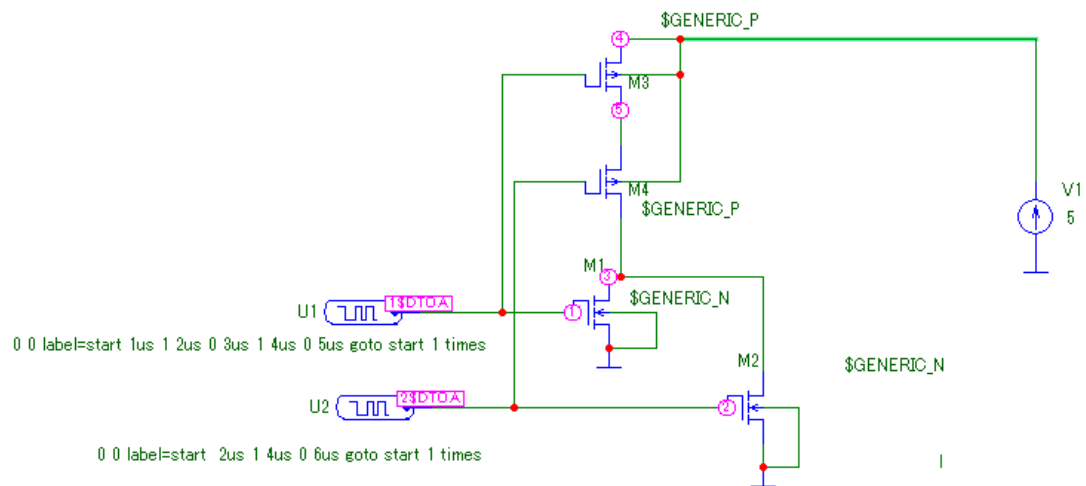
(Режим IO STD)



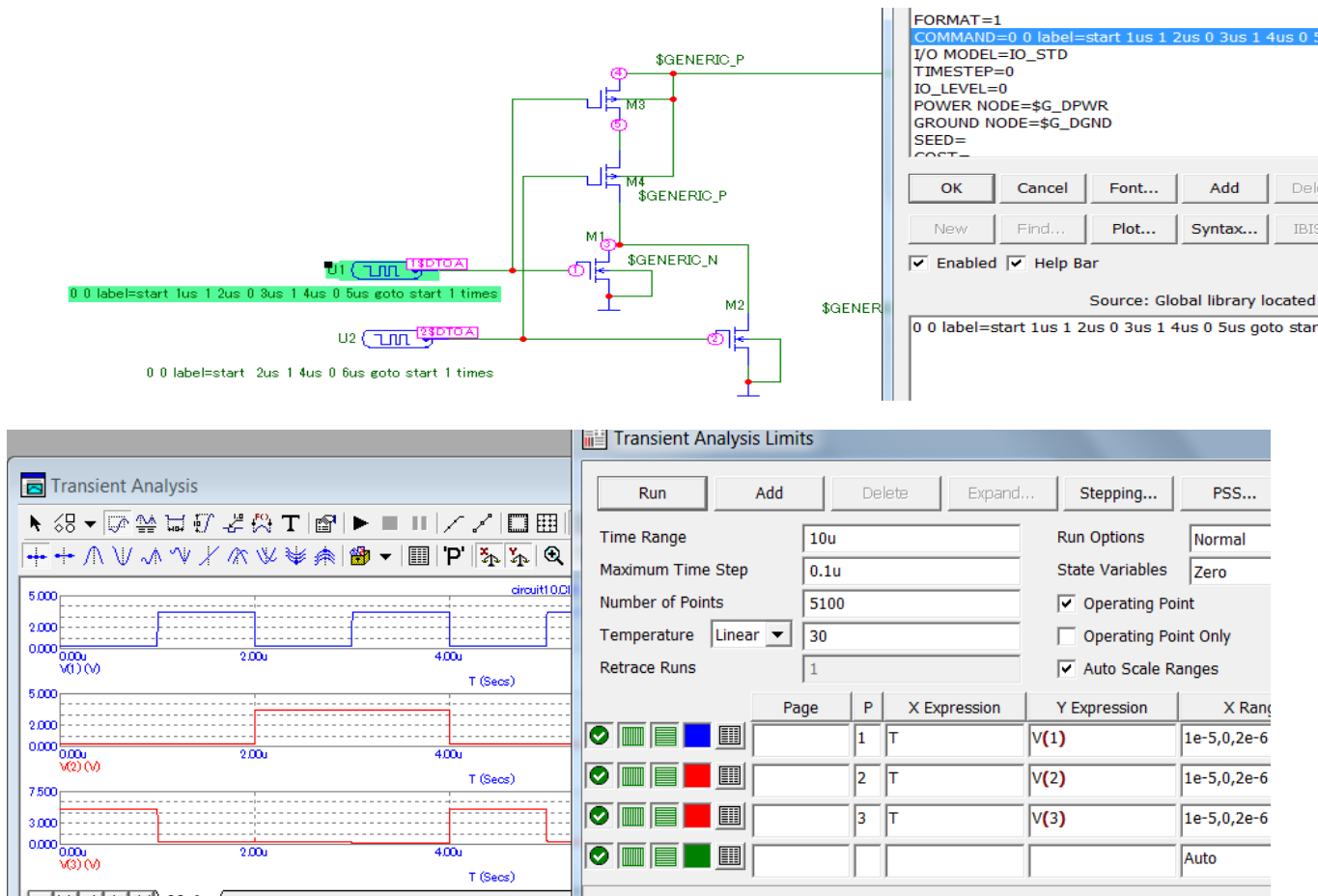
1. Уменьшить длительность бит в 2 раза (равно увеличению **тактовой частоты**)
2. Получить напряжения на входах 1 и 2 и выходе 4 в режиме Transient, составить таблицу истинности логического элемента и определить, какую конкретно логическую функцию выполняет схема. Привести стандартное обозначение подобного логического элемента.
3. Указать, какие уровни логических сигналов определяют 1 и 0 на входе КМОП и TTL схем при 5 В питании и проверить в данной схеме соответствие этим уровням. Что надо сделать для правильной работы схемы?



Вариант 2

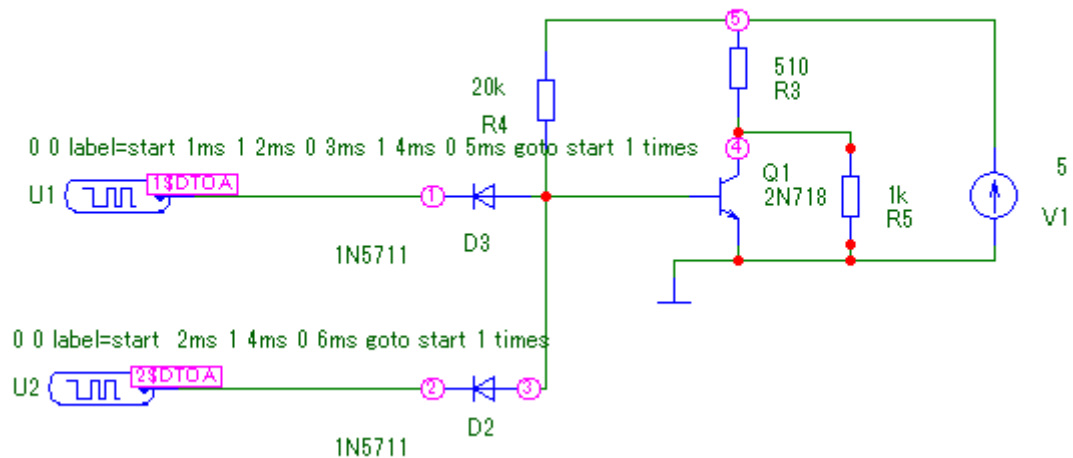


- собрать стенд для исследования работы логического элемента на полевых транзисторах NMOS и PMOS: Component/Analog Primitives/Active Devices/P-N MOS.
- в качестве источников сигналов использовать цифровые генераторы импульсов Component/Digital Primitives/Stimulus Generator/STIM1 со следующим набором нулей и единиц (бит) - кликаем на поле command и копируем:
 U1 0 0 label=start 1us 1 2us 0 3us 1 4us 0 5us goto start 1 times (Означает, во время 0 логический 0, это метка старт, через 1 мкс – логическая единица (1), через 2 мкс логический 0, через 3 мкс – логическая 1, через 4 мкс – логический 0, через 5 мкс на метку старт, повторяем 1 раз) => посылка 0-1-0-1 дважды
 U2 0 0 label=start 2us 1 4us 0 6us goto start 1 times – посылка 0-0-1-1 дважды.
 (Режим IO_STD)



1. Уменьшить длительность бит в 2 раза (равно увеличению **тактовой частоты**).
2. Получить напряжения на входах 1 и 2 и выходе 3 в режиме Transient, составить таблицу истинности логического элемента и определить, какую конкретно логическую функцию выполняет схема. Привести стандартное обозначение подобного логического элемента.
3. Указать, какие уровни логических сигналов определяют 1 и 0 на входе КМОП и TTL схем при 5 В питании и проверить в данной схеме соответствие этим уровням. Что надо сделать для правильной работы схемы?

Вариант 3



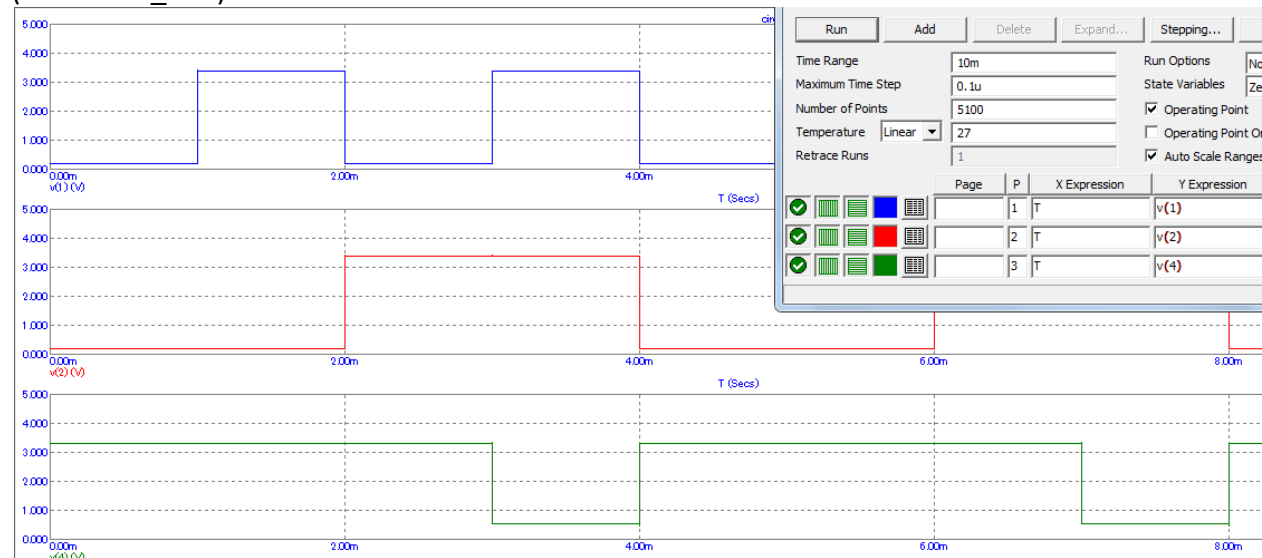
- собрать стенд для исследования работы логического элемента на элементах диодно-транзисторной логики (ДТЛ).

- в качестве источников сигналов использовать цифровой генератор импульсов Component/Digital Primitives/Stimulus Generator/STIM1 со следующим набором нулей и единиц (бит) - кликаем на поле command и копируем:

U1 **0 0 label=start 1ms 1 2ms 0 3ms 1 4ms 0 5ms goto start 1 times** (Означает, во время 0 логический 0, это метка старт, через 1 мкс – логическая единица (1), через 2 мкс логический 0, через 3 мкс – логическая 1, через 4 мкс – логический 0, через 5 мкс на метку старт, повторяем 1 раз) => посылка 0-1-0-1 дважды

U2 **0 0 label=start 2ms 1 4ms 0 6ms goto start 1 times** – посылка 0-0-1-1 дважды.

(Режим IO_STD)

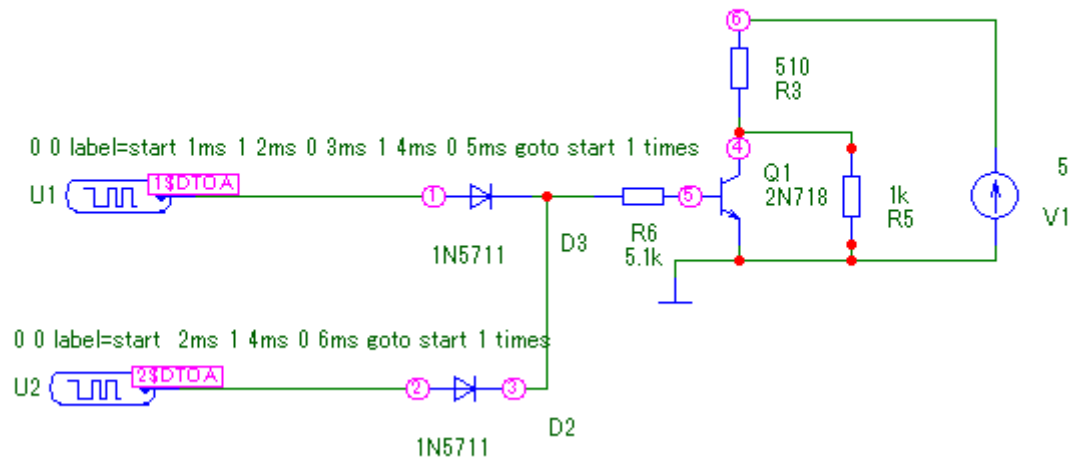


Получить напряжения на входах 1 и 2 и выходе 4 в режиме Transient, составить таблицу истинности логического элемента и определить, какую конкретно функцию выполняет схема. Привести стандартное обозначение подобного логического элемента.

Указать, какие уровни логических сигналов определяют 1 и 0 на входе КМОП и TTL схем при 5 В питании и проверить в данной схеме соответствие этим уровням.

Проверить работу схемы при увеличении частоты входных сигналов в 100 раз (показать возможные искажения выходного сигнала).

Вариант 4



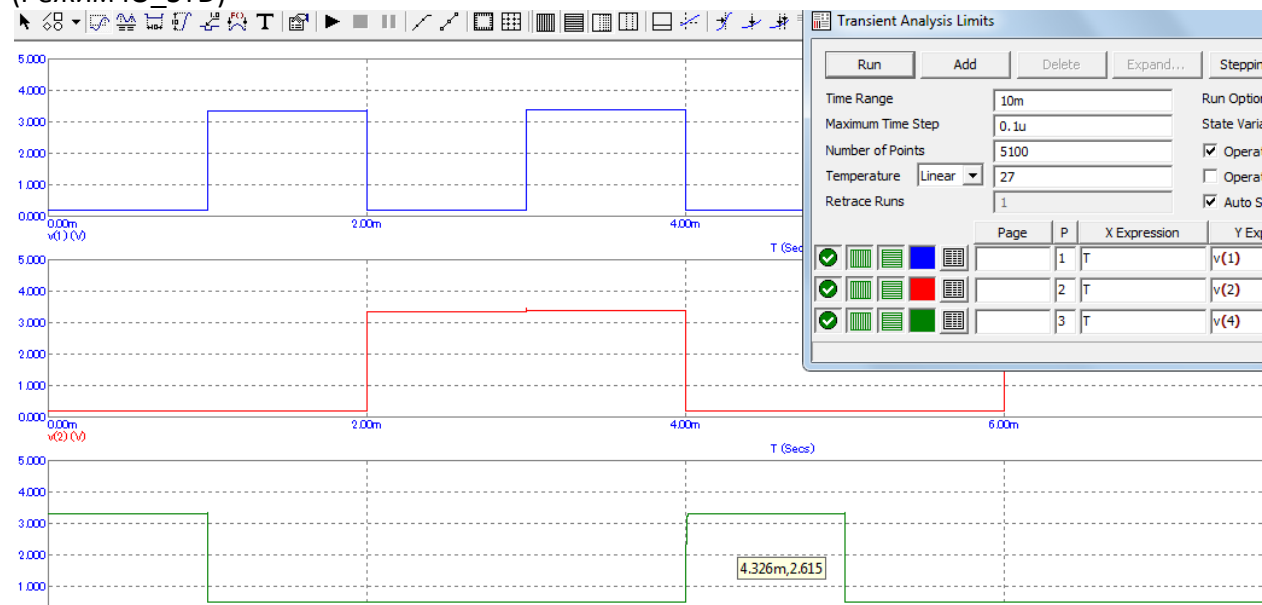
- собрать стенд для исследования работы логического элемента на элементах диодно-транзисторной логики (ДТЛ).

- в качестве источников сигналов использовать цифровой генератор импульсов Component/Digital Primitives/Stimulus Generator/STIM1 со следующим набором нулей и единиц (бит) - кликаем на поле command и копируем:

U1 **0 0 label=start 1ms 1 2ms 0 3ms 1 4ms 0 5ms goto start 1 times** (Означает, во время 0 логический 0, это метка старт, через 1 мкс – логическая единица (1), через 2 мкс логический 0, через 3 мкс – логическая 1, через 4 мкс – логический 0, через 5 мкс на метку старт, повторяем 1 раз) => посылка 0-1-0-1 дважды

U2 **0 0 label=start 2ms 1 4ms 0 6ms goto start 1 times** – посылка 0-0-1-1 дважды.

(Режим IO STD)

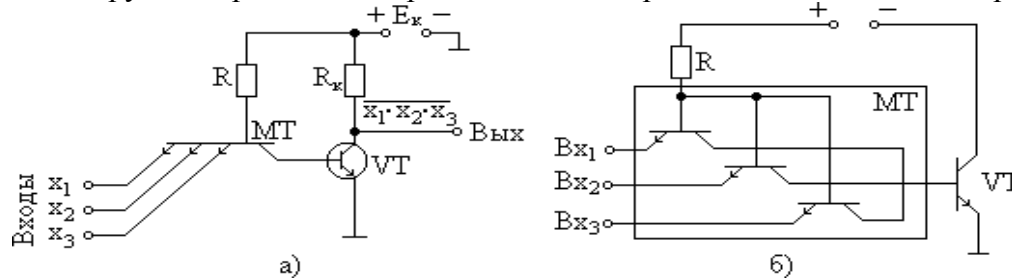


Получить напряжения на входах 1 и 2 и выходе 4 в режиме Transient, составить таблицу истинности логического элемента и определить, какую конкретно функцию выполняет схема. Привести стандартное обозначение подобного логического элемента.

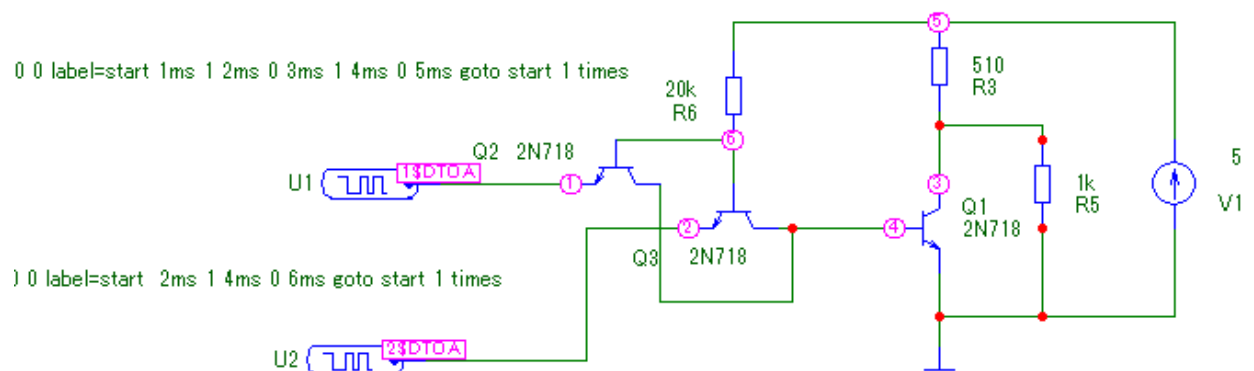
Указать, какие уровни логических сигналов определяют 1 и 0 на входе КМОП и TTL схем при 5 В питании и проверить в данной схеме соответствие этим уровням.

Проверить работу схемы при увеличении частоты входных сигналов в 50 раз (показать возможные искажения выходного сигнала)..

Вариант 5. Схемы TTL используют многоэмиттерные транзисторы, которые плохо моделируются при помощи традиционных и применяются только в микросхемах.



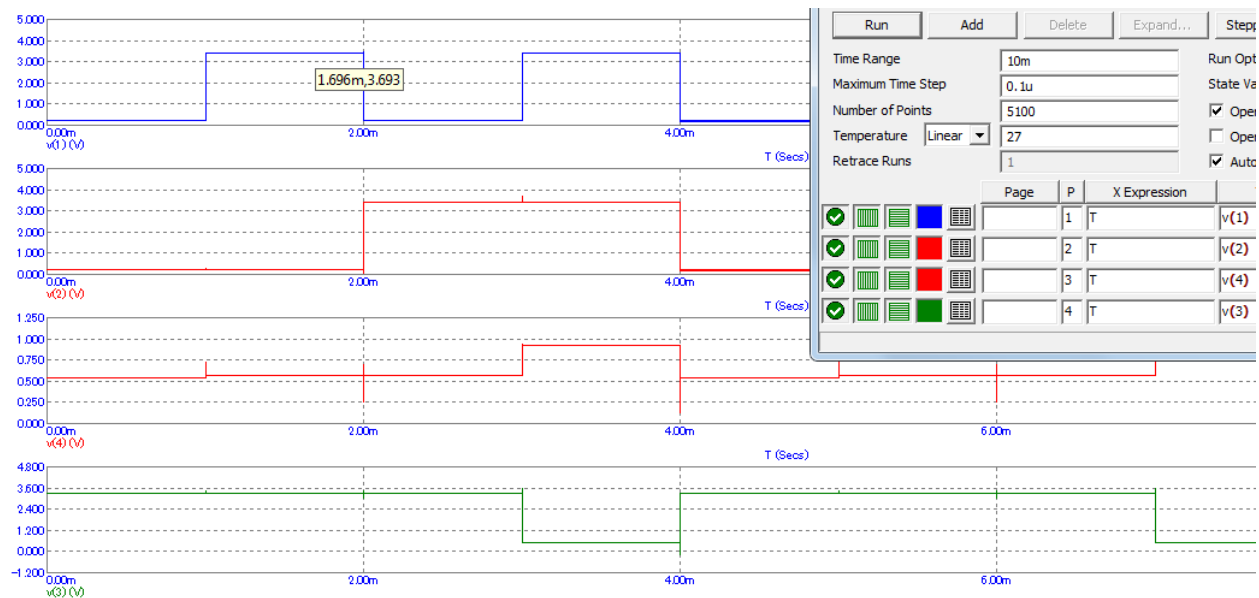
- собрать стенд для исследования работы логического элемента на элементах транзисторно-транзисторной логики (ТТЛ).



- в качестве источников сигналов использовать цифровой генератор импульсов Component/Digital Primitives/Stimulus Generator/STIM1 со следующим набором нулей и единиц (бит) - кликаем на поле command и копируем:

U1 **0 0 label=start 1ms 1 2ms 0 3ms 1 4ms 0 5ms goto start 1 times** (Означает, во время 0 логический 0, это метка старт, через 1 мкс – логическая единица (1), через 2 мкс логический 0, через 3 мкс – логическая 1, через 4 мкс – логический 0, через 5 мкс на метку старт, повторяем 1 раз) => посылка 0-1-0-1 дважды

U2 **0 0 label=start 2ms 1 4ms 0 6ms goto start 1 times** – посылка 0-0-1-1 дважды.
(Режим IO_STD)



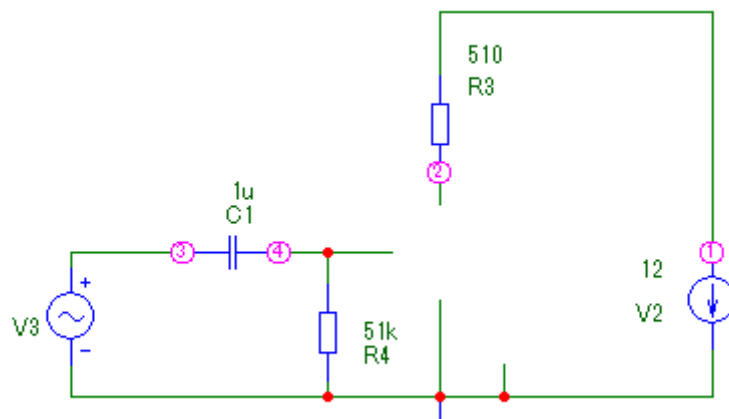
Получить напряжения на входах 1 и 2 и выходе 3 в режиме Transient, составить таблицу истинности логического элемента и определить, какую конкретно функцию выполняет схема. Привести стандартное обозначение подобного логического элемента.

Указать, какие уровни логических сигналов определяют 1 и 0 на входе КМОП и TTL схем при 5 В питании и проверить в данной схеме соответствие этим уровням.

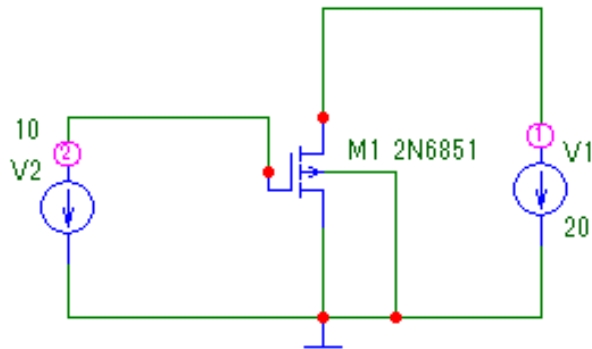
Проверить работу схемы при увеличении частоты входных сигналов в 50 раз (показать возможные искажения выходного сигнала)..

Вариант 6. Среди полевых транзисторов есть такие, которые работают при нулевом напряжении на затворе, а некоторые не работают при нулевом напряжении на затворе. Собрать схему усилителя на полевом транзисторе, установить частоту 10 кГц и амплитуду 50 мВ. Вставить в схему полевой транзистор (из базы данных Microcap), который, по вашему мнению, работает при нулевом смещении.

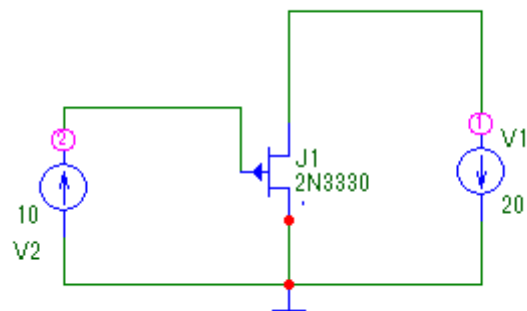
Показать 3 периода входного сигнала генератора и выходной сигнал транзистора. Измерить коэффициент усиления по напряжению и напряжение на стоке по постоянному току.



Вариант 7. Для полевого транзистора p-MOS (дырки в качестве основных носителей) снять **переходную характеристику** в режиме DC (зависимость выходного тока от входного напряжения (для двух значений питающих напряжений 10 и 15В), а также **выходную характеристику** (значение выходного тока от выходного напряжения от 1 до 15 В при напряжении на затворе 3, 4 и 5 В).

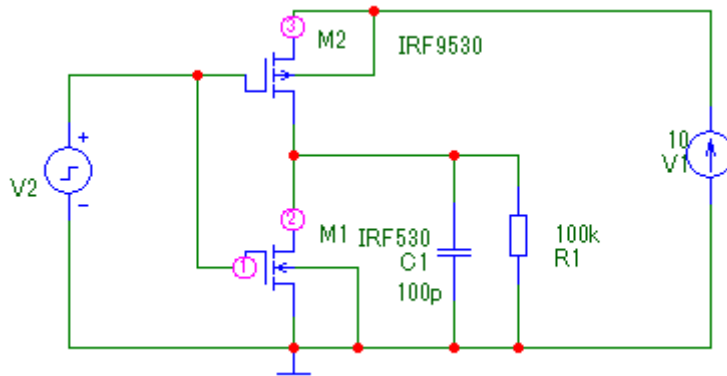


Вариант 8. Для полевого транзистора p-JFET снять переходную характеристику в режиме DC (зависимость выходного тока от входного напряжения (для напряжения на затворе от -1 до 5 В и двух значений питающих напряжений 10 и 15В), а также выходную характеристику (значение выходного тока от выходного напряжения от 1 до 10 В при напряжении на затворе 2, 3, 4 В).



Вариант 9. Для инвертора на комплементарной паре полевых МОП транзисторов вывести в режиме Transient на экран следующие графики одновременно:

- вид входного напряжения в т.1, если настройка генератора $P1 = 200n$, $P2 = 210n$, $P3 = 500n$, $P4 = 510n$, $P5 = 1\mu$, амплитуда 10 В. Показать 3 входных импульса.
- вид выходного напряжения в т. 2.
- величину тока истока транзистора M1.
- мощность, отбираемую схемой от источника.



Вариант 10. Для инвертора на полевом n-МОП транзисторе вывести в режиме Transient на экран следующие графики одновременно:

- вид входного напряжения в т.1, если настройка генератора $P1 = 300n$, $P2 = 310n$, $P3 = 500n$, $P4 = 510n$, $P5 = 1\mu$, амплитуда 10 В. Показать 3 входных импульса.
- вид выходного напряжения в т. 4.
- величину тока стока транзистора M1.
- мощность, отбираемую схемой от источника. Какого различие тока и мощности по сравнению со схемой КМОП ?

