実験内容

# 論理回路

## 1. 目的

・基本論理ゲートや論理関数に慣れる

・順序回路やカウンタ回路を理解する

・論理回路の設計を行う

## 2. 導入

基本論理ゲートはより複雑な論理回路を構成する。それらの論理ゲートはNOT(インバータ)、AND、OR、NAND、NOR、XOR、XNORなどの基本的なブール関数を演算する。それぞれのゲートは２進1bitあるいは2bitの入力と、2進1bitの出力がある。

それらの基本論理ゲートは小規模なICとして、あるいはより複雑な中規模、大規模なICの一部分として実装される。デジタルICゲートは論理演算だけでなく、それがどのロジックファミリ(ICの機種)に属しているかによっても分類することができる。各ロジックファミリにはそれぞれ独自の電子回路があり、その上により複雑なデジタル回路や機能がつくられていく。

## 3. 理論

### 3-1. 基本論理ゲート(組み合わせ回路)

#### ・NOTゲート

NOTゲート(インバータ)は相補演算を行う。1を0に、0を1に変換する。入出力はそれぞれ1つずつである。入力が1つしかないゲートはNOTゲートだけである。NOTゲートの論理記号は図3.1.1の通り

図3.1.1 NOTゲートの論理記号

Aが入力されると、Xはその否定、つまりとなる。

#### ・ANDゲート

　ANDゲートは論理積を求める。2つ以上*(1つより多く、つまり1は含まない)*の入力をもち、1つの出力を持つ。2入力ANDゲートの論理記号は図3.1.2の通り

図3.1.2 2入力ANDゲートの論理記号

AとBが入力されると、出力XはA･Bとなる。

全ての入力がHであった場合のみ、ANDゲートの出力はHとなり、それ以外の場合はLとなる。

#### ・ORゲート

　ORゲートは論理和を求める。2つ以上の入力をもち、1つの出力を持つ。2入力ORゲートの論理記号は図3.1.3の通り

図3.1.3 2入力ORゲートの論理記号

AとBが入力されると、出力XはA+Bとなる。

全ての入力がLであった場合のみ、ORゲートの出力はLとなり、それ以外の場合はHとなる。

#### ・NANDゲート

　NANDゲートは2つ以上の入力をもち、1つの出力を持つ。2入力NANDゲートの論理記号は図3.1.4の通り

図3.1.4 2入力NANDゲートの論理記号

AとBが入力されると、出力Xはとなる。

全ての入力がHであった場合のみ、NANDゲートの出力はLとなる。

#### ・NORゲート

　NORゲートは2つ以上の入力をもち、1つの出力を持つ。2入力NORゲートの論理記号は図3.1.5の通り

図3.1.5 2入力NORゲートの論理記号

AとBが入力されると、出力Xはとなる。

全ての入力がLであった場合のみ、NANDゲートの出力はHとなる。

### 3-2. それ1つで完全系となるゲート(NOR, NAND)

#### ・ドモルガン律

#### ・XORゲート

XORゲートは図3.2の通りである。

図3.2 XORゲートの論理記号

### 3-3. 順序回路(フリップフロップ)

#### ・基本

フリップフロップは同期型順序回路の記憶装置である。1か0かという1bitの情報を同時に記憶することができる。1はフリップフロップ*(原文では「the sequential circuit(その順序回路)」)*がSET状態であることを意味し、0はRESET状態であることを示す。

フリップフロップはアップエッジトリガ型とダウンエッジトリガ型に分けられる。アップエッジトリガ型フリップフロップではクロックパルスがLからHに立ち上がるときにのみ状態遷移が起こる。

フリップフロップの次の状態(Q+)は入力だけでは決まらず、前の状態(Q)との兼ね合いで決まる。

#### ・SRフリップフロップ

SRフリップフロップはSとRの2つの入力を持ち、出力もQとの2つをもつ。Qは普通の出力であり、は否定された出力である。

SRフリップフロップの特性方程式は次の通り。  
論理記号は図3.3.2の通り。

図3.3.2 SRフリップフロップの論理記号

#### ・JKフリップフロップ

JKフリップフロップはJとKの2つの入力を持ち、出力もQとの2つをもつ。Qは普通の出力であり、は否定された出力である。

JKフリップフロップの特性方程式は次の通り。  
論理記号は図3.3.3の通り。

図3.3.2 JKフリップフロップの論理記号

### 3-4. カウンタ

カウンタはカウント目的で使われる同期型順序回路である。フリップフロップカウンタのカウント値によって、カウンタの数えてきた状態の数がわかる。n個のフリップフロップで構成されたカウンタは2n 個の状態を数える。カウンタに使われるフリップフロップと組み合わせ回路の配置によって、カウント動作の順番が決まる。

#### ・同期式カウンタ

同期式カウンタでは、各*(カウンタを構成するすべての)*フリップフロップが一つのクロックパルスで同期されている。

#### ・非同期式カウンタ

非同期式カウンタでは、各フリップフロップは異なるクロックパルスに対応する。

以下に、カウンタに関するよく使われる専門用語を示す。

・2進カウンタ: 2進数を計数するカウンタ

・2進アップカウンタ:最小値から最大値の順番で数える2進カウンタ

・2進ダウンカウンタ:最大値から最小値の順番で数える2進カウンタ

## 4. 装置(実験機器)

論理回路実習装置: ITF-02(岩崎通信機株式会社)

デジタルストレージオシロスコープ: DSC-1054B(株式会社テクシオ・テクノロジー)

## 5. 注意

実習装置の電源を入れる前に配線を確認すること

最初に配線するときはその配線を副手か教員に見せること

## 6. 実験

### 6-1. 実験1

実習装置に触れる前に、基本論理の真理値表6.1を埋める。

表6.1 基本論理の真理値表

### 6-2. 実験2

実習装置を使って、ドモルガン律を確認する。表6.2を埋める。

表6.2 ドモルガン律の真理値表

図6.2 ドモルガン律に関する論理回路

### 6-3. 実験3

XORゲートの真理値表を埋める

(1)AND,OR,NOTゲートを用いて、図6.3に(XORゲートの)論理回路を描く

図6.3 XORゲートの論理回路

(2)表6.3を埋める

表6.3 XORゲートの真理値表

### 6-4. 実験4

フリップフロップ

#### 6-4-1. SRフリップフロップ

実習装置上でSRフリップフロップを実装する。

表6.4.1を埋める。

ポイント: 現在の状態(Q)はstartの前のスイッチの切り替えで決まる。

表6.4.1 SRフリップフロップの状態遷移表

#### 6-4-2. JKフリップフロップ

実習装置上でJKフリップフロップを実装する。

PCにリセットパルス()を入力する。

Tに単一クロックパルス(A)を入力する。

表6.4.2を埋める。

手順: (1)現在の状態(Q)をstartの前のスイッチの切り替えで決める。  
(2)単一クロックパルスボタン(A)を押す。  
(3)出力信号(Q+)を確認し、メモする。  
(4)リセットパルスボタン()を押し、次へ。→(1)へ戻る

表6.4.2 JKフリップフロップの状態遷移表

### 6-5. 実験5

カウンタ(非同期式カウンタ)

図6.5.1に示すとおりの回路図を実習装置で組み、3で割った余りを求める(つまり2bitの)非同期式アップカウンタを実装する。

図6.5.1 非同期式2bitアップカウンタの回路図

表6.5を埋める。

表6.5 非同期式2bitアップカウンタの真理値表

オシロスコープを用いて、図6.5.2のタイムチャートを完成させる。  
始める前に配線のチェックを受けること

図6.5.2 非同期式2bitアップカウンタのタイムチャート

## 7. 宿題(内容からしておそらく検討事項)

(1)結果と理論を比較しなさい。(もし異なる場合は、その理由も考察しなさい)

→まだ実験していないから何とも言えない。

(2)ANDゲートを用いてNANDゲートを構築しなさい。

(3)ORゲートを用いてNORゲートを構築しなさい。

(4)論理式に対応する論理回路を描きなさい。

(5)この実験に対する感想を述べなさい。

(よかった。簡単だった。楽しかった。難しい。のようなものは不可)

## 8. 単語、イディオム

・A is the building block of B: AはBの構成要素だ

・implement: 実装する

・small-scale: 小規模の

・integrated circuit: 集積回路

・A is classfied (as|by) B: AはB別に分類される

・family: 論理回路やICの話で出てきた場合、ICの機種のことをロジックファミリといったりする。

・combinational: 組み合わせの

・complementation: 補完、相補性を意味する単語であるが、論理関数や論理回路を考える場合は否定と訳すのが適当

・universal gates: それ1つで完全系となるゲートを指す言葉。対訳は見当たらない。

残念ながらXORはそれ一つで完全系とはならない(ので、universal gatesの見出しに分けられているのは誤りであると思う)

参考: <http://faculty.kfupm.edu.sa/COE/abouh/Lesson2_6.pdf>

・synchronous: 同期の

・A can be either B or C: AはBとCに分けられる。

・positive edge triggered flip-flop: アップエッジ型フリップフロップ

・negative edge triggered flip-flop: ダウンエッジ型フリップフロップ

・characteristic equation: 特性方程式

・terminologies: 専門用語

・make sure of A: Aを確かめる

・wiring: 配線