

CH552Nano 用户手册

1 功能概述

CH552 是 WCH 公司推出的一款低成本 USB 单片机，内置了增强的 E8051 内核，最高主频 24M，内置 256B IRAM，1kB XRAM，16kB iFlash ROM。内置 USB 设备控制器和收发器，支持全速 12Mbps 或者低速 1.5Mbps。

CH552Nano 开发板将 SOP-16 封装的 CH552G 转换成 DIP 封装，并引出了 USB 接口，可以在面包板或者洞洞板上直接使用，方便电子爱好者使用面包板或者洞洞板搭建一些原型电路。

如果 CH552 性能或者资源不够用，也可以直接替换成性能更强资源更丰富的 CH546/547/548/549。

1.1 主要特性

- ◆ 体积小，仅 18x32mm，2x12 双排 2.54 排针，15.24mm(600mil)间距，可直插面包板。
- ◆ 直插 MicroUSB 接口，坚固耐用，内置 USB 引导按键。
- ◆ 支持 5V/3.3V 供电电源切换。
- ◆ 兼容 CH546/547/548/549。

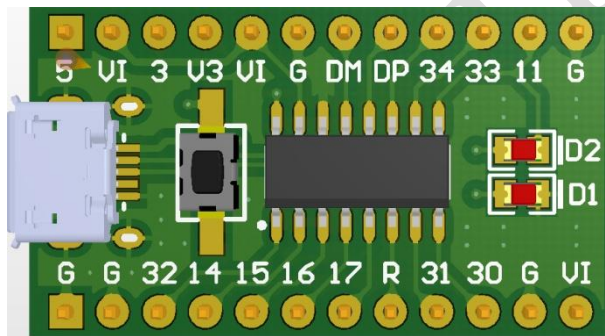


图 1 CH552Nano 正面外观

1.2 兼容 CH546/547/548/549

CH552Nano 可以兼容 CH546/547/548/549 四款芯片的 SOP-16 型号，直接更换芯片即可使用。

由于芯片型号变化 6 个 GPIO 将会改变，具体见表 1 和图 2。

注意 7 脚和 8 脚通常作为 UART 使用，CH552G 和 CH549G 收发管脚刚好交换。

表 1 CH552G 和 CH549G 管脚对应关系

芯片管脚	CH552G	CH549G
1	P3.2	P1.1
7	P3.1	P3.0
8	P3.0	P3.1
9	P1.1	P3.4
10	P3.3	P2.2
11	P3.4	P2.4

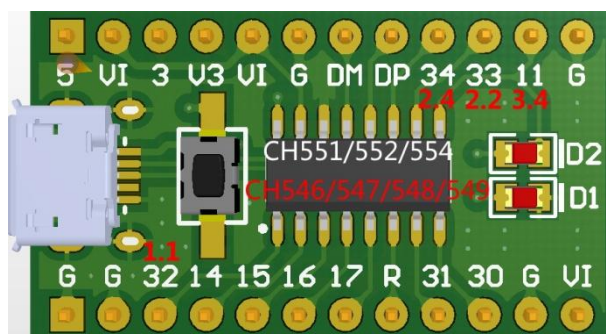


图 2 使用 CH546/547/548/549 管脚变化

1.3 原理图

CH552Nano 原理图见图 3。

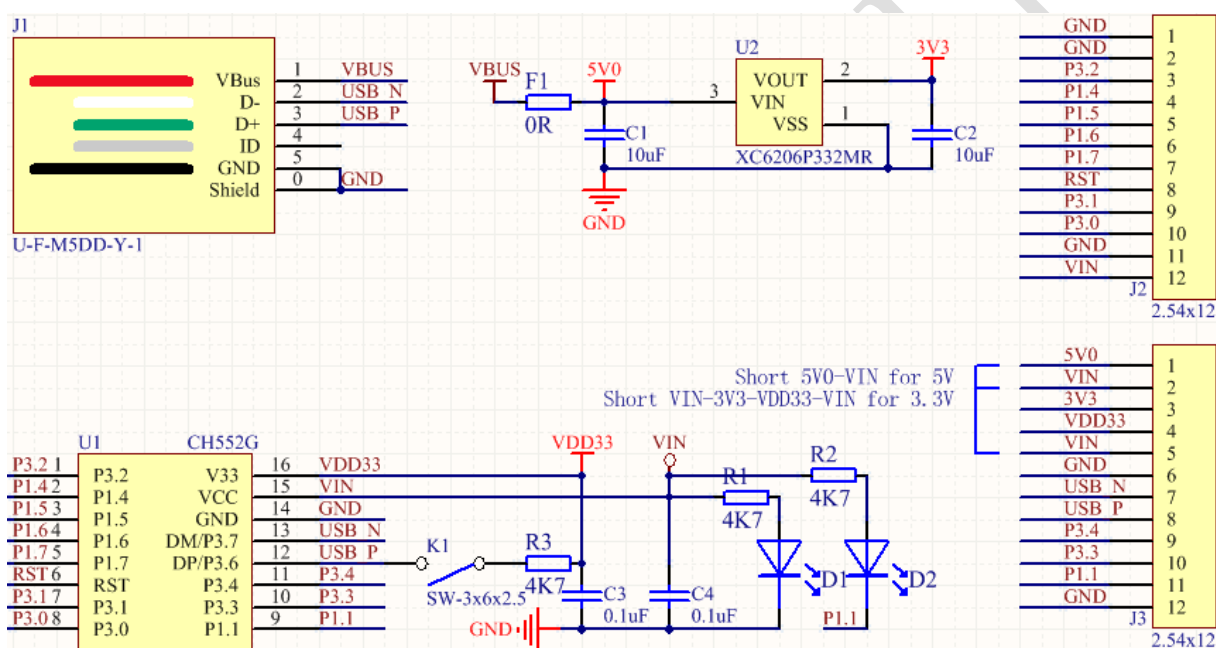


图 3 CH552Nano 原理图

2 用作 USB-Blaster

USB-Blaster 是 Intel（原 Altera）公司 FPGA 和 CPLD 产品的调试和烧录工具，国内的遨格（AGM）公司 FPGA 和 CPLD 产品也是用 USB-Blaster 作为烧录工具。

CH552Nano 烧录 USB-Blaster 固件以后可以作为 USB-Blaster 使用，管脚分配见图 4。

多数 FPGA 的 JTAG 接口使用 3.3V 电平，使用 2 个短路帽分别短接 VI-3, V3-VI, CH552G 使用 3.3V 电源，IO 电平为 3.3V。

- JTAG 接口只需要连接 TCK、TMS、TDI、TDO 四个信号
- AS 接口除了 JTAG 的四个信号还需要连接 ASDO、NCS、NCE 三个信号
- AG1280Q48 下载 FLASH 需要使用 AS 接口，NCE 信号不接
- P3.0 和 P3.1 为 UART 接口，波特率 38400，可以使用超级终端连接
- P3.6 和 P3.7 为 USB 接口

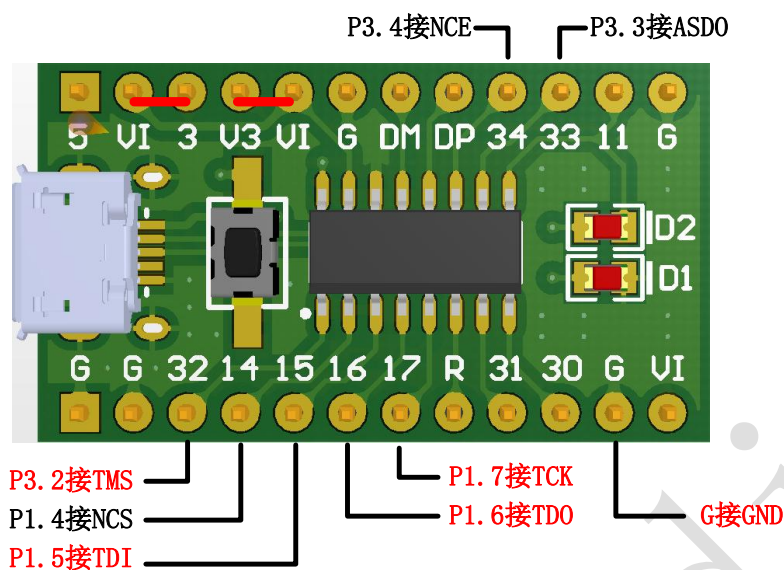


图 4 用作 USB-Blaster 接线图

3 用作编程器

网友 yywyai@whykan.cn 编写了 CH552G 上的编程器固件和上位机软件 PRGMR-PC100。

原帖见以下链接: https://whykan.cn/t_2311.html

CH552Nano 写入编程器固件后可以当作编程器使用，速度高于常见的 CH341A 编程器。

3.1 25 系列 SPI FLASH

25 系列 SPI FLASH 应用广泛，包括 Winbond 的 W25 系列，GigaDevice 的 GD25 系列等。CH552Nano 写入编程器固件以后支持对大部分 25 系列 SPI FLASH 进行编程。

连线见图 5，除了电源 VCC 和 VSS，只需要连接 4 条线。

大部分 SPI FLASH 供电为 3.3V，使用 2 个短路帽分别短接 VI-3，V3-VI，即图 5 中红色连线，CH552G 使用 3.3V 电源，IO 电平为 3.3V。

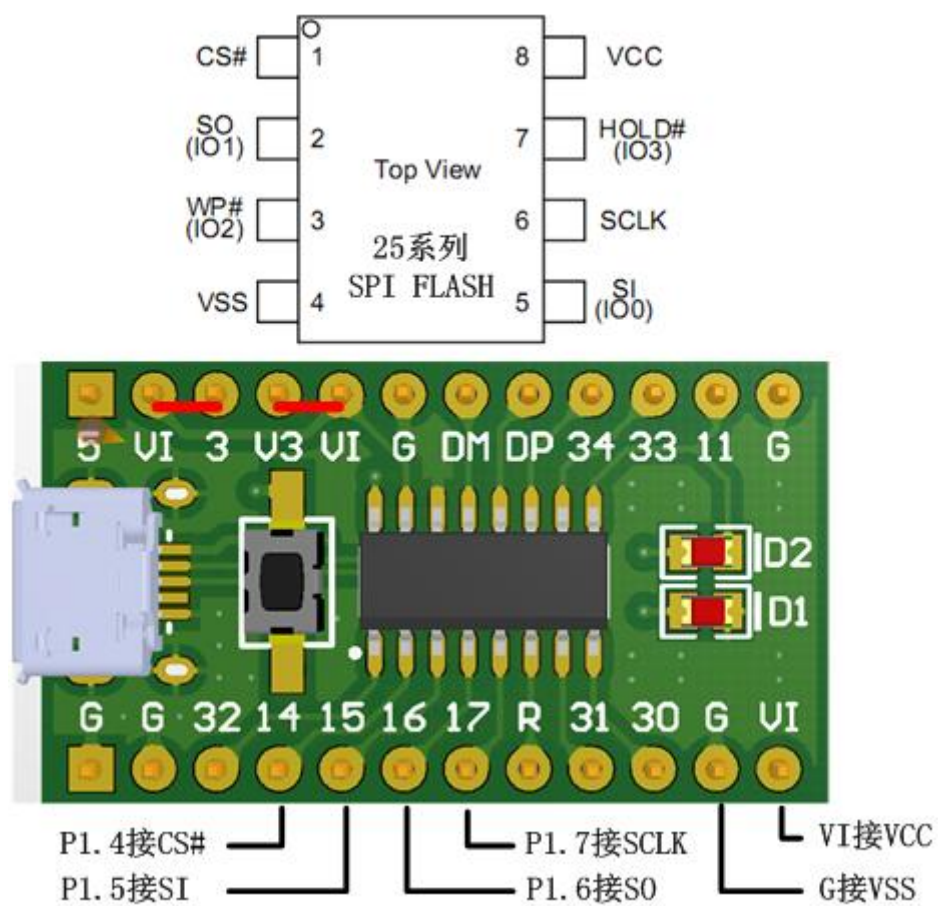


图 5 烧写 25 系列 SPI FLASH 接线图

3.2 24 系列 EEPROM

烧写 24 系列接线见图 6。除了电源 VCC 和 GND，只需要连接 2 条线。

大部分 EEPROM 支持 2.5-5.5V 宽范围电压，推荐供电使用 3.3V，使用 2 个短路帽分别短接 VI-3，V3-VI，即图 5 中红色连线，CH552G 使用 3.3V 电源，IO 电平为 3.3V。

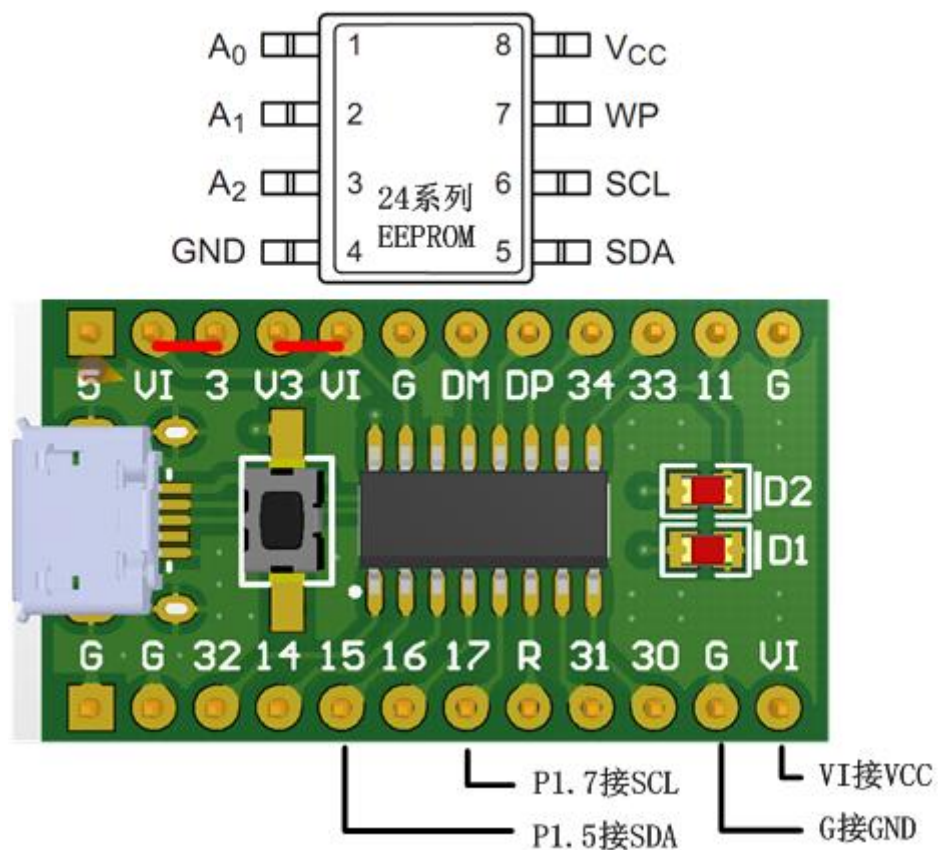


图 6 烧写 24 系列 EEPROM 接线图

3.3 93 系列 EEPROM

烧写 93 系列 EEPROM 接线见图 7。除了电源 VCC 和 VSS，需要连接 5 条线。

如果没有 ORG 管脚可以不接。

93 系列 EEPROM 供电电压和管脚排列比较混乱，请按照实际器件的 datasheet 需求选择 IO 电压。

ORG 管脚用于选择位宽，连接高电平为 16 位模式，连接低电平为 8 位模式。部分型号没有 ORG 管脚，请参考具体芯片的规格书。

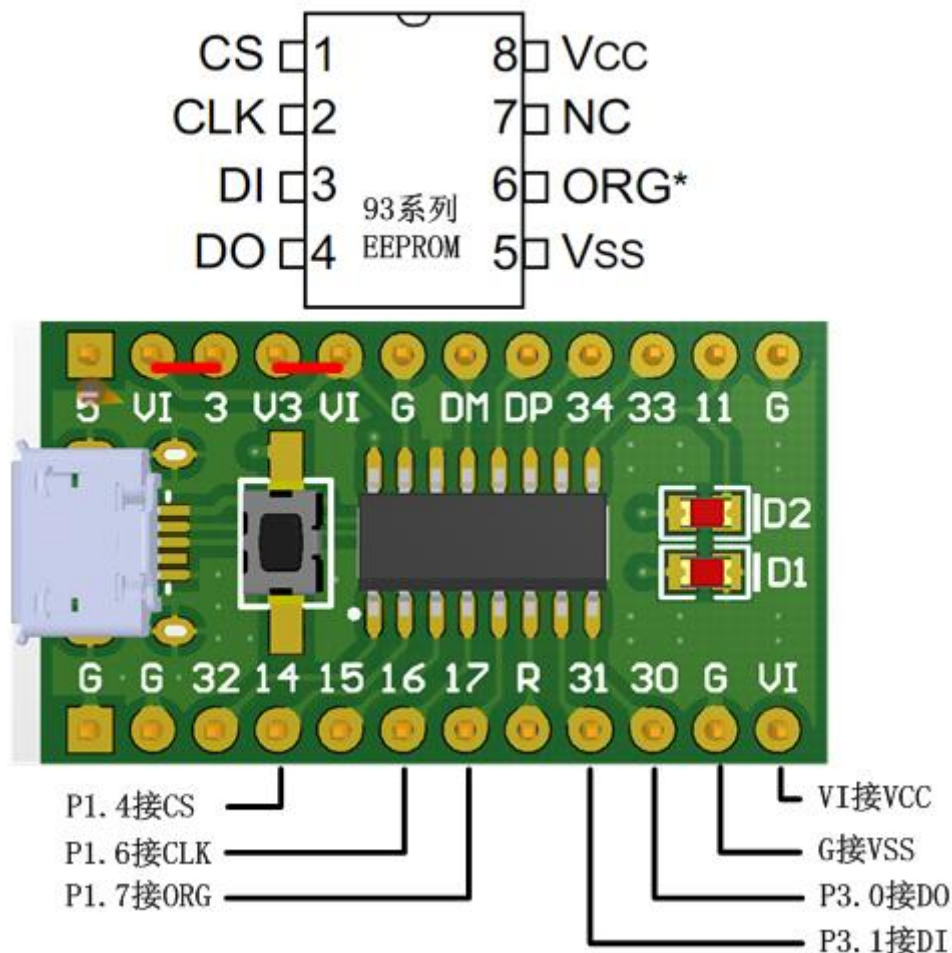


图 7 烧写 93 系列 EEPROM 接线图

4 用作 N76E003 烧录器

新唐的 N75E003AT20 可以 P2P 替换 STM8S003F3P6，在 STM8S003F3P6 缺货涨价的时候，N76E003AT20 得到了用户的广泛使用和好评。两者对比见图 8。

品牌	NUVOTON(新唐)	ST(意法半导体)
器件内核	8位1T/8051	8位STM8
完整型号	N76E003AT20	STM8S003F3P6
主频	16MHz	16MHz
封装形式	TSSOP20	TSSOP20
工作温度	-40℃至+105℃	-40℃至+85℃
工作电压	2.4V至5.5V	2.95V至5.5V
休眠电流(典型值)	小于5μA	5μA
工作电流(典型值)	μA	230μA
闪存空间	18K Bytes	8K Bytes(100次擦写)
RAM	256 Bytes+768 Bytes	1K Bytes
EEROM	18K Bytes闪存都可以使用	128 Bytes
I/O数量	17个+1个输入口	16个
PWM	6路16bit	3路16bit
TIMER	3x16bit+1x16bit(for PWM)	2x16bit+1x8bit
ADC	8路12bit,400kHz	5路10bit,428kHz/14clocks
UART数量	2 CHs	1 CH
SP数量	1(8Mbit/s)	1(8Mbit/s)
PC数量	1(400Kbit/s)	1(400Kbit/s)
高速内部RC	16MHz±1% @25℃ 16MHz±2% @ -40至+105℃	16MHz±1.5% @25℃至+85℃
低速内部RC	10kHz低速内部RC	128kHz低速内部RC
ESD&EFT	HBM/8KV MM/400V,Over 4KV	——
ICE	on-chip/two-wire	on-chip/single-wire(SWM)

图 8 N76E003 对比 STM8S003

N76E003AT20 出厂默认不带 LDROM，需要使用原厂的 Nu-Link 写入 bootloader 才能使用串口 ISP 下载，单独购买 Nu-Link 十分不经济，网友 2545889167@mydigit.cn 编写了 N76E003 的 ICP 固件和上位机软件。原帖见以下链接：

<https://www.mydigit.cn/forum.php?mod=viewthread&tid=7356&extra=page%3D1%26filter%3Dtypeid%26typeid%3D152&page=1>

实测 CH552Nano 写入 ICP 固件后可以顺利烧写 N76E003，接线图见图 9。

注意，ICP 固件运行频率为 24M，需要短接 CH552Nano 左上角的 5V 和 VI，使用 5V 供电。

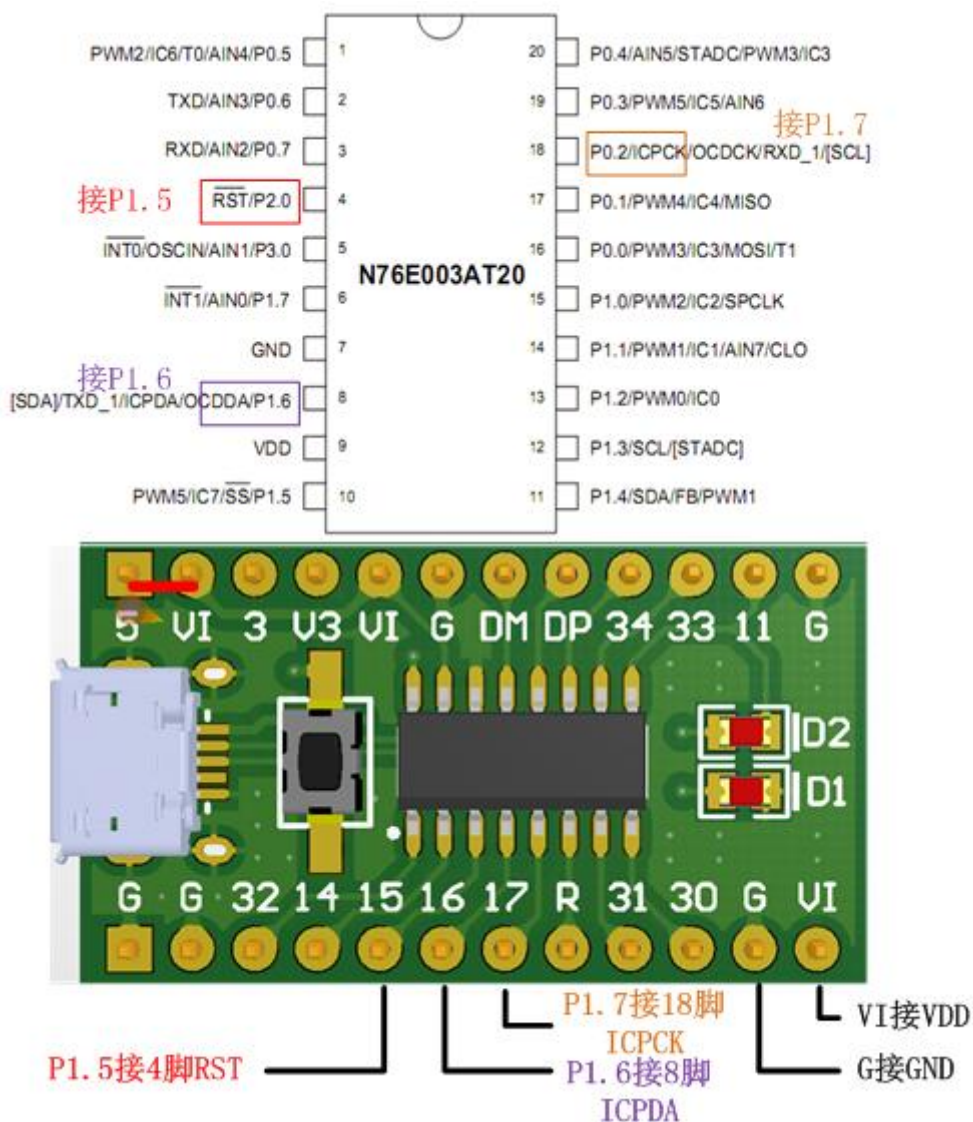


图 9 烧写 N76E003 接线图

5 用作高云 FPGA 调试器及 USBTTL

该固件来源于 Lichee Tang Nano 开发板的板载调试器，同时该固件内建了 USBTTL 串口。JTAG 与 UART 连线见图 10，由于 CH552 时钟和 C51 架构限制，该固件无法任意设置波特率，波特率固定为 38400。

固件名称：USBTAG_38400_v20.10.26.hex，使用 WCHISPTool 写入 CH552Nano 开发板即可，该固件使用 CH552 内部振荡器，内核频率 16M，3.3V 和 5V 电压均可以正常使用。短接 P3.0 和 P3.1 既可以进行自发自收测试。

注意：实测 TangNano 内置的 CH552T 自带的固件 USBTTL 功能不正常。写入 USBTAG_38400_v20.10.26.hex 固件以后，自发自收测试正常。为了同 CH552T 原固件区分，写入该固件以后 TangNano 开发板靠近 FPGA 的 LED 以 1Hz 频率闪烁。在 FPGA 逻辑中将 UART 的 TXD 和 RXD 短接，即可进行自发自收测试。

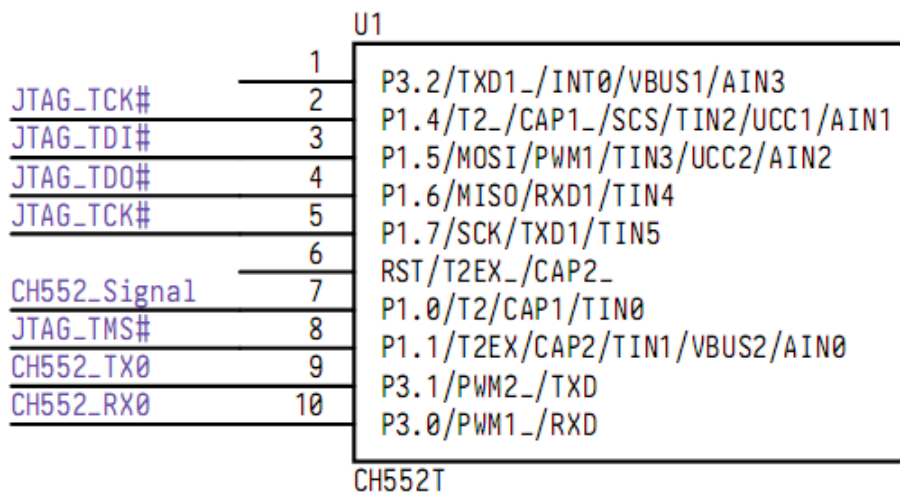


图 10 高云 FPGA 调试器接线

5.1 TangNano 开发板烧写方法

CH552 进入 bootloader 需要在上电时使用 4.7k 电阻将 P3.6(USB D+)管脚短接到 3.3V，TangNano 开发板没有配置这个电阻，进入 bootloader 需要在 USB 线外部将 D+拉到 3.3V。

USBTAG 固件模拟的 FT2232D 芯片，可以使用 FTDI 的编程软件 FT_Prog 将 CH552 引导到内置 bootloader，方法如下：

插入 TangNano 开发板，然后运行 FT_Prog (版本 v3.0.56.245)，按 F5 刷新器件后如图 11 所示。按 Ctrl+P 弹出编程对话框，见图 12，点击“Program”按钮，CH552 收到编程指令以后自动跳转 bootloader，此时关掉 FT_Prog 软件，打开 WCHISPTool 软件烧录程序即可，具体见 6.1。

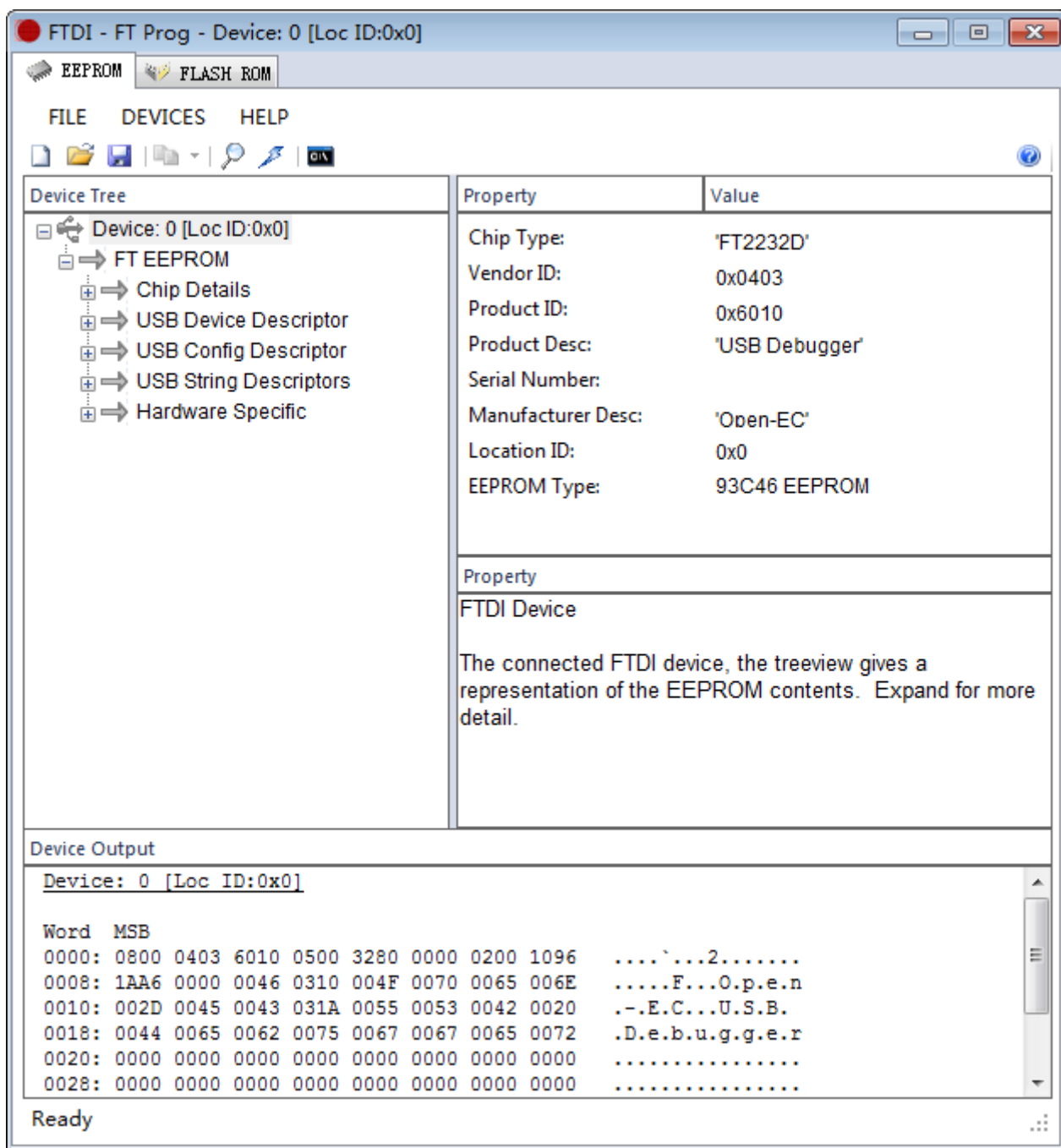


图 11 FT_Prog 识别信息

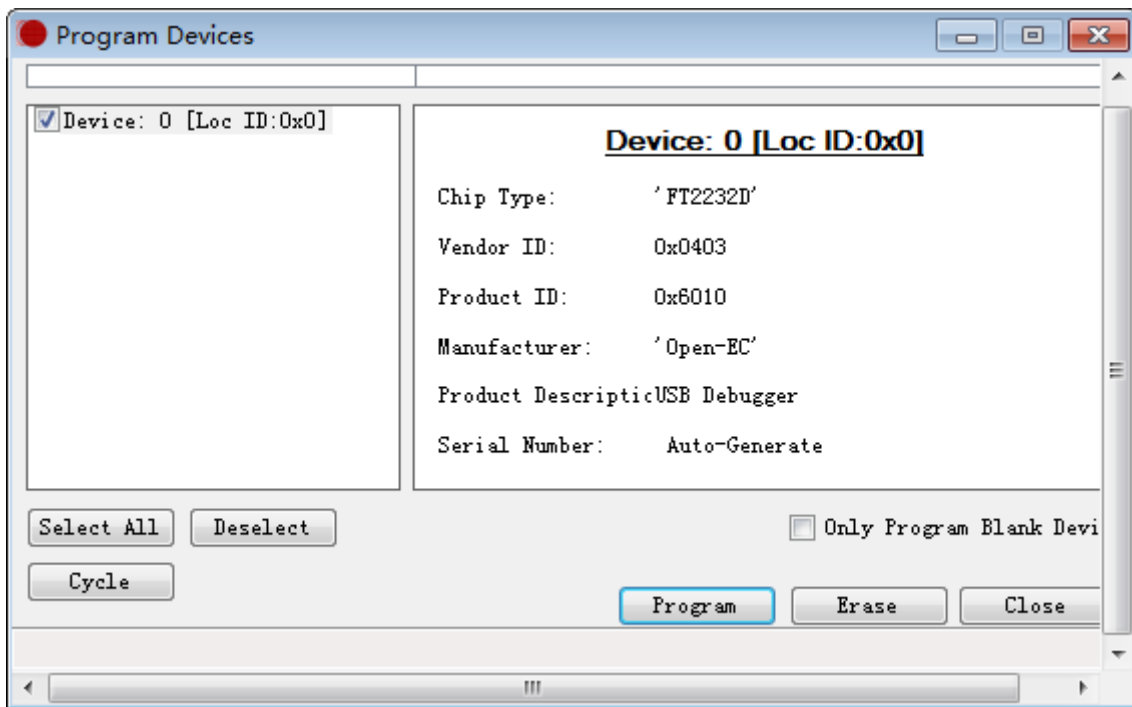


图 12 FT_Prog 编程信息

6 固件更新

6.1 USB 更新

按住按键通过 USB 接口接入电脑,CH552 进入内置的 bootloader,使用 WCHISPTool 更新即可,见图 13。

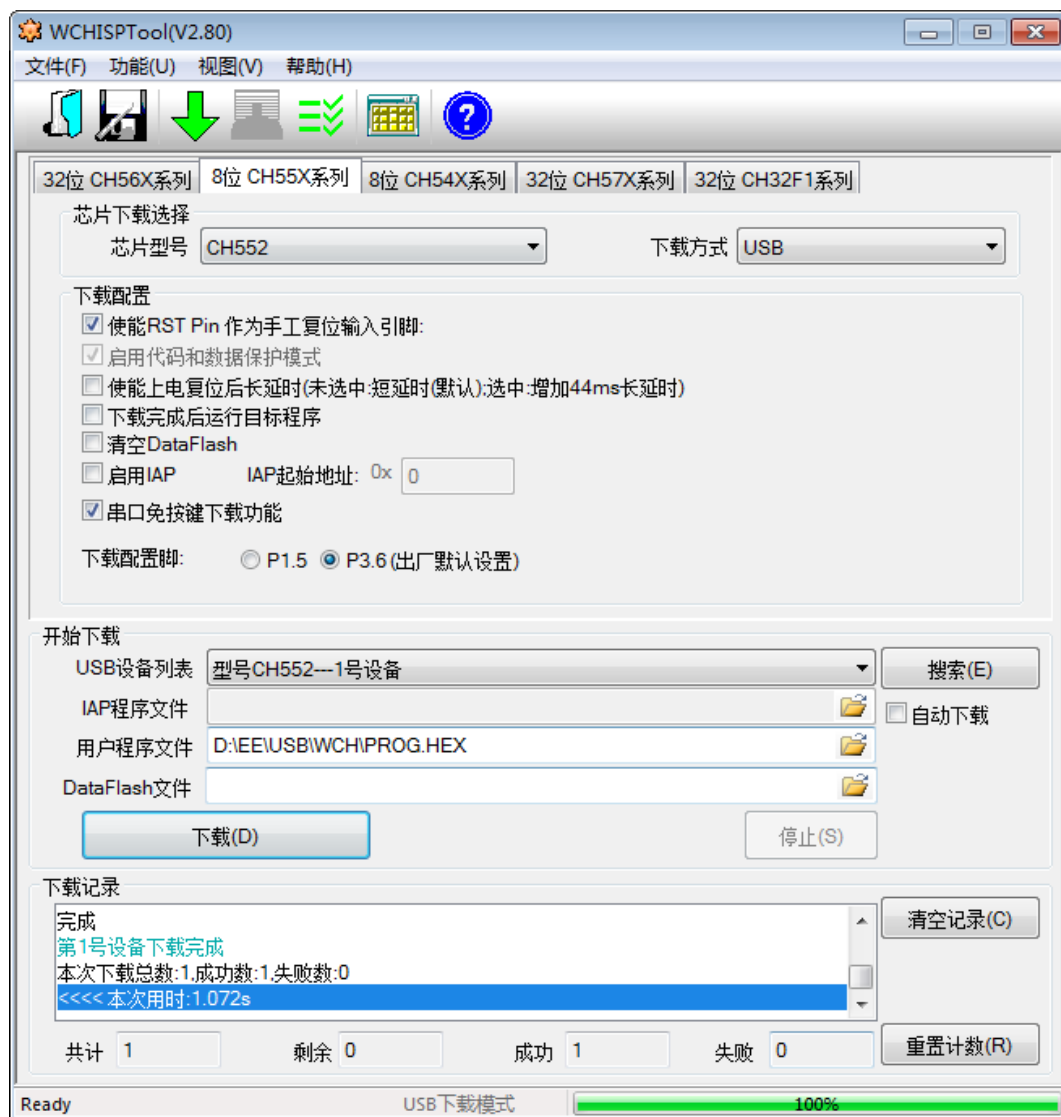


图 13 使用 WCHISPTool 通过 USB 接口更新 CH552 固件

6.2 UART 更新

按住按键上电，CH552 进入 bootloader，可以通过 UART1 接口下载固件，见图 14。

注意 UART 更新是通过 UART1 对应管脚为 P1.6 和 P1.7，UART0 无法更新。

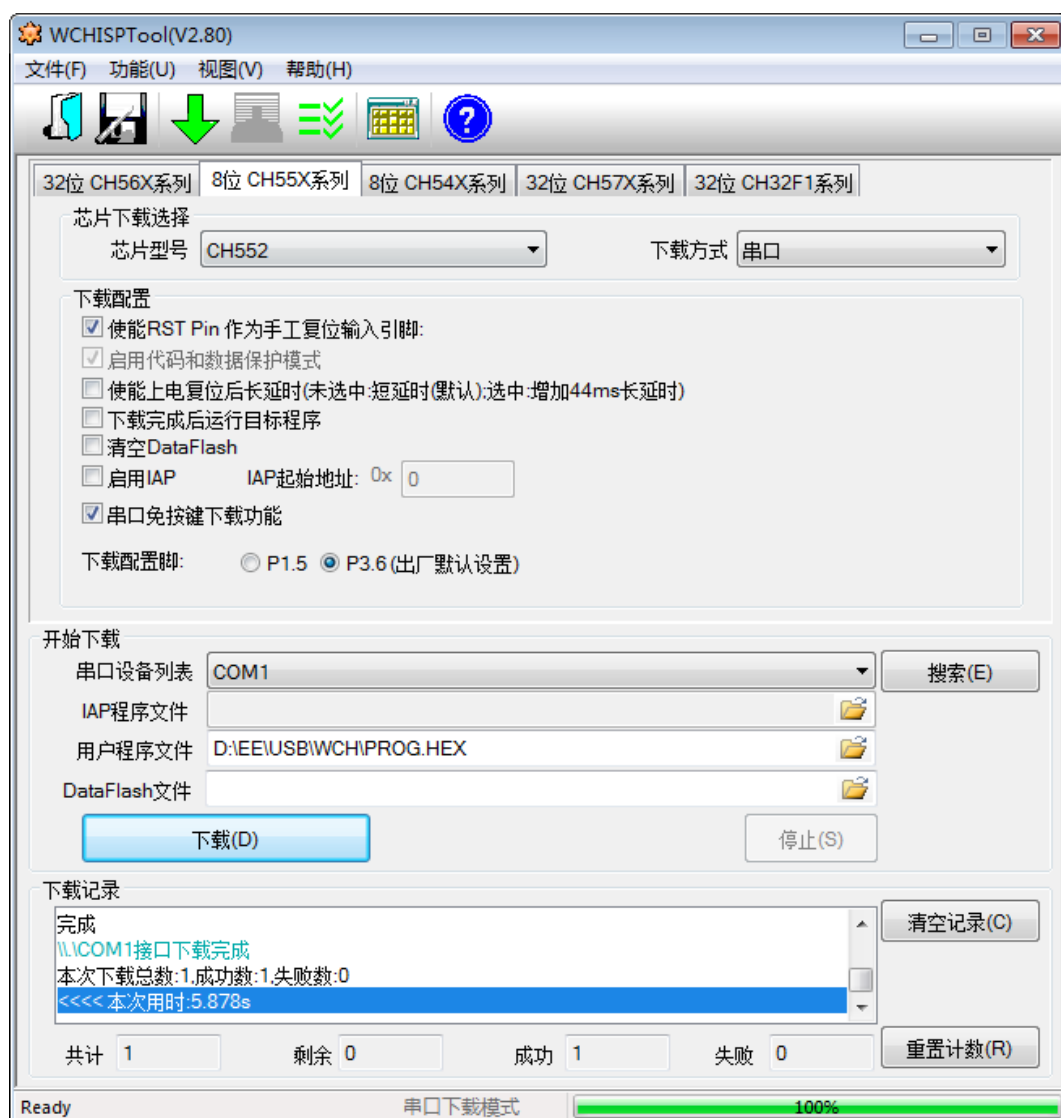


图 14 使用 WCHISPTool 通过 UART1 接口更新 CH552 固件

7 更新记录

更新日期	更新类型	更新人	更新内容
2020/8/11	A	Echo	新建文档
2020/8/27	A	Echo	增加 N76E003 烧写器说明
2020/10/26	A	Echo	增加高云 FPGA 调试器说明
2021/11/10	A	Echo	增加 CH549 兼容信息和 USB-Blaster 使用方法

注:

M-->修改

A -->添加

ECHO Studio 保留本文档最终解释权.

请使用 PDF 书签阅读本文档, 快速定位所需内容!

项目主页: <https://github.com/xjtuecho/CH552Nano>

国内镜像: <https://gitee.com/xjtuecho/CH552Nano>