

须知 1-PCB 工程声明

编辑日期 2022/12/04

1. 原作者保留对 SP_DEVKIT_ZYNQ7010-20 项目及文件的最终解释的权利。
2. 项目开源协议为 MIT，对原工程进行修改、演绎前提需阅读 MIT 开源许可相关权利与义务。
3. 允许商业目的。对于个人或企业团体，使用源工程或是演绎版本进行生产，造成任何质量或功能问题的，与原作者无关。此条适用上文第一条最终解释归属权。

附：PCB 生产工艺建议

1. 对于开发学习应用，推荐嘉立创 6 层_1.6 厚_JLC06161H-3313(免费)结构
2. 对于高要求应用，推荐 DDR 部分阻抗控制在 42R，且在原工程叠层上使用 8 层板进行优化，尤其是 L3 与 L4 之间。