

# 第8章 常用的时序逻辑电路模块

## 概述

常见的时序逻辑电路有寄存器、计数器和序号发生器等。所谓时序逻辑电路是指电路此刻的输出不仅与电路此刻的输入组合有关，还与前一时刻的输出状态有关。

# 若干常用的时序电路

## 寄存器

在数字电路中，用来存放二进制数据或代码的电路称为寄存器。

寄存器是由具有存储功能的触发器组合起来构成的。

存放 $n$ 位二进制代码的寄存器，需用 $n$ 个触发器来构成。

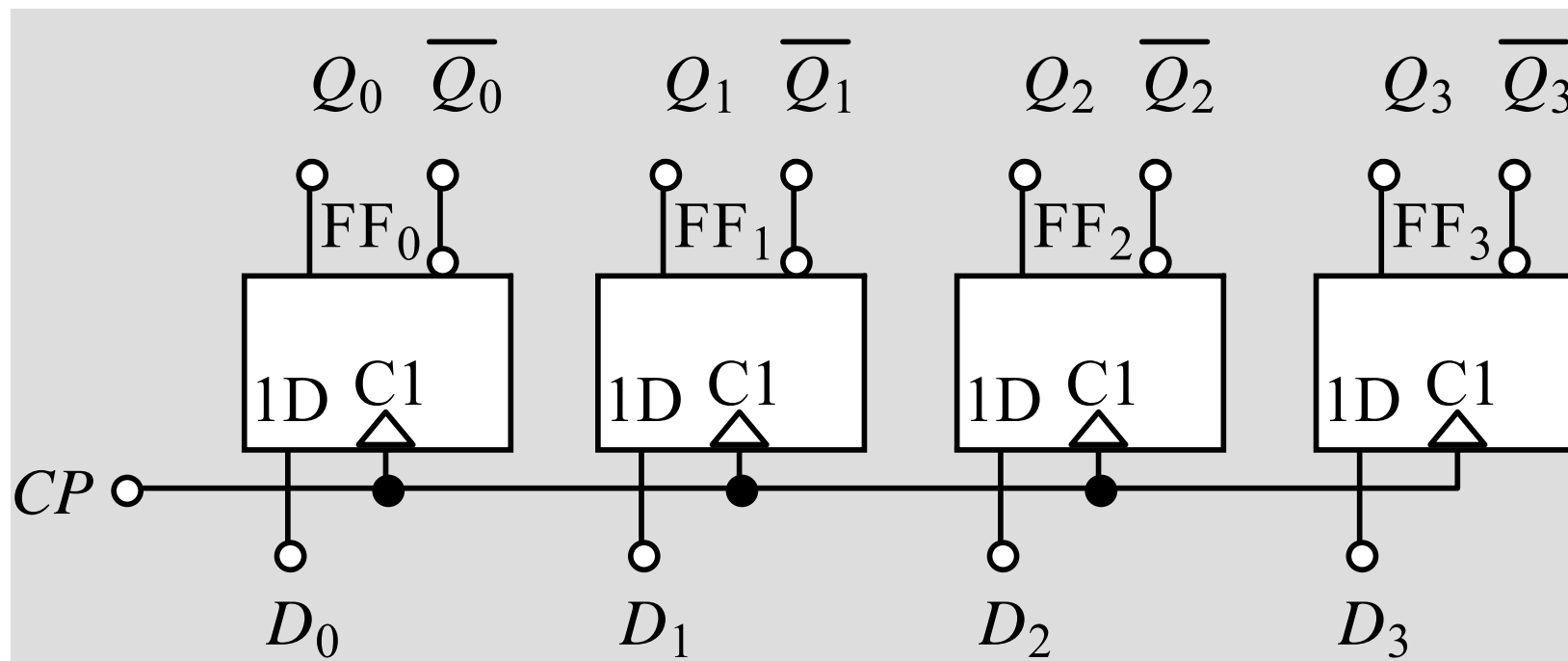
按照功能的不同，可将寄存器分为基本寄存器和移位寄存器两大类。

基本寄存器只能并行送入数据，需要时也只能并行输出。

移位寄存器中的数据可以在移位脉冲作用下依次逐位右移或左移。

# 一 基本寄存器

## 1、单拍工作方式基本寄存器



只要送数控制时钟脉冲 $CP$ 上升沿到来,

加在并行数据输入端的数据 $D_0 \sim D_3$ , 就立即被送入进寄存器中, 即有:

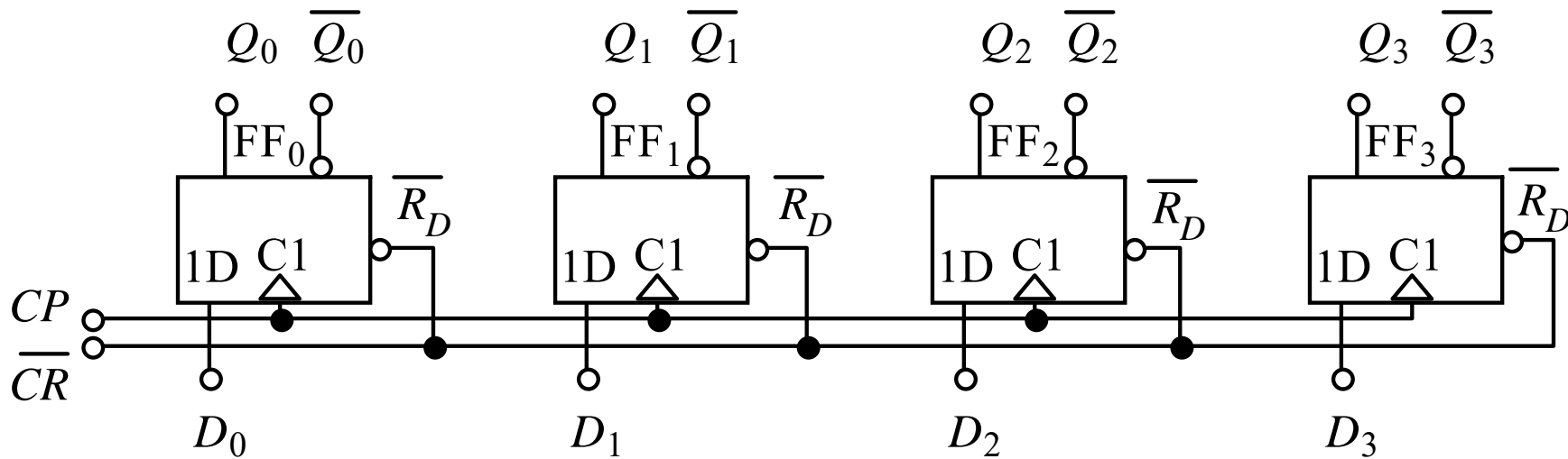
$$Q_3^{n+1} Q_2^{n+1} Q_1^{n+1} Q_0^{n+1} = D_3 D_2 D_1 D_0$$

看复杂时序电路时候的大致步骤方法：

- 1) 先看时钟CP。
- 2) 再看复位、置数信号(同步！ 还是异步！)
- 3) 再看输入和输出。
- 4) 最后看还有其它控制端否。

这样基本能分辨出该复杂电路的大致功能！

## 2、双拍工作方式基本寄存器



(1) 清零。 $\overline{CR}=0$ ，异步清零。**立即**有：

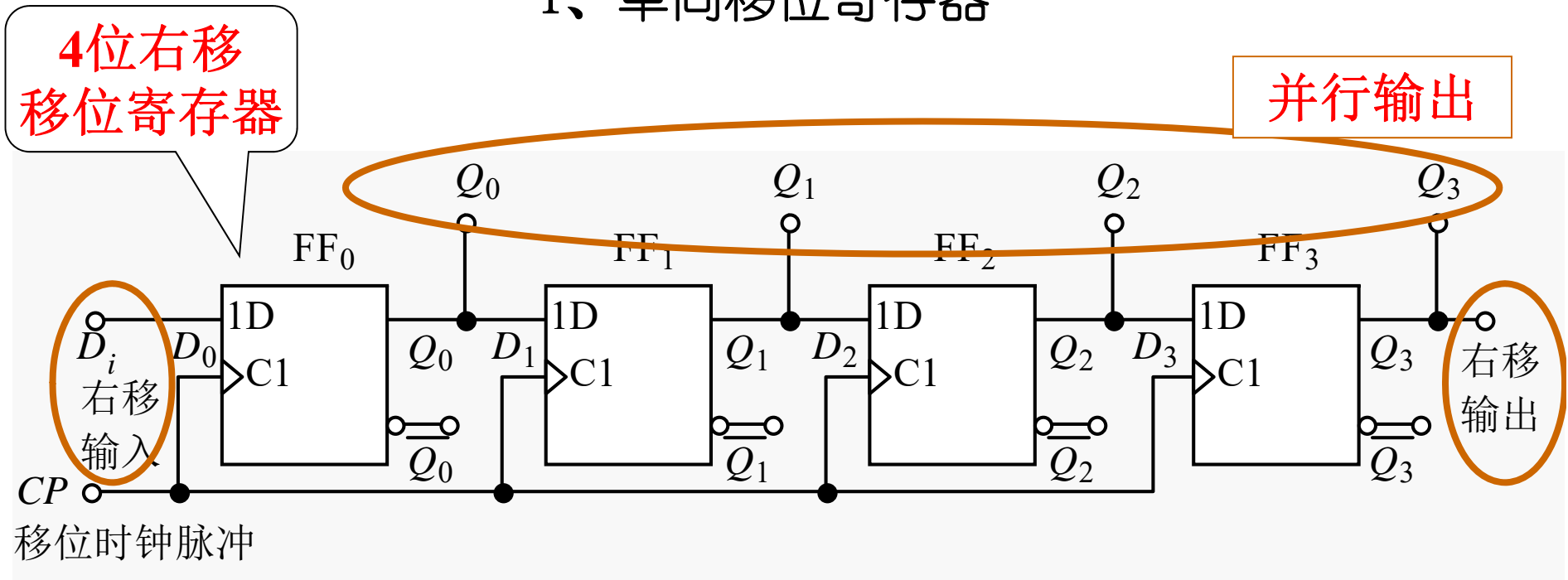
$$Q_3^n Q_2^n Q_1^n Q_0^n = 0000$$

(2) 送数。 $\overline{CR}=1$ 时，**CP上升沿**送数。即有：

$$Q_3^{n+1} Q_2^{n+1} Q_1^{n+1} Q_0^{n+1} = D_3 D_2 D_1 D_0$$

(3) 保持。在 $\overline{CR}=1$ 、 $CP$ 上升沿以外时间，寄存器内容将保持不变。

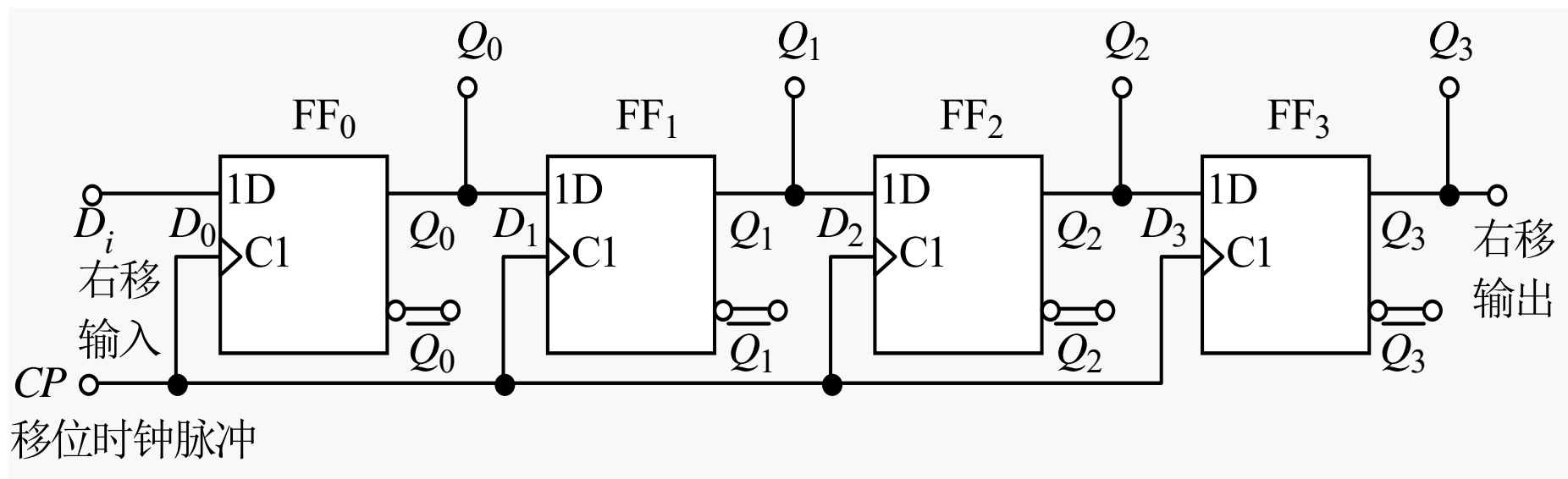
## 1、单向移位寄存器



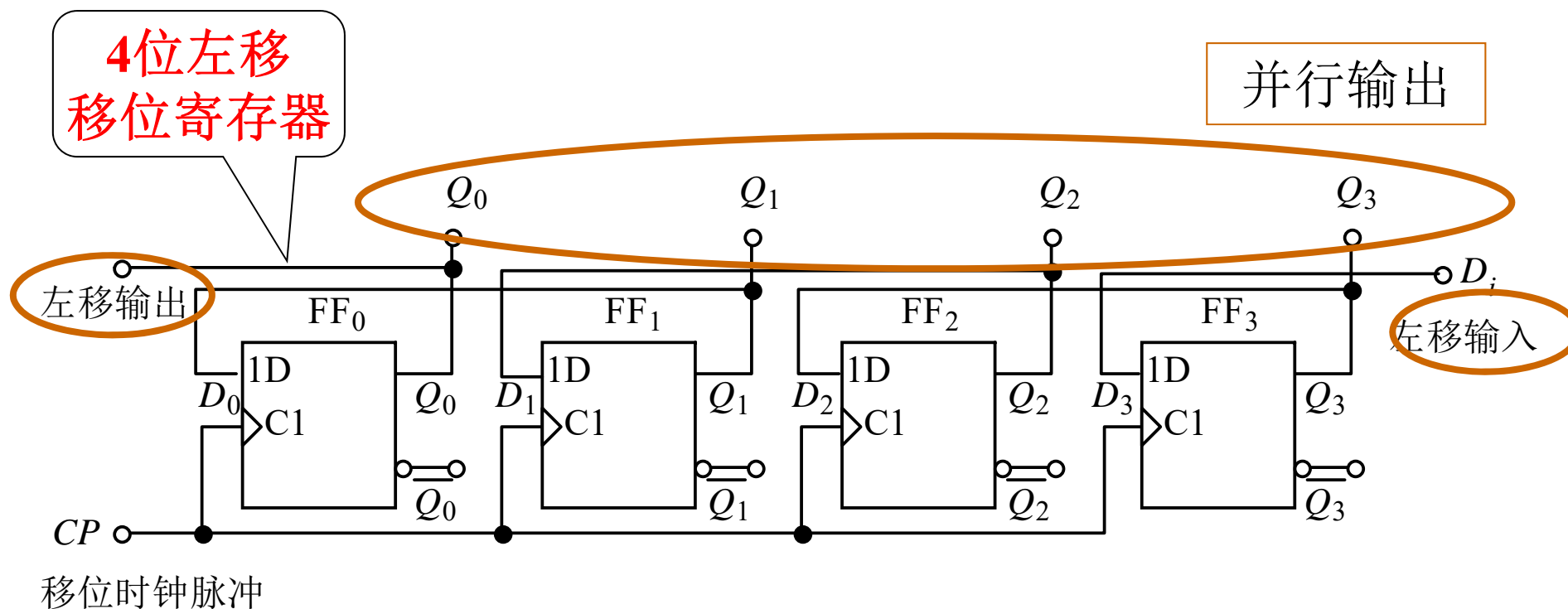
时钟方程:  $CP_0 = CP_1 = CP_2 = CP_3 = CP$

驱动方程:  $D_0 = D_i, D_1 = Q_0^n, D_2 = Q_1^n, D_3 = Q_2^n$

状态方程:  $Q_0^{n+1} = D_i, Q_1^{n+1} = Q_0^n, Q_2^{n+1} = Q_1^n, Q_3^{n+1} = Q_2^n$



输入		现态				次态				说明
$D_i$	$CP$	$Q_0^n$	$Q_1^n$	$Q_2^n$	$Q_3^n$	$Q_0^{n+1}$	$Q_1^{n+1}$	$Q_2^{n+1}$	$Q_3^{n+1}$	
1	↑	0	0	0	0	1	0	0	0	连续输入 4个1
1	↑	1	0	0	0	1	1	0	0	
1	↑	1	1	0	0	1	1	1	0	
1	↑	1	1	1	0	1	1	1	1	

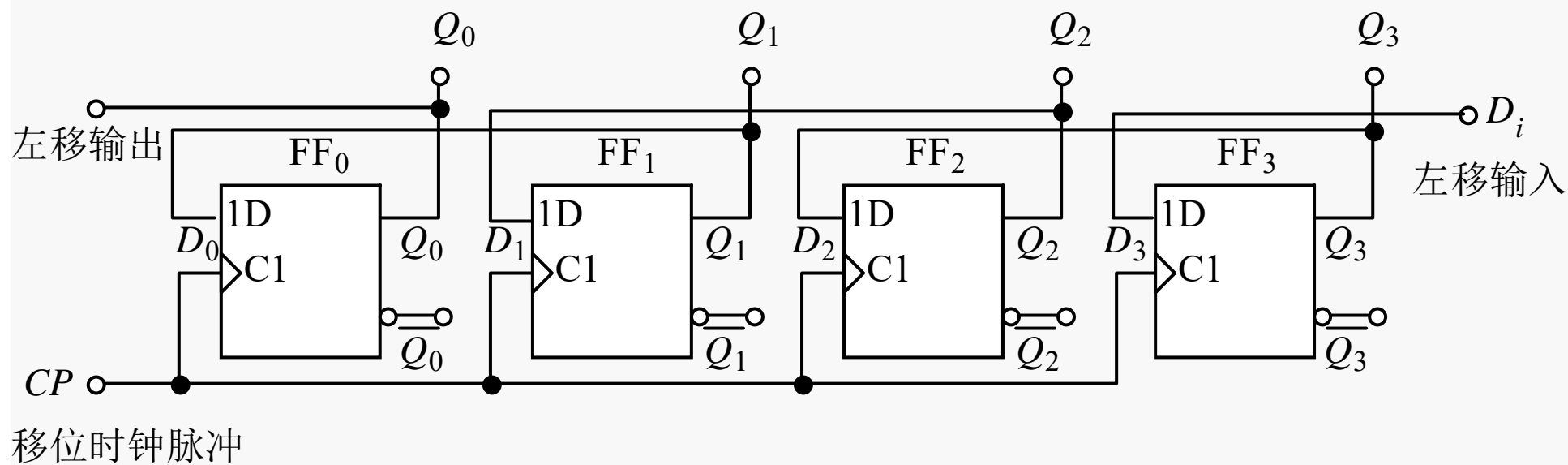


时钟方程:  $CP_0 = CP_1 = CP_2 = CP_3 = CP$

驱动方程:  $D_0 = Q_1^n, D_1 = Q_2^n, D_2 = Q_3^n, D_3 = D_i$

状态方程:  $Q_0^{n+1} = Q_1^n, Q_1^{n+1} = Q_2^n, Q_2^{n+1} = Q_3^n, Q_3^{n+1} = D_i$



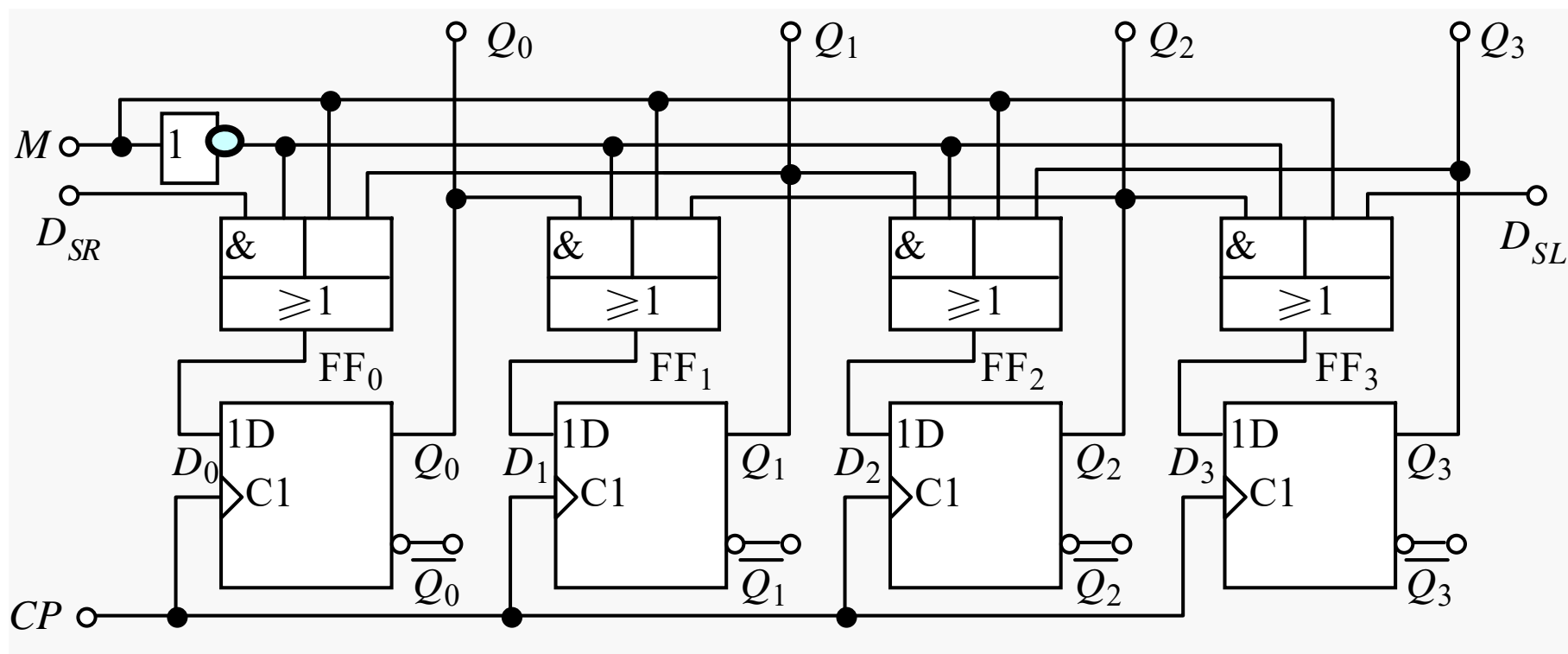


输入		现态				次态				说明
$D_i$	$CP$	$Q_0^n$	$Q_1^n$	$Q_2^n$	$Q_3^n$	$Q_0^{n+1}$	$Q_1^{n+1}$	$Q_2^{n+1}$	$Q_3^{n+1}$	
1	↑	0	0	0	0	0	0	0	1	连续输入 4个1
1	↑	1	0	0	0	0	0	1	1	
1	↑	1	1	0	0	0	1	1	1	
1	↑	1	1	1	0	1	1	1	1	

## 单向移位寄存器具有以下主要特点：

- （1）单向移位寄存器中的数码，在 $CP$ 脉冲操作下，可以依次右移或左移。
- （2） $n$ 位单向移位寄存器可以寄存 $n$ 位二进制代码。 $n$ 个 $CP$ 脉冲即可完成串行输入工作。
- （3）若串行输入端输入为0，则 $n$ 个 $CP$ 脉冲后，所有寄存器便被清零。

## 2、双向移位寄存器



$$\begin{cases} Q_0^{n+1} = \overline{M}D_{SR} + MQ_1^n \\ Q_1^{n+1} = \overline{M}Q_0^n + MQ_2^n \\ Q_2^{n+1} = \overline{M}Q_1^n + MQ_3^n \\ Q_3^{n+1} = \overline{M}Q_2^n + MD_{SL} \end{cases}$$

M=0时右移

$$\begin{cases} Q_0^{n+1} = D_{SR} \\ Q_1^{n+1} = Q_0^n \\ Q_2^{n+1} = Q_1^n \\ Q_3^{n+1} = Q_2^n \end{cases}$$

M=1时左移

$$\begin{cases} Q_0^{n+1} = Q_1^n \\ Q_1^{n+1} = Q_2^n \\ Q_2^{n+1} = Q_3^n \\ Q_3^{n+1} = D_{SL} \end{cases}$$

### 3、集成移位寄存器 右移 74LS195

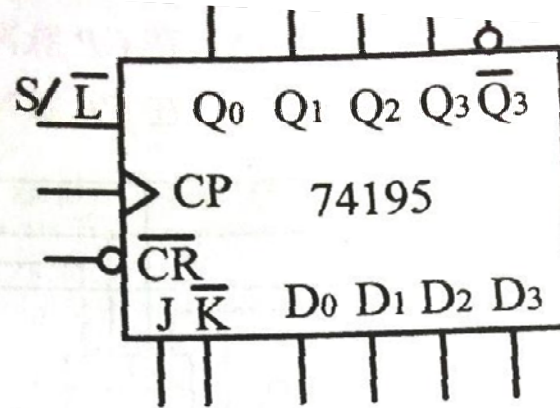
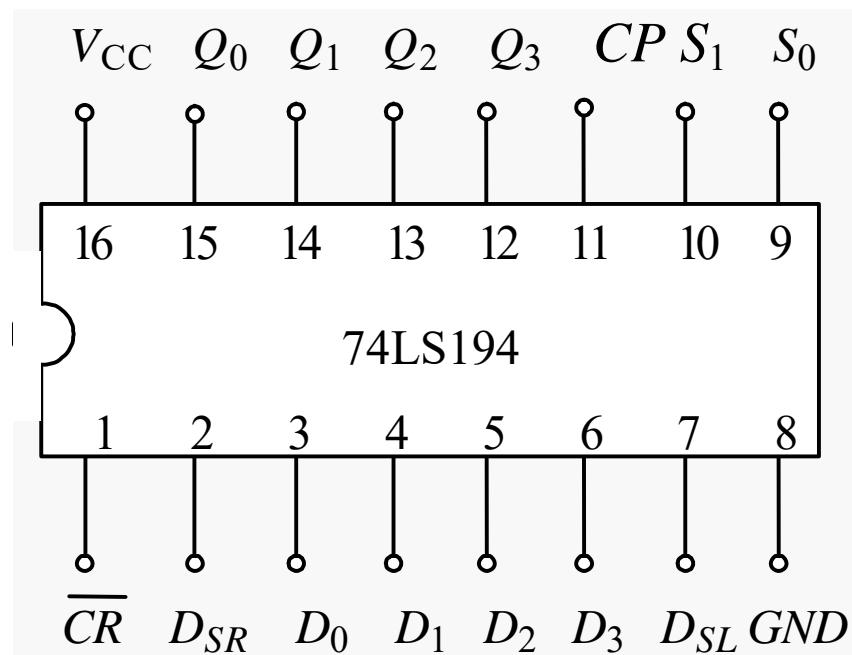


图 8.6 集成移位寄存器 74195 逻辑符号

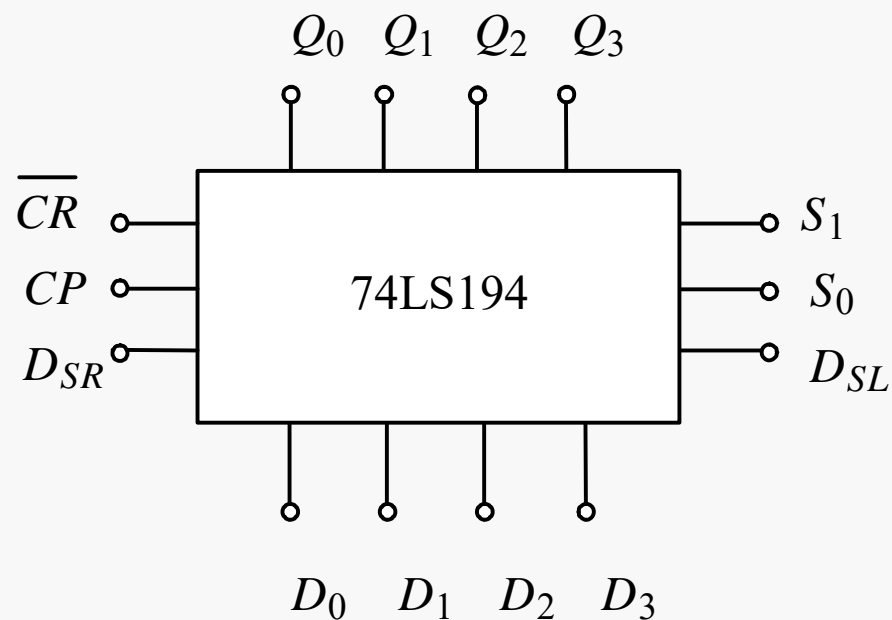
表 8.3 74195 的功能表

$S/\bar{L}$	J $\bar{K}$	$\overline{CR}$	CP	$Q_0^{n+1} Q_1^{n+1} Q_2^{n+1} Q_3^{n+1}$	功能
x	xx	0	x	0 0 0 0	异步清除
1	0 0	1	↑	$0 \quad Q_0^n \quad Q_1^n \quad Q_2^n$	串入、右移
1	0 1	1	↑	$Q_0^n \quad Q_0^n \quad Q_1^n \quad Q_2^n$	
1	1 0	1	↑	$\bar{Q}_0^n \quad Q_0^n \quad Q_1^n \quad Q_2^n$	
1	1 1	1	↑	$1 \quad Q_0^n \quad Q_1^n \quad Q_2^n$	
0	xx	1	↑	$D_0 \quad D_1 \quad D_2 \quad D_3$	并入

同步置数



(a) 引脚排列图



(b) 逻辑功能示意图

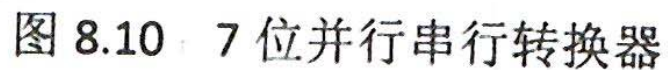
#### 4、集成双向移位寄存器

74LS194

$\overline{CR}$	$S_1$	$S_0$	$CP$	工作状态
0	×	×	×	异步清零
1	0	0	×	保持
1	0	1	↑	右移
1	1	0	↑	左移
1	1	1	×	并行输入

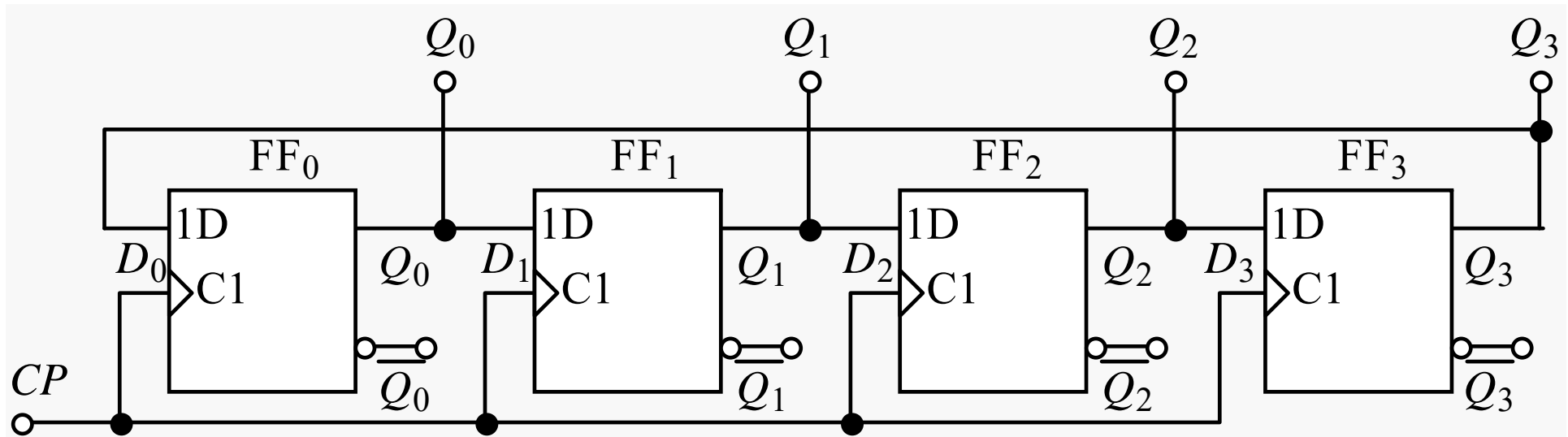
## 1、串并转换/并串转换

## 并转串转换器



### 三 寄存器的应用

#### 2、环形计数器



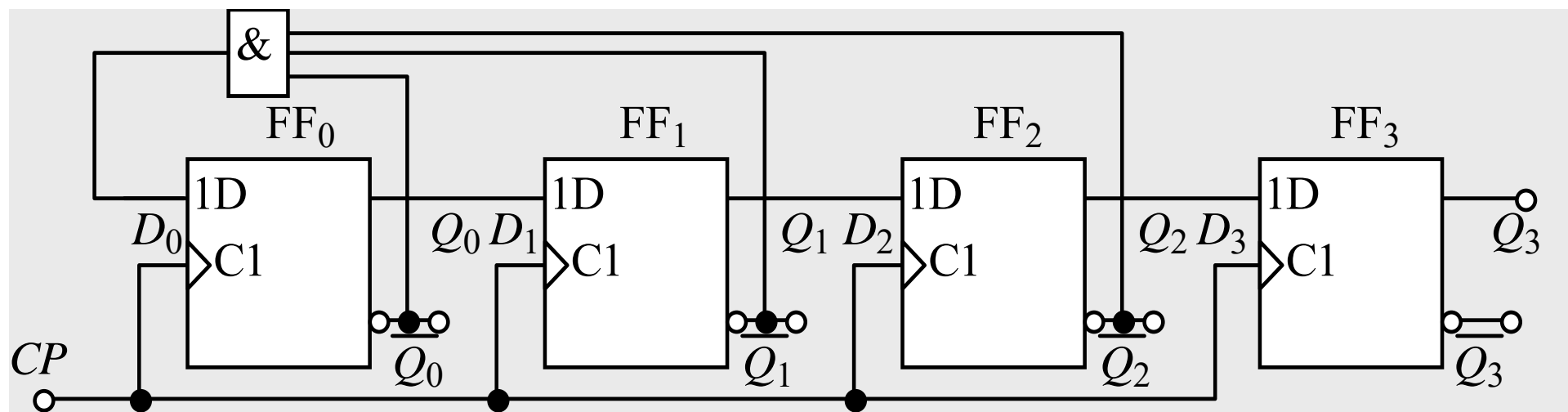
**结构特点**  $D_0 = Q_{n-1}^n$  即将 $FF_{n-1}$ 的输出 $Q_{n-1}$ 接到 $FF_0$ 的输入端 $D_0$ 。

**工作原理**

在输入计数脉冲 $CP$ 的作用下，环形计数器的有效状态可以循环移位一个1，也可以循环移位一个0。

即当连续输入 $CP$ 脉冲时，环形计数器中各个触发器的 $Q$ 端或 $Q$ 非端，将轮流地出现矩形脉冲。

## 能自启动的4位环形计数器



排列顺序:  $Q_0^n Q_1^n Q_2^n Q_3^n \rightarrow$

1111 0000  $\rightarrow$  1000  $\rightarrow$  0100  $\leftarrow$  1001

$\downarrow$

$\uparrow$

$\downarrow$

1110  $\rightarrow$  0111  $\rightarrow$  0011  $\rightarrow$  0001  $\leftarrow$  0010  $\leftarrow$  0101  $\leftarrow$  1011

$\uparrow$

1100  $\rightarrow$  0110  $\leftarrow$  1101

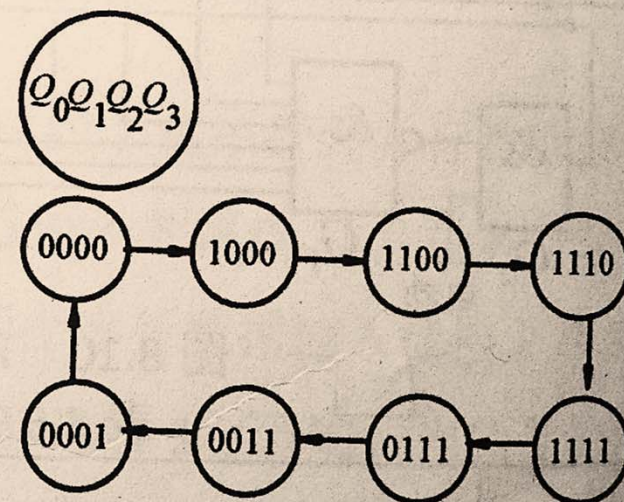
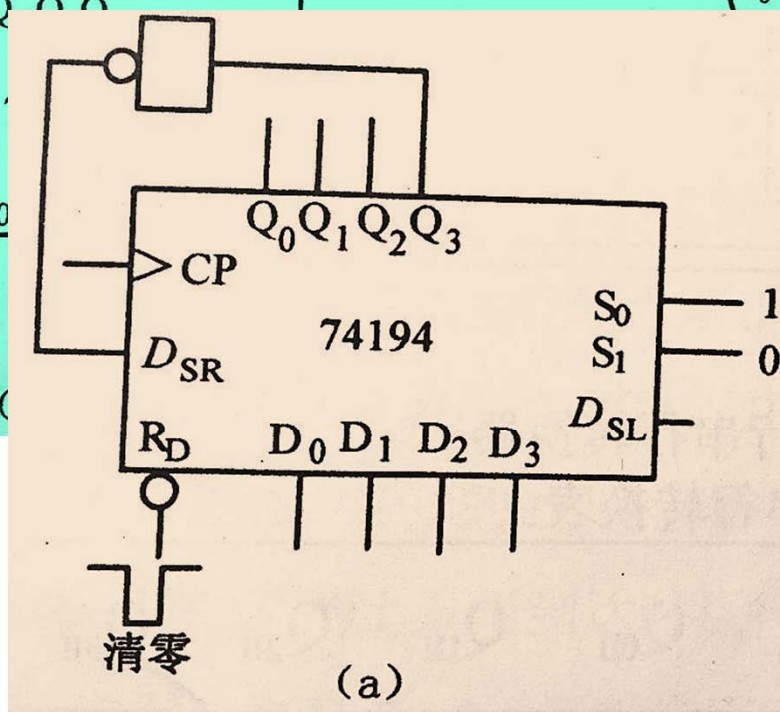
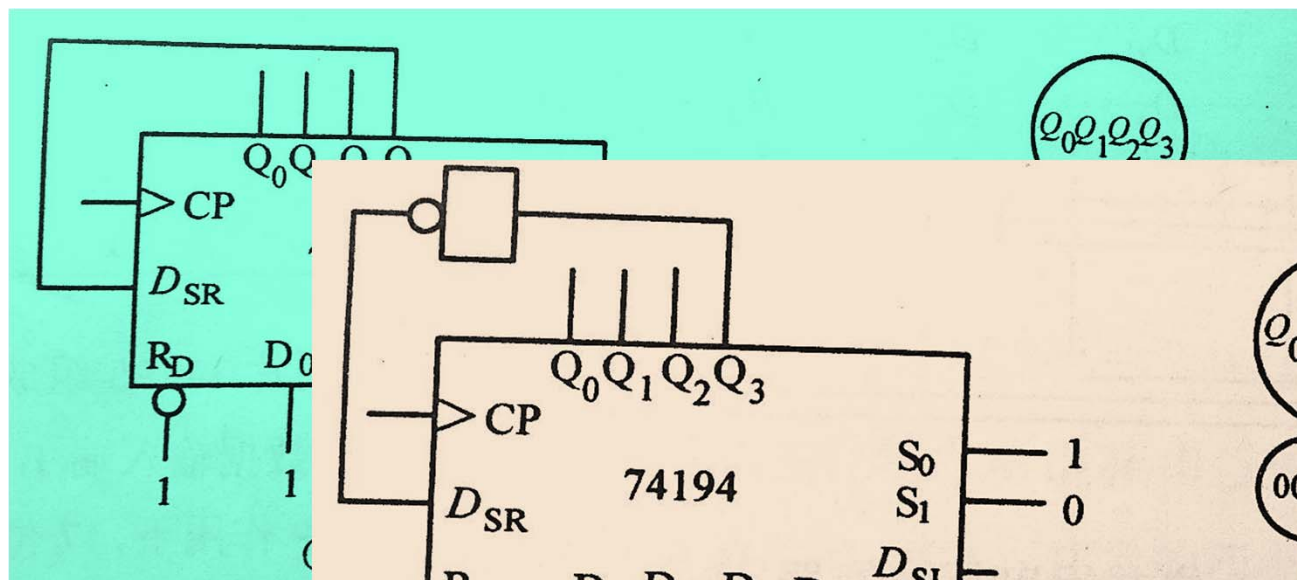
状态图



# 书上的描述

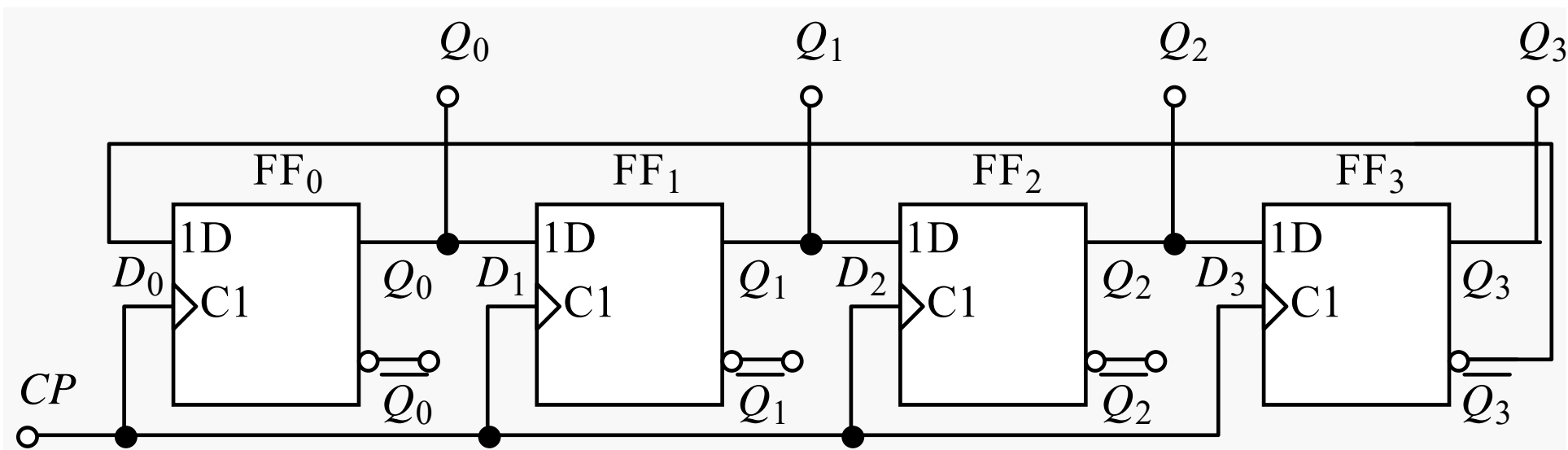
## • 1) 环形计数器

## 2) 扭环形计数器



(b)

### 3、扭环形计数器



结构特点  $D_0 = \overline{Q_{n-1}^n}$  即将  $FF_{n-1}$  的输出  $\overline{Q_{n-1}}$  接到  $FF_0$  的输入端  $D_0$ 。

状态图

排列顺序:  $Q_0^n Q_1^n Q_2^n Q_3^n \rightarrow$

0000 → 1000 → 1100 → 1110

0100 → 1010 → 1101 → 0110

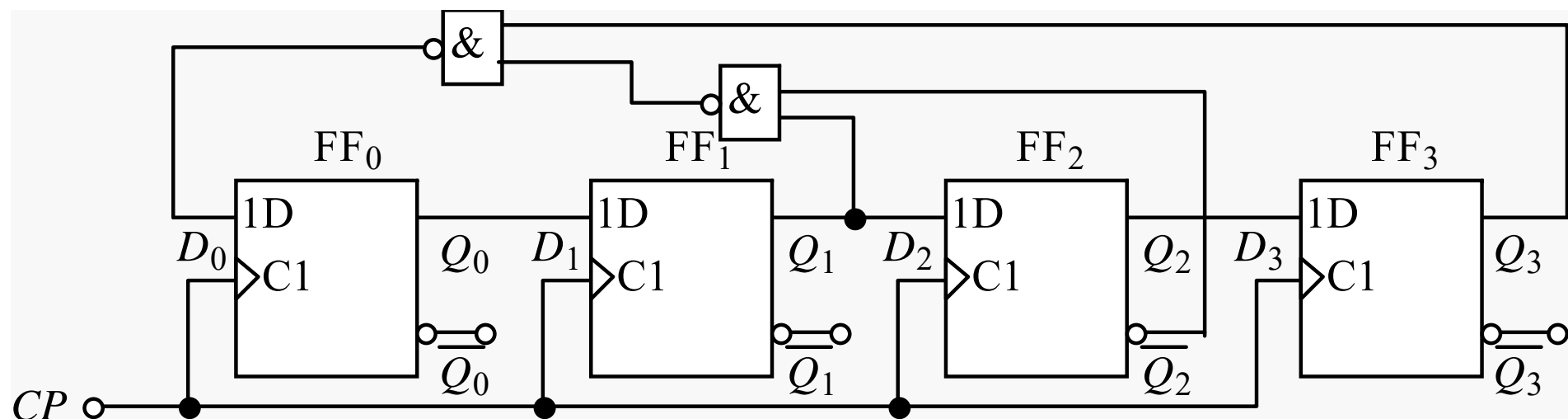
↑      有效循环      ↓

↑      无效循环      ↓

0001 ← 0011 ← 0111 ← 1111

1001 ← 0010 ← 0101 ← 1011

## 能自启动的4位扭环形计数器



(a) 逻辑图

排列顺序:  $Q_0^n Q_1^n Q_2^n Q_3^n \rightarrow$

0000 → 1000 → 1100 → 1110 ← 1101 ← 1010 ← 0100 ← 1001 ← 0010

↑

有效循环

↓

↑

0001 ← 0011 ← 0111 ← 1111

0101 ← 1011 ← 0110

(b) 状态图