

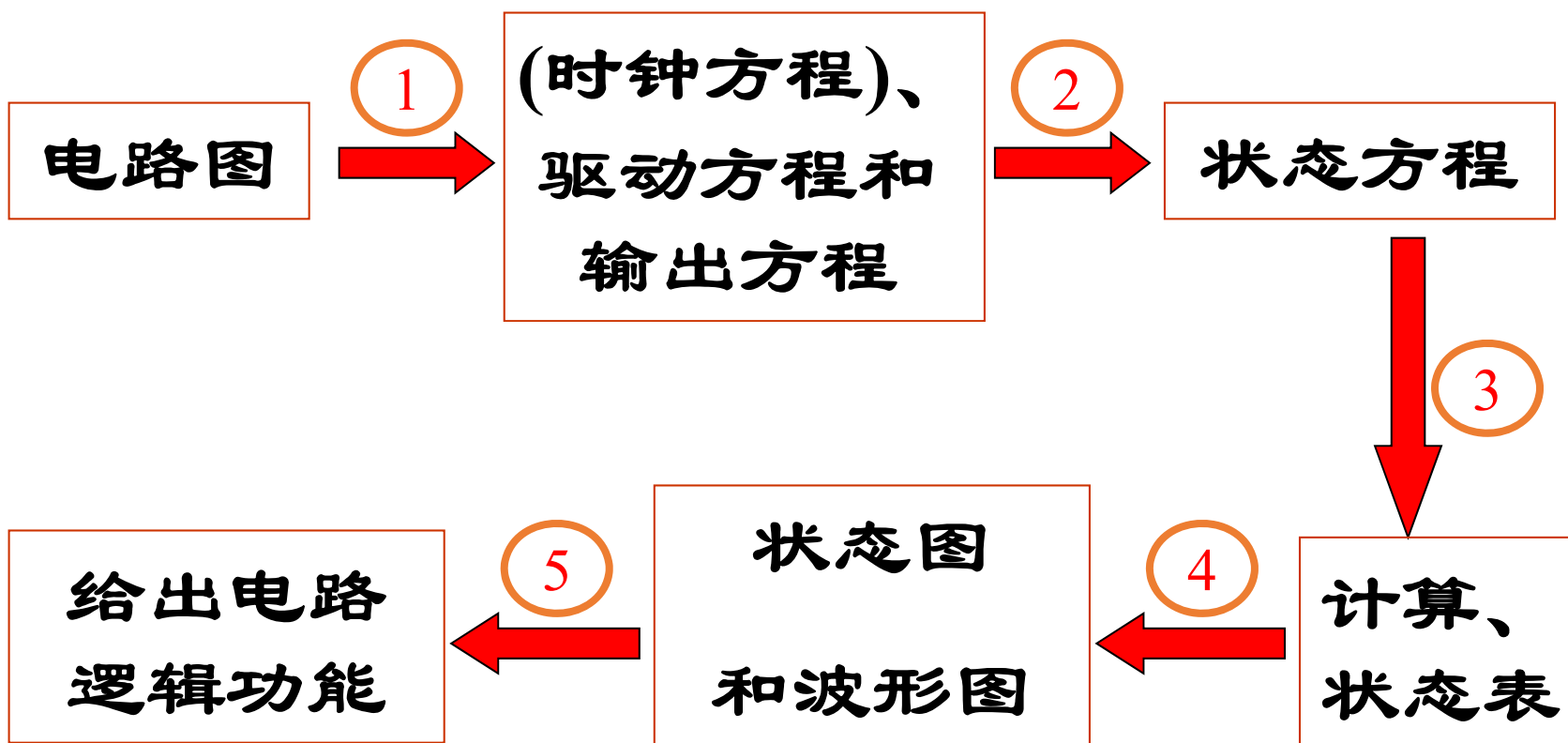
数字电路与系统复习

第8章 时序逻辑电路的分析与设计

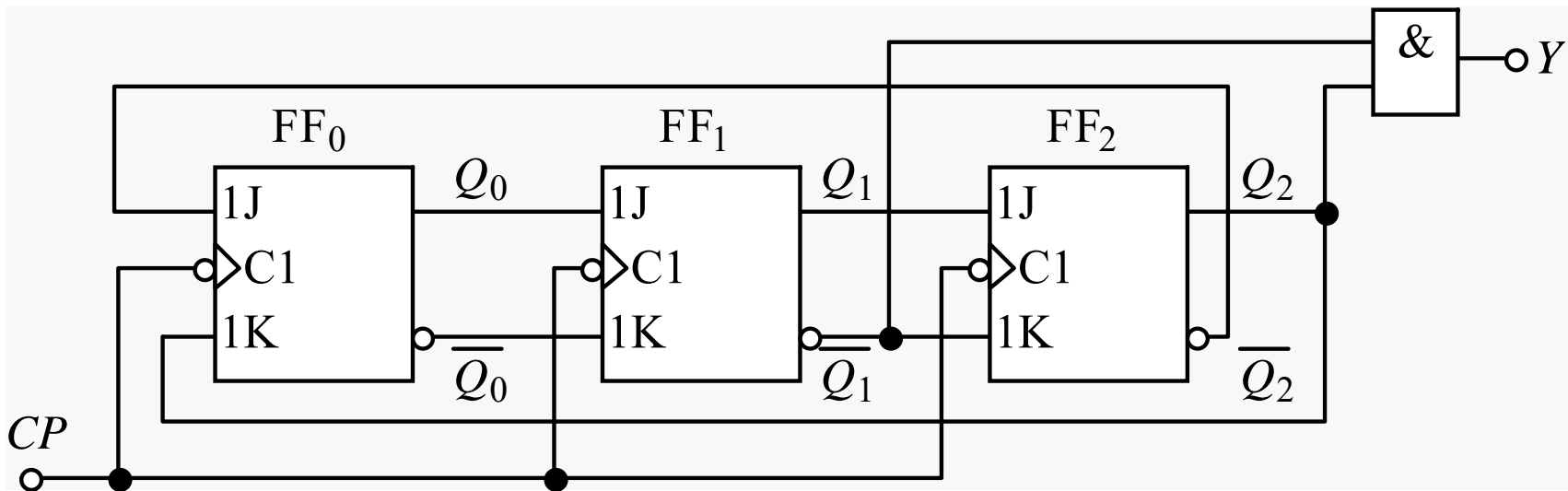
- **时序逻辑电路的概念**：电路此刻的输出不仅与电路此刻的输入组合有关, 还与前一时刻的输出状态有关。它是由门电路和记忆元件或反馈支路共同构成的。

- **时序逻辑电路分类**：
 - 同步**：存储电路里所有触发器有一个统一的时钟源，它们的状态在同一时刻更新。
 - 异步**：没有统一的时钟脉冲或没有时钟脉冲，电路的状态更新不是同时发生的。

时序电路的分析步骤:



例



1

写方程式

输出方程:

输出方程: $Y = \overline{Q_1}^n Q_2^n$

驱动方程:

驱动方程：

$$\begin{cases} J_2 = Q_1^n & K_2 = \overline{Q_1}^n \\ J_1 = Q_0^n & K_1 = \overline{Q_0}^n \\ J_0 = \overline{Q_2}^n & K_0 = Q_2^n \end{cases}$$

$$K_2 = \overline{Q_1}^n$$

$$K_1 = \overline{Q}_0^n$$

$$K_0 = Q_2^n$$

求状态方程

*JK*触发器的特征方程：

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

将各触发器的驱动方程代入，即得电路的状态方程：

2

$$\begin{cases} Q_2^{n+1} = J_2\bar{Q}_2^n + \bar{K}_2Q_2^n = Q_1^n\bar{Q}_2^n + Q_1^nQ_2^n = Q_1^n \\ Q_1^{n+1} = J_1\bar{Q}_1^n + \bar{K}_1Q_1^n = Q_0^n\bar{Q}_1^n + Q_0^nQ_1^n = Q_0^n \\ Q_0^{n+1} = J_0\bar{Q}_0^n + \bar{K}_0Q_0^n = \bar{Q}_2^n\bar{Q}_0^n + \bar{Q}_2^nQ_0^n = \bar{Q}_2^n \end{cases}$$



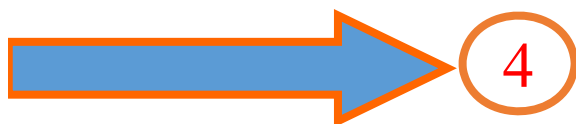
3

计算、列状态表

$$\begin{cases} Q_2^{n+1} = Q_1^n \\ Q_1^{n+1} = Q_0^n \\ Q_0^{n+1} = \overline{Q_2^n} \end{cases}$$

$$Y = \overline{Q_1^n} Q_2^n$$

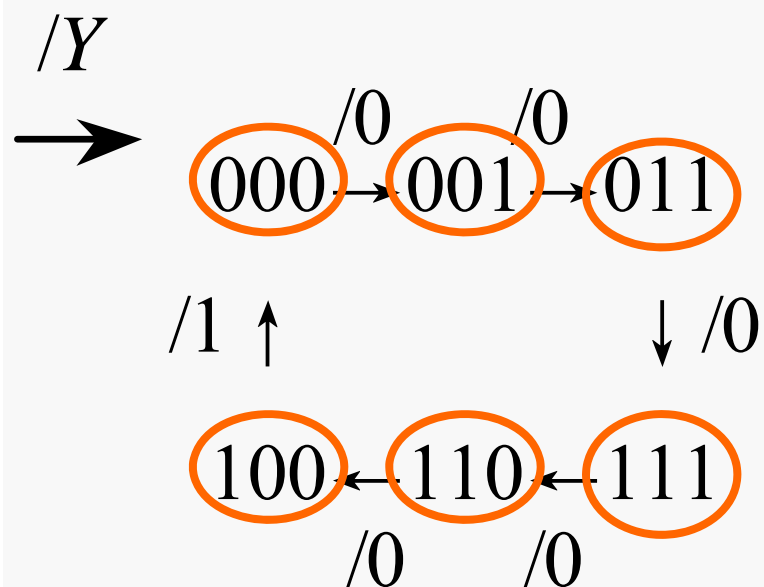
现 态	次 态			输 出
$Q_2^n \quad Q_1^n \quad Q_0^n$	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0 0 0	0	0	1	0
0 0 1	0	1	1	0
0 1 0	1	0	1	0
0 1 1	1	1	1	0
1 0 0	0	0	0	1
1 0 1	0	1	0	1
1 1 0	1	0	0	0
1 1 1	1	1	0	0



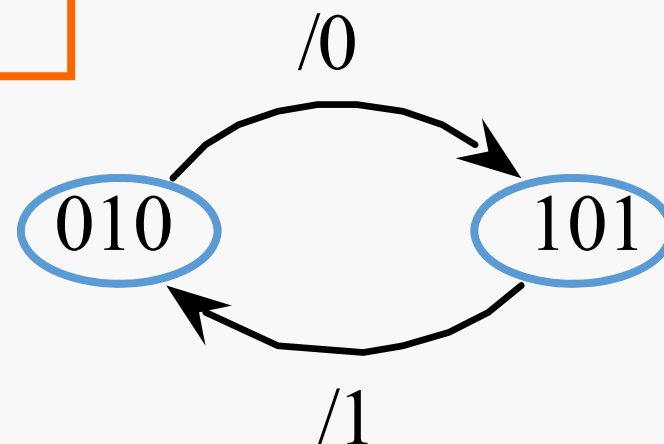
画状态图、时序图

排列顺序:

$Q_2^n Q_1^n Q_0^n \xrightarrow{/Y}$



(a) 有效循环

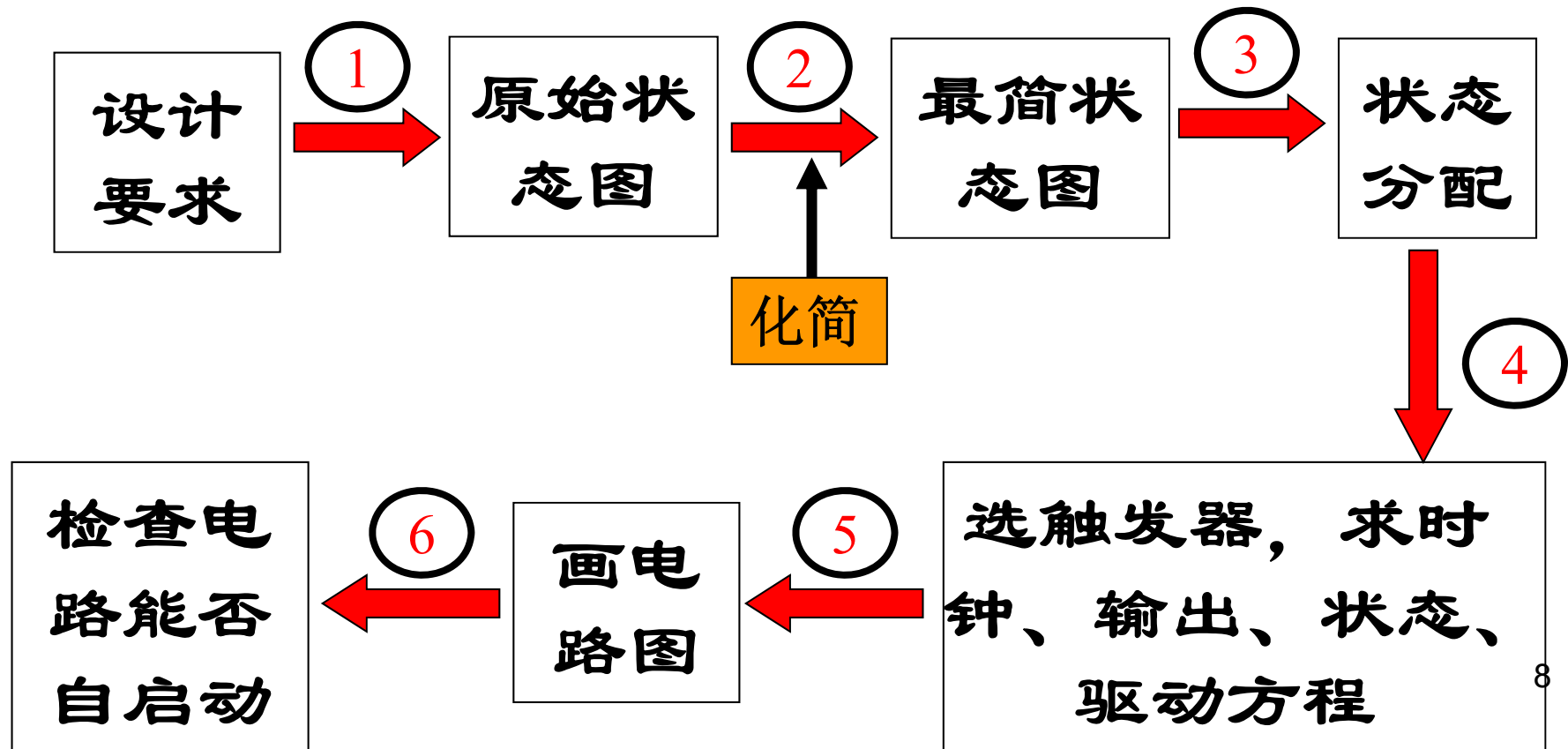


(b) 无效循环

状态图

时序逻辑电路的设计

- 和分析正好相反



- 设计一个二-十进制同步计数器。

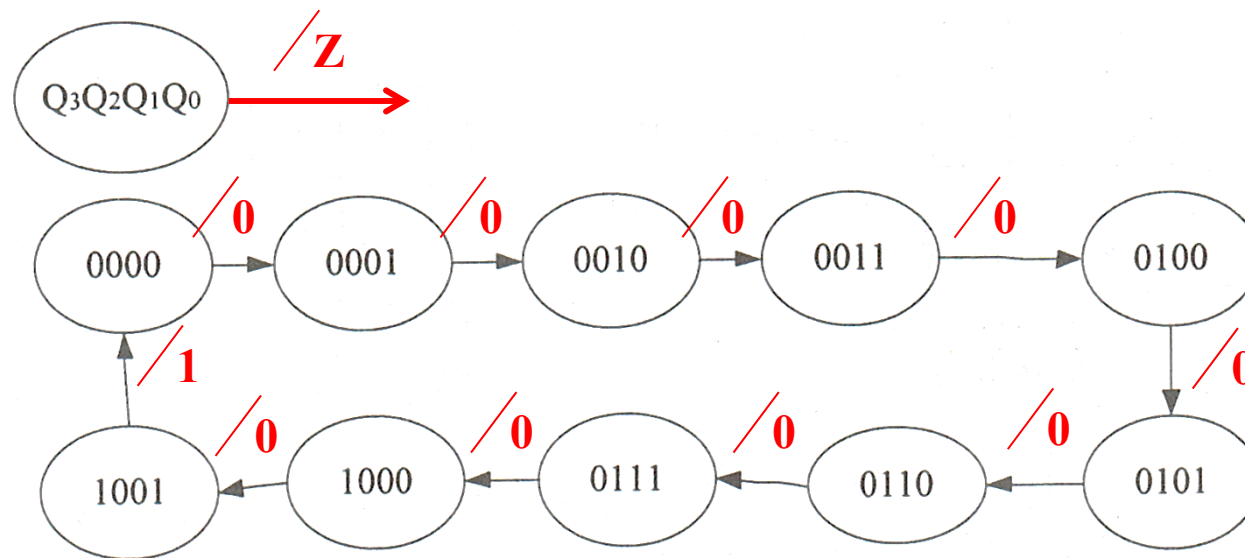


表 7.13 例 10 激励表

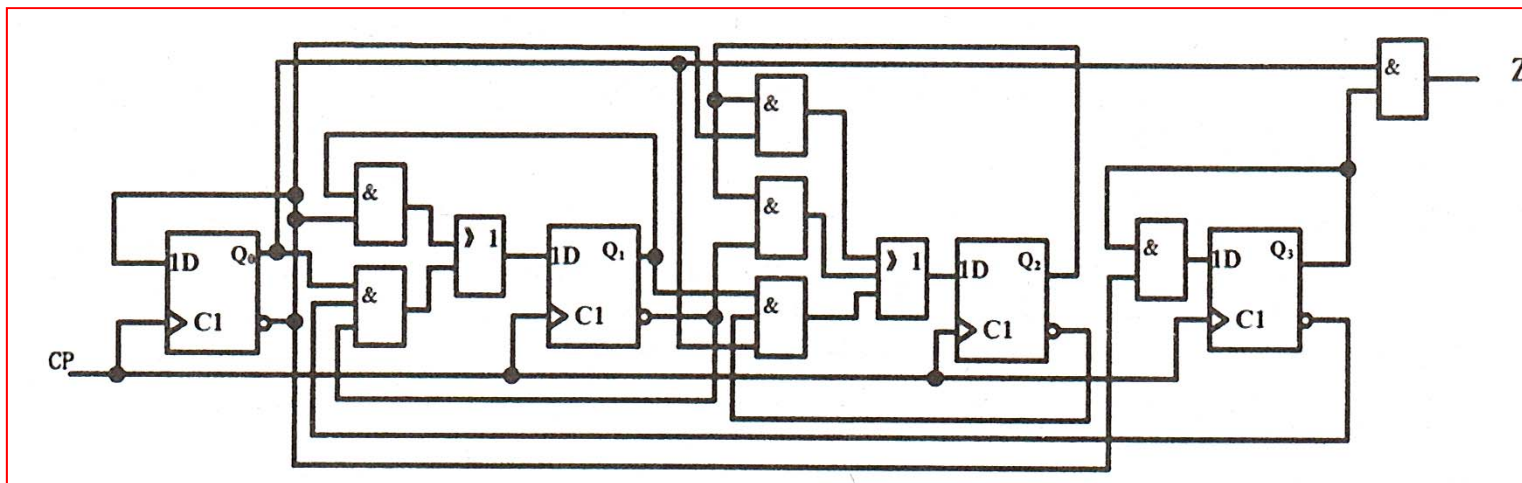
Q_3^n	Q_2^n	Q_1^n	Q_0^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Z	D_3^n	D_2^n	D_1^n	D_0^n
0	0	0	0	0	0	0	1	0	0	0	0	1
0	0	0	1	0	0	1	0	0	0	0	1	0
0	0	1	0	0	0	1	1	0	0	0	1	1
0	0	1	1	0	1	0	0	0	0	1	0	0
0	1	0	0	0	1	0	1	0	0	1	0	1

- 按照步骤，得到结果：

Q ₃ Q ₂ Q ₁ Q ₀	Q ₃ Q ₂			
	00	01	11	10
00	0	1	×	0
01	0	1	×	0
11	1	0	×	×
10	0	1	×	×

$$D_2 = Q_2\bar{Q}_1 + Q_2\bar{Q}_0 + \bar{Q}_2Q_1Q_0$$

另外自启动
检查要做！



自启动检查！

表 7.14 例 9 任意的状态转移表

Q_3^n	Q_2^n	Q_1^n	Q_0^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Z
1	0	1	0	1	0	1	1	1
1	0	1	1	0	1	0	0*	1
1	1	0	0	1	1	0	1	0
1	1	0	1	0	1	0	0*	0
1	1	1	0	1	1	1	1	1
1	1	1	1	0	0	0	0*	1

第9章 常用的时序逻辑电路模块

- **寄存器**：用来存放二进制数据或代码的电路
- **计数器**：可累计输入脉冲的个数，可用于定时、分频、时序控制
- **序列信号发生器**：串行的周期性信号。可以用计数器和数据选择器实现，也可以用输出函数实现。
- **分频器**：一个触发器二分频一次。

寄存器

在数字电路中，用来存放二进制数据或代码的电路称为寄存器。

寄存器是由具有存储功能的触发器组合起来构成的。

存放 n 位二进制代码的寄存器，需用 n 个触发器来构成。

按照功能的不同，可将寄存器分为**基本寄存器**和**移位寄存器**两大类。

基本寄存器只能并行送入数据，需要时也只能并行输出。

移位寄存器中的数据可以在移位脉冲作用下依次**逐位右移或左移**。

集成移位寄存器

右移 74LS195

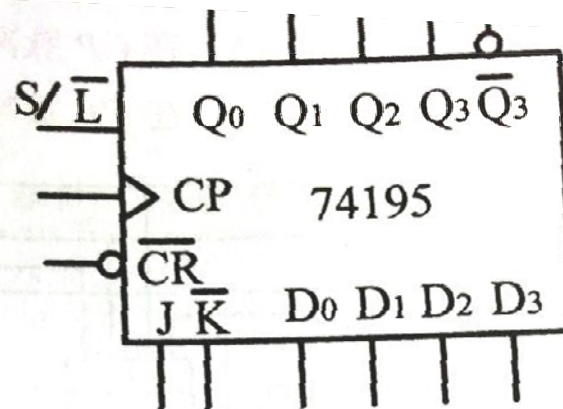


图 8.6 集成移位寄存器 74195 逻辑符号

表 8.3 74195 的功能表

S/\bar{L}	J \bar{K}	\overline{CR}	CP	$Q_0^{n+1} Q_1^{n+1} Q_2^{n+1} Q_3^{n+1}$	功能
x	xx	0	x	0 0 0 0	异步清除
1	0 0	1	↑	$0 \quad Q_0^n \quad Q_1^n \quad Q_2^n$	串入、右移
1	0 1	1	↑	$Q_0^n \quad Q_0^n \quad Q_1^n \quad Q_2^n$	
1	1 0	1	↑	$\bar{Q}_0^n \quad Q_0^n \quad Q_1^n \quad Q_2^n$	
1	1 1	1	↑	$1 \quad Q_0^n \quad Q_1^n \quad Q_2^n$	
0	xx	1	↑	$D_0 \quad D_1 \quad D_2 \quad D_3$	并行 同步置数

集成计数器

- 模16计数器： 74161, 74163, 74191
- 模10计数器： 74160
- 清零： 异步： 74161, 74160
 同步： 74163
- 置数： 同步： 74161, 74160, 74163
 异步： 74191

74161 是主要使用的计数器！

- 根据不同的计数器芯片**同步清零**和**异步置数**的特性，还有下面的方法：

- 1) 同步清零法:**

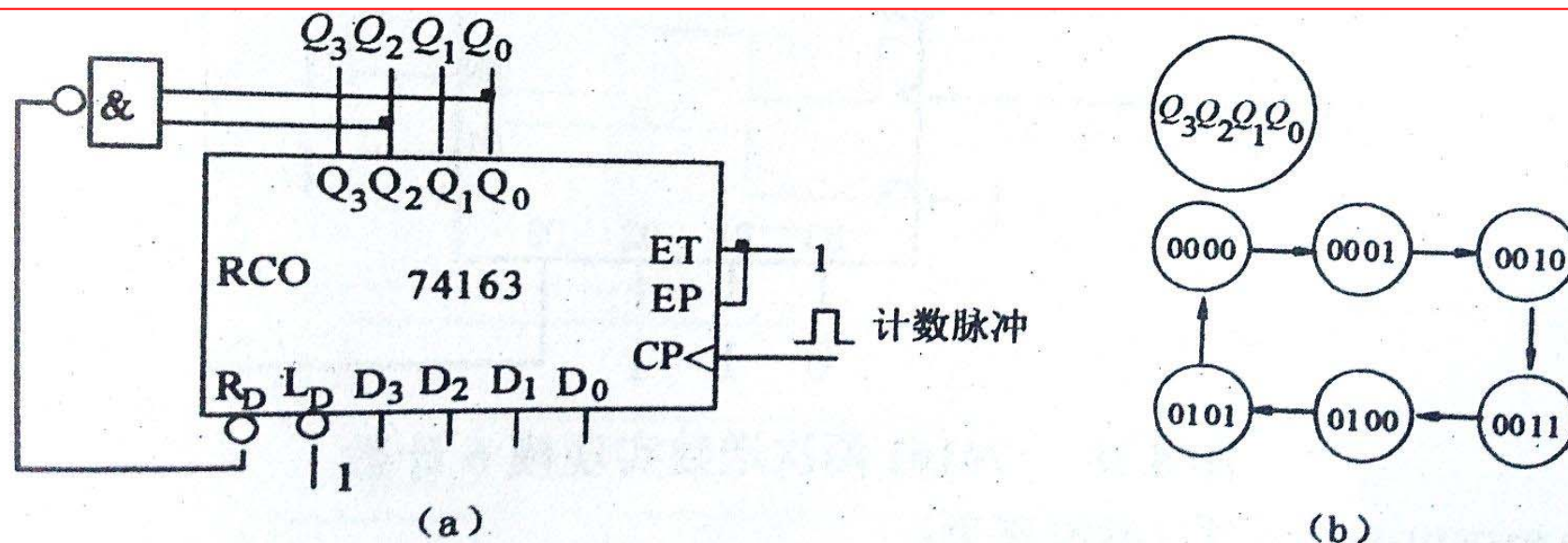


图 8.35 同步清零法组成 6 进制计数器

• 2) 异步预置数法:

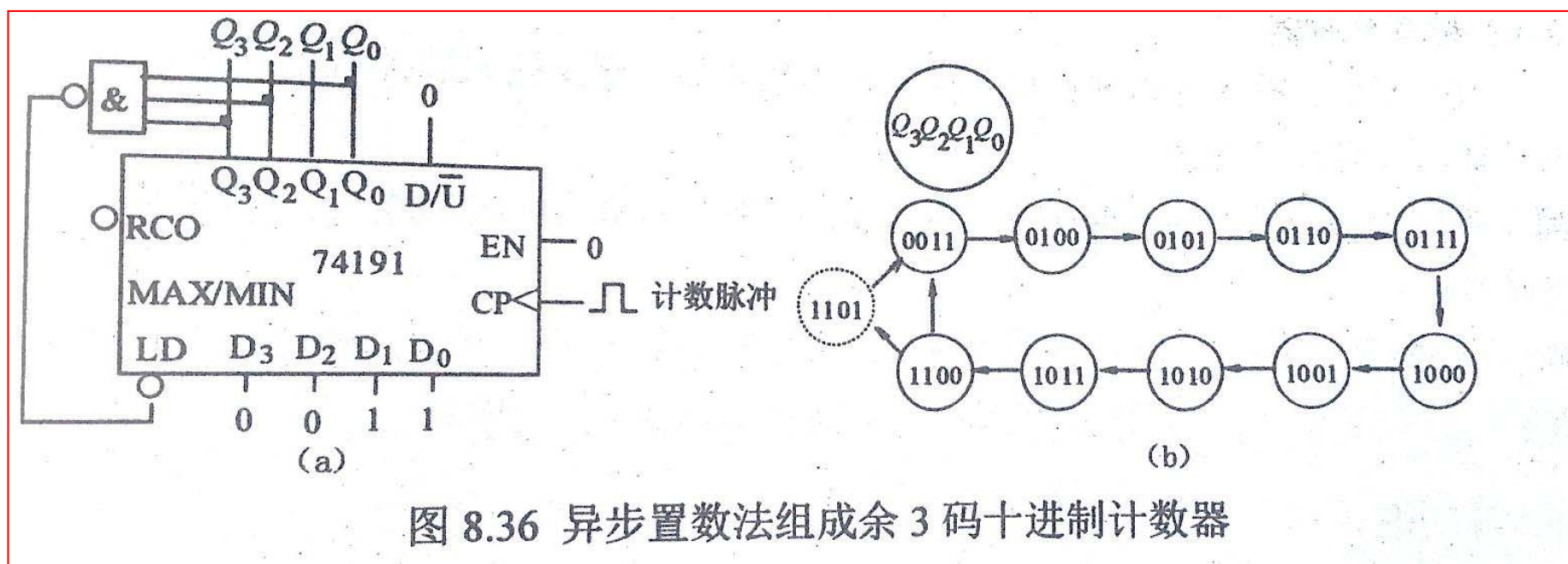


图 8.36 异步置数法组成余 3 码十进制计数器

第10章 半导体存储器

- 存储器基本概念:

- 1) 地址, 容量 (位, 字, bit, byte)

16K×8位表示什么? ($1K=2^{10}=1024$)

- 2) 存储单元矩阵 (二维、三维)

- 3) 存储器基本操作 (读, 写)

存储矩阵和地址

- 存储器按照矩阵形式排放

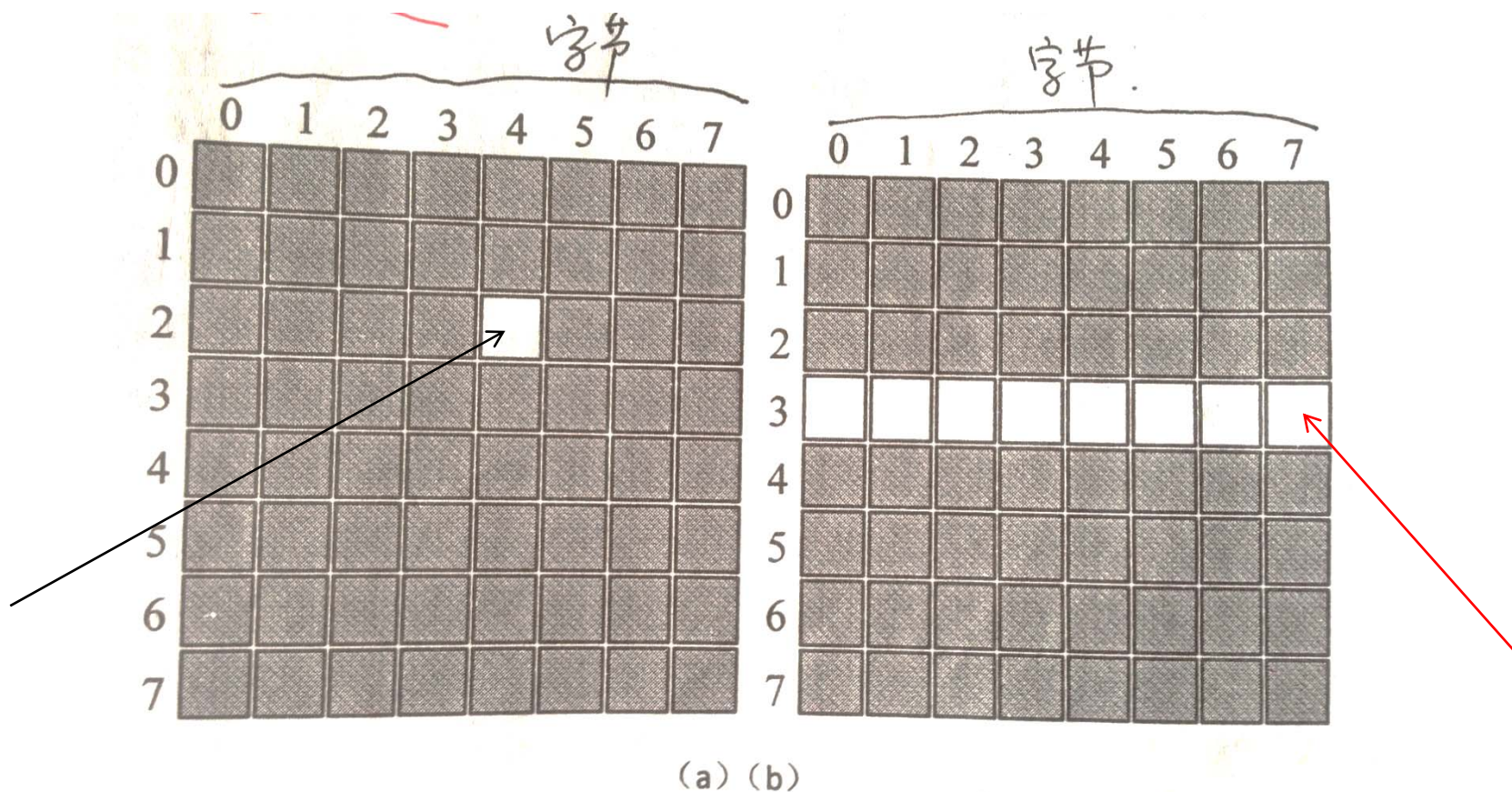


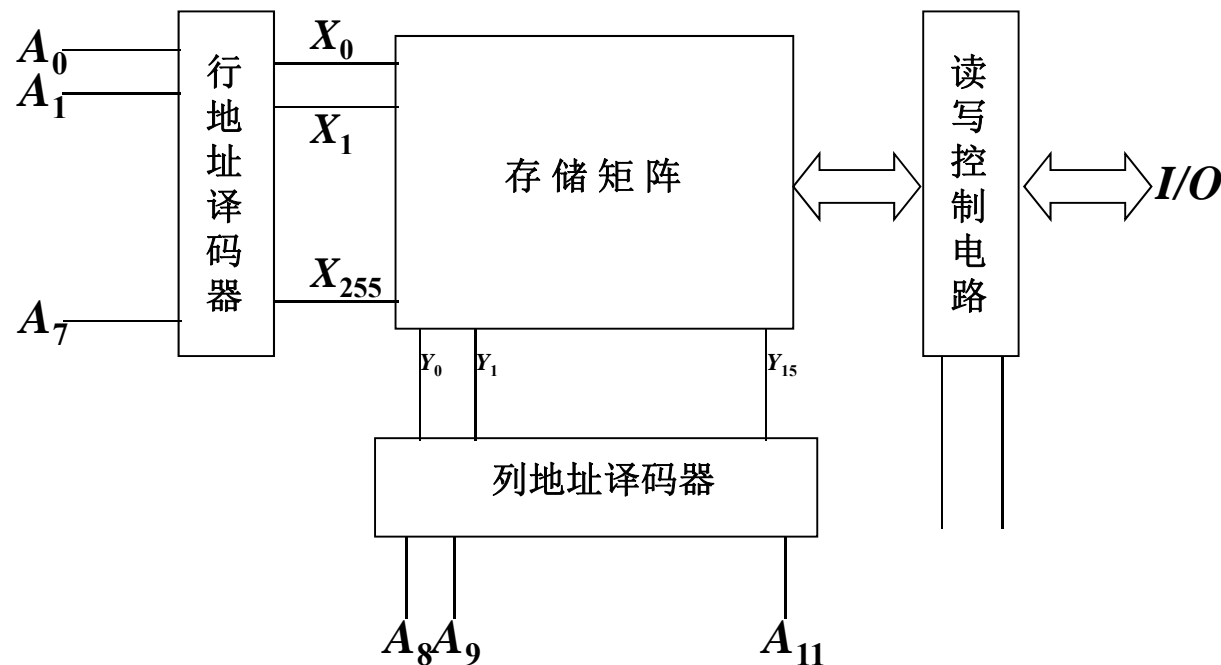
图 9.1.2 二维存储单元矩阵的地址

随机存储器（RAM）

RAM分类——1）静态RAM： 存储单元由静态MOS电路或双极型电路组成。

2）动态RAM： 利用MOS电容存储信息。

RAM结构和工作原理



存储器容量扩展

位扩展

适用于每片RAM,ROM 位数不够时，进行扩展

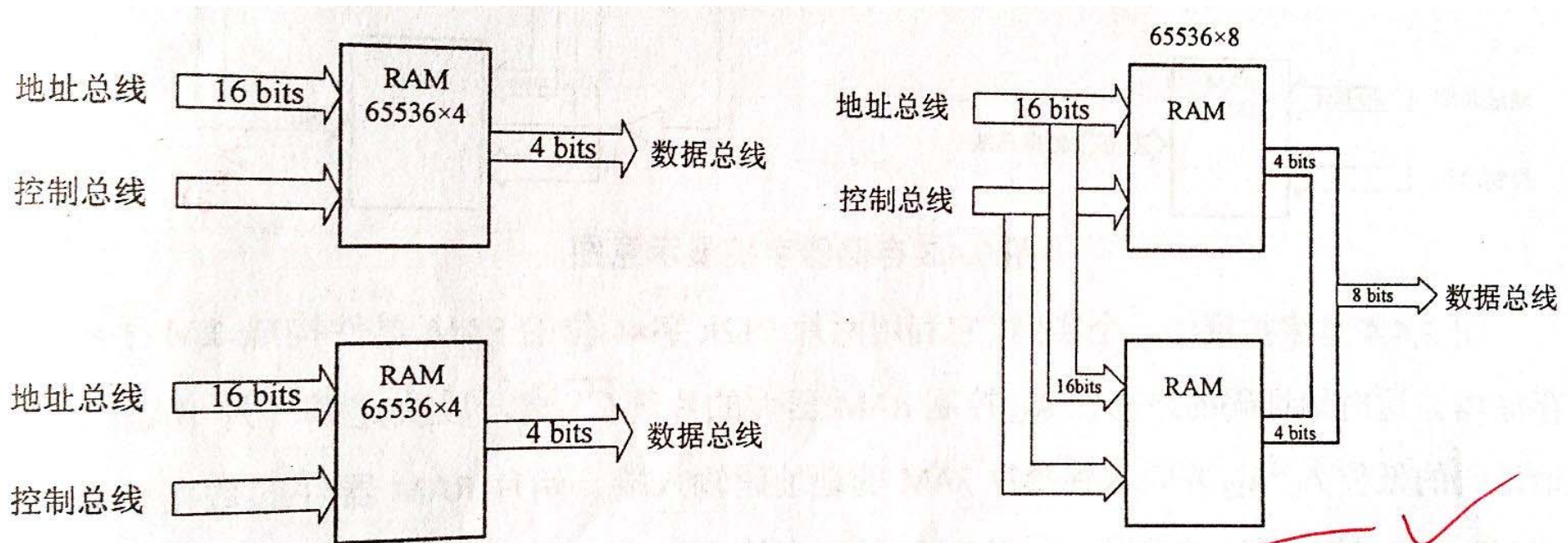
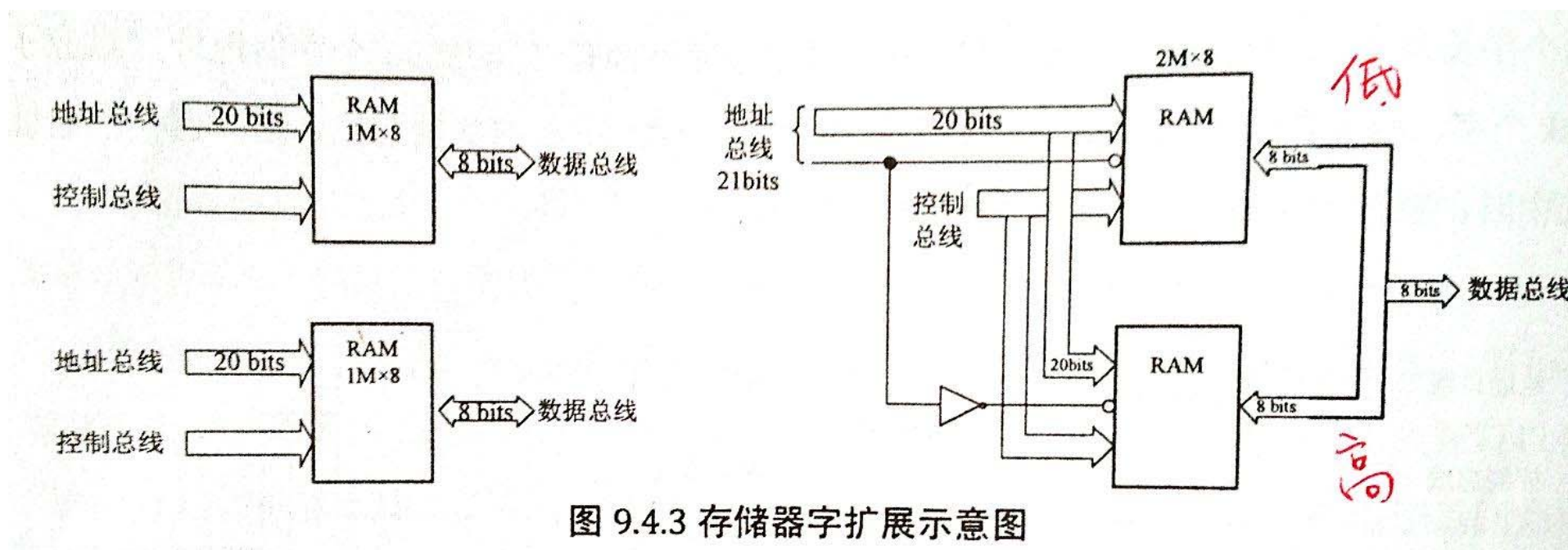


图 9.4.1 存储器的位（字长）扩展示意图

字扩展

适用于每片RAM,ROM 字数不够时.



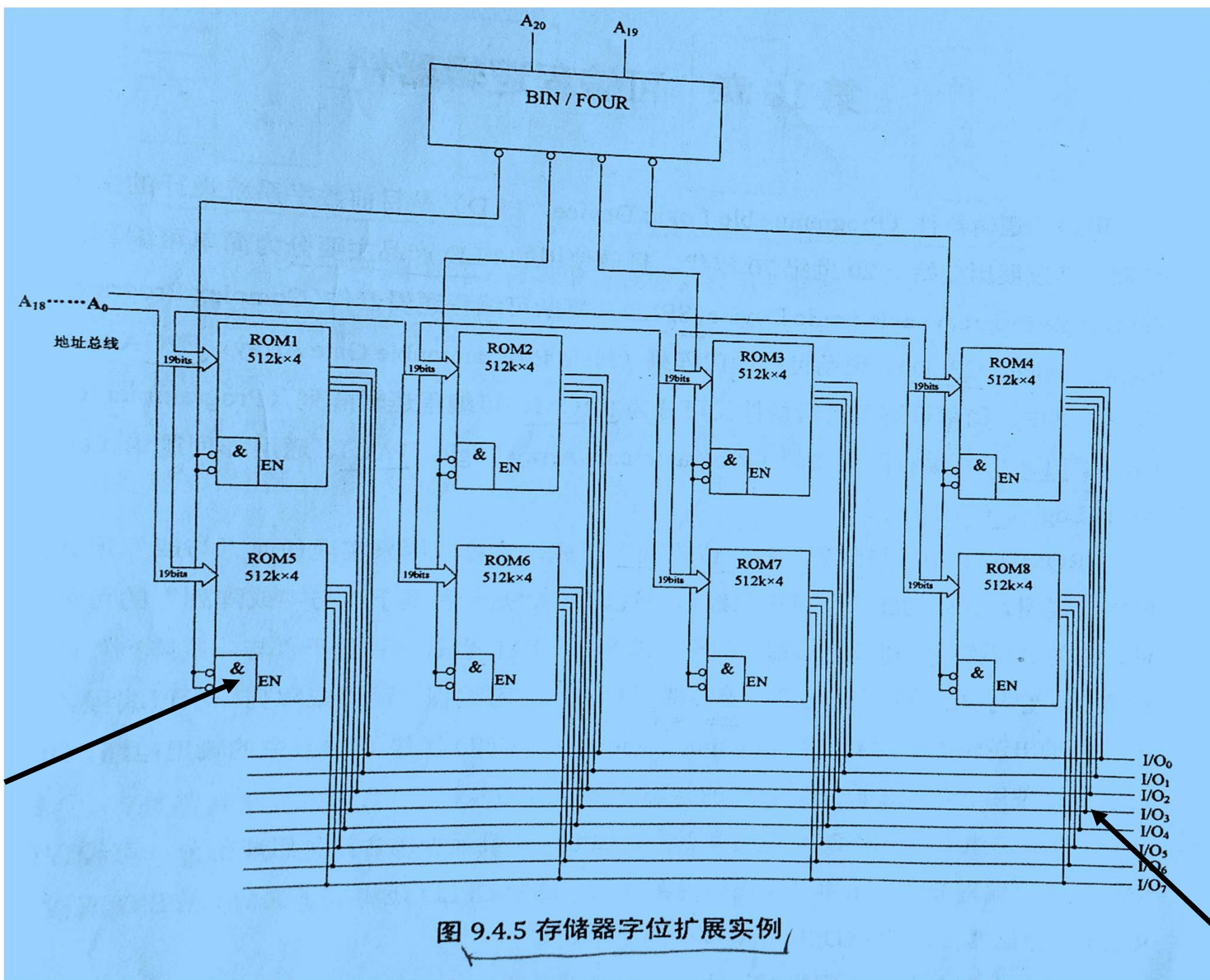


图 9.4.5 存储器字位扩展实例

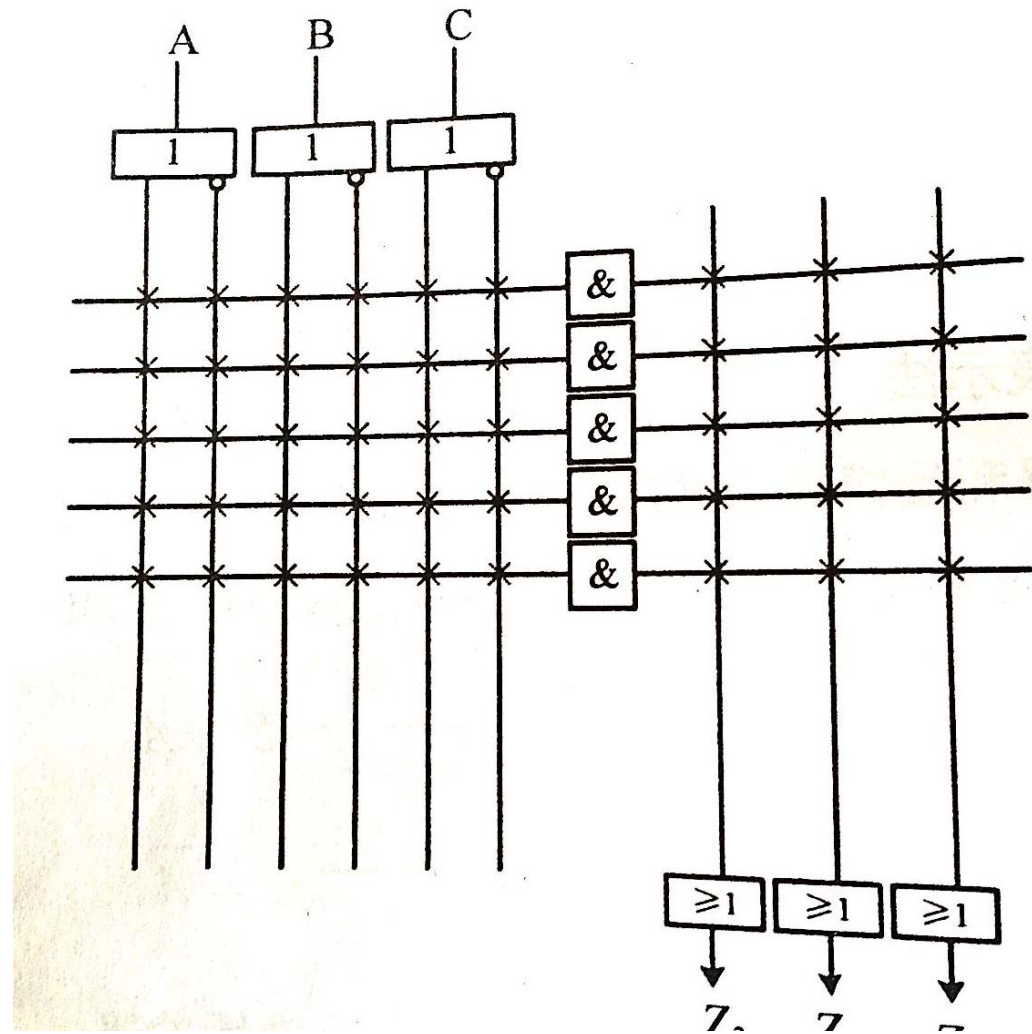
第11章 可编程逻辑器件

- 由“与阵列”和“或阵列”组成，实现任何“与或”形式表示的逻辑
- PLA、PAL、GAL

PLA 结构

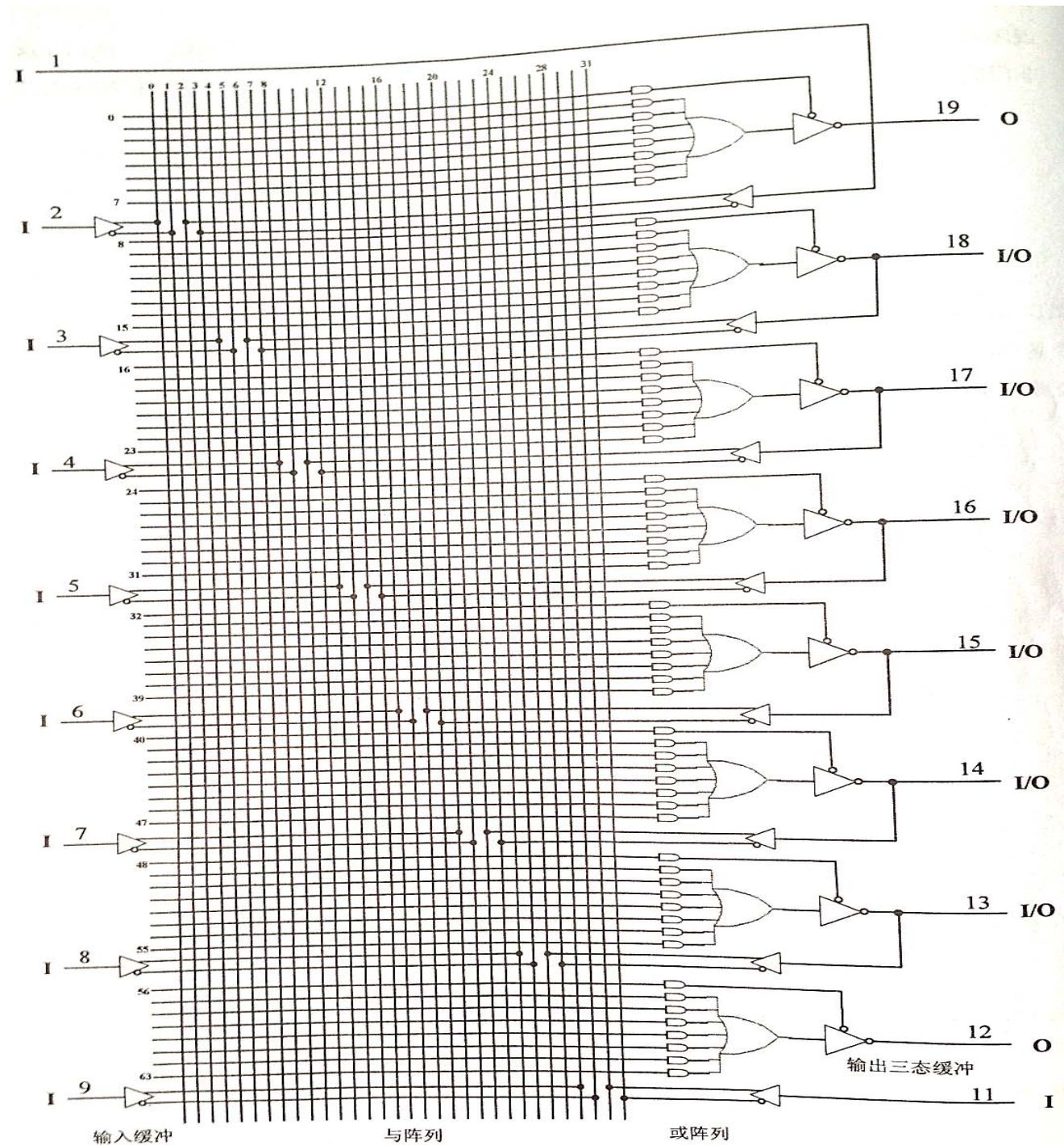
特点:

- 1) 与阵列可编程
- 2) 或阵列可编程



PAL

- 与阵列可编程
- 或阵列固定
- 输入有多个
- 输出带非
- 输出三态门
有控制线端



第12章 数模与模数转换

- DAC：将数字量转换为与之成正比模拟量
 - n位数模转换是将n位二进制数对应的 2^n 个输入数据，转换成与其数值成正比的模拟电压输出
- ADC：能将模拟电压成正比地转换成对应的数字量
 - 取样与保持:将随时间连续变化的模拟量转换为在时间离散的模拟量
 - 量化与编码

A/D 转换器

- 1) 并行比较型A/D转换器
- 2) 逐次比较型A/D转换器
- 3) 双积分式A/D转换器