

高速数字电路设计教材

拟制:	_____	日期:	_____yyyy-mm-dd_____
审核:	_____	日期:	_____yyyy-mm-dd_____
审核:	_____	日期:	_____yyyy-mm-dd_____
批准:	_____	日期:	_____yyyy-mm-dd_____



华为技术有限公司
版权所有 侵权必究



目 录

第12章 时钟振荡器	2
12.1 壳式晶振	3
12.1.1 频率规范	4
12.1.2 正常工作条件	6
12.1.3 电气特性	7
12.1.4 机械封装	7
12.1.5 加工工艺	8
12.1.6 可靠性	8
12.1.7 振铃和偏移	8
12.2 时钟抖动	9
12.2.1 什么时候考虑时钟抖动	10
12.2.2 时钟抖动的测量	10
12.2.3 电源噪声的测量	11
12.2.4 时钟源的电源滤波	14

第12章 时钟振荡器

摘要:

本章主要介绍了晶振的分类、各项参数的意义、特点，同时也介绍了时钟抖动的成因、测量方法、消除措施和典型滤波电路，使得我们可以正确地选择和使用晶振。

12.1 壳式晶振

如图12.1所示，壳式晶振的名字来源于它内部元件外有一个密封的金属壳。通常是一个构建在薄基板上的厚膜集成电路，壳式晶振在现代数字设计中普遍存在。一些新产品换成了便宜的塑料外壳。

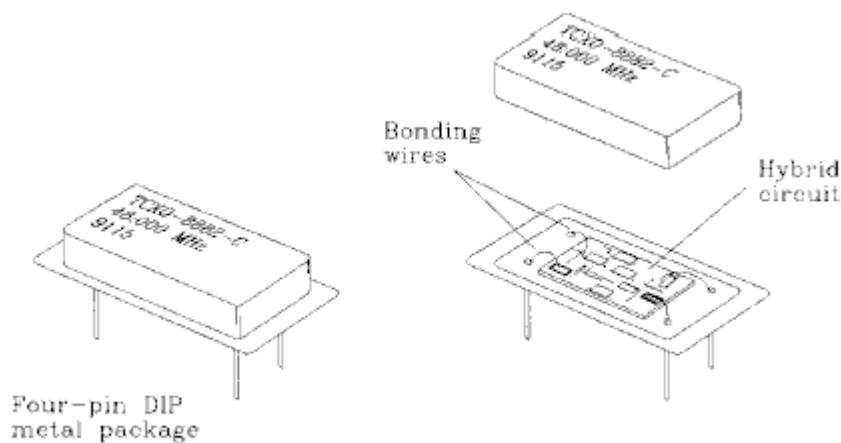


Figure 12.1 Typical canned oscillator.

现有的许多晶振电路中，压电石英晶体振荡器在高品质的数字设备中最常见。

和数字电路的延时相比，压电的时钟非常准确，因此我们有时忽略了时钟频率的变化。参考等式11.4， T_{CLK} 的0.01%的变化几乎不需要调整其他的时沿参数。在只使用了一个时钟的简单状态机中，实际上忽略晶体时钟的变化，系统工作正常。

很多复杂的数字体系结构中，对时钟性能要求非常严格。比如，在两个用独立时钟的数字设备之间传送数据就是这样。假如我们用一个FIFO来同时启动这两台设备，FIFO会以一个与两台设备的时钟差异成比例的速度增大或收缩。任何涉及到两个时钟频率差异的设计，都需要特别精确或稳定的晶振。

军事上或其他高可靠性应用有它们独特的需求，特别的军用需求涉及到晶振对振动、震动、湿度、高温的反应。有些还需要对晶振进行加速老化、筛选或者其他的前期测试。这些测试增加了产品成本，绝大多数商业级晶振的生产厂家都不用这些测试。如果你不需要特别的性能，就不要使用这种特殊的晶振，可以找个便宜点的商业级型号。

表12.1归纳了压电石英晶振的主要数据手册参数，标明了哪种参数对不同的应用特别重要，应用分类包括通信设备、军用设备以及表面贴。以下是对每个参数的讨论分析。

TABLE 12.1 CANNED OSCILLATOR FEATURES*

Parameter	Units	CX	MIL	SMT
Operating frequency				
Frequency	Hz	x		
Stability	±ppm	x		
Aging	±ppm	x		
Voltage sensitivity	ppm/V	x		
Allowed operating conditions				
Temperature	°C		x	
Input voltage	V			
Shock	G's, s		x	
Vibration	G's, Hz, or G_{RMS}			
Humidity	% relative humidity		x	
Electrical				
Output type	TTL, CMOS, ECL			
Maximum load	N, pF			
Duty cycle	% HI or LO		x	
Rise/fall times	ns or ps			
Input current	mA			
Mechanical configuration				
Package footprint	DIP, $\frac{1}{2}$ DIP, or SMT			x
Construction	Metal or plastic			x
Manufacturing Issues				
Solderability	°C, s			x
Cleaning	Permissible fluid types			x
Package leak rate	Atm cc/s		x	
Reliability				
Functional screening	% screening		x	
Aging	°C, h	x	x	
Bells and whistles				
Differential output	Yes/no			
Enable	Yes/no			
VCO	ppm/V	x		
Tuning	ppm	x		

*CX, Communications; MIL, military; SMT, surface mount.

12.1.1 频率规范

- 频率
- 稳定度
- 老化
- 电压灵敏度

频率参数指的是正常频率，或者中心频率，这是在室温、正常工作电压及无老化的情况下得到的参数，壳装的晶振频率范围可从10KHz到300MHz，而晶振里面的晶体基频最高也只有40MHz。厂家通过过滤和增强晶体基频的谐波，合成得到了高频时钟。频率的单位一般是Hz（或者KHz、MHz）。

实际的操作频率会有漂移，高或低于中心频率，手册中总是在稳定度的前提下给出频率参数。稳定度的单位有两种：百分之几（很差的情况）和ppm（较好），100ppm=0.01%，有时频率参数之后会紧随稳定度给出，如：50.00MHz±100ppm。

有一段时间，厂家习惯通过晶振频率参数后面所带的0的数目来表征它的精度和稳定度，例如：一个标为4.00000MHz的晶振会被认为比一个4.00MHz的好得多。现在已经不这样了，小数点后面的0的数目没有任何意义，可以不予考虑。

稳定度这个指标包含了各种条件引起的变化，温度、制造过程、工作电压以及老化，这个指标表明了在这四个参数的各种允许的组合下所引起的最差漂移量。在这四个参数中，温度的变化所引起的漂移是最大的。为了消除温漂，数字电压晶振形成了至少三种性能增强的类型：非补偿晶振、温补晶振和恒温晶振。

非补偿晶振的输出频率随着其内部晶体正常的谐振频率变化而变化。温补晶振也叫TXCO，内部有补偿温漂的电路，一般比较贵。恒温晶振最为特殊，其内部晶体处于一个恒温器里，能够保持精确的工作温度（有些设计将晶体放置在两个嵌套的恒温器内，这样能够获得更好的温度稳定性，内部的恒温器和温控电路都包含在外面第一个恒温器中，这种晶振称为双恒温晶振。）这种恒温晶振在温度变化范围比较大的时候能提供最好的稳定度。图12.2表明了温度变化时，这三种级别晶振的稳定性能。

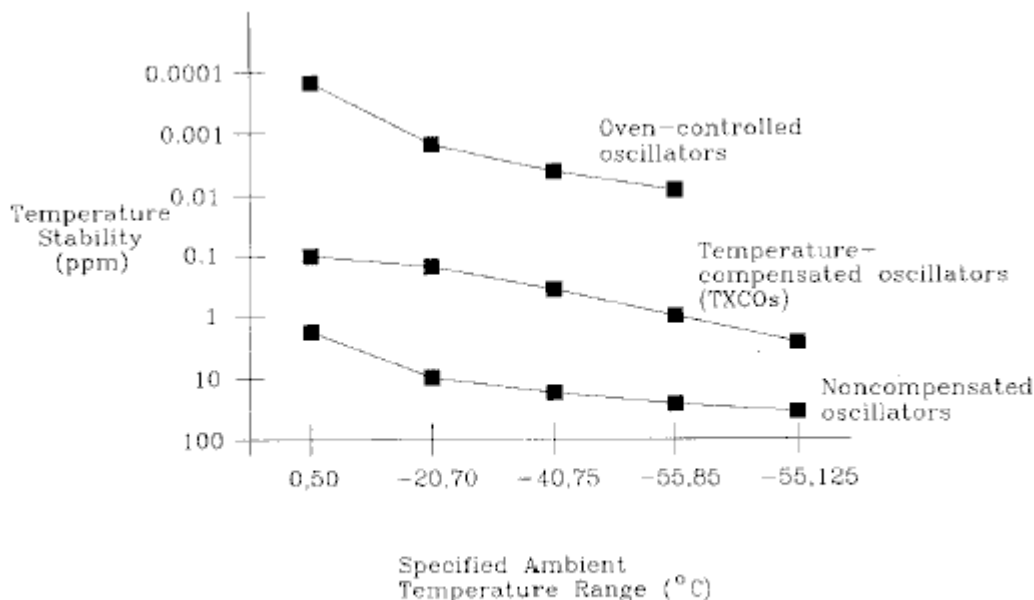


Figure 12.2 Frequency stability of three oscillator types. (Generic data from Vectron Laboratories.)

老化一般都是和其他参数分开来讨论其对稳定度的影响的。因为老化对任何晶体频率漂移的影响每年只有几个ppm。50年之后，我们才能有很大的漂移，而商业制造商有时一个产品的生命周期仅仅只有几年，因此在稳定度指标大于100ppm时，就不考虑老化的影响。海盗宇宙探测器小组的工程师们却不这么认为，老化的单位是ppm/年，新的晶体老化速度比旧的要稍快些，指标上会这样写：“第一年5ppm，此后每年为3ppm。”一个真正好的拥有昂贵包装的晶体，它的老化速度可以低到1ppm/年。

当工作电压变化时，晶振的频率也会发生变化。芯片手册上把这些变化和稳定度指标合在一起提出，有时电压灵敏度也被单独提出。如果单独提出，其单位是ppm/volt。当一个系统电压的变化范围和晶振所列出的工作范围不同时，我们可以用ppm/volt的数值来计算在所能得到的工作电压范围之内，频率的变化会是多少。

12.1.2 正常工作条件

- 温度
- 输入电压
- 震动
- 振动
- 湿度

电子元件的温度范围一般用摄氏度来表示，一般晶振的工作温度范围是：0-70°C。假如必须超出这个范围使用，那么就去买一个可以在更广范围内使用的晶体。

晶体对温度的敏感性导致了频率的变化，石英晶体和其他的材料一样，对温度应力也有反应。当环境温度改变时，由于石英晶体的各向异性的结构特点，晶体会发生弯曲或者轻微的形状改变。外形的任何改变都会影响到工作频率。我们可以画出晶体的工作频率相对温度改变的曲线，这个曲线对特定的晶体来说是确定的，不会随时间改变。

图12.3绘制了几种不同晶体的频率—温度曲线，可以看到令人吃惊的差异。当工作在-50~100°C的范围时，曲线D最好，从-50~100°C它的变化不超过25ppm。在0~50°C之间，曲线A最好，它在此范围内的变化小于5ppm，但是它在-50~100°C之前的变化几乎有100ppm。没有一条曲线在所有的温度范围内都最好。

在图12.3的曲线是非常类似的，每条特定的曲线都是将石英晶体以一个精确的角度切割后产生的结果。由于所有的生产厂商用的都是同样的晶体材料，同时大家都知道以何种角度去切割可以获得不同的温度曲线，所以我们可以认为所有的生产厂商的温漂指标都一样。

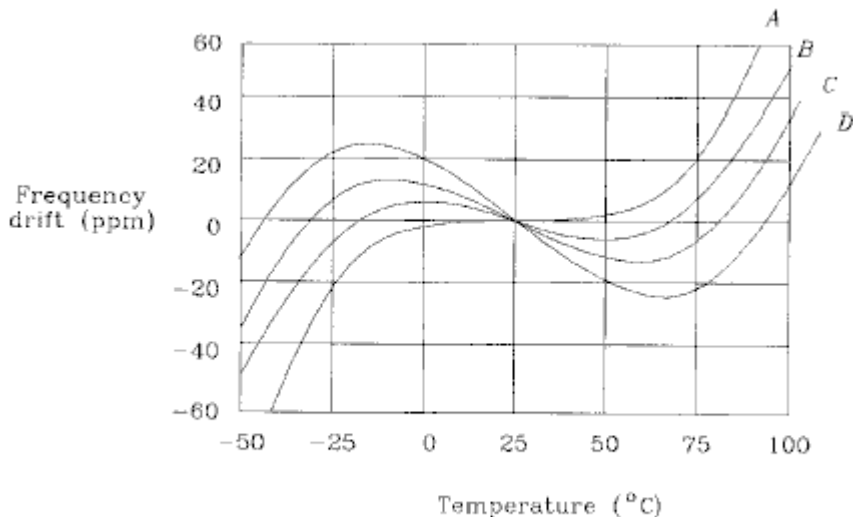


Figure 12.3 Temperature drift of quartz crystals.

注意，晶体的温漂并非随着温度线性变化。不要以为对一个晶振，只要在高温和低温两种情况下测试它的频率，你就可以确定它的温度漂移。

对集成电路来说，输入电压（或者电源供电电压）是它的VCC指标。它以范围的形式（4.5~5.5V）或者百分比的形式（+5V+-10%）给出。有些TXCO或VCO晶体可能需要双电压输入，但绝大多数是单电压工作。

Shock，用晶振的术语来说，指的是机械上的震动，而非电气上的。晶振必须经受这样的测试，即风动机按照标准的要求朝固定的靶子猛烈地冲击晶振。震动指标衡量的是当晶振猛地撞到靶子上的减速度以及减速度的持续时间。减速度的单位是G's，1G等于地球重力加速度。减速度只持续几个毫秒。一次完整的**Shock**测试必须沿3维几何轴向的两个极性方向上都进行测试。

Vibration，和**Shock**类似，也是指对晶振的猛烈震动。做这个测试，操作人员把晶振固定在一个移动的平台，这个平台叫振动桌，它可以衡量振动。同震动测试一样，振动测试从三个几何轴方面取值。在固定频率和幅度条件下的正弦振动和震动测试类似，重复对晶振操作，但是在其他频率不测机械共振。在给定的振幅下进行的扫描频率测试覆盖了一定范围的频率，这是一个比较好的测试方法，因为它也检查机械共振。随机振动测试在振动桌的电动机上加入白噪声，**RMS**振幅保持一定的值。所有的情况中，振幅的单位都是G's。

震动和振动测试适用军事、航天产品、便携式产品以及其他可能会被受到机械力作用的产品。

相对湿度是对大气湿度的衡量。在100%相对湿度下，水气凝结成水。只要严密封装，就可以在100%的相对湿度条件下正常工作，所有的设备都通过了这项测试。

12.1.3 电气特性

- 输出类型
- 最大负载
- 占空比
- 上升下降时间
- 输入电流

大多数数字晶振有TTL、CMOS、ECL三种输出类型。当使用ECL电平输出时，不管哪一种适用于你的电路，都要注意它们是否是10K/100K兼容。10K和100K的标准指定了不同高低逻辑电平的温度曲线。把10K接到100K逻辑，或者相反，在极高的温度下都会降低电压余量。

一个驱动不好的晶振，输出负载超过指定的最大负载值，频率就会发生漂移；而缓冲较好的晶振，高负载只会降低输出幅度。负载指标给出了扇出能力或者最大负载电容（较好）。

理想的占空比是50%，实际上晶振的这个参数一般是40-60%或50%±10%。在高频情况下，很难保证一个好的占空比。如果一个系统使用时钟的上升和下降沿，一定要确认其占空比指标。

10—90%的上升下降时间以纳秒的单位给出，也有些制造商给出了20-80%的上升时间

输入电流是频率的一个函数，单位为mA，在高频情况下，晶振消耗了大部分能量对其输出负载电容充放电。低功耗的应用要求低频和轻载。

12.1.4 机械封装

- DIP
- Half DIP
- 表面贴

大部分电路都使用这三种形式的晶振。它们的封装必须适合石英晶体、相关的放大器以及将所有东西固定在一起的集成电路板。将来晶振体积的改变不会象其他数字元件那样迅速。

有些厂家的晶振封装更小。整个工业正在从流行的0.3-in, 14pin的DIP封装, 慢慢地向Half-DIP和表面贴封装改变。

12.1.5 加工工艺

- 可焊性
- 清洗
- 封装泄漏率

大多数插件可以很容易用波峰焊来焊接。表贴回流类型的晶振加工上就会有些问题, 因为器件必须能耐长时间的高温。一般需要晶振厂商提供其器件耐高温的IR回流曲线或者蒸汽回流焊过程步骤。

电路板组装车间在组装过程中要清洗好几次电路板元件。密封和塑模的封装通常都能通过清洗, 但是它们上面的标签就不行了。确认一下晶振是不是用那种能够忍受组装车间清洗液体的墨水标记的, 要不然标签就会消失。

封装泄漏率是用来衡量晶振密封性的指标。假设晶振的包装里最初充满了氦气, 泄漏率就是看这种气体从包装里泄漏出来进入一个泄漏容器的速度。泄漏的单位是atm-cc/s, 它表明在测试条件下氦气每秒钟从封装中释放出的总量。

12.1.6 可靠性

- 功能抽检
- 高温老化

功能抽检是指供应商在发货之前检查一部分器件, 看看它们是否能够正常工作。1%的抽检测试即只有1%的器件被抽查。抽检可以发现在加工过程中的批量性严重错误。

老化是事前可靠性的测试。大多数器件, 假如它们很快将要失效, 在老化测试中就会体现出来。假如我们取一批器件, 给它们加温, 然后去除掉失效的器件, 我们就可以认为剩下的器件不会很快失效。这一方法的一个比较大的缺点是通过给一批器件加温, 我们可以找出一些已经达到失效门限的个体, 但是剩下的器件经过了加温, 会有什么影响? 变好了还是更差了?

事实显示出高温测试实际上利大于弊。

老化指标表明在发货之前每个器件必通过何种测试。典型的测试从最初的目检何功能抽检开始, 它们可以检出明显不合要求的个体。接着是在高温条件下的长时间极限测试。高温测试加速老化的影响同时也加速了电子器件的失效。然后是几个快速冷却、加热的周期, 可以暴露出焊接不良的地方。最后经过震动测试器的吹测, 老化过程结束了, 接下来开始另外的功能测试。

假如器件通过了这一组测试, 它也许没有什么问题了。相比未经测试过的器件, 它要幸运些。你必须确定未经测试的器件的失效率以及它们失效后给你的损失。通过这些信息, 你就可以决定该用何种级别的预检方式。

这些预检方法适用于任何半导体器件。

12.1.7 振铃和偏移

- 差分输出
- 使能

- 压控晶振
- 调整

当使用差分输出连接到一个有差分时钟输入时，可以克服噪声环境。当连接到两个不同的时钟驱动器时，它们提高了晶振的扇出能力。假如你独立地使用两个输出，就要知道两者之前的相差。

使能脚可以开关时钟。与停止振动相比，使能脚通常只是禁止输出。对微功率电路感兴趣的设计师希望实际上可以停止振动。假如不能停止振动，当重新使能时，我们必须等待振动频率回到稳定态。在开始启动的阶段，输出可能会显示出局部的偏移，很差的占空比，或者错误的频率，晶振的建立时间会有好几万个时钟周期。

压控晶振的输出频率是可调的。压控脚的输入能引起晶振频率发生相应的改变。压控晶振有利于外设的时钟同步，象输入的串性数据，电视信号或其他计算机。通常频率相对电压的曲线不是线性的。

对于温补晶振或恒温晶振，我们可以通过Trim端的微调来改变最初厂商定的频率，一般是通过一个可变电容实现的。这种调整如果是周期性的更新，也可以补偿老化的影响。非补偿晶振由于受温度变化引起的漂移太大，所以不值得去做一个微调装置。

本节要点：

- 任何涉及到两个时钟频率差异的设计，都需要特别精确或稳定的晶振。
- 如果你不需要特别的性能，就不要使用这种特殊的晶振。
- 为了消除温漂，数字电压晶振形成了至少三种性能增强的类型：非补偿晶振、温补晶振和恒温晶振。
- 由于所有的生产厂商用的都是同样的晶体材料，同时大家都知道以何种角度去切割可以获得不同的温度曲线，所以我们可以认为所有的生产厂商的温漂指标都一样。

12.2 时钟抖动

每个时钟振荡器内部都有一个高频放大器，通过放大器内的共鸣电路检测微弱的电压，然后将其转化为可用的逻辑电平。同样放大器也能检测到微弱的噪声电压，将其放大，然后和时钟一块输出。放大器不会区分时钟信号和噪声，它只会将其输入端的电压放大，所以晶振的制造厂家或使用者，必须保证没有能被放大器检测得到的噪声进入放大器。

在如今经过高速缓冲的晶振，经放大后的噪声以时钟抖动的形式出现在输出端。时钟抖动是指时钟输出相对其理想位置的偏差。

抖动是由四个叠加的噪声源产生的。首先，晶体本身能发散噪声，晶体将电子随机运动产生的热噪声释放出来；第二，任何对晶体的机械振动或摇动产生噪声。第三个噪声源是放大器自己产生的噪声。这个噪声比晶体的热噪声和机械噪声大得多。最后一个也是最麻烦的噪声源来自电源。电源终端的耦合进入放大器敏感的输入端后，通过放大器的放大作用产生电源噪声，导致了很大的抖动，输出端耦合了电源噪声的晶振被称为具有很差的电源抗扰性，许多晶振都是这样。

随机源产生的时钟抖动非常恶劣。电源噪声引起的时钟抖动是最严重的，它和数据相关，产生间歇性波动。至少随机抖动一直都有。我们可以用各种方法来衡量、定性随机噪声，使我们免受其危害，但间歇性的抖动要想捕捉到它都非常困难。

12.2.1 什么时候考虑时钟抖动

晶振的数据手册中经常是不包括抖动的，但对于通信设备，它应该是一个比较重要的指标。

当我们在两个用独立时钟控制的数字设备之前传输数据时，就有时钟抖动。假如有两台设备A和B，它们各自的时钟都与一个参考时钟同步（图12.4），参考时钟频率为8kHz（这是一个通信设备中常用的参考时钟频率）。每个设备的时钟为154.4MHz，是参考时钟的20000倍。数据从设备A通过FIFO传到设备B。理论上，只要FIFO开始工作，总是保持一个稳定的程度，因为输入输出速率是一样的，实际上，两个时钟很难做到一模一样。参考时钟信号每隔20000个时钟周期出现一次，其余大部分时间两个154.4MHz的时钟在参考沿之前互相偏离。事实上，两个时钟之间的抖动使得FIFO在乱转，时钟相对参考时钟的比率越大，影响就越恶劣。足够大的抖动可以使得FIFO溢出或者空转。两个时钟之间的相位差越大对应到FIFO中，发生的偏离越大。

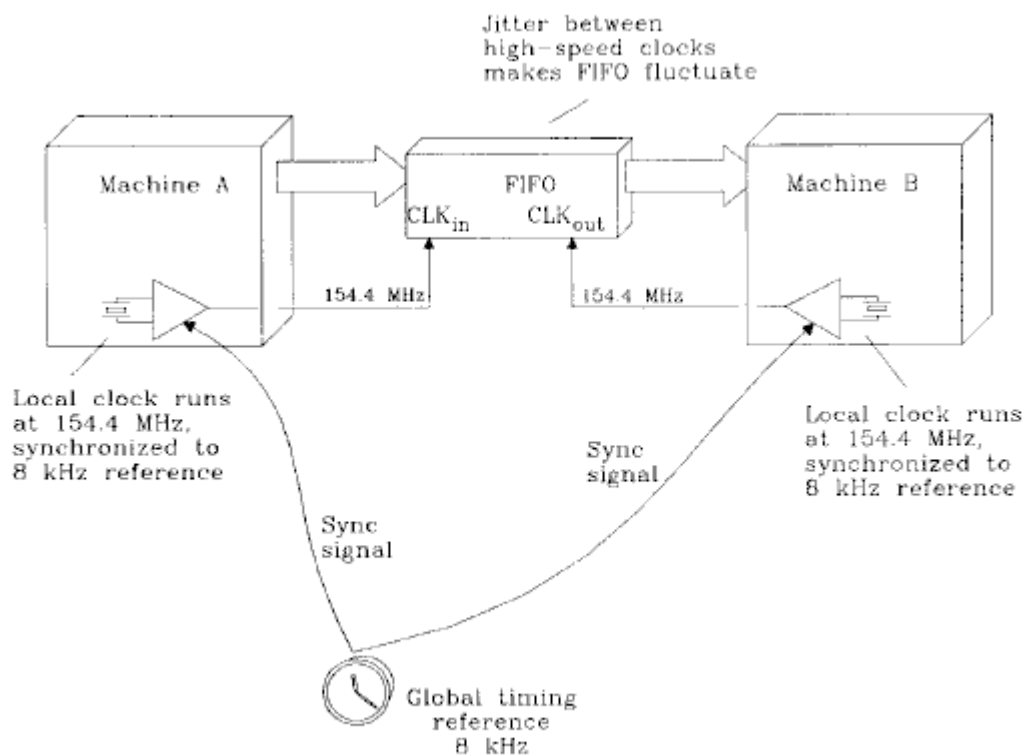


Figure 12.4 Exchanging data between synchronized digital machines.

12.2.2 时钟抖动的测量

测量时钟抖动的方法至少有三种：光谱分析，直接相位测量和相位差测量。对数字工程师来说，最容易的测量技术是相位差测量。因为这三种方法的参考资料很容易找到，我们将简单第研究一下这三种方法。

只要有足够的设备，光谱分析很容易做。只要将抖动的时钟接到一个高质量的光谱分析仪上就可以了。好的时钟光谱由无穷多个基频谐振频谱峰值组成，仔细地检查一个抖动时钟的光谱，可以发现在基频和每个谐波周围有少量的发散光谱，这个发散光谱和时钟抖动有关。简单地说，

当一个时钟部分时间频率为 F 时，我们可以看到对应于在这个频率所逗留的时间有一个峰值。当时钟相位发生偏移，它的瞬时频率导致基频光谱发散。光谱分析法在通信工程师中很流行。

光谱分析的问题是它不能直接定位相位的错误，光谱告诉我们这个时钟有过什么样的频率，但是不知道它在这个频点上存在了多长时间。如果一个时钟偏离中心频率太长时间，就会形成很大的相位误差。一个时钟在其中心频率前后快速偏移，它可能用了同样比例的时间来访问同样的频率，但是由于它在每个频率偏移的时间太短，几乎形成不了相位误差。从光谱，我们无法确定最大的相位偏移。

假如你测了一个理想的时钟，你可以用相位检测器将它与抖动的时钟相比较。这种直接相位测量法的输出能够给出我们想知道的答案：时钟的抖动是多少？这种方法的一个明显困难在于得到一个理想的时钟。可以试着用一个锁相环来对抖动时钟进行滤波，来得到一个相同平均频率的平稳时钟。锁相环输出的相位误差就是我们要找的抖动信号。当然，假如我们测量的是一个高品质的频率源的抖动，那么就很难通过微小的抖动来构建一个锁相环。

相位差测量法是将一个抖动的时钟与其延时的波形相比较，而不是和理想的时钟对比。延时足够大时，延时波形和最初的波形是不相关的，我们可以比较两个类似的但又不同的抖动时钟。结果产生的抖动差是实际抖动的两倍。使用延时波形的好处在于它有正确的平均频率。抖动差测量需要一个具有延时基准扫描功能的示波器。首先将示波器设置为以时钟波形为触发，然后，使用延时基准扫描，在几百、几千或者上万个时钟周期之后仔细观察时钟，显示的波形中模糊的地方就是抖动。

在假设模糊区域来自于时钟抖动之前，用同样的设置看看稳定的时钟源，如果它看上去很干净，我们就能认为示波器的时间基准很正确，可以进行这种测试。

当调节时延间隔时，可能你会注意到抖动会时好时坏，这很正常。正常的时钟抖动在某些频段较差，这会导致在某个时延时出现极大的抖动差。在某些最大时延之外，抖动变得完全不相关，时延再增大，抖动也不会有任何改变。

假如抖动超过了半个时钟周期，前后的边沿就会模糊在一起，很难看清。在这种情况下，在显示之前可以将时钟二分频、四分频或者用一个计数器电路。分频对单独的时钟沿来讲不会改变最坏情况的抖动，但是它展宽了指定时钟跳变之间的空间，使得我们可以看清抖动的情况。

精确晶体时钟的抖动测量需要一个非常稳定的时间基准，需要运行很长时间。串行数据传输中使用的非晶体，它的抖动测量容易得多，因为它的抖动比较大。

12.2.3 电源噪声的测量

电源噪声是产生时钟抖动的最大原因，我们需要有一种可以直接测量它的影响的方法。我们把一些电源噪声加到一个晶振上，看看会怎么样。用图12.5的电路，我们可以加入电源噪声的频率和幅度。

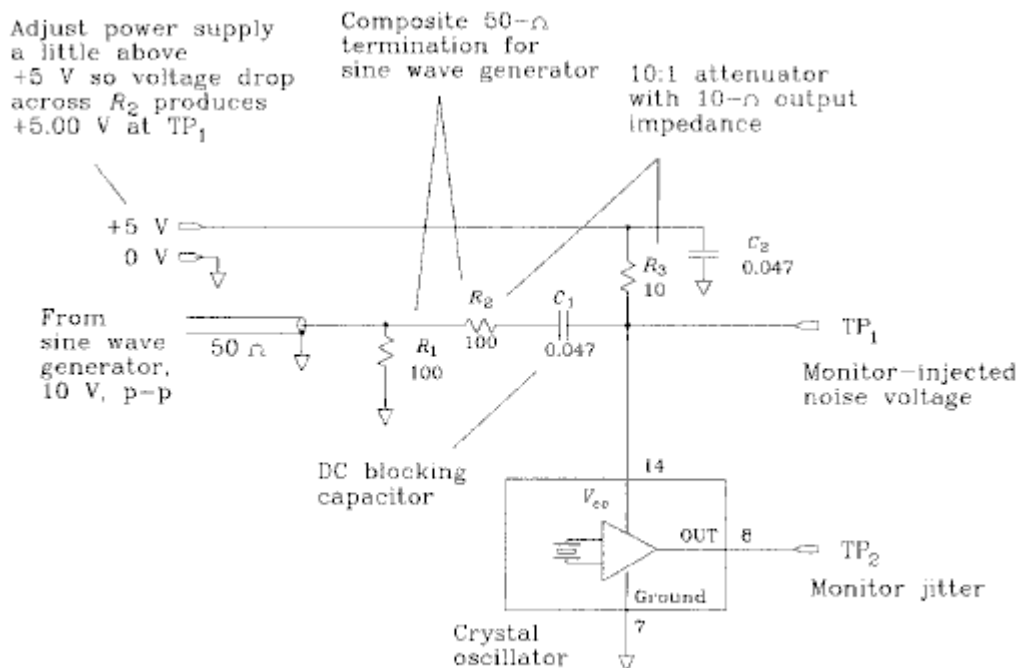


Figure 12.5 Power supply immunity test.

在某个电压下固定加入噪声的幅度，绘制一条随噪声频率变化的抖动曲线，用12.2.2节中的抖动差异测量技术来估算抖动。曲线图的加入噪声频率范围按对数形式从10kHz~100kHz或者更高。

从0.5V的噪声幅度开始，对于每个频率点，首先调节加入噪声幅度到0.5V，然后设置差异时间基准时沿为：

$$\Delta T = \frac{0.5}{F} \quad [12.1]$$

这里， ΔT = 差异时间基准时沿，单位s；

F = 加噪频率，单位Hz。

等式12.1中的精确时沿总是能显示出最差的抖动。在示波器上确认一下抖动相对时沿的波形是否正确，此后，就可以记录每个频率下在时沿 ΔT 时量到的抖动。

从模糊的示波器上估算每个频率下的抖动，是很棘手的事，如果可以的话，最好拍摄下来，这样你就可以看到整齐排列的结果了。

如果你的示波器具有断点累计的功能（Tektronix 11403示波器有这样的功能），你可以在一段时间内运行抖动显示，然后分析实际的抖动偏差。有一种简单的分析方法，首先计数在HI和LO逻辑电平之间有多少个点（见图12.6），Tektronix 11403可以自动计数。这些点是在时钟边沿跳变时捕捉到的。然后看看这些点80%范围内的水平位移量，抖动偏移量是位移量的21%。

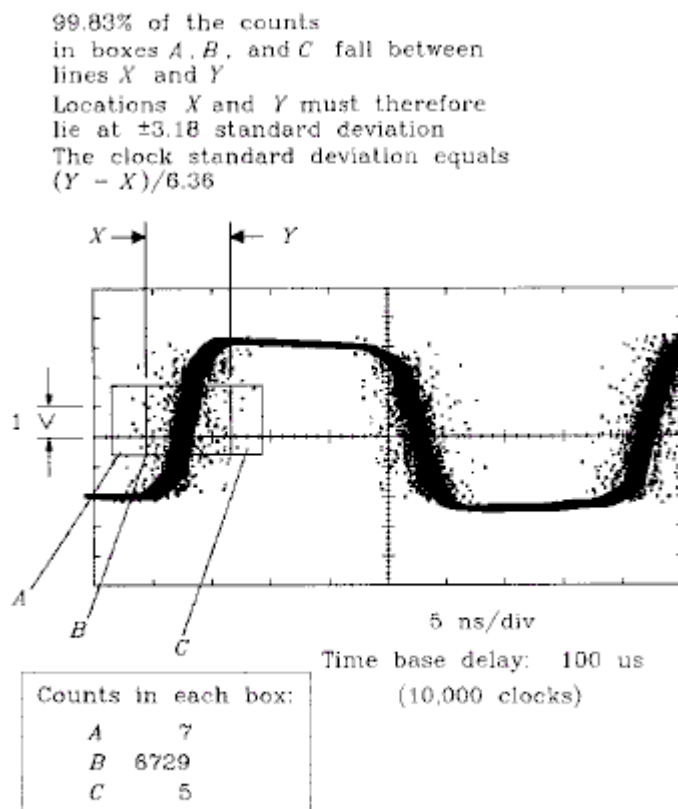


Figure 12.6 Point accumulation of a clock-jitter waveform.

有时我们发现在某一个频率范围内晶振变得对电源噪声特别敏感，这种现象一般是由于晶振内部电源滤波不够产生的。图12.7中的抗干扰曲线显示了电源滤波不足时的症状。

另外，更严重的影响是压制。在某些噪声频率下，晶振内部的电源滤波元件可能会共振，在此频率下，低的加噪电压会导致非常大的抖动，高的加噪电压会破坏内部放大器的工作，总之会使晶振停止工作。停止了工作的晶振称为被压制。

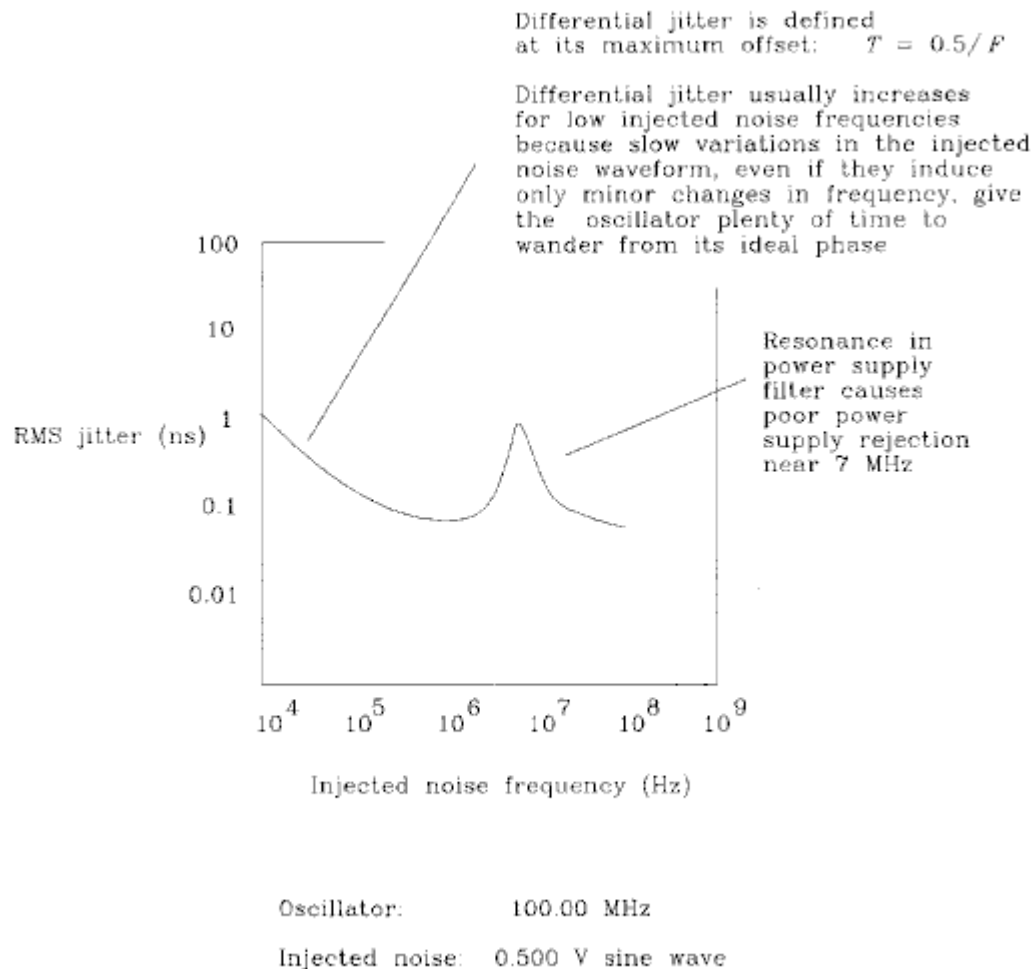


Figure 12.7 Power supply immunity of a clock oscillator.

12.2.4 时钟源的电源滤波

如果晶振的电源抗干扰性比较差，或者是它必须工作在一个有噪声的环境中，那么一定要进行充分的电源滤波。滤波电容的数量取决于你需要减少多少抖动。要想获得一个确切的数值几乎是不可能的，因为所有的参数都在变化：

- 很多晶振都没有指出其抖动的性能参数。当采购部门购买了不同品牌的晶振，抖动就会改变。
- 当不同品牌的集成电路组合在一起，系统中的噪声也会改变。

不过，你还是必须做一些措施，试试图12.8中的电路，它在14MHz的频带内减少了20dB的电源噪声。在14MHz之上，衰减率为20dB/10Hz（20dB/decade）。级联两个这样的电路衰减率是单个的两倍。

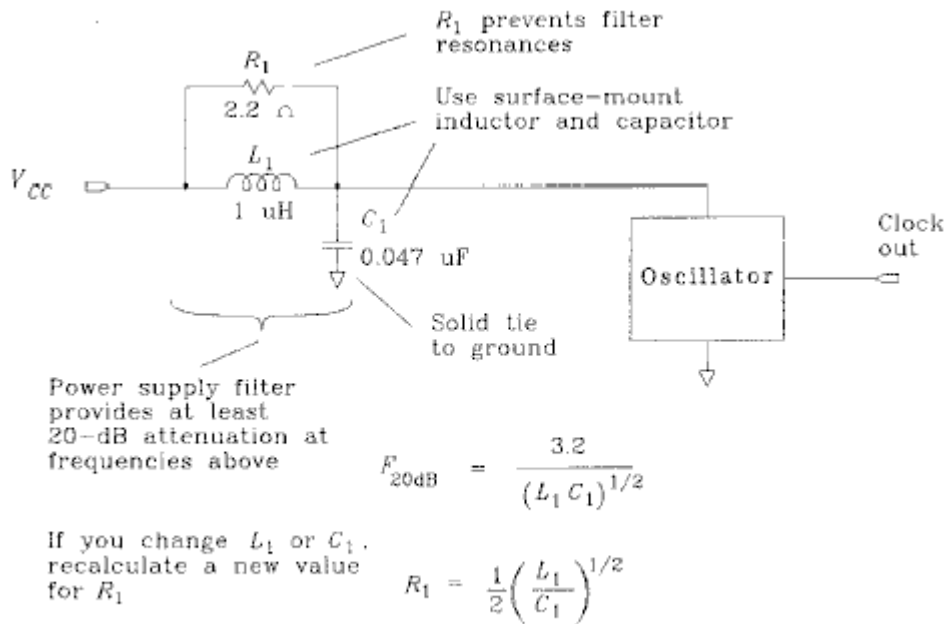


Figure 12.8 Filter circuit for a clock oscillator.

用12.2.2节中的相位差测量技术，在加上电源滤波前后测一下抖动，可以看到改善是很明显的。

在较低的频率时，大电感或大电容可以提高滤波器的衰减能力。对任何LC组合回路，20dB的衰减频率为：

$$F_{20\text{dB}} = \frac{3.2}{(LC)^{1/2}} \quad [12.2]$$

对任何LC新的组合回路，这个滤波电路中的电阻值要重新计算，防止产生谐振：

$$R = \frac{1}{2} \left(\frac{L}{C} \right)^{1/2} \quad [12.3]$$

电路板上滤波器的布局要注意输入输出保持很好的隔离，电容直接连接到地平线，至少要有一个大过孔（直径0.035inch），走线尽量短（<0.1inch），表贴元件效果最好。

图12.9是这种滤波器对晶振的三种应用。注意：当使用正极性的ECL电平时，时钟振荡器与其缓冲电路之间的参考电压一般是+5V。正极性ECL晶振的地输入脚需要滤波，而不是+5V的输入脚。

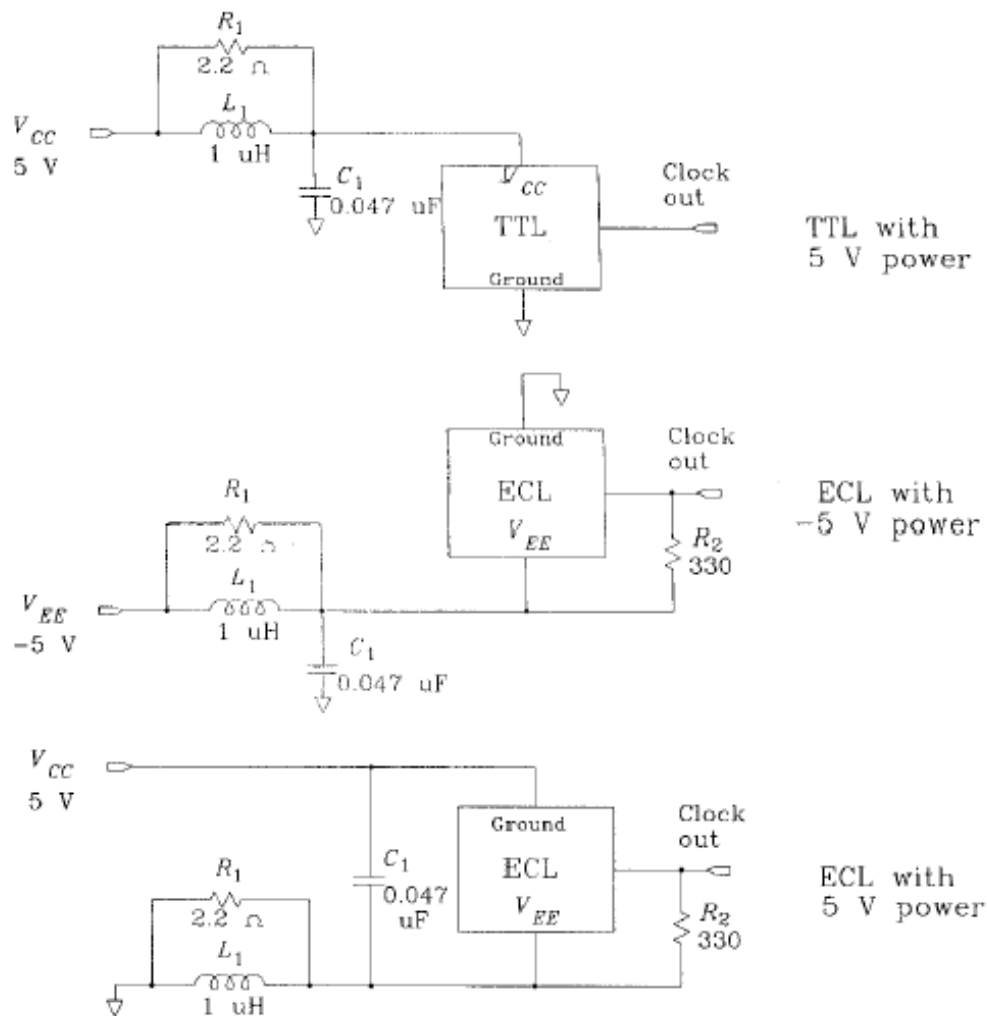


Figure 12.9 Applying filter circuit to clock oscillators.

本节要点:

- 晶振的手册中一般没有提到抖动指标，但是在通信设备中，抖动是存在的。
- 相位差测量法是比较抖动时钟和它自身的延时波形，而不是和一个理想的时钟对比。
- 如果晶振电源抗干扰性不好，或者它必须工作在噪声环境中，一定要有充分的滤波措施。