第七章 输入/输出系统

2022年9月21日 星期三 17:09

/O系统基本概述【2023考纲中删除了这个考点!!!

/O接口(也叫I/O控制器 I/O接口的功能 受主机发送的I/O控制信号,实现主机和外部设备之间的信息交换 1. 选址功能【进行地址译码和设备选择】 2. 传送命令功能【I/O操作的控制与定时】 3. 传送数据功能【与主机和外设通信】 4. 反映I/O设备工作状态的功能【I/O过程中错误和状态检测】 5. 数据格式的转换 I/O接口的基本结构 。端口(Port):接口电路中可以进行读写的寄存器 设备例(接口电缆) 主机侧(系统总线) • 接口(Interface): 若干端口加上相应的控制逻辑 • I/O指令: 对数据缓冲寄存器、状态/控制寄存器的进行访问操作的指令 ○ 只能在OS内核的底层I/O软件中使用 ○ I/O指令实现的数据传送通常发生在通用寄存器和I/O端口之间 ○ 是一种特权指令 图 7.1 I/O 接口的基本结构 按数据传输方式分 • 并行接口: 一个字节或一个字的所有位同时传送 • 串行接口: 一位一位地传送 接口要完成数据格式的转换 ■这里的数据传送方式是指<mark>外设和接口</mark>一侧的传送方式 按主机访问I/O设备的控制方式分 • 程序查询接口 • 中断接口 • 可编程接口 • 不可编程接口 按功能选择的灵活性分

O端口及其编址								
	I/O端口	• I/O端口:接口电路中可以被CPU直接访问的寄存器 • I/O端口想要能被CPU访问,则必须对各个端口进行编号,每个端口对应一个端口地址 • 主要的I/O端口及其功能						
			数据端口	状态端口	控制端口			
			CPU对数据端口执行读写操作	对状态端口只能执行读操	对控制端口只能执行写操作			
	I/O编址		统一编址(存储器映射方式)		虫立编址(I/O映射方式)			
		定义	定义 • 把I/O端口当做存储器的单元进行地址分配需要设置专门的I/O指令,用统一的访存指访问I/O端口		I/O端口的 <mark>地址空间与主存地址空间</mark> 无法从地址码的形需要设置专门的I/O指令来访存I/O端口	ジ式上区分		
		特点	• 依靠地址码的不同区分存储	单元和I/O设备	通过专门的I/O指令来区分存储单元和I/O设备			
		优点	不需要专门的I/O指令可以使CPU访问I/O的操作更还可以使端口有较大的编址		输入/输出指令与存储器指令有明显区别 程序编制清晰,便于理解			
		缺点	缺点 • 端口占用存储器地址,使内存容量变小 • I/O设备进行数据输入/输出操作时,执行速度较		输入/输出指令少,一般只能对端口进行传送操作 尤其需要CPU提供存储器读/写、I/O设备读/写两组控 加了控制的复杂性	空制信号增		

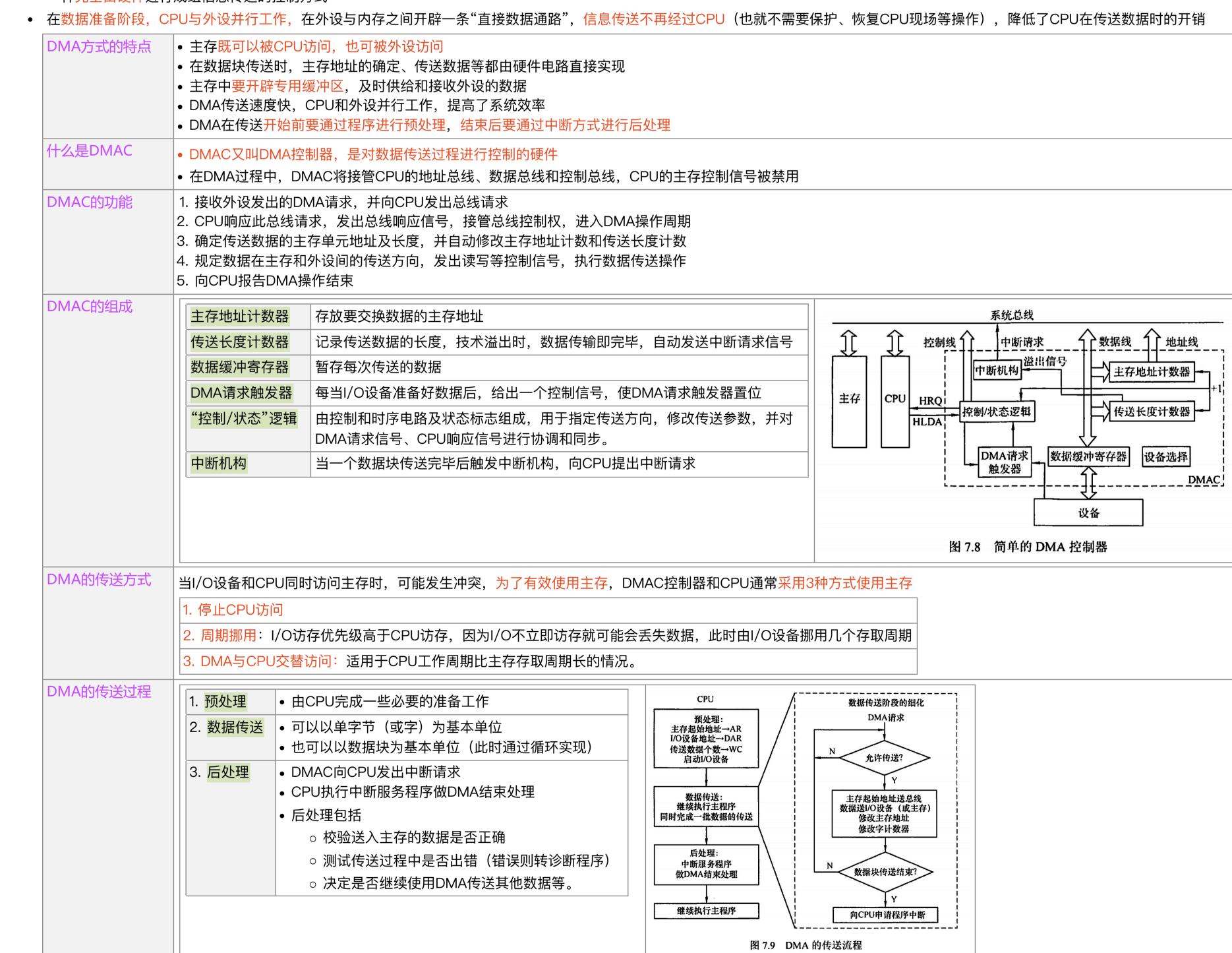
• I/O方式:输入/输出系统实现主机与I/O设备之间数据传送的控制方式

程序查询方式 • 信息交换的控制完全由CPU执行程序实现 • 接口中设置一个数据缓冲寄存器(数据端口)和一个设备状态寄存器(状态端口) • 主机进行I/O操作时,先发出询问信号,读取设备状态决定下一步操作到底是进行数据传送还是等待 • CPU一旦启动I/O,就必须停止现行程序的运行,并在现行程序中插入一段程序 外设准备就绪? Y 传送一次数据 修改传送参数 N 传送完否? Y 结束 • CPU有"踏步"等待现象 • CPU与I/O串行工作 • 端口设计简单,设备量少 • CPU在信息传送过程中要花费很多时间来查询和等待 图 7.2 程序查询方式流程图 • 而且在一段时间内只能和一台外设交换信息,效率大大降低

基本概念	● 在计算机执行现行程序的过程中,出现某些急需处理的异常情况或特殊情求CPU暂停中止现行程序
	而转去对这些异常情况或特殊请求进行处理,处理完毕后再返回到现行程序的断点处,继续执行原程序 • 早期的中断技术就是为了处理数据传送
中断技术的主要功能	 实现CPU和I/O设备的并行工作 处理硬件故障和软件错误 实现人机交互,用户干预机器需要用到中断系统 实现多道程序、分时操作,多道程序的切换需要借助于中断系统 实时处理需要借助中断系统来实现快速相应 实现应用程序和操作系统(管态程序)的切换,称为"软中断" 多处理器系统中个处理器之间的信息交流和任务切换
中断技术的思想	 ● CPU在程序中安排好在某个时机启动某台外设 ● 然后CPU继续执行当前的程序,不需要像查询方式那样等待外设准备就绪 ● 一旦外设完成数据传送的准备工作,就主动向CPU发出中断请求,请求CPU为自己服务。 ● 在可以响应中断的条件下,CPU暂时中止正在执行的程序,转去执行中断服务程序为外设服务,在中断服务程序中完成一次主机与外设之间的数据传送,传送完成后,CPU回到原来的程序
程序中断的基本流程	1. 中断请求 2. 中断响应判优(通过硬件排队器实现) ①不可屏蔽中断>内部异常>可屏蔽中断 ②内部异常中,硬件故障>软件中断 ③DMA中断请求优先于//O设备传送的中断请求 ④在I/O传送类中断请求中,高速设备优先于低速设备 输入设备优先于输出设备,实时设备优先于低速设备 输入设备优先于输出设备,实时设备优先于通设备 3. CPU响应中断的条件 ①中断源有中断请求 ②CPU允许中断与开中断(异常和不可屏蔽中断不受此影响) ③一条指令执行完毕(异常不受此限制),且没有更紧迫的任务 4. 中断响应过程 ①关中断 ②保存断点 ③引出中断服务程序 5. 中断向量:分为向量中断(硬件)和非向量(软件)中断 硬件识别方式: CPU响应中断后,通过识别中断源获得中断类型号然后据此计算出对应中断向量的地址;再根据该地址从中断向量表中取出中断服务程序的入口地址,并送入PC,以转而执行中断服务程序 软件识别:CPU设置一个异常状态寄存器,用于记录异常原因OS用一个统一的异常或中断查询程序,按优先等级顺序查询异常状态寄存器,以检测异常和中断的类型,先查到的先被处理,然后转到内核中相应的处理程序。 6. 中断处理过程
多重中断和中断屏蔽技术	单重中断

DMA(Direct Memory Access直接存储器存取方式)方式

• 一种完全由硬件进行成组信息传送的控制方式



DMA方式和中断方式的区别

DMA	中断方式
• DMA方式除了预处理和后处理,其他时候不占用CPU资源	• 中断方式是程序的切换,需要保护和恢复现场
	对中断请求的响应只能发生在每条指令执行完毕时即指令的执行周期后
DMA传送过程不需要CPU的干预因此数据传输率非常高适合于高速外设的成组数据传送	• 中断传送过程需要CPU的干预
• DMA请求优先级高于中断请求	
• DMA方式仅局限于传送数据块的I/O操作	• 中断方式具有对异常事件的处理能力
• DMA方式靠硬件传送	• 中断方式靠程序传送

设备-CPU-内存 内存-CPU-设备 每一个阶段的 程序直接控制 方式 CPU发出指令后需要不断轮询。 极高 字 CPU发出I/O指令后可以做其他中断驱动方式事,本次I/O完成后设备控制器高发出中断信号。 体来说就是尽量减少CPU对设备-内存 I/O过程的干预,内存-设备 把CPU从繁杂的 CPU发出I/O名命令后可以做其 DMA方式 他事,本次I/O完成后DMA控 制器发出中断信号。 I/O控制事务中解脱出来,以 便更多地去完 成其他任务。 CPU发出I/O指令后可以做其他 事。通道会执行通道程序以完成I/O,完成后通道向CPU发出中断信号。